

論文 / 著書情報
Article / Book Information

論題(和文)	低感度能動およびデジタルフィルタ --- LCはしご形回路の節点電圧シミュレーション
Title(English)	Low-Sensitivity and Active Filters ---Node-Voltage Simulation of LC Ladder Structures---
著者(和文)	吉弘貢, 西原明法, 柳澤健
Authors(English)	Mitsugu Yoshihiro, AKINORI NISHIHARA Takeshi Yanagisawa, Takeshi Yanagisawa
出典(和文)	電子通信学会論文誌(A), 60-A, 7, 661-668
Citation(English)	, 60-A, 7, 661-668
発行日 / Pub. date	1977, 7
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 1977 Institute of Electronics, Information and Communication Engineers.

低感度能動およびデジタルフィルタ

—LCはしご形回路の節点電圧

シミュレーション—

正 員 吉 弘 貢†

正 員 西原 明法††

正 員 柳 沢 健††

Low-Sensitivity Active and Digital Filters —Node-Voltage Simulation of LC Ladder Structures—

Mitsugu YOSHIHIRO†, Akinori NISHIHARA†† and
Takeshi YANAGISAWA††, Regular Members

あらまし 能動フィルタ及びデジタルフィルタにおいて高次伝達関数を実現する場合、2次または1次の区間を縦続に接続する方法が多く用いられてきたが、最近では、感度の低いLCはしご形フィルタをシミュレートする方法が注目されている。本文では、その新しい方法として、節点電圧シミュレーションを提案する。LCフィルタの各節点電圧間の関係を信号流れ線図で表すと、そのトランスミタンスを双2次関数とすることができる。このトランスミタンスを能動あるいはデジタル回路で置換え、信号流れ線図に従って接続することによって、LCフィルタをシミュレートする新しい形のフィルタが構成される。能動フィルタでは、電圧ホロワによって双2次の単位回路を構成し、能動素子数の減少を図っている。デジタルフィルタでは、 $s-z$ 変換の工夫によって、遅延を含まないループが生じるのを防いでいる。いずれも、感度特性は良好であることが、実験によって確認された。

1. はじめに

インダクタを用いないため集積回路化可能で、汎用性のあるフィルタとして、能動フィルタ(以下AF)及びデジタルフィルタ(DF)は、フィルタの中で独自の分野を築いている。これらのフィルタで高次の伝達関数を実現する場合、従来は2次または1次の区間を縦続に接続する方法が多く用いられてきた。縦続接続による方法では、伝達関数の各根を分離した部分回路で実現するため、調整が容易であるが、感度の点ではそれほど優れているとはいえない。感度特性は回路構

造によって大きく異なり、低感度の構成方法を導くことが、これらのフィルタの実用化に際しての大きな課題の1つである。

抵抗終端LCはしご形フィルタの大きな特徴として、伝達特性の、LCの値に対する感度が通過域内で非常に小さいことがあげられる⁽¹⁾。AFやDFにおいても、この抵抗終端LCはしご形フィルタをシミュレートすれば、低感度性のある程度受け継ぐことができる。従来、このような構成法として、AFでは、ジャイレータとC⁽²⁾あるいはFDNR⁽³⁾を用いる方法やリーフログ構成法⁽⁴⁾などが、又、DFでは、wave digital filter⁽⁵⁾やリーフブロック⁽⁶⁾などがある。

本文では、LCフィルタの各節点電圧の関係を表す新しい形の信号流れ線図(SFG)を考え、これに基づくAF及びDFの構成法を提案する。有極を含む、低域通過(LPF)、帯域通過(BPF)、高域通過(HPF)の各フィルタにおいて、新しいSFGは同じ形となり、

† 沖電気工業株式会社伝送総合技術部, 東京都

Subdivision of Transmission Engineering, Oki Electric Industry Co., Ltd, Tokyo, 108 Japan

†† 東京工業大学工学部, 東京都

Faculty of Engineering, Tokyo Institute of Technology, Tokyo, 152 Japan

論文番号: 昭 52-311[A-105]

そのトランスミタンスを双2次関数とすることができ、このとき、入出力端を除いて、この双2次関数の Q は無限大である。双2次関数を実現する単位回路を構成し、これらをSFGに従って接続することによって、LCはしご形フィルタをシミュレートすることができる。得られるフィルタの感度特性は良好で、特にAFでは、電圧ホロウによって単位回路を実現し、必要な能動素子数を減少させており、電力消費や価格の点で優れている。DFでは s から z への変数変換が必要であり、このとき、遅延を含まないループ(delay free loops, 以下DFL)が生じて実現不可能になる場合がある。このため、LPFではBrutonと同様の変換⁽⁶⁾を、又、BPF用には新たな変換を導入した。AFのBPFとDFのLPF, BPFについて設計例をあげ、実験結果と共に示した。

2. LCはしご形回路のSFGによるシミュレーション

抵抗終端LCはしご形フィルタは通過域内の整合点において、振幅特性の1次素子感度が零になるという特徴を有し、電話回線の通話路フィルタのように急しゅんな特性を実現する場合極めて有効である。AFでこれをシミュレートする場合、回路トポロジーをそのままにして、 L を能動回路で置換える方法^{(2),(7)}、または回路素子の次数を1次ずらしてFDNRで実現する方法⁽³⁾があるが、いずれもフローティング L を実現することに問題がある。これに比べて、LCフィルタの各素子の電圧、電流をシミュレートするリーブフロッグ構成は、すべて接地形の能動素子で実現できるため便利である。まず、これを簡単に紹介して、これと対比しながら本文で提案する方法の基本を説明しよう。

2.1 リーブフロッグ構成(電圧・電流シミュレーション)

図1(a)に示す簡単なLPFを例にとって、リーブフロッグ構成の原理を説明する。図1(a)の回路で、電圧、電流の間に次の関係が成立する。

$$\left. \begin{aligned} I_1 &= \frac{1}{R_1 + sL_1} (V_0 - V_2) \\ V_2 &= \frac{1}{sC_2} (I_1 - I_3) \\ I_3 &= \frac{1}{sL_3} (V_2 - V_4) \\ V_4 &= \frac{1}{G_4 + sC_4} I_3 \end{aligned} \right\} (1)$$

これらの関係式をSFGで表すと図1(b)のようになる。

図1(b)のSFGを能動回路でシミュレートする場合、 s を含むトランスミタンスは積分回路で実現できるため、全体としては、積分回路、位相反転回路および加算回路で構成される。このとき、積分回路の素子変動はLC素子の変動と等価であるから、低感度性が保存される。しかし加算回路および位相反転回路の利得変動に対しては、この性質はない。又、より複雑な減衰極を有するフィルタでは直接シミュレートすることができず、素子間に一対一の対応をつけるには工夫が必要である⁽⁸⁾。

リーブフロッグ形のAFでは上記の説明からも明ら

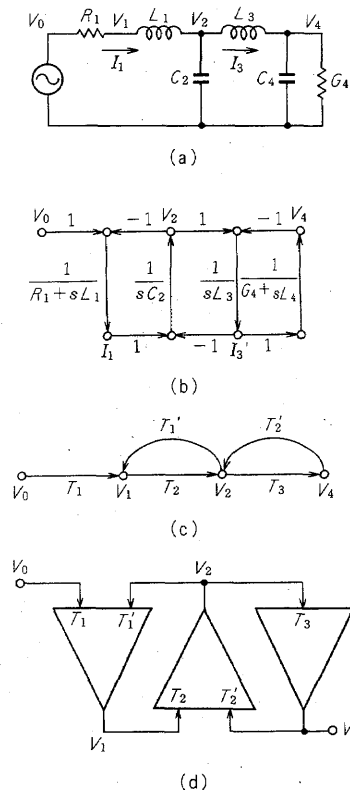


図1(a) 抵抗終端LCはしご形LPF
(b) 電圧、電流領域のSFG
(c) 電圧領域でのSFG
(d) (c)のSFGの実現

Fig.1-(a) Resistively terminated LC ladder LPF.
(b) SFG representation in voltage-current domain.
(c) SFG in voltage domain.
(d) Realization of (c).

かなようになり多くの演算増幅器を必要とし、文献(9)の例では、分母とも 8 次の BPF を実現するのに 14 個の演算増幅器を用いている。

2.2 節点電圧シミュレーション

本文で提案する方法は、SFG の節点の変数として LC はしご形回路の節点電圧のみをとる。図 1(a)のはしご形回路の節点電圧間の関係は、

$$\left. \begin{aligned} V_1 &= \frac{sL_1 V_0 + R_1 V_2}{R_1 + sL_1} = T_1 V_0 + T_1' V_2 \\ V_2 &= \frac{\frac{1}{sL_1} V_1 + \frac{1}{sL_3} V_4}{\frac{1}{sL_1} + sC_2 + \frac{1}{sL_3}} = T_2 V_1 + T_2' V_4 \\ V_4 &= \frac{\frac{1}{sL_3} V_2}{G_4 + sC_4 + \frac{1}{sL_3}} = T_3 V_2 \end{aligned} \right\} \quad (2)$$

と表され、図 1(c)の SFG を書くことができる。この場合の SFG のトランスミタンスは負項を含まないため、シミュレートする場合位相反転回路は必要ない。又、同一節点に向かうトランスミタンス T_k と T_k' は等しい分母多項式をもつため、1つの単位回路で入力側を分けるだけで実現できる。トランスミタンスの次数は、有極を含む LPF、BPF、HPF において 2 次を越えないようにすることができ、これを能動あるいはデジタル回路で置換えればよい。ここで段間の回路は無損失となるため、Q 無限大を実現できる回路を用いなければならない。全体の構成は図 1(d)のようになる。

このようなシミュレーションで、LC フィルタの低感度性がどこまで受け継がれるかは、実際の回路構成によるところが大きく、一般的に述べることはできない。しかし、後述する AF と DF の感度の計算および実験結果をみると、通過域で縦続形に比べてかなりの改善がみられ、本方法の有効性が実証されたと考えている。

3. 能動回路による実現

新しい SFG によって LC はしご形をシミュレートするための単位回路を能動回路で実現する方法について考える。双 2 次関数の実現については多く研究されているが、IC 化などに際して、演算増幅器の数が少ないことが望ましいため、ここでは演算増幅器を 1 個だけ用いる回路とする。演算増幅器を 1 個用いる場合、演算増幅器の有限な利得帯域幅積 (GB 積) の影響が小さいことや、作りやすさの点から、Sallen-Key 回路¹⁰⁾

が实际的であると考えられる。ここで使用する双 2 次関数は入出力端を除いて Q が無限大であるから、通常の Sallen-Key 回路では直流利得が変動しやすく、総合的に低域における振幅特性の偏差を生じやすいという問題点がある。このような問題が少ない回路として、ツイン T を用いる Sallen-Key 回路がある。この回路は演算増幅器を電圧ホロワとして用いるため、直流利得の変動が非常に小さい。ツイン T を用いる Sallen-Key 回路の一般形を図 2 に示す。この回路の伝達関数は次のように表される。

$$T_H = \frac{V_0}{V_H} = \frac{s^2}{s^2 + \frac{g_{3b}}{C} s + \frac{g^2}{C^2}} \quad (3a)$$

$$T_B = \frac{V_0}{V_B} = \frac{\frac{g_{3b}}{C} s}{s^2 + \frac{g_{3b}}{C} s + \frac{g^2}{C^2}} \quad (3b)$$

$$T_L = \frac{V_0}{V_L} = \frac{\frac{g^2}{C^2}}{s^2 + \frac{g_{3b}}{C} s + \frac{g^2}{C^2}} \quad (3c)$$

$$\left. \begin{aligned} \text{但し、} g &= g_1 = g_2 = (g_{3a} + g_{3b})/2 \\ C &= C_1 = C_2 = C_3/2 \end{aligned} \right\} \quad (3d)$$

図 2 の回路は、 g_1 、 C_1 、 g_{3b} をその合成値が変らないように分割して、より多くの入力端子を設け、更にその中から幾つかをまとめることにより、必要なすべての伝達関数、また、任意の入力端子数を実現することができる。

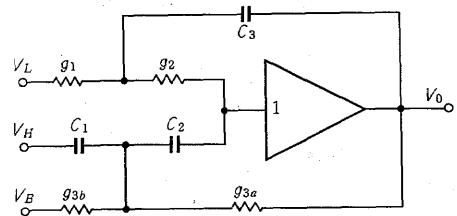


図 2 ツイン T を用いる Sallen-Key 回路
Fig. 2-Sallen-Key circuit with twin-T.

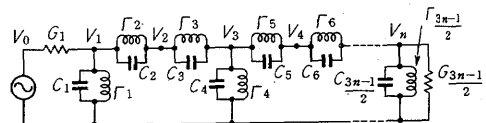


図 3 有極 BPF の標準形
Fig. 3-BPF with maximum transmission zeros.

次に図2の回路において、利得1の増幅器を構成する演算増幅器が1次位相遅れをもつと仮定して、演算増幅器の GB 積が有限であることの影響を調べる。演算増幅器の直流利得を A_0 、遮断角周波数を ω_a とし、伝達関数の分母 $D(S)$ を求めると、

$$D(S) = \frac{C^2}{g^2 A_0 \omega_a} s^3 + \left(\frac{4C}{g A_0 \omega_a} + \frac{C^2}{g^2} \right) s^2 + \left(\frac{1}{A_0 \omega_a} + \frac{g_{3b}C}{g^2} \right) s + 1 \quad (4)$$

となる。 $D(S)$ を

$$D(S) = \left(\frac{1}{P} s + 1 \right) \left(\frac{s^2}{\hat{\omega}_0^2} + \frac{s}{\hat{\omega}_0 \hat{Q}} + 1 \right) \quad (5)$$

とおき、又、 $\omega_0 = g/C$ として、実際の中心角周波数 $\hat{\omega}_0$ 、及び設計値を無限大にしたときの実際の Q の値 $\hat{Q}$ を求めると、次のようになる。

$$\frac{\hat{\omega}_0^2}{\omega_0^2} \approx 1 + \frac{4\omega_0}{A_0 \omega_a} \quad (6)$$

$$\hat{Q} = \frac{(A_0 \omega_a)^2}{4 \omega_0^2} \quad (7)$$

但し、 $\hat{Q} \gg 1$ 、 $\hat{\omega}_0 \approx \omega_0$ 、 $A_0 \gg 1$ とした。

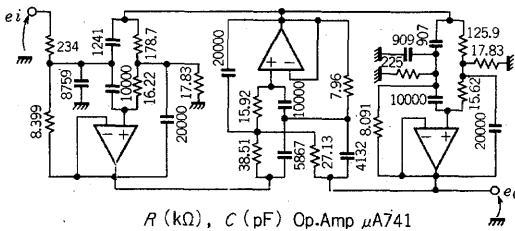


図4 6次有極BPFの実験回路
Fig.4-6 th-order elliptic BPF.

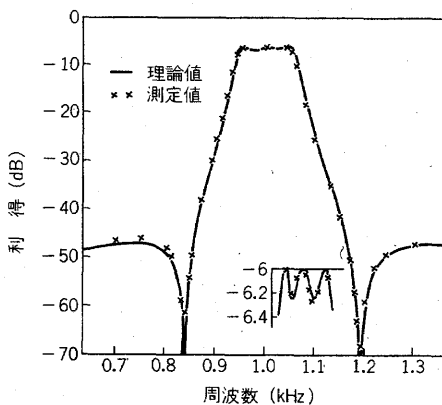


図5 振幅特性
Fig.5-Amplitude characteristic.

式(6)から、中心角周波数の偏差の割合は、中心角周波数と GB 積の比の2倍程度であり、ほかの2次AFの回路の場合と同程度である。 Q の値は、式(7)のようになかなり大きな値を保つ。節点電圧シミュレーションでは、2次の単位回路のうち大部分のものは無限大の Q の値をもつため、図2の回路を使用すれば、演算増幅器の有限な GB 積による影響は比較的小さいといえる。

次に具体的な回路例と実験結果を示す。本方法のAFは、図3に示すような最大数の減衰極をもつBPFに適用した場合、最も効率が良い。1例として I_5 を求めると、

$$I_5 = \frac{\left(sC_3 + \frac{I_3}{s} \right) V_2 + \left(sC_6 + \frac{I_6}{s} \right) V_4}{s(C_3 + C_4 + C_6) + (I_3 + I_4 + I_6)/s} \quad (8)$$

となり、3個の共振回路によるT形回路の伝送が図2

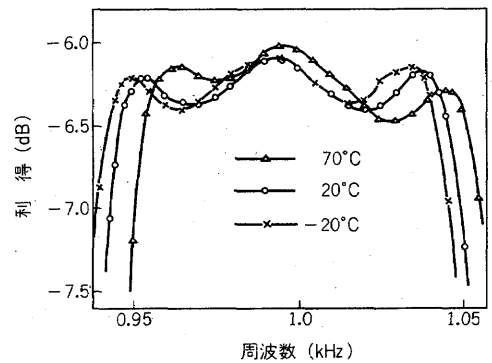


図6 温度特性
Fig.6-Temperature dependence.

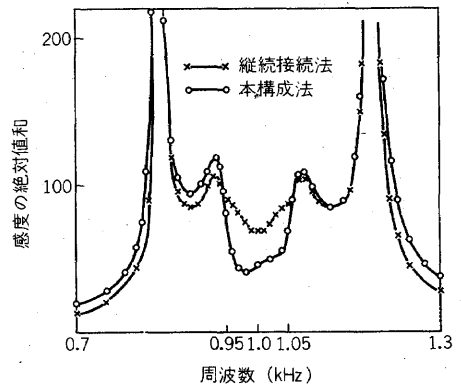


図7 感度の絶対値和
Fig.7-Sum of absolute sensitivities.

の単位回路1個で実現できる。

ここでは図3の回路で $n=3$ の場合を取上げ、フィルタ特性としては、中心周波数1kHz、比帯域10%、最小減衰量40.8dB、通過域リプル0.28dBの連立チェビシェフ特性を用いた。図4にその全回路を示す。同図から分かるように、分母6次、分子4次の伝達関数に対して必要な演算増幅器の数は3個で、リープフロッグに比べて極めて経済的である。しかし、 C の数はかなり多くなる。

図4の回路の振幅特性とその温度特性を図5、6に示す。又、すべての受動素子について計算した振幅特性の感度の絶対値の総和を図7に示す。図2の単位回路を継続に接続し、図4の回路と同じ特性をもたせたAFについても同様の計算をし、図7の中に示した。この場合、本構成法による回路は、継続接続によるものに比べて、通過域の大部分において30~40%の改善が見られ、LCシミュレーションの効果が十分確かめられる。本構成法は、継続接続による方法と同程度、すなわち次数の半分程度の能動素子数でLCはしご形をシミュレートして低感度AFを構成する優れた方法であるといえる。

4. デジタル回路による実現

SFGで表された回路は、各トランスミタンスに s - z 変換をすることによってデジタル回路で実現することができる。この場合の s - z 変換に必要な性質は次の3つである。

- (1) s 平面の虚軸が z 平面の単位円に写像されること。
- (2) 変換によって安定性が損われないこと。
- (3) デジタル回路が物理的に実現可能であること。

すなわち、すべてのループは遅延素子を含むこと。

この3条件を同時に満足する変換はなく、本文では(1)

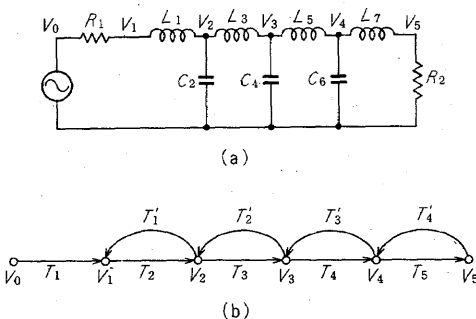


図8(a) LC LPFと(b) (a)のSFG
Fig. 8-(a) LC LPF and (b) SFG of (a).

の条件を緩和した変換を使用する。LPFとBPFでは異なる変換を用いるため、それぞれについて以下で説明する。

4.1 LPF

図8(a)のようなLPFのSFGは図8(b)で表され、そのトランスミタンスは次式のように書ける。

$$T_1 = \frac{s}{s + R_1/L_1}, \quad T_1' = \frac{R_1/L_1}{s + R_1/L_1}$$

$$T_k = \frac{\left(\frac{1}{L_{2k-3}} + \frac{1}{L_{2k-1}} \right) / C_{2k-2}}{s^2 + \left(\frac{1}{L_{2k-3}} + \frac{1}{L_{2k-1}} \right) / C_{2k-2}} \cdot \frac{L_{2k-1}}{L_{2k-3} + L_{2k-1}}$$

$$k = 2, 3, 4$$

$$T_k' = \frac{\left(\frac{1}{L_{2k-3}} + \frac{1}{L_{2k-1}} \right) / C_{2k-2}}{s^2 + \left(\frac{1}{L_{2k-3}} + \frac{1}{L_{2k-1}} \right) / C_{2k-2}} \cdot \frac{L_{2k-3}}{L_{2k-3} + L_{2k-1}}$$

$$k = 2, 3, 4$$

$$T_5 = \frac{R_2/L_7}{s + R_2/L_7}$$

(9)

式(9)より、入出力端を除いてトランスミタンスは $ba^2/(s^2+a^2)$ の形で書けることが分かる。Brutonが用いた s - z 変換⁽⁶⁾

$$s \rightarrow \frac{1}{T} \frac{1-z^{-1}}{z^{-1/2}} = \frac{2}{T} \sinh \frac{pT}{2} \quad (z = e^{pT}) \quad (10)$$

をこれに適用すると次のように変換される。

$$\frac{a^2}{s^2+a^2} \rightarrow \frac{a^2 T^2 z^{-1}}{(1-z^{-1})^2 + a^2 T^2 z^{-1}} \quad (11)$$

式(10)の変換は(1)の条件を緩和し、 $-2 < \omega T < 2$ の範囲の s 平面の虚軸を z 平面の単位円に写像する。又、 Q が無限度の関数を対象にすると、その根が上記周波数範囲にあれば、(2)の安定性について考える必要はない。更に式(11)は、分子が z^{-1} の項のみで直接伝送項をもたないため、これらを図8(b)のように接続して構成することが可能で、(3)の条件も満たされている。しかし、減衰極をもつフィルタではトランスミタンスが $c(s^2+b^2)/(s^2+a^2)$ の形になるため、式(10)の変換によってもDFLを生じ、実現不可能である。

式(11)の伝達関数をもつ回路は図9(a)のように構成することができる。式(11)左辺の1つのパラメータ a に1つの乗算器が対応している。これがデジタルLPFの無損失部の単位回路となる。

入出力端の Q が有限の部分では式(10)の変換を適用す

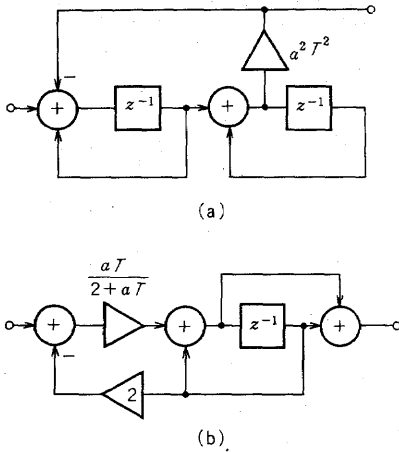


図9 単位回路
Fig. 9-Unit stages.

ると半遅延が必要となる。これは標準化間隔を半分にするに相当する上、不安定になるため望ましくない。そこで、双1次変換

$$s \rightarrow \frac{2}{T} \frac{1-z^{-1}}{1+z^{-1}} = \frac{2}{T} \tanh \frac{pT}{2} \quad (12)$$

を用いることにする。この変換は分母子同時で、遅延を含まない伝送項を生じさせるが、図8(b)より T_2 及び T_4 が遅延を含むため実現可能である。又、 $|pT| \ll 1$ のとき $\sinh pT/2 \simeq \tanh pT/2$ であるから、式(10)と式(12)の変換を混用しても通過域での特性の乱れは小さい。特に、係数感度が大きな問題となる狭帯域フィルタでは、この誤差は無視できる。式(12)によって T_1' 及び T_5 は

$$\frac{a}{s+a} \rightarrow \frac{\frac{aT}{2+aT}(1+z^{-1})}{1 - \frac{2-aT}{2+aT}z^{-1}} = \frac{\frac{aT}{2+aT}(1+z^{-1})}{1 - \left(1 - 2 \cdot \frac{aT}{2+aT}\right)z^{-1}} \quad (13)$$

となり、実現回路は図9(b)のようになる。

これらの単位回路を組合せて SFG を実現するわけであるが、

$$V_1 = \frac{s}{s+a} V_0 + \frac{a}{s+a} V_2 = V_0 + \frac{a}{s+a} (V_2 - V_0) \quad (14a)$$

$$\begin{aligned} V_2 &= \frac{a^2}{s^2+a^2} \left(\frac{L_3}{L_1+L_3} V_1 + \frac{L_1}{L_1+L_3} V_3 \right) \\ &= \frac{a^2}{s^2+a^2} \left\{ V_0 + \frac{L_3}{L_1+L_3} (V_1 - V_0) \right\} \end{aligned} \quad (14b)$$

などの関係を用いて AF の場合と同様に T_k と T_k' を同時に構成すると図10の回路が得られる。同図で各係数

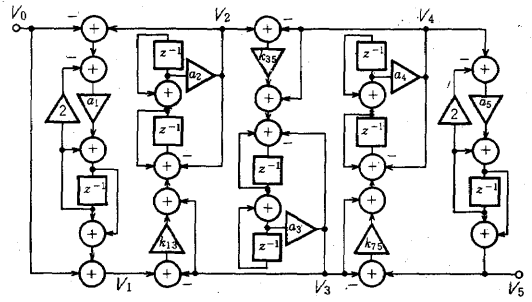


図10 7次LPFの回路
Fig. 10-Resultant digital LPF.

は次のように与えられる。

$$\left. \begin{aligned} a_1 &= \frac{TR_0/L_1}{2+TR_0/L_1}, a_2 = \left(\frac{1}{L_1} + \frac{1}{L_3} \right)^2 \frac{T^2}{C_2^2}, a_3 = \left(\frac{1}{L_3} + \frac{1}{L_5} \right)^2 \frac{T^2}{C_4^2} \\ a_4 &= \left(\frac{1}{L_5} + \frac{1}{L_7} \right)^2 \frac{T^2}{C_6^2}, a_5 = \frac{TR_0/L_7}{2+TR_0/L_7}, k_{13} = \frac{L_3}{L_1+L_3} \\ k_{35} &= \frac{L_5}{L_3+L_5}, k_{75} = \frac{L_5}{L_5+L_7} \end{aligned} \right\} \quad (15)$$

以上の結果、 N 次のLPFでは、遅延素子と乗算器が $N+1$ 個ずつ必要になる。2倍の乗算はシフトですむため数えていない。

4.2 BPF

LPFの構成では直流付近の近似を用いたため、その方法をBPFに直接適用することはできない。そこでBPF用の新しい $s \rightarrow z$ 変換を導入する。アナログLPFをデジタルBPFに変換するものとして、次の $s \rightarrow z$ 変換が知られている⁽¹⁾。

$$s \rightarrow \frac{1}{T} \cdot \frac{1 - 2 \cos \beta_0 T z^{-1} + z^{-2}}{1 - z^{-2}} \quad (p \rightarrow j\beta) \quad (16)$$

式(16)を用いるとDFLを生じ実現不可能となるが、LPFにおける式(10)、(12)の関係にならって次式の変換を考えることができる。

$$s \rightarrow \frac{1}{T} \cdot \frac{1 - 2 \cos \beta_0 T z^{-1} + z^{-2}}{2 \cos \frac{\beta_0 T}{2} (z^{-1/2} - z^{-3/2})} \quad (17)$$

式(17)を使用すれば、すべてのループが遅延を含むようになる。この変換による周波数の対応を表1に示す。

表1 周波数の対応、

digital BPF	0	β_l	β_0	β_u	π/T
analog LPF	$-\infty$	$-\omega_c$	0	ω_c	ω_c

$$\text{ここで, } \cos \beta_0 T = 1 - 2 \sin \frac{\beta_0 T}{2} \sin \frac{\beta_0 T}{2}$$

$$\omega_s = \frac{1}{T} \cos \frac{\beta_0 T}{2}$$

式(16), (17)によって, 入出力部および無損失部分の単位回路の伝達関数が次式のようになり, その構成は図11で表される。

$$\frac{a}{s+a} \rightarrow$$

$$\frac{\frac{aT}{1+aT}(1-z^{-2})}{1 - \frac{aT}{1+aT} \frac{2 \cos \beta_0 T}{aT} z^{-1} + \left(1 - 2 \cdot \frac{aT}{1+aT}\right) z^{-2}} \quad (18a)$$

$$\frac{a^2}{s^2+a^2} \rightarrow$$

$$\frac{4a^2 T^2 \cos^2 \frac{\beta_0 T}{2} (z^{-1} - 2z^{-2} + z^{-3})}{(1 - 2 \cos \beta_0 T z^{-1} + z^{-2})^2 + 4a^2 T^2 \cos^2 \frac{\beta_0 T}{2} (z^{-1} - 2z^{-2} + z^{-3})} \quad (18b)$$

これらの単位回路をLPFの場合と同様に接続すればよい。N次のBPFは, 遅延素子と乗算器をN+2

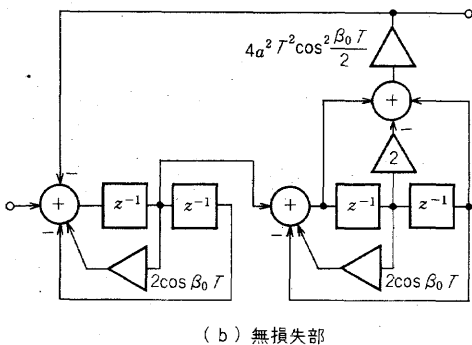
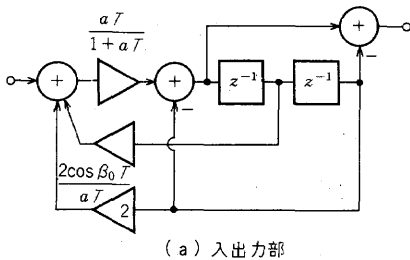


図11 BPFの単位回路
Fig.11-Unit stages of BPF.

個ずつ含んでいる。

4.3 係数感度

DFではAFの素子変動に相当するものではなく, 通過域特性の素子感度が低いという特徴は, 乗算器の係数精度を下げられることに利用される。いま, DFの係数は2進浮動小数点数で表し, その仮数部のみを指定けたにまるめるものとする。信号のけた数は十分長いものとする。係数感度の評価にはChrochièreの相対誤差¹²⁾を用いる。

$$\text{相対誤差} = \begin{cases} \frac{H_{\max} - H_{\min} - A_M}{A_M} & H_{\max} - H_{\min} > A_M \\ 0 & H_{\max} - H_{\min} < A_M \end{cases}$$

但し, $H_{\max}$: 通過域での最大振幅 (dB)

$H_{\min}$: 通過域での最小振幅 (dB)

A_M : 仕様で与えられた通過域偏差 (dB)

例として通過域リプル0.1 dBの7次チェビシェフ

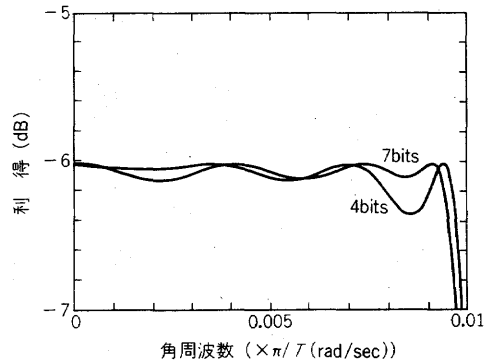


図12 7次チェビシェフLPFの通過域特性
Fig.12-Passband amplitude characteristics of 7th order chebyscheff LPF.

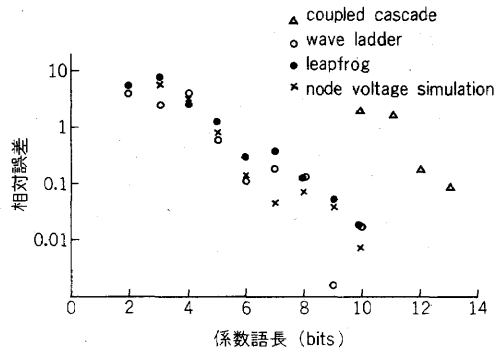


図13 各種構成法の誤差の比較
Fig.13-Relative errors.

LPF を用い、すべての係数を同じけた数にまとめたときの通過域特性と相対誤差を図12,13に示す。又、通過域リプル0.1 dBの10次チェビシェフ BPFの通過域特性を図14に示す。LCフィルタの完全なシミュレーションと考えられる wave ladder やリープフロッグに比べて本方法の結果に遜色はなく、節点電圧シミュレーションの有効性が確かめられたいえる。

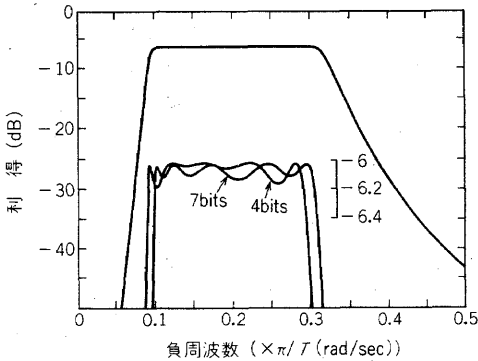


図14 10次チェビシェフBPFの通過域特性
Fig.14-Passband amplitude characteristics of 10th order chebyscheff BPF.

5. むすび

抵抗終端LCはしご形フィルタの節点電圧間の関係をSFGで記述する方法を示した。このSFGは、有極を含むLPF, HPF, BPFにおいて同じ形をしており、各トランスミタンスは双2次関数となる。トランスミタンスを能動およびデジタル回路で置換えてLCフィルタをシミュレートする方法を示し、得られたAF及びDFがLCフィルタの低感度特性を受け継ぐことを示した。AFの場合、2次の単位回路を電圧ホロウを用いて実現し、能動素子数を次数の半分程度に減少させることができた。これは、消費電力や経済性などの面で有利であると考えられる。DFではs-z変換の工夫によってDFLが生じることを防いでいるが、有極形フィルタの構成は困難である。

謝辞 本研究を進めるに当り御討論を頂いた東京工

業大学藤井信生助教授はじめ柳沢・藤井研究室の諸氏に感謝します。

文 献

- (1) H. J. Orchard : " Inductorless filters ", Electronics Lett., 2, p.224 (June 1966).
- (2) B. A. Sheno : " Practical realization of a gyrator circuit and RC-gyrator filters ", IEEE Trans., CT-12, p.374 (Sep.1965).
- (3) L. T. Bruton : " Network transfer functions using the concept of frequency dependent negative resistance ", IEEE Trans., CT-16, p.406 (Aug.1969).
- (4) F. E. Girling and E. F. Good : " The leapfrog or active ladder synthesis ", Wireless World, 76, p.341 (July.1970).
- (5) A. Fettweis : " Digital filter structures related to classical filter networks ", Arch. Elect. Übertragung, 25, p.79 (Feb.1971).
- (6) L. T. Bruton : " Low-sensitivity digital ladder filters ", IEEE Trans., CAS-22 p.168 (March 1975).
- (7) J. Gorski-Popiel : " RC-active synthesis using positive immittance converters ", Electronics Lett., 3, p.381 (Aug.1967).
- (8) P. O. Brackett and A. S. Sedra : " Direct SFG simulation of LC ladder networks with applications to active filter design ", IEEE Trans., CAS-23 p.61 (Feb.1976).
- (9) G. Szentirmai : " Synthesis of multiple-feedback active filters ", Bell Syst. tech. J., 52 p.527 (April 1973).
- (10) P. R. Sallen and E. L. Key : " A practical method of designing RC active filters ", IRE Trans., CT-2, p.74 (March 1955).
- (11) B. Gold and C. M. Rader : " Digital processing of signals ", McGraw-Hill, New York (1969).
- (12) R. E. Chrochière : " Digital ladder structures and coefficient sensitivity ", IEEE Trans., AU-20 p.240 (Oct.1972).
- (13) 吉弘, 柳沢 : " LC梯子形をもとにする低感度アクティブフィルタ ", 信学技報, CST76-28 (1976-06).
- (14) 西原明法 : " 低係数感度デジタルフィルタ ", 信学技報, CST76-29 (1976-06).

(昭和51年11月8日受付)