

論文 / 著書情報
Article / Book Information

論題(和文)	CMOSインバータ型広帯域可変利得増幅器の評価
Title(English)	Evaluation of a CMOS-Inverter-Based Wideband Variable Gain Amplifier
著者(和文)	大鶴 基格, 佐渡島 進, 天川 修平, 石原 昇, 益 一哉
Authors(English)	Mototada Oтуру Susumu Sadoshima Shuuhei Amakawa Noboru Ishihara Kazuya Masu, susumu sadoshima, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu
出典(和文)	2009 年電子情報通信学会エレクトロニクスソサイエティ大会, , , C-12-17
Citation(English)	, , , C-12-17
発行日 / Pub. date	2009, 9
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 2009 Institute of Electronics, Information and Communication Engineers.

CMOS インバータ型広帯域可変利得増幅器の評価

Evaluation of a CMOS-Inverter-Based Wideband Variable Gain Amplifier

大鶴 基格
Mototada Oturu

佐渡島 進
Susumu Sadoshima

天川 修平
Shuuhei Amakawa

石原 昇
Noboru Ishihara

益 一哉
Kazuya Masu

東京工業大学 統合研究院
Integrated Research Institute, Tokyo Institute of Technology

1 はじめに

近年無線端末のマルチバンド化が求められることから RF CMOS フロントエンド回路の広帯域化が必要となっている。また、微細プロセスによる低電圧化がダイナミックレンジの低下を招いてる。今回我々は低電圧動作が可能な CMOS インバータに着目して、基本増幅回路セルにこれを利用した可変利得増幅器 (VGA) について試作評価を行ったので報告する。

2 可変利得増幅器の構成

図 1 に評価を行った VGA のブロック図を示す。本 VGA は可変増幅回路セル 4 段と出力バッファを容量結合で縦続接合した構成である。図 2 に示すとおり可変増幅回路セルは CMOS インバータをベースとし、入出力間に帰還抵抗を付加することで自己バイアスをかけるとともに、所望の利得、帯域を確保できるようにその抵抗値を最適化した。利得の制御は各帰還抵抗値を MOS スイッチで切り替えることにより実現し、5 段階の利得切り替えを可能とした。また、MOS スイッチは線形性を考慮し、pMOS と nMOS のコンプリメンタリー構成とした。出力バッファでは 50Ω 負荷を駆動するため大きなサイズのトランジスタを用いて帰還で出力整合を確保する構成とした。

3 評価結果

$0.18\mu\text{m}$ CMOS プロセスにリチップを試作し評価を行った。図 3 に利得の周波数特性を示す。CMOS スイッチを切り替えることにより約 9dB ステップで $-14\sim 22\text{dB}$ の可変利得性を実現した。帯域は $0.48\sim 2.2\text{GHz}$ と高帯域の特性を得た。また、入出力特性は高利得動作時で 5.4dBm の飽和出力を得た。消費電力は電源電圧 1.8V で 53mW となった。また、試作チップにおける回路のコアサイズは $250\mu\text{m} \times 430\mu\text{m}$ と小面積な構成となっている。図 4 に今回評価のため試作したチップの写真を示す。

4 まとめ

CMOS インバータ回路をベースとした可変利得増幅回路の試作・評価を行い、広帯域、広可変幅の特性を確認した。

謝辞

本研究の一部は、STARC、文部科学省科研費、日本学術振興会科研費、総務省 SCOPE、NEDO、文部科学省科学技術振興調整費（統合研究院）の支援を受け、東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社、メンター株式会社、アジレント・テクノロジー株式会社の協力により行なわれた。

参考文献

[1] B. Razavi, "Design of Analog CMOS Integrated Circuits," McGraw-Hill Inc.

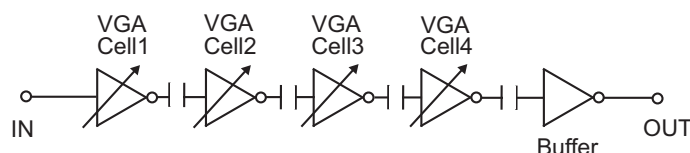


図 1 VGA のブロック図

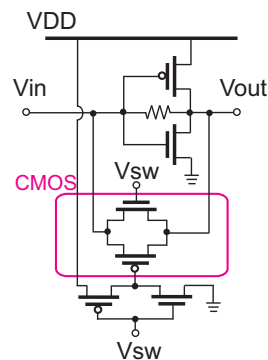


図 2 可変増幅回路セル

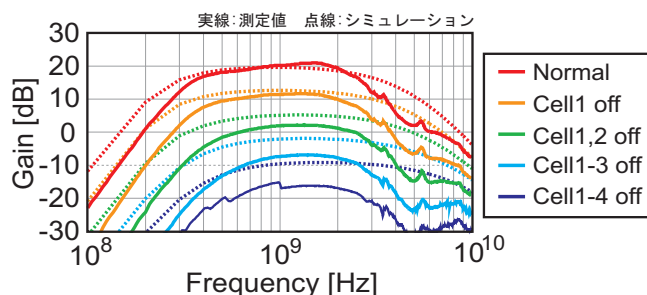


図 3 利得の周波数特性

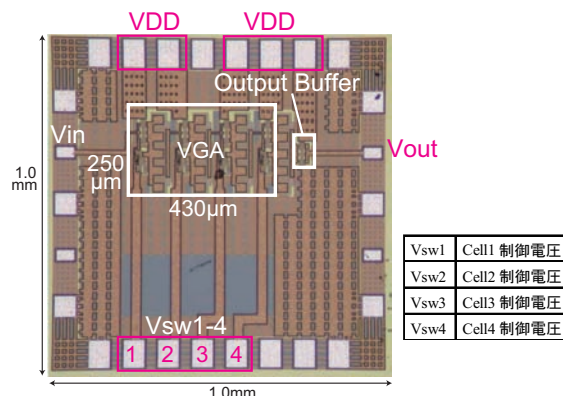


図 4 評価したチップの写真