T2R2 東京工業大学リサーチリポジトリ
Tokyo Tech Research Repository

論文 / 著書情報
Article / Book Information

論題(和文)	スケーラブル広帯域RF QPSK変調回路の検討
Title(English)	A Scalable Wideband RF QPSK Modulator
著者(和文)	白根 篤史, 中野 和雄, 水落 裕, 天川 修平, 石原 昇, 益 一哉
Authors(English)	Atsushi Shirane Kazuo Nakano Yutaka Mizuochi Shuhei Amakawa Noboru Ishihara Kazuya Masu, Kazuo Nakano, Yutaka Mizuochi, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu
出典(和文)	2009 年電子情報通信学会エレクトロニクスソサイエティ大会, , , C-12-23
Citation(English)	, , , C-12-23
発行日 / Pub. date	2009, 9
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 2009 Institute of Electronics, Information and Communication Engineers.

Powered by T2R2 (Tokyo Institute Research Repository)

スケーラブル広帯域 RF QPSK 変調回路の検討

A Scalable Wideband RF QPSK Modulator

白根　篤史　Atsushi Shirane
中野　和雄　Kazuo Nakano
水落　裕　Yutaka Mizuochi
天川　修平　Shuhei Amakawa
石原　昇　Noboru Ishihara
益　一哉　Kazuya Masu

東京工業大学 統合研究院
Integrated Research Institute, Tokyo Institute of Technology

1　はじめに

CMOS プロセスの微細化が進み、ディジタル回路は飛躍的にその占有面積を低下させ、性能向上を図ってきた。一方で RF アナログ回路では、受動素子（インダクタやキャパシタ）が微細化に伴う低面積化を制限している。今回我々はリング型 VCO の矩形波信号を用いてディジタル回路ベースで受動素子を必要としないスケーラブル広帯域 RF QPSK 変調回路の検討を行ったので報告する。

2　QPSK 変調回路の構成

QPSK 変調回路の全体構成を図 1 に示す。まず、フリップフロップ二段を用いた 1:2 シリアルパラレル変換回路と NAND で構成された Demux により入力データの QPSK シンボル化を行う。次に四段の差動型リング VCO の四相出力をトランスファーゲートに接続し、シンボル化した信号でオン、オフすることによって QPSK 変調を可能にしている。この際、三つの位相信号を選択し出力段で合成することにより正弦波に近い変調信号の生成を可能にした。シンボルが”00”のとき 0 度、45 度、90 度の位相の VCO 出力を選択、”01”のときに 90 度、135 度、180 度の位相の VCO 出力を選択というように、45 度ずつ位相がずれた ring-VCO の出力を三つ、シンボルに応じて選択する。この三つの 45 度ずつ位相がずれた出力を図 2 に示す合成回路に入力する。合成回路では、n 型と p 型の MOSFET をスイッチとして使い、抵抗での分圧により、入力されたディジタル信号を電圧信号に変換する。この際、抵抗値 R1 と R2 と R3 の比を最適化することによって、正弦波に近い RF 信号の生成が可能になる。

3　シミュレーション結果

0.18 μmCMOS プロセスの適用を想定し、提案する QPSK 変調回路のシミュレーションを行った。図 3 にリング VCO の発振周波数 1 GHz、200 Mbps でランダムなシリアルデータを入れたときの QPSK 変調回路の出力波形を示す。電源電圧は 1.8 V であり、出力振幅はおおよそ 1.8V_{pp} となっている。90 度の位相変化が見られることより、QPSK 変調されていることがわかる。図 4 に変調回路出力の周波数スペクトラムを示す。出力レベルは 0 dBm、二次高調波が −36 dBc、三次高調波が −29 dBc であった。高調波を十分抑圧できていないため、後段にディジタルフィルタを挿入するなどの検討を今後行う予定である。動作可能周波数は 0.5 GHz から 3 GHz で、回路の消費電力は全体で 52 mW であった。

4　まとめ

提案した変調回路はディジタル回路ベースで、インダクタやキャパシタの受動素子が不要であることから、プロセスの微細化に追従した広帯域動作、低消費電力、小面積化を期待できる。

謝辞

本研究の一部は，STARC，文部科学省科研費，日本学術振興会科研費，総務省 SCOPE，NEDO，文部科学省科学技術振興調整費（統合研究院）の支援を受け，東京大学大規模集積システム設計教育研究センターを通し，日本ケイデンス株式会社，メンター株式会社，アジレント・テクノロジー株式会社の協力により行なわれた．

参考文献

[1] B. Razavi,” RF Microelectronics,” Prentice Hall Inc.
[2] B. Razavi,” Design of Analog CMOS Integrated Circuits,” McGraw-Hill Inc.

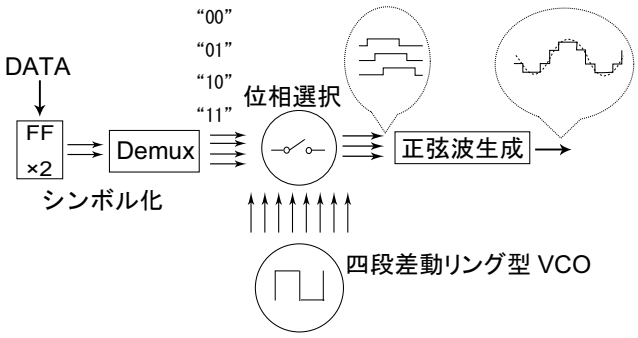

図 1　QPSK 変調回路の構成

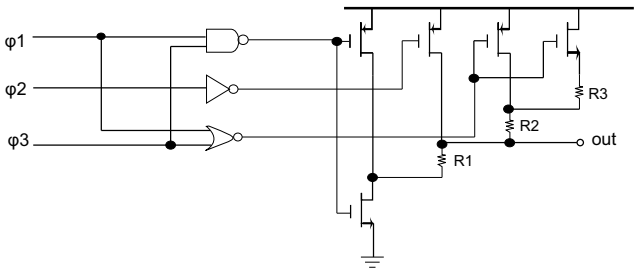

図 2　正弦波生成部分の回路図

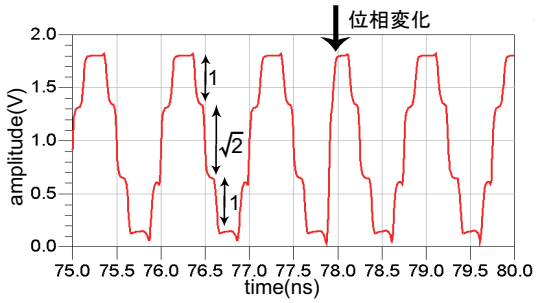

図 3　QPSK 変調回路の出力

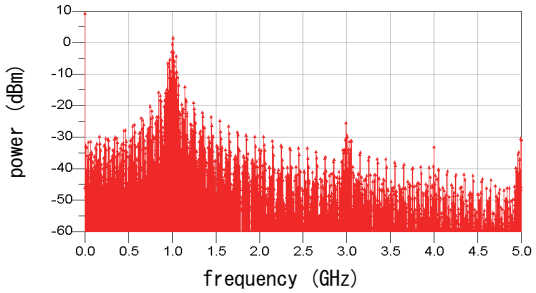

図 4　変調回路出力のスペクトラム

Copyright © 2009 IEICE