

論文 / 著書情報  
Article / Book Information

論題(和文)	CMOS LC-VCOのプロセス世代依存性の検討
Title(English)	Investigation of CMOS LC-VCO on Process Generation Relativity
著者(和文)	李 尚曄, 小林 由佳, 天川 修平, 石原 昇, 益 一哉
Authors(English)	Sangyeop Lee Yuka Kobayashi Shuhei Amakawa Noboru Ishihara Kazuya Masu, Yuka Kobayashi, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu
出典(和文)	2009 年 電子情報通信学会総合大会, , , C-12-50
Citation(English)	, , , C-12-50
発行日 / Pub. date	2009, 3
URL	<a href="http://www.ieice.org/jpn/books/t_g.html">http://www.ieice.org/jpn/books/t_g.html</a>
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 2009 Institute of Electronics, Information and Communication Engineers.

# CMOS LC-VCO のプロセス世代依存性の検討

Investigation of CMOS LC-VCO on Process Generation Relativity

李 尚曄<sup>†</sup>  
Sangyeop Lee

小林 由佳<sup>†</sup>  
Yuka Kobayashi

天川 修平<sup>†</sup>  
Shuhei Amakawa

石原 昇<sup>†</sup>  
Noboru Ishihara

益 一哉<sup>†</sup>  
Kazuya Masu

<sup>†</sup> 東京工業大学統合研究院  
<sup>†</sup>Integrated Reserch Institute, Tokyo Institute of Technology

## 1 はじめに

本報告ではアナログ RF 回路のキーコンポーネントの一つである LC 型電圧制御発振器 (LC-VCO) に対して CMOS プロセスの微細化による回路性能への影響を定量的に明らかにしたので報告する。

## 2 解析に用いた LC-VCO の構造

今回の解析では、インバータを差動構成した LC-VCO 回路 (図 1) を用い、 $0.18 \mu\text{m}$  ( $V_{dd}=1.8\text{V}$ )、 $90\text{nm}$  ( $1.0\text{V}$ ) の CMOS プロセスによる回路特性の比較を行った。比較を行うに当たっては、回路のオープンループ利得が 1 一定になるように設計し、 $1.25\text{GHz}$ 、 $2.5\text{GHz}$ 、 $5\text{GHz}$  の三つの発振周波数での位相雑音特性、消費電力、Figure of Merit (FoM) の比較を行った。FoM は以下の式 (1) により算出した。ここで、 $f_0$  は VCO の発振周波数、 $\Delta f$  はオフセット周波数、そして  $P_{total}$  は回路の消費電力である。

$$FoM = L\{\Delta f\} - 20 \log\left(\frac{f_0}{\Delta f}\right) + 10 \log\left(\frac{P_{total}}{1\text{mW}}\right) \quad (1)$$

[Leeson の位相雑音モデル式]

$$L\{\Delta f\} = 10 \log\left[\frac{2FkT}{P_{sig}} \left\{1 + \left(\frac{f_0}{2Q\Delta f}\right)^2\right\} \left(1 + \frac{\Delta f_{1/fc}}{|\Delta f|}\right)\right] \quad (2)$$

ここで、 $F$  はノイズファクタ、 $k$  はボルツマン定数、 $T$  は絶対温度、 $P_{sig}$  は共振器の損失、 $Q$  は回路の  $Q$  値であり、 $\Delta f_{1/fc}$  はフリッカノイズのコナー周波数である。

## 3 シミュレーション解析結果

図 2~4 に位相雑音特性、消費電力、FoM の解析結果を示す。Leeson のモデル式をベースに考えると、微細化によるフリッカノイズのコナー周波数の増加と低電源電圧動作による信号振幅の減少により位相雑音が増加している。しかし、消費電力はオープンループ利得一定の条件では減少することになるので、結果として FoM は大きく変化していない結果になっている。この結果から、無線通信での目安となっている  $-130\text{dB}$  以下の特性を  $2.5\text{GHz}$  で実現しようとする、 $90\text{nm}$  CMOS プロセスによる VCO 単体での実現は難しく、PLL 回路やインジェクションロックなどによる位相雑音の抑圧が不可欠であると言える。

## 4 まとめ

プロセスの微細化により、LC-VCO の FoM は低電力化の効果により大きい変化はないが、位相雑音は劣化して行く。プロセスの微細化とともに、PLL などのフィードバック技術やインジェクションロック技術を応用した低位相雑音化技術の創出が今後重要と考えられる。

## 謝辞

本研究の一部は東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社、メンター株式会社およびアジレント・テクノロジー株式会社の協力で行われた。

## 参考文献

- [1] B.Razavi, "Design of Analog CMOS Integrated Circuits", McGRAW-Hill, 2001, ISBN 0-07-118839-8
- [2] T.H.Lee, "The Design of CMOS Radio-Frequency Integrated Circuits", Cambridge, 2004, ISBN 0-521-83539-9

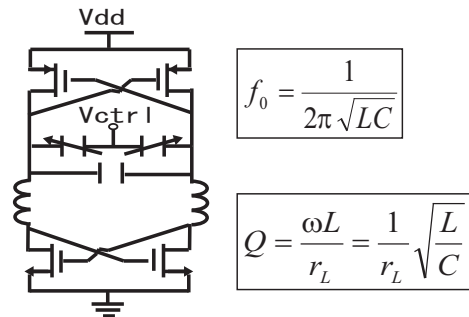


図 1 回路構造

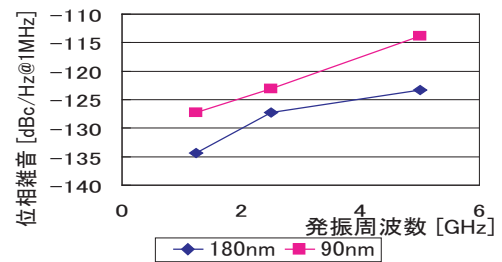


図 2 位相雑音の変化

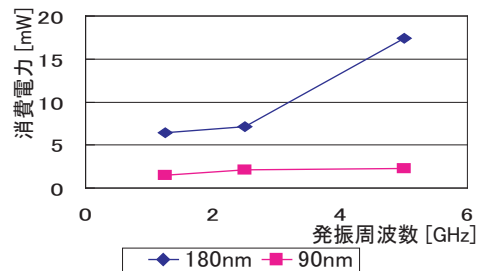


図 3 消費電力の変化

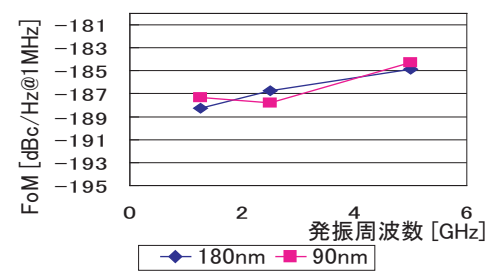


図 4 FoM の変化