T2R2 東京工業大学リサーチリポジトリ
Tokyo Tech Research Repository

論文 / 著書情報
Article / Book Information

題目(和文)	マイクロプラズマの高効率駆動技術に関する研究
Title(English)	
著者(和文)	浦壁隆浩
Author(English)	takahiro urakabe
出典(和文)	学位:博士（工学）, 学位授与機関:東京工業大学, 報告番号:甲第6634号, 授与年月日:2006年9月30日, 学位の種別:課程博士, 審査員:
Citation(English)	Degree:Doctor of Engineering, Conferring organization: Tokyo Institute of Technology, Report number:甲第6634号, Conferred date:2006/9/30, Degree Type:Course doctor, Examiner:
学位種別(和文)	博士論文
Type(English)	Doctoral Thesis

Powered by T2R2 (Tokyo Institute Research Repository)

マイクロプラズマの高効率駆動技術に関する研究

浦壁　隆浩

目次

第１章　緒論
1-1　はじめに　1
1-2　マイクロプラズマセル・電極構造（電界形）　2
1-2-1　金属電極形　3
1-2-2　誘電体バリア電極形　7
1-3　マイクロプラズマの発生制御　8
1-3-1　プライミング粒子効果（直流放電）　8
1-3-2　壁電圧効果（誘電体バリア放電）　9
1-4　マイクロプラズマ生成に利用される電気回路　10
1-4-1　受動回路素子による放電の安定化　10
1-4-2　電力変換回路　12
1-5　本研究の位置づけと内容　16
参考文献　18

第２章　誘電体バリア放電マイクロプラズマの高効率生成と放電特性　19
2-1　はじめに　19
2-2　大きな Pd 積（22～36Pam）領域の放電特性　20
2-2-1　平面形光源研究の背景　20
2-2-2　面対向形 Xe 誘電体バリア放電を利用した平面形光源の構造　21
2-2-3　面対向形 Xe 誘電体バリア放電の形態　23
2-2-4　面対向形 Xe 誘電体バリア放電の均一発生条件　25
2-2-5　面対向形 Xe 誘電体バリア放電における電源の出力条件と発光効率の関係　38
2-2-6　面対向形 Xe 誘電体バリア放電のその他の特性　40
2-2-7　面対向形 Xe 誘電体バリア放電を利用した 8.5 インチサイズ平面形光源の試作　42
2-3　小さな Pd 積（0.33Pam）領域の放電特性　43
2-3-1　沿面形 Xe 誘電体バリア放電を利用した放電パネルの構造　43
2-3-2　沿面形 Xe 誘電体バリア放電における駆動条件と発光効率の関係　46
2-4　まとめ　49
参考文献　50

第３章　多並列誘電体バリア放電マイクロプラズマの発生制御　52
3-1　はじめに　52
3-2　Xe 誘電体バリア放電を利用したディスプレイ素子研究の背景　52
3-3　放電パネルの構造　53

3-4　プラズマ発生制御の原理および方法　55
3-4-1　放電セルの階調（発光量）制御方法　55
3-4-2　プラズマ発生制御の原理と制御電圧条件　56
3-5　低制御電圧化の手法　59
3-6　まとめ　62
参考文献　65

第４章　金属電極ガス流直流放電マイクロプラズマ源に適した駆動回路　66
4-1　はじめに　66
4-2　微細ガス流マイクロプラズマの研究の背景　66
4-3　小形・高効率なマイクロプラズマ生成のための駆動回路　67
4-4　微細ガス流直流・直流パルス放電におけるマイクロプラズマの放電特性　69
4-4-1　実験方法　69
4-4-2　安定放電領域と電流・電圧特性　71
4-5　放電状態の観察　75
4-5-1　定常状態の観察　75
4-5-2　過渡状態の観察　76
4-6　放電維持電圧供給方式の比較評価　78
4-7　まとめ　78
参考文献　79

第５章　高周波・矩形波駆動回路の高効率化　80
5-1　はじめに　80
5-2　プラズマディスプレイにおける無効電力回収回路研究の背景　80
5-3　電力回収回路の構成と動作　83
5-3-1　間接形電力回収方式（間接形）　83
5-3-2　直接形電力回収方式（直接形）　85
5-4　維持放電回路における直接形電力回収回路の設計方法　87
5-5　維持パルス発生のための高効率な直接形電力回収回路　92
5-6　アドレスパルス発生のための間接形電力回収回路　96
5-6-1　提案する電力回収アドレス放電回路の構成　96
5-6-2　電力回収回路適用によるアドレス電力の低減効果　98
5-7　まとめ　101
参考文献　101

第６章　低周波・矩形波交流電源回路の簡素化と効率改善　103

6-1　はじめに　103
6-2　自動車用 HID ランプ点灯回路研究の背景　104
6-3　従来の点灯回路と HID ランプの点灯方法　105
6-4　新点灯回路方式（Q ブリッジ点灯回路方式）の提案　107
6-5　Q ブリッジ点灯回路方式の課題とその解決策　111
6-5-1　平滑コンデンサ蓄積エネルギの損失低減　111
6-5-2　DC→AC フェーズ放電立ち消え対策　117
6-6　Q ブリッジ点灯回路の試作および評価　122
6-7　まとめ　125
参考文献　125

第７章　結論　127
7-1　結論　127
7-2　今後の課題と展開　132

謝辞　134

論文目録　135

第１章

緒論

1-1　はじめに

微小領域のプラズマ（マイクロプラズマ）は、ミクロな反応場を低コストで小形な生成装置により自在に制御することをコンセプトとし、新たな製品の創出あるいは既存製品の革新へのキー技術として期待されている。マイクロプラズマ生成は、一様媒質中でエネルギを用い一点に集中させるエネルギ集中形、媒質を微小空間に閉じ込める空間制限形、自由空間で媒質自体の特性により質量を制限する質量制限形に分類される[(1)]（図 1-1）。空間制限形として、マイクロプラズマ適用の大きな成功例として広く知られたプラズマディスプレイパネル（PDP）[(2)(3)]、短ギャップアーク放電を利用したメタルハライドランプ[(4)]や高圧水銀ランプ[(5)]、オゾン発生器[(6)]、オゾン発生器への適用を目指したマイクロホローカソードデバイス[(7)]、光デバイスへの適用を目的としたマイクロ放電デバイス[(8)]、Si 基板やフォトレジストのエッチング装置への適用を目指したマイクロプラズマジェット[(9)(10)]が挙げられる。エネルギ集中形としては、媒質中にレーザ光を集束させるレーザプラズマがある。質量制限形としては、シリコン酸化膜やカーボンナノチューブの形成装置への適用を目指したガス流マイクロプラズマ源[(11)]が挙げられる。

マイクロプラズマの放電形態としては、電磁誘導により電圧を誘起し放電ガスをプラズマ化（励起）する方法（磁界形）、直接電圧を印加して放電ガスをプラズマ化（励起）する方法（電界形）に分けることができる。電界形は、金属電極形と誘電体バリア電極形に分類することができる。本論文において、小形、高効率、低コストな電界形のマイクロプラズマ生成装置を得ることを目的とし、高効率な駆動回路を実現するための要素技術に関して論じる。

マイクロプラズマの生成過程は、電気から電気への変換過程と電気からプラズマへの変換過程からなる（図 1-2）。電気／電気変換は電気回路が介在し、電気／プラズマ変換は放電容器、放電電極、放電ガスが介在する。効率の良い電気／プラズマ変換により、その投入電力量を減少することができるため、駆動回路の小形・高効率・低コスト化が実現できる。電気／電気変換の効率を良くすることは、駆動回路において重要であることは言うまでもない。また、微細なプラズマを形成するための駆動回路が大きなものであっては、プラズマを微細化した意味が半減してしまう。プラズマのサイズに合わせた小形な駆動回路を実現するためには、プラズマを制御する電圧を低くする必要があるし、また印加電圧波形も複雑であってはならない。

本章において、今までに提案されているマイクロプラズマ生成のためのセル、電極構造を放電形態により分類し説明する。次に、従来から知られている電界形の金属電極、誘電体バリア電極を利用した放電のプラズマ発生制御手法について説明する。これらプラズマ制御方法は、制御電圧の低電圧化を図り、電気回路を高効率化、簡素・小形化することを目的としたものである。さらに、マイクロプラズマ生成のための電気回路の基本的な構成について述べる。最後

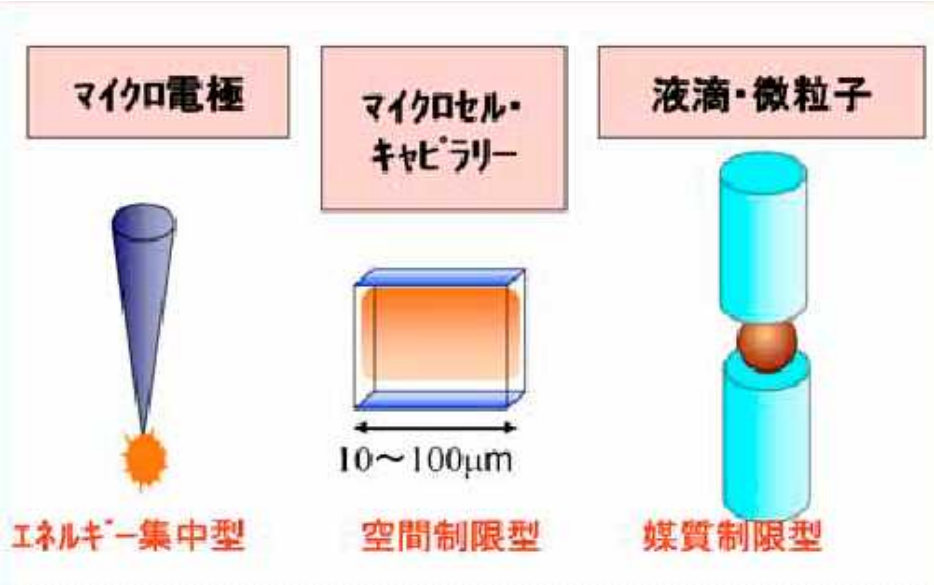


図 1-1　マイクロプラズマ生成方法の分類[1]

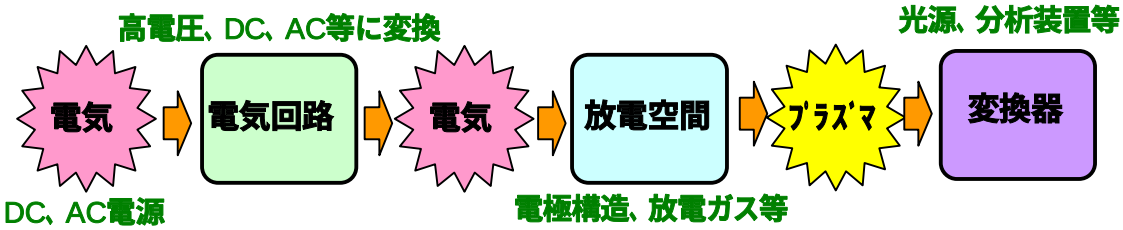


図 1-2　マイクロプラズマ生成の過程

に、本研究の位置づけとその概要について述べる。

1-2　マイクロプラズマセル・電極構造（電界形）

ここでは、これまで発表されているマイクロプラズマを生成する電界形のプラズマセル、電極構造について説明する。抵抗、コンデンサ、レギュレータ回路等の外部回路により電流を制限する金属電極形、放電セル内に設けられた誘電体膜によるコンデンサ構造を利用して電流を制限する誘電体バリア電極形について示す。

1-2-1　金属電極形

放電のきっかけ（種火）となるプライミング効果を利用したプラズマセル構造をもつ、DC 形プラズマディスプレイパネル（PDP）の構造を図 1-3[3]に示す。プラズマセルは、主放電を発生させる表示セルと補助放電を発生させる補助セルから構成されている。カソード電極を挟むように表示アノードと補助アノードが対抗して配置され、2 つのマイクロプラズマセルを構成している。それぞれの電極間ギャップは、0.1mm～0.5mm である。補助セルでプライミング粒子を発生させ、それを利用して表示セル内に書き込み放電を発生させる。書き込み放電が発生した表示セルは、連続的に印加される維持電圧パルスにより放電が持続し、書き込み放電を発生させなかったセルには、その後パルス電圧が印加されても放電が発生することはない。この DC 形 PDP の駆動方法をパルスメモリ方式と呼ぶ。また、プラズマセルの製造を容易にするために発案された、補助放電セルと表示セルを同一基板上に構成した DC 形 PDP[3]も発表されている（図 1-4）。

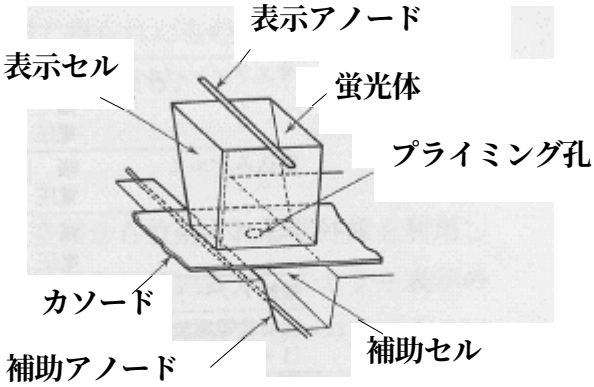


図 1-3　プライミング効果を利用した DC 形 PDP の構造

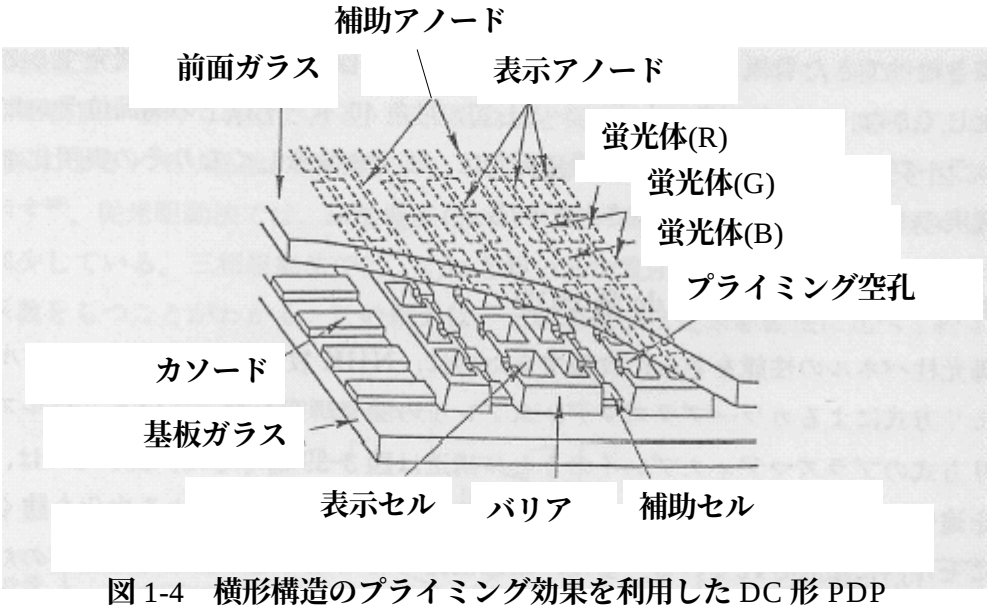


図 1-4　横形構造のプライミング効果を利用した DC 形 PDP

次に、短ギャップアーク放電を利用したプラズマセルをもつメタルハライドランプと高圧水銀ランプの構造を説明する。これらランプは、HID（High Intensity Discharge lamp）呼ばれ、照明器具だけではなく自動車用ヘッドランプやプロジェクタ用光源に利用されている。図 1-5 にメタルハライドランプ[(4)]、図 1-6 にショートアーク形の高圧水銀ランプ[(5)]の構造を示す。1mm～3mm の放電ギャップをもって金属（タングステン）電極が配置されており、高温になることから石英ガラスにより放電セルが形成されている。放電セル内には、メタルハライドランプの場合は水銀、金属ハロゲン化物およびキセノンガスが、高圧水銀ランプの場合は水銀とアルゴンガスあるいはキセノンガスが封入されている。セル内にアーク放電を発生させ、セル内を高温化し金属を蒸発させる。アーク内で金属原子は励起され、各原子特有の波長の光が発せられる。

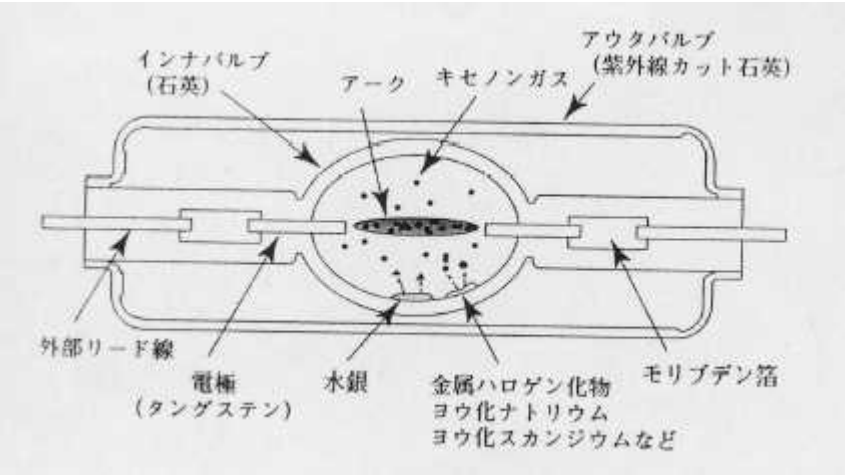


図 1-5　メタルハライドランプ（HID ランプ）の構造

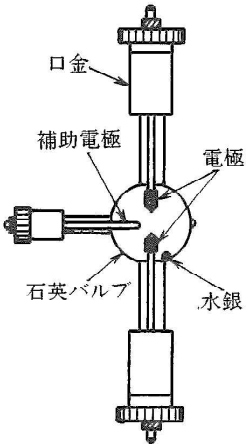


図 1-6　ショートアーク形高圧水銀ランプの構造

フォトディテクタ[8]やディスプレイ素子[12]への適用を目的として研究されているマイクロ放電デバイスの構造を図 1-7 に示す。カソードとして働く Si 基板に 50μm×50μm の逆ピラミッド形の窪みを形成し、Si 基板上面に 0.9μm厚の誘電体膜、その上面にアノードが形成されている。放電ガス雰囲気中でカソード－アノード間に電圧を印加することにより放電を発生させ、外部光による可変インピーダンスデバイスあるいは発光源として利用する。

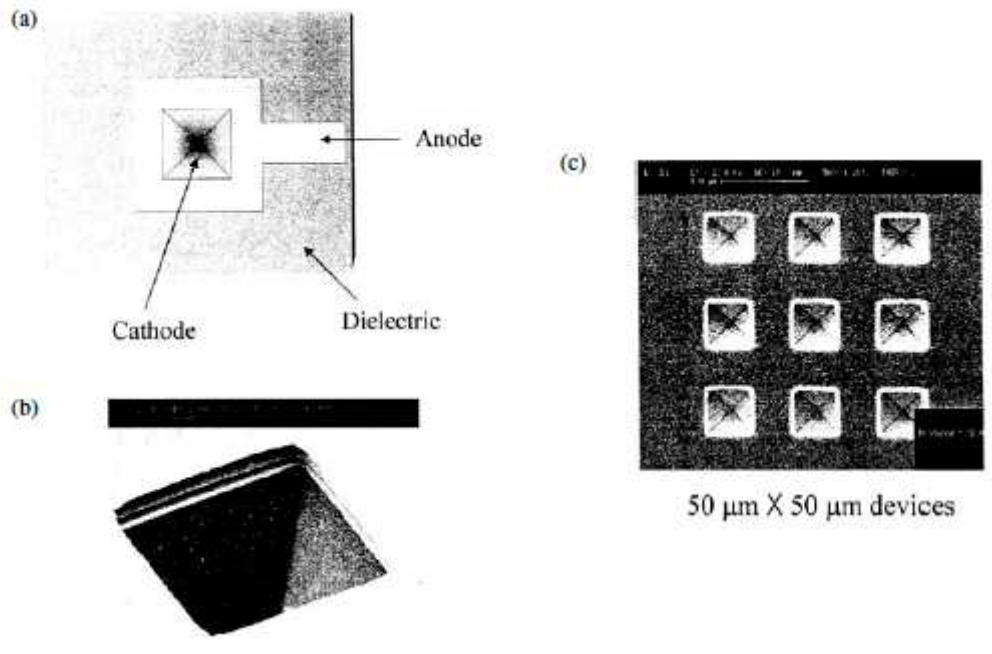


図 1-7　フォトディテクタやディスプレイ素子への適用が期待されるマイクロ放電デバイス

オゾン発生器への適用を目的としたマイクロホローカソード放電[7]の電極構造を図 1-8 に示す。0.3mm～0.5mm のスペーサを介してアノードとカソードを配置し、直径 0.2mm の穴内に抵抗により安定化された直流放電を発生させる。この方式は、ホローカソード効果を利用し高い電子密度のプラズマを得ることができるという特長がある。

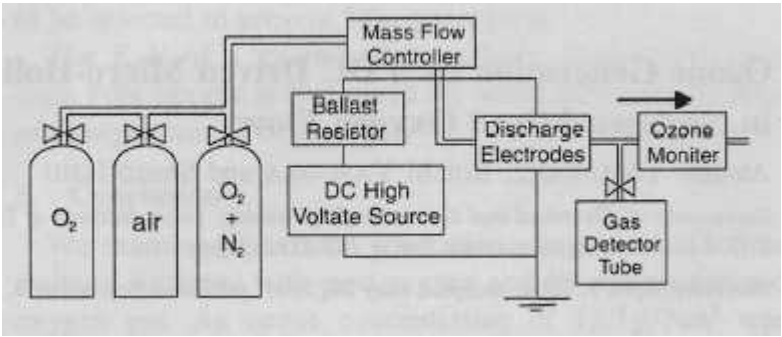


図 1-8-(a)　マイクロホローカソードを用いたオゾン発生器のシステム構成

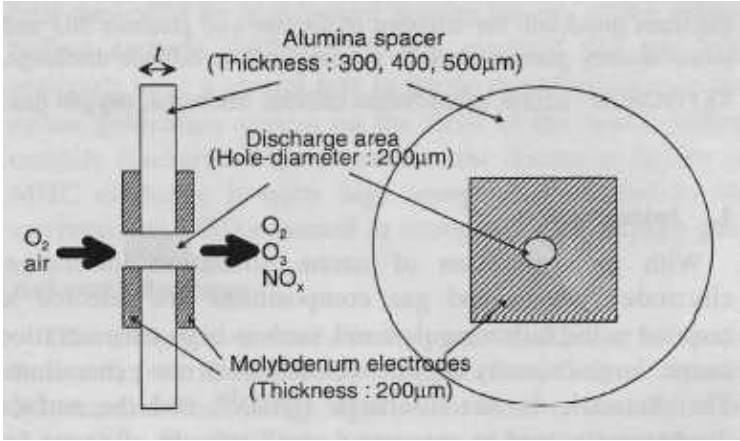


図 1-8-(b)　マイクロホローカソードの電極構造

選択的な薄膜形成を目的として研究されている、マイクロプラズマジェット[11]のシステム構成と電極の構造を図 1-9 に示す。電極は内径 0.15mm～0.7mm の炭化タングステン製の金属細管であり、管先が 30 度にカットにされている。放電ガスは He あるいは Ar であり、細管電極とターゲット間で放電を発生させるとともに、反応ガスをこの細管を通してターゲットまで導く構成となっている。13.56MHz の交流電圧をマッチング回路を介して細管電極に直接印加することにより、放電を発生させる。

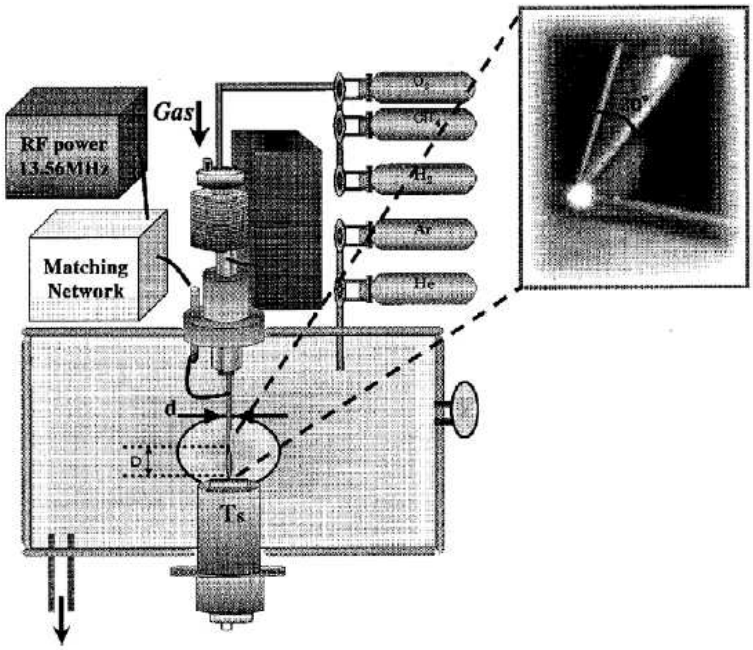


図 1-9　薄膜形成を目的としたマイクロプラズマジェットのシステム構成

1-2-2　誘電体バリア電極形

AC 形 PDP[2]、オゾン発生器[6]に利用されている、誘電体バリアマイクロ放電の電極、放電セル（放電容器）構造について説明する。誘電体バリア放電は、アーク放電に移行しないように電圧・電流特性をグロー放電の領域に制限するため、電極を誘電体で覆い交流電圧により放電の持続を行っている。このような構成にすることにより、プラズマへのエネルギ注入時の電気エネルギ損失は小さく抑えることができる。印加される交流電圧の周波数は AC 形 PDP の場合、瞬時的には 125kHz～250kHz で平均的には 0Hz～数 10kHz であり、オゾン発生器の場合数 10kHz となっている。

図 1-10 に AC 形 PDP の電極、セル構造を示す。前面ガラス基板と背面ガラス基板からプラズマセルは構成されている。前面ガラス基板には 1 対の維持放電電極が形成され、これらは厚さ 50μm誘電体層および厚さ 1μm以下の保護層（MgO）で覆われている。背面ガラス基板には、データ電極と放電空間を形成するための隔壁が形成されている。データ電極および隔壁は蛍光体に覆われている。前面基板、背面基板は張り合わされ、内部には放電ガスとして Ne-Xe(5%)混合ガスが 66.5kPa の圧力で封入されている。隔壁の高さは 0.1mm～0.5mm 程度であり、維持放電電極間のギャップは 0.1mm 程度である。維持放電電極間に印加される交流パルス電圧により、持続的にプラズマが形成される。

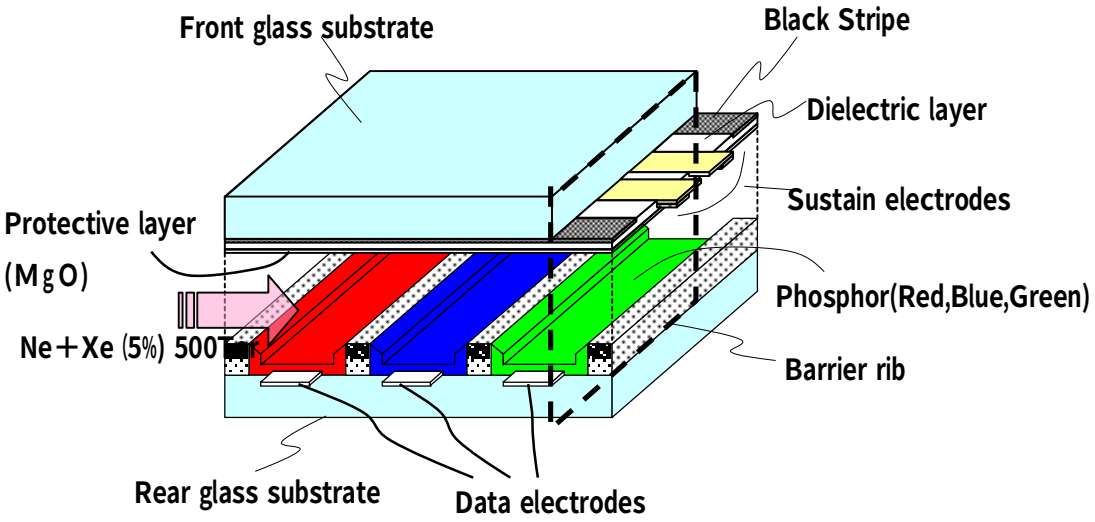


図 1-10　AC 形 PDP の電極、セル構造

図 1-11 にオゾン発生器の構造[6]を示す。片面に導電膜層が形成された 8 インチφ×1mm のセラミックスの円板電極と、水冷された円板状の接地金属電極と、放射状のスペーサから構成されている。放電ギャップはこの放射状スペーサにより形成され、スペーサ厚みは 0.1mm となっている。セラミックス電極と接地電極の間に 10kHz の交流電圧が印加される。

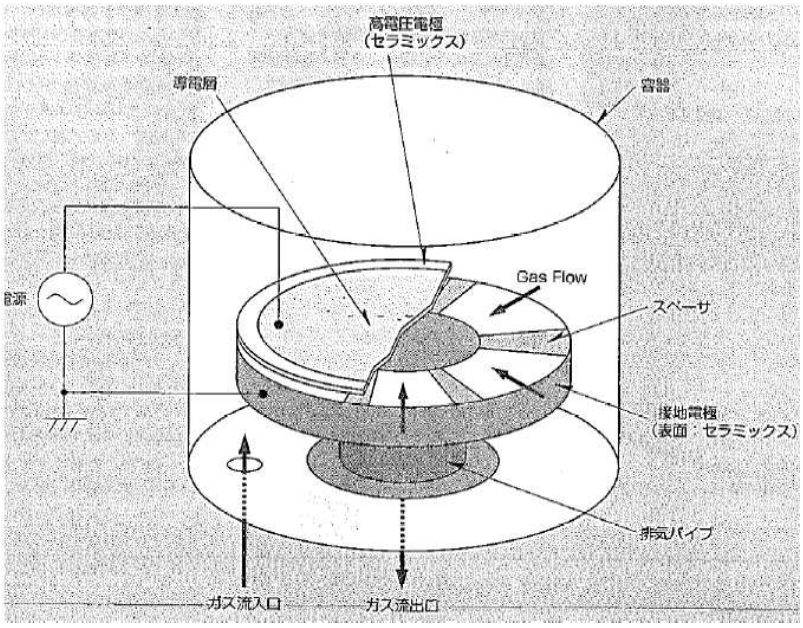


図 1-11　マイクロ放電オゾン発生器の構造

1-3　PDP におけるプラズマの発生制御

PDP におけるプラズマ生成のための駆動回路を高効率化、小形化することを目的として、プライミング粒子効果を利用する方法[13]、壁電圧効果を利用する方法[14]が提案されている。この節では、これらのプラズマ発生制御方法について述べる。

1-3-1　プライミング粒子効果（直流放電）

プライミング粒子とは、イオン、電子、励起粒子、準安定粒子のことである。これら粒子の効果を利用して、放電セル内の放電開始電圧をコントロールすることができる。プライミング粒子が注入された放電セルの放電開始電圧を Vpb、注入されない放電セルの開始電圧を Vb とすると、駆動電圧 Vk を $Vpb < Vk < Vb$ に設定することでセル内の放電の発生を制御することが可能となる。すなわち、プライミング粒子を注入すると低い駆動電圧でプラズマ生成することができ、低耐圧の回路素子で済むようになり、低耐圧素子はスイッチング時のオン電圧が低く、小形であることから駆動回路の小形、高効率化が可能となる。

このプライミング効果を利用することにより、DC 形 PDP の駆動回路素子数を減少させることもできる。セルフシフト方式[13]と呼ばれる方法である。図 1-12 にセルフシフト方式の放電の走査機構の説明図を示す。セルフシフト方式は、プラズマを走査ラインに沿って順番に発生させる場合に用いられる手法である。リセットカソードへ電圧を印加することにより、リセットカソード－アノード間に放電が発生する。カソード 1、2、…と引き続き電圧を順番に印加す

ることにより、放電を順番にカソード －アノード間に発生させる。このとき、カソード 1、4、7、…を端子ϕ_1に、カソード 2、5、8、…を端子ϕ_2に、カソード 3、6、9、…を端子ϕ_3に接続し、共通化され電圧が印加される。このセルフシフト方式は、プライミング粒子による放電開始電圧の違いを巧みに利用した方法であり、カソード駆動用回路部を極端に少ない回路素子数で構成できる。また、プライミング粒子の利用により、低い駆動電圧でプラズマの生成を制御できることから、損失の小さな回路素子を用いることができ高効率化を図ることができる。

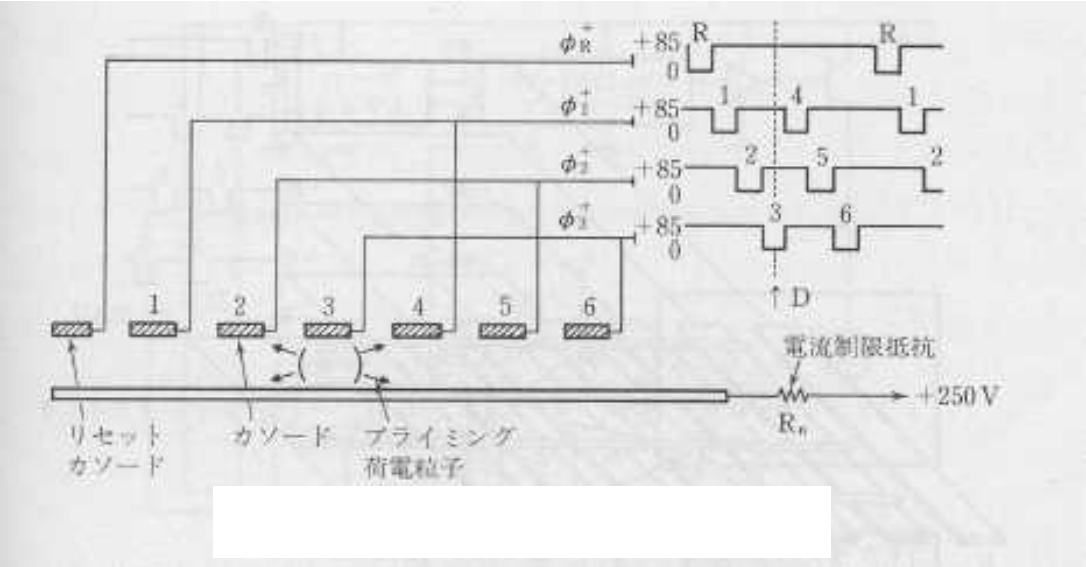


図 1-12　DC 形 PDP セルフシフト方式の放電の走査機構

1-3-2　壁電圧効果（誘電体バリア放電）

誘電体バリア放電では､生成されたイオンと電子は放電セル内の電界によってドリフトして、誘電体表面に蓄積する｡この電荷の蓄積によりセル内に生じる電圧を壁電圧と呼び､AC 形 PDP はこの壁電圧効果を巧みに利用することにより、セル内のプラズマ生成を低電圧で簡素な駆動回路により実現している[14]。

図 1-13 を用いて壁電圧効果の説明をする。放電開始電圧以上の電圧 Vp を電極間に印加することにより、プラズマを生成させ壁電圧 Vw を形成する。引き続き、壁電圧が形成されたセル、されなかったセルに共通に負電圧-Vs を印加する（$Vs < Vp$)。この時、壁電圧がないセルには放電は発生しないが、壁電圧が形成されているセルには $Vs + Vw$ の電圧が発生し、この電圧は放電開始電圧以上であるため放電が発生する。この放電により逆向きの壁電圧が形成され、半周期後電圧 Vs が印加されると、セル内に $Vs + Vw$ の電圧が発生し再び放電が発生する。交流電圧が印加されている期間、放電が持続される。この放電を止める場合、電圧 Vs の印加時間を調節し（短くし)、放電ギャップ間の導通期間を短縮することにより壁電圧を消滅させる（細

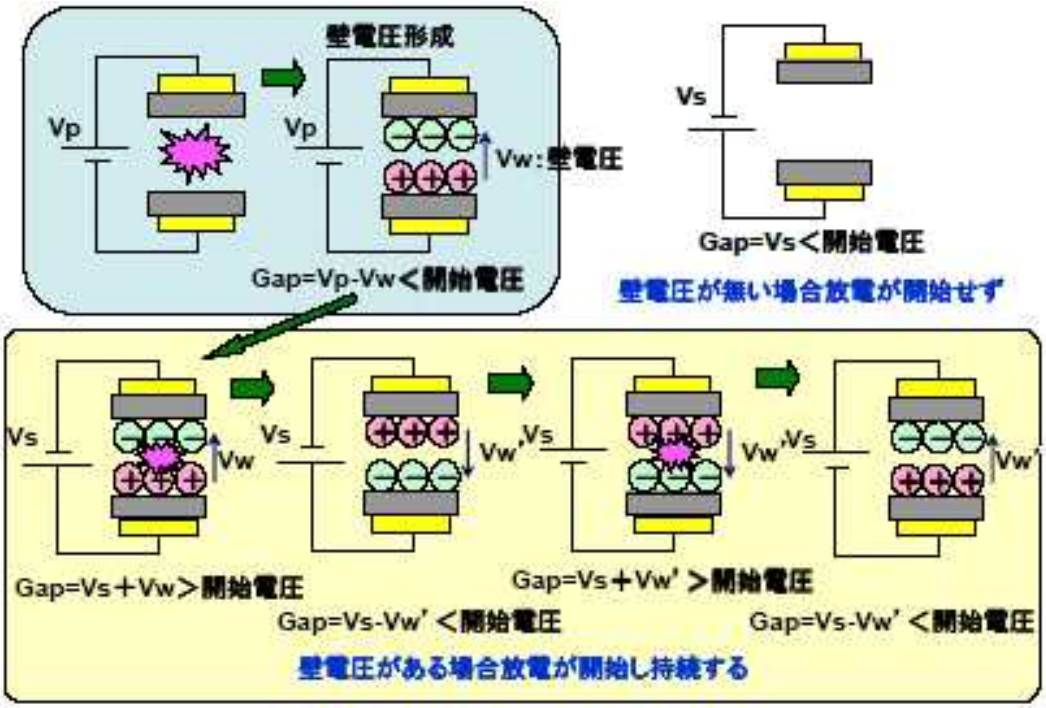


図 1-13　誘電体バリア放電 壁電圧効果の説明

幅パルス消去と呼ぶ)。

1-4　マイクロプラズマ生成に利用される電気回路

本節では、マイクロプラズマ生成に利用される電気回路について述べる。ここで説明する回路素子、回路方式を組み合わせて、所望の電力量そして直流あるいは交流の電圧を発生する駆動回路を構成する。電力を変換する回路（電力変換回路）の方式として、トランス結合を利用した絶縁形のものもあるが、基本的な概念は同じであるので、ここでは非絶縁形のものを取り上げて説明する。

1-4-1　受動回路素子による放電の安定化

安定器として抵抗を用いた場合の放電安定化について述べる。放電セルの電流（I_{gap}）－電圧（V_{gap}）特性（電流は対数表示）と抵抗 R の動作曲線を、図 1-14 に示す。回路は抵抗 R（抵抗値 R）と放電セルが直列に接続され、電源 Vs（電圧値 Vs）に接続された構成となっている。このとき動作曲線は下式より定められ、放電セルの特性との交点が動作点となる。

$$V_{gap} = Vs - RI_{gap} \qquad (1\text{-}1)$$

式(1-1)と図 1-14 より、放電を開始するために図に示した放電開始電圧以上の電圧が電源 Vs には必要であり、また、抵抗値 R を大きくすると小電流側に、小さくすると大電流側に動作点が移動することがわかる。アーク放電領域を積極的に利用する以外は、電極の寿命を考えると、抵抗をある程度大きな値とし、グロー放電領域（図に示した動作点）あるいは異常グロー放電領域での動作が一般的である。

この抵抗による放電の安定化は、放電開始電圧と動作電圧に大きな開きがあればあるほど、抵抗 R による損失が大きくなる。上述のプライミング粒子効果を利用することにより、放電開始電圧と動作電圧を近づけることが可能となり、抵抗 R による損失を低く抑えることができる（図中の破線）。また、放電開始用の電圧と動作電圧の供給を分離し、Vs、R を低く抑えた放電の持続を実現すれば、電力効率のよいプラズマ生成ができる。

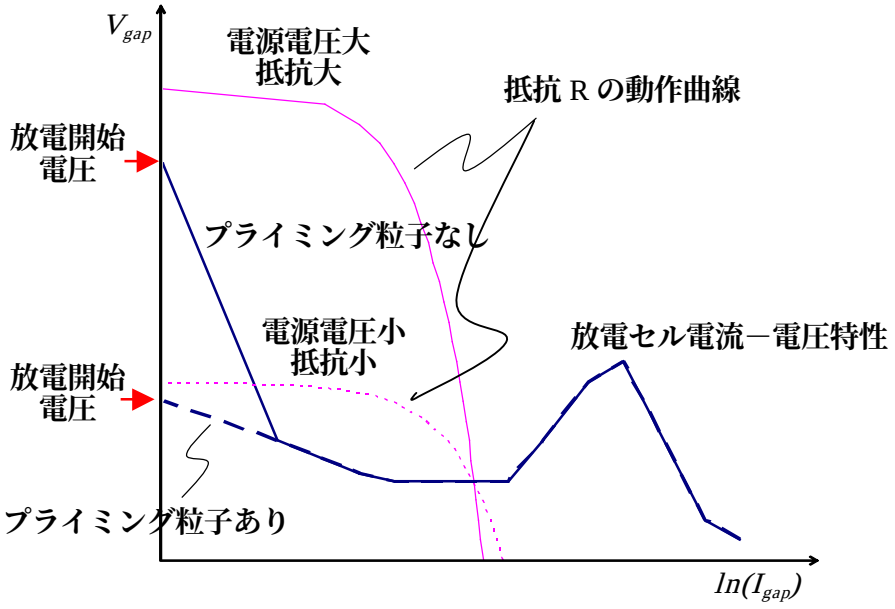


図 1-14　放電セルの電流－電圧特性と安定化抵抗による動作曲線

次に、安定器としてコンデンサを用いた場合について述べる。同様に、放電セルの電流－電圧特性と動作曲線を図 1-15 に示す。電流は交流正弦波と仮定している。周波数 f、直列コンデンサの容量値 C とし、電圧値、電流値は実効値表示とすると、動作曲線は下式のように表せる。

$$V_{gap} = Vs - \frac{I_{gap}}{2\pi f C} \qquad (1\text{-}2)$$

式(1-2)と図 1-15 より、Vs は放電開始電圧以上必要であり、周波数 f、容量値 C を大きくすると大電流側に、小さくすると小電流側に動作点が移動することがわかる。コンデンサによる放電の安定化は、交流電圧を印加しなければならないが、損失は抵抗分でしか発生しないことから、電気回路における損失が小さくでき効率が良い方法と言える。

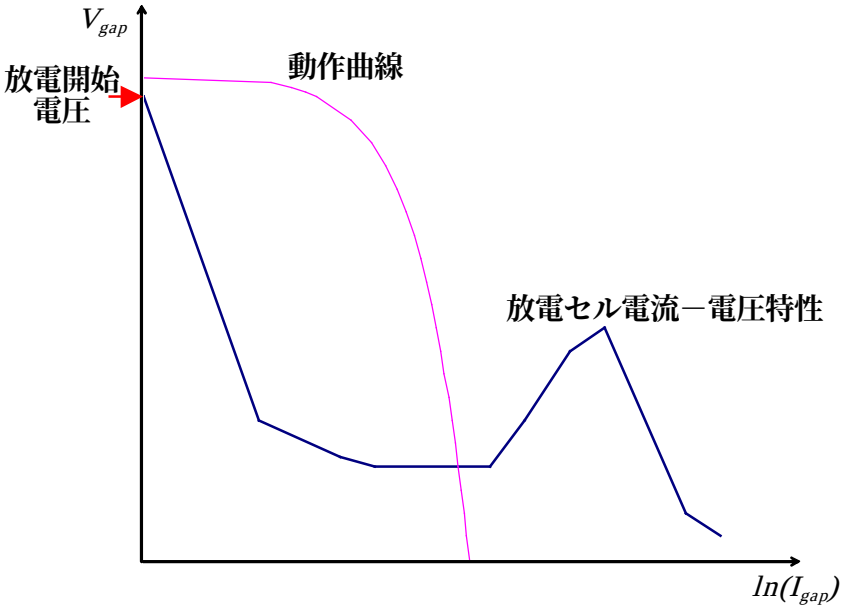


図 1-15　放電セルの電流－電圧特性と安定化コンデンサによる動作曲線

1-4-2　電力変換回路

プラズマ生成のための電力変換回路について述べる。図 1-16 に非絶縁形の直流－直流電力変換回路の構成を示す。図中、昇圧回路(a)および降圧回路(b)を示している。直流入力電圧を調整して所望の電圧として出力することができる。この回路を用いれば、抵抗、コンデンサの安定器なしで放電を維持することが可能となる。

昇圧回路の動作について説明する。Sw1 のオンオフを繰り返すことにより、低電圧側（Vl）から高電圧側（Vh）へエネルギが移行できる。Sw1 のオン期間において、チョークコイル L にエネルギを蓄積する。その時の蓄積電流の変化量 ΔIl は式(1-3)で与えられる。L はチョークコイルのインダクタンス値、Tl はオン時間である。

$$\Delta Il = \frac{Vl\,Tl}{L} \qquad (1\text{-}3)$$

次のオフ期間において、チョークコイル L に電圧 Vl に足される向きに式(1-4)に示す電圧 ΔVh が発生し、エネルギが高電圧側に移動する。ΔIh はオフ時の電流の変化量、Th はオフ時間である。

$$\Delta Vh = L\frac{\Delta Ih}{Th} \qquad (1\text{-}4)$$

定常状態において $\Delta Il = \Delta Ih$ であり、また $\Delta Vh = Vh - Vl$ であることから、上式より Vh、Vl と

Tl、*Th* の関係は、

$$\frac{Vh - Vl}{Vl} = \frac{Tl}{Th} \qquad (1\text{-}5)$$

となる。式(1-5)より、オンオフのデューティー比により昇圧比を決めることができることがわかる。

降圧回路の動作は、エネルギの流れが逆になる。動作原理を説明する。スイッチ Swh オン時に高電圧側（*Vh*）から低電圧側（*Vl*）へエネルギが移行すると同時に、チョークコイル L にエネルギが蓄積される。そのときの電流変化量 ΔIh は、Swh のオン時間を *Th* とすると、

$$\Delta Ih = \frac{(Vh - Vl)Th}{L} \qquad (1\text{-}6)$$

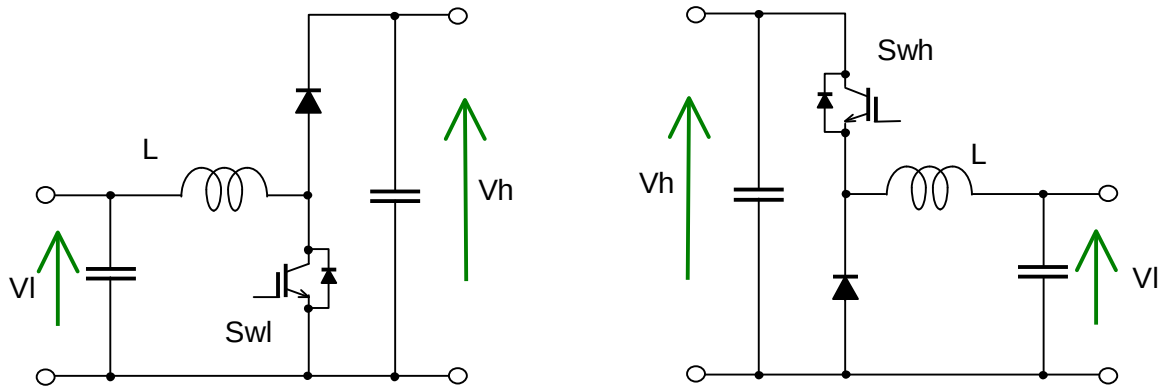
となる。またスイッチ Swh のオフ期間では、オフ時間を *Tl*、電流の変化量を ΔIl とすると、式(1-7)に示す ΔVl がチョークコイル L に発生し、低電圧側（*Vl*）へ引き続きエネルギが移行する。

$$\Delta Vl = L\frac{\Delta Il}{Tl} \qquad (1\text{-}7)$$

定常状態において $\Delta Il = \Delta Ih$ であり、また $\Delta Vl = Vl$ であることから、上式より *Vh*、*Vl* と *Tl*、*Th* の関係は、

$$\frac{Vh - Vl}{Vl} = \frac{Tl}{Th} \qquad (1\text{-}8)$$

となる。この関係式は式(1-5)と同じである。



(a)　昇圧回路　　(b)　降圧回路

図 1-16　非絶縁形の直流－直流電力変換回路の構成

次に、直流－矩形波（パルス波）電力変換回路について述べる。図 1-17 に、代表的な直流－直流矩形波変換回路（a）（b)、直流－交流矩形波変換回路（c）（d)、倍電圧回路を利用した直流－直流矩形波、直流－交流矩形波変換回路（e）の構成を示す。

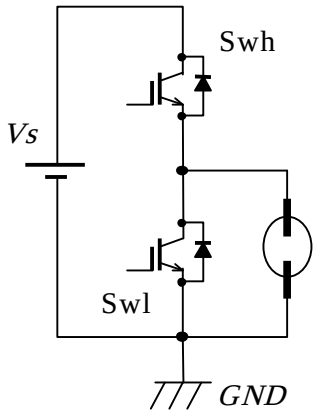
変換回路(a)は、負荷に立ち上がり、立ち下がり時間の短い直流矩形波電圧を印加する場合に用いられる。多並列プラズマ源を制御する PDP にこのタイプの回路は用いられる。動作は簡単で、Swh をオンすることにより電圧 *Vs*－*GND* が負荷に印加され、Swh をオフし Swl をオンすることにより負荷に電圧 *GND*－*GND* が印加される。

変換回路(b)は、立ち上がり時間は短く設定できるが、立ち下がり時間は負荷の状態に依存しても良い場合に用いることができる。Swh をオンすることにより負荷に電圧 *Vs*－*GND* を印加し、Swh をオフすると不定となる。回路(a)と比較して、回路が簡素であることと、負荷および回路素子が形成する浮遊容量による電力損失が少なくてすむというメリットがある。また、上述の直流－直流変換回路の降圧回路（図 1-16(b)）から、平滑素子として機能するチョークコイル L およびコンデンサを削除した構成となっていることがわかる。

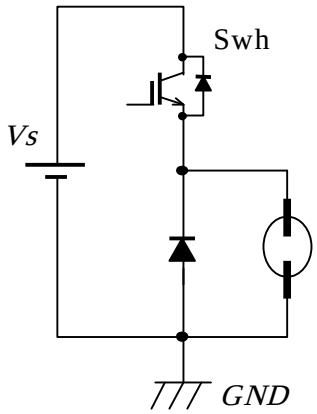
変換回路(c)は、コンデンサ Ch と Cl の接続点が *Vs/2* に分圧され、Swh と Swl を交互にオン、オフすることにより、負荷に電圧 *Vs/2* と-*Vs/2* を印加する。また、変換回路(d)は、Swhx と Swly をオン、Swlx と Swhy をオフすることにより負荷に電圧 Vs を印加し、Swhx と Swly をオフ、Swlx と Swhy をオンすることにより電圧-*Vs* を印加する。変換回路(d)は(c)と比較してスイッチ素子数は増えるが、素子耐圧は同じで負荷に 2 倍の電圧を印加することができるメリットがある。

変換回路(e)は、倍電圧回路を利用して直流矩形波、交流矩形波変換を行う。コンデンサ C の電圧を利用することにより、電源電圧 *Vs* の 2 倍の電圧を負荷に印加することができる。Com 端子を *GND* に接続すれば直流矩形波、*Vs* に接続すれば交流矩形波を負荷に印加することができる。*Com*=*GND*（直流矩形波）の場合を例に取り、動作について説明する。

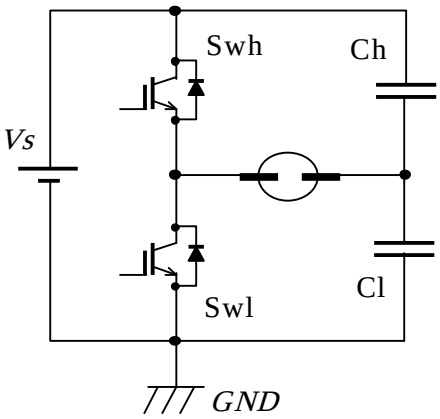
① Swhb がオフ、Swlb がオン状態で負荷に電圧ゼロを印加する。Swla はオン状態でコンデンサ C に電圧 *Vs* に充電されている。
② Swlb をオフ、Swhb をオンとし、負荷に電圧 *Vs* を印加する。
③ Swhb をオン状態で、Swla をオフ、Swha をオンとし、負荷に電圧 *2Vs* を印加する。
④ Swhb をオン状態で、Swha をオフ、Swla をオンとし、負荷に電圧 *Vs* を印加する。
⑤ Swhb をオフ、Swlb をオンし、負荷に電圧ゼロを印加する。



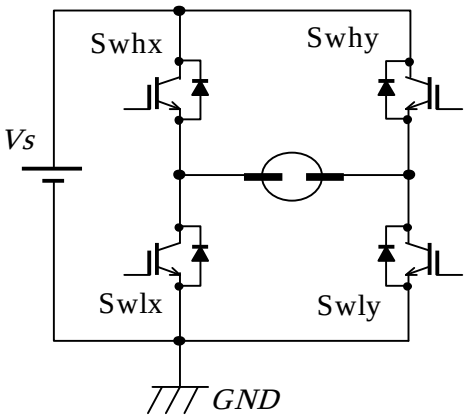
(a)　直流―直流



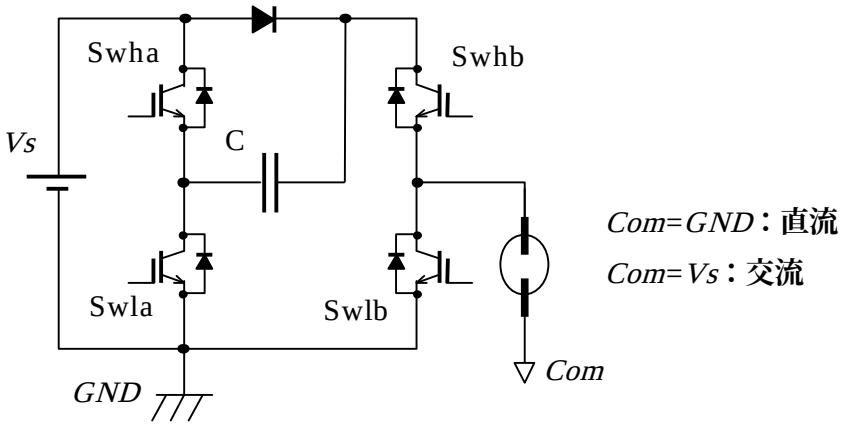
(b)　直流―直流



(c)　直流―交流



(d)　直流―交流



(a)　倍電圧回路利用（直流 or 交流）

図 1-17　直流―矩形波変換回路の構成

1-5　本研究の位置づけと内容

上述のように、マイクロプラズマの生成過程は、電気から電気への変換過程と電気からプラズマへの変換過程からなる。マイクロプラズマ生成における駆動回路の課題は、

- 所望のプラズマ粒子の高効率生成
- 低電圧で簡素なプラズマ発生制御方法の確立
- 電気回路の高効率化

である。ここで言うプラズマ粒子は、イオンや電子だけでなくプラズマ化により生成される様々な粒子も含めて考え、所望のプラズマ粒子というのは、PDP の場合は真空紫外光を発する励起原子あるいは分子であり、メタルハライドランプや高圧水銀ランプの場合は利用する可視光を発する励起原子、オゾン発生器の場合はオゾン生成のための酸素原子である。

駆動回路の高効率、小形、低コスト化には、負荷を静的なもの（LCR で表現されるもの）と捉え、導通損失、スイッチング動作時に発生する損失を低減するといったアプローチも必要であるが、プラズマ負荷を動的なものと捉え、放電特性を把握し、それに合わせた駆動回路方式の提案、あるいは回路パラメータの最適化も非常に重要となる。また、多並列プラズマ源の駆動回路においては、上述のようなプライミング粒子効果あるいは壁電圧効果を利用し、低耐圧な回路素子の利用を可能としたり、簡素な印加電圧波形でのプラズマ発生制御を実現することが重要となる。

本研究は、マイクロプラズマ生成における駆動回路の高効率化、小形化、低コスト化を目的としている。本論文は全 7 章から構成されている。

第 2 章では、所望のプラズマ粒子の高効率生成に関して論じる。誘電体バリア Xe 放電を利用した 2 種類のデバイスを用い、駆動回路の印加電圧条件が発光効率に与える影響に関して述べる。一つのデバイスは、放電ギャップ 0.45mm～2mm の平面対向形誘電体バリア放電容器であり、もう一つは電極間距離 0.1mm、2mm×6mm×0.6mm サイズの沿面形誘電体バリア放電セルの多並列体である。平面対向型放電容器においては、放電ギャップやガス圧力が発光効率に与える影響についても述べる。また、平面内のマイクロ放電の均一発生条件についても述べる。

第 3 章では、誘電体バリア電極形において、低電圧で簡素なプラズマ発生制御方法に関して論じる。実験に用いた放電デバイスは、放電セル内に個別の制御電極と共通の電極を有する、電極間距離 0.1mm、3.3mm×10mm×0.6mm サイズの沿面形誘電体バリア Xe 放電セルの多並列体である。簡素な印加電圧方法かつ 100V 以下の電圧でプラズマの発生とその発生量を制御する方式を提案する。また、その動作電圧範囲の定式化を行い、動作原理を明らかにする。

第 4 章では、金属電極形において、効率が良い簡素なプラズマ発生制御を可能とする駆動回路方式について論じる。実験に用いた放電デバイスは、放電ギャップ 0.15mm の金属電極微細ガス流直流放電プラズマ源である。He ガス流の直流パルス放電特性を調べ、パルス幅変調方式の有効性について示す。

第 5 章では、高周波・矩形波駆動回路において、無効電力損失の低減による高効率化について論じる。実験に用いた放電デバイスは、電極間距離 0.1mm、0.21mm×0.64mm×0.2mm サイズの沿面形誘電体バリア Xe 放電セルの多並列体（20 インチサイズプラズマディスプレイ）である。無効電力の低減手法として適用されている無効電力回収回路において、放電特性を損なうこと無しに高効率化を図る回路パラメータの最適設計手法について述べる。そして、効率を向上する、電流経路の途中切り替え可能な新しい無効電力回収回路方式を提案する。また、従来試みられていなかった、放電セルの選択により矩形波パターンが変化する、アドレス放電電極用駆動回路への無効電力回収回路の適用結果についても示す。

第 6 章では、低周波・矩形波交流駆動回路において、低コスト化のための回路方式とその方式の効率改善について論じる。実験に用いた放電デバイスは、放電ギャップ 2mm の高圧金属電極アーク放電灯（HID ランプ）である。従来の DC/DC コンバータとフルブリッジインバータで実現されていた機能を、コンデンサ 1 個とスイッチ素子 1 個を用いて、DC/DC コンバータの間欠動作で代替する方式を提案する。その提案方式を実現するための課題とその解決策について述べる。

第 7 章では、本論文の結論を述べる。

最後に、本研究において、用いられたマイクロプラズマ源の放電サイズとガス圧力の関係を図 1-18 に示す。

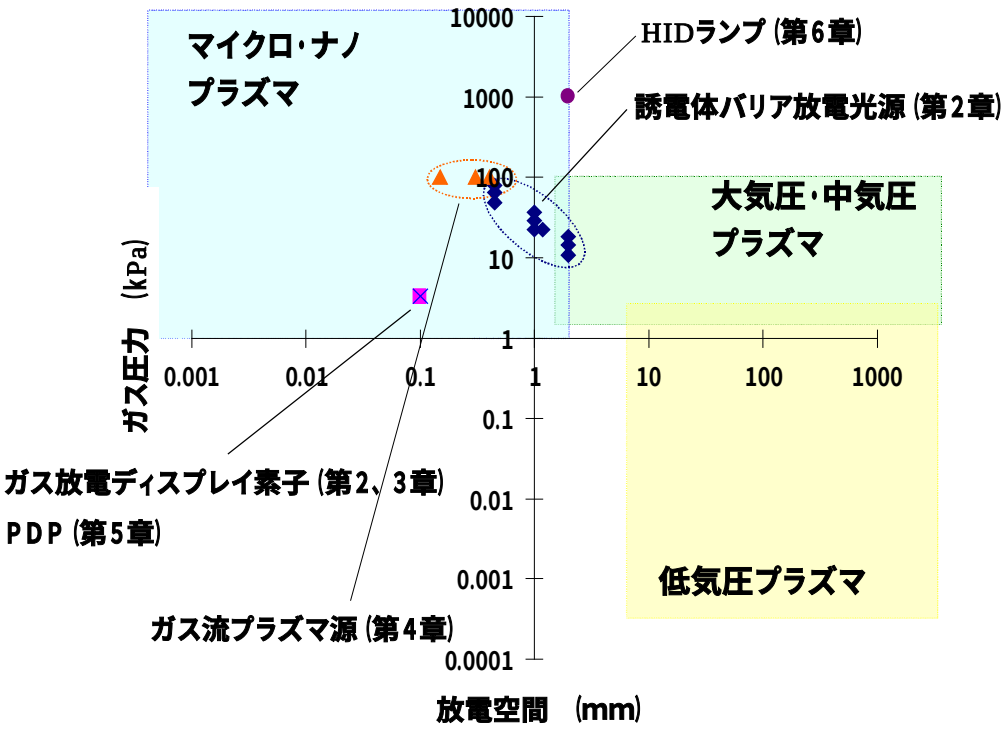


図 1-18　本研究で用いられたマイクロプラズマ源の放電サイズとガス圧力

参考文献

（1） 石井彰三：“マイクロプラズマを生成するための新しい概念と技術”，O plus E，Vol.26，No.11，pp.1314-1318，2004

（2） K. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda and A. Ohtsuka：“A Full Color AC Plasma Display with 256 Gray Scale”，Proceedings of The 12th IDRC，pp.605-608，1992

（3） 小林駿介・遠山喜一編：“ディスプレイ”，丸善(株)，pp.155-157，1993

（4） 山本勉：“高輝度ランプの仕組”，自動車技術，Vol.54，No.9，pp.100-102，2000

（5） 照明学会編：“ライティングハンドブック”，オーム社，pp.151-152，1987

（6） 葛本昌樹・田畑要一郎・吉沢憲治・八木重典：“100μm 級極短ギャップ下における無声放電による高濃度オゾン発生”，電学論 A，Vol.116，No.2，pp.121-127

（7） Atsushi Yamatake，Koichi Yasuoka and Shozo Ishii：“Ozone Generation by a DC Driven Mico-Hollow Cathode Discharge in Nitrogen-Mixed Oxygen Flow”，Jpn. J. Appl. Phys.，Vol.43，No.9A，pp.6381-6384，2004

（8） J G Eden，S-J Park，N P Ostrom，S T McCain，C J Wagner，B A Vojak，J Chen，C Liu，P von Allmen，F Zenhausern，D J Sadler，C Jensen，D L Wilcox and J J Ewing：“Microplasma devices fabricated in silicon, ceramic, and metal/polymer structures: arrays, emitters and photodetectors”，J. Phys. D: Appl. Phys.，Vol.36，No.2003，pp.2869-2877，2003

（9） Takanori Ichiki，Ryo Taura and Yasuhiro Horiike：“Localized and ultrahigh-rate etching of silicon wafers using atmospheric-pressure microplasma jets”，J. Appl. Phys.，Vol.95，No.1，pp.35-39，2004

（10） Hiroyuki Yoshiki, Kazutake Taniguchi and Yasuhiro Horiike：“Localized Removal of a Photoresist by Atmospheric Pressure Micro-plasma Jet Using RF Corona Discharege”，Jpn. J. Appl. Phys.，Vol.41，No.9，pp.5797-5798，2002

（11） Tomoyuki Kikuchi，Yasuhiro Hasegawa and Hajime Shirai：“Rf microplasma jet at atmospheric pressure: characterization and application to thin film processing”，J. Phys. D: Appl. Phys.，Vol.37，No.2004，pp.1537-1543，2004

（12） Jack Chen and Sung-Jin Park：“Development and Characterization of Micro-machined Hollow Cathode Plasma Display Devices”，Journal of Microelectromechanical Systems，Vol.11，No.5，pp.536-543，2002

（13） 小林駿介・遠山喜一編：“ディスプレイ”，丸善(株)，pp.130-132，1993

（14） 小林駿介・遠山喜一編：“ディスプレイ”，丸善(株)，pp.136-140，1993

第２章

誘電体バリア放電マイクロプラズマの高効率生成と放電特性
－Xe 誘電体バリア放電を利用した放電デバイスの発光効率の向上－

2-1　はじめに

効率の良い小形な駆動回路を得るためには、負荷となる放電管内のプラズマの生成効率が良くなければならない。本章では、Xe 誘電体バリア放電により発せられる光の放射効率の向上について論じる。ここでは、大きな *Pd* 積（ガス圧×放電ギャップ）の領域と小さな *Pd* 積の領域のマイクロ放電デバイスについて検討する。図 2-1 に示すように、大きな *Pd* 積は、電源の出力電圧が高いが光源の高輝度、高効率化を可能とする領域であり、小さな *Pd* 積は、出力電圧が低いことから駆動回路の高密度、低コスト化を可能とする領域である。

2-2 節では、放電ギャップ 0.45mm～2mm、*Pd* 積 22Pa・m～36Pa・m の面対向電極形誘電体バリア放電容器を用い、光源として必須となる電極面内における均一放電条件、そして投入電力と発光効率の関係や印加電圧波形の違いと発光効率の関係について論じる。また、ガス圧、放電ギャップと発光効率の関係、および本研究成果を適用した 8.5 インチサイズの平面形光源の試作結果について述べる。

2-3 節では、サイズ 2mm×6mm×0.6mm、放電ギャップ 0.1mm、*Pd* 積 0.33Pa・m の放電セルを 768 セル集積した沿面電極形誘電体バリア放電パネルを用い、駆動周波数と発光効率の関係、そして発光時間率と印加電圧が発光効率に与える影響について論じる。最後にこの章のまとめを述べる。

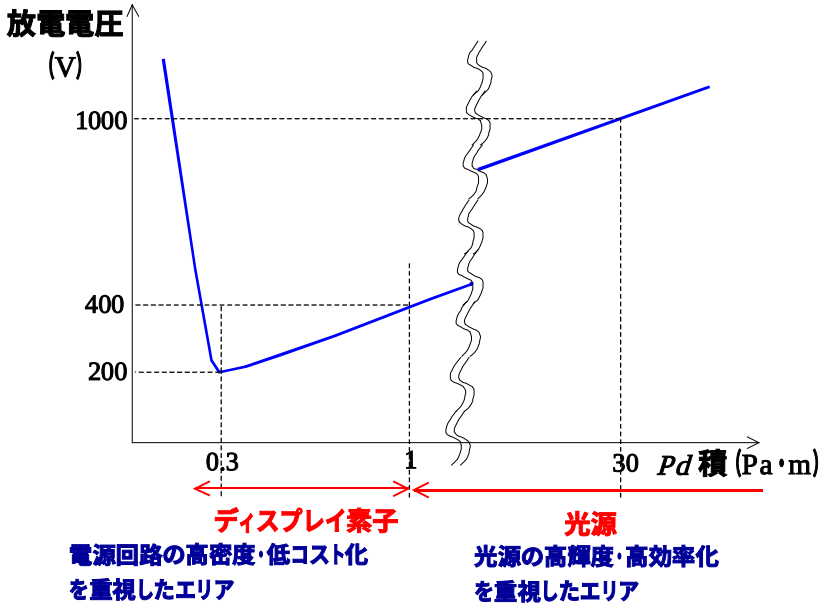


図 2-1　Xe 放電の *Pd* 積と放電電圧および適用ターゲットについて

2-2　大きな *Pd* 積（22Pa・m～36Pa・m）領域の放電特性

2-2-1　平面形光源研究の背景

本節では、平面形光源への適用を目的として、面対向形 Xe 誘電体バリア放電における高発光効率化のための検討や、面状均一放電条件の明確化を行なう。まず、平面形光源研究の背景について述べる。

近年、下記に示す理由から、一般的な管状の構造とは異なる光源、また Hg 以外の励起紫外光を利用した光源の開発が活発化している。

① 液晶 TV の普及、大型化に伴い、広い面サイズにおいて均一で高輝度、高効率そして長寿妙な光源が望まれている。

② 環境問題への対応から有害廃棄物である Hg の排除が望まれている。（特に自動車関連部品）

③ イメージセンサー等の情報用光源の要求仕様として、早い光束の立ち上がりが要求されており、また、実装スペースも限られていることからコンパクトにできる光源が望まれている。

管状の蛍光ランプを用いて平面形の光源を構成する方法として、平板状の導光体の側面に蛍光ランプを配置するエッジライト方式、平面状の拡散板の直下に蛍光ランプを複数本配置する直下方式があることが知られている。しかし、エッジライト方式は平面サイズが大きくなると所望の輝度が得難くなる課題があり、また直下方式は厚さ方向に大きくなる課題がある。これら輝度とスペースの課題の解決を目的として、形状自体を偏平あるいは平板とした光源が研究されている。また、Hg の放電発光は所望の蒸気圧になるまで時間を要するため、光束の立ち上がり特性が悪いといった課題に対しては、希ガスの放電発光を利用した光源が研究されている。

Hg を使わない、均一な面発光光源として、プラズマディスプレイと同様な方式の面的な誘電体バリア放電を利用したタイプ[(1)(2)]、面的な電子放射を利用したタイプ[(3)(4)]が提案されている。また、Hg の放射光を利用した平面蛍光ランプとして、箱形の容器内の端部に誘電体に覆われた電極を配置し、長ギャップ誘電体バリア放電を用いたタイプ[(5)]、扁平容器内の両端にフォローカソードを配置したランプ[(6)(7)]が発表されている。筆者が所属する研究チームは、マイクロギャップの誘電体バリア放電を利用した光源[(2)(8)]の研究を行ってきている。

本章で述べられる面対向の電極構造を有する光源は、光源サイズに放電条件、光源の性能が左右されない狙いがある。円柱形の蛍光ランプや電極が両端にある平面形のランプは、サイズ毎に放電ギャップ長が異なるため、放電条件（電圧、ガス圧等）をサイズに合わせて最適化しなければならないが、本光源は、放電ギャップ長がサイズに依存しないためその必要がない。

2-2-2　面対向形 Xe 誘電体バリア放電を利用した平面形光源の構造

図 2-2 に、提案する Xe 誘電体バリア放電を利用した平面形光源（放電容器）の構造を示す。本光源は、前面と背面の２枚のガラス板で構成されている。前面ガラス基板上面には透明電極（ITO）が面状に形成され、下面には面状に真空紫外線で発光する蛍光膜が形成されている。背面ガラス基板上面には金属電極が形成され、その金属電極を覆うように誘電体膜、さらに誘電体膜を覆うように蛍光体膜が形成されている。透明電極は蒸着プロセスにより形成され、それ以外は厚膜印刷プロセスにより形成されている。2 枚のガラス基板は、スペーサにより放電ギャップが保持された状態で周辺部がガラス材によりシールされている。そして、放電ガスとして Xe が封入されている。

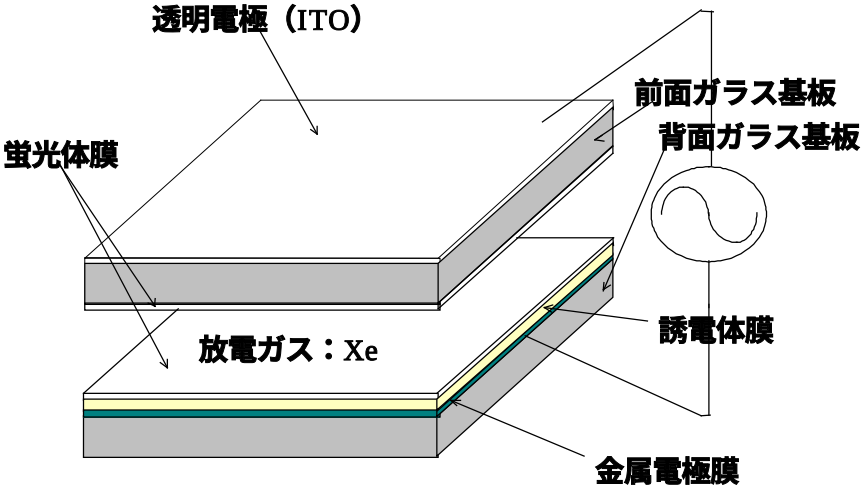


図 2-2　提案する Xe 誘電体バリアマイクロ放電を利用した平面形光源の構造

背面基板側の金属電極と前面基板側の透明電極の間に、交流電圧を印加することにより放電発光を行う。放電ギャップ間に電圧が印加されることにより放電が開始し、励起された Xe 原子、あるいは 3 体衝突により形成された励起 Xe 分子が基底状態に戻るときに、それぞれ 147nm、172nm の紫外線が発生する（図 2-3）。Xe ガス圧に依存して、波長 147nm、172nm の放射割合が変化し、Xe 圧が高いほど 172nm の発光強度が大きくなる[9]。

$$\mathbf{e} + Xe \rightarrow \mathbf{e} + Xe^{*}$$
$$Xe^{*} + 2Xe \rightarrow Xe_2^{*} + Xe$$

発生した紫外線は前面、背面基板に形成された蛍光体に到達し、蛍光体は紫外線により励起され発光する。蛍光体は、赤、青、緑に発光する蛍光物質が混合されており白色に発光する。蛍光体により白色の可視光に変換された光は、前面ガラスの蛍光体膜を透過し前面ガラスから

外部に取り出される。本光源は、より効率よく前面から光を取り出すために蛍光体膜圧が最適化されている。背面側の蛍光体膜は反射率を高める目的で 40μm と厚く、前面側のそれは透過率を確保するために 10μm と薄く形成されている。

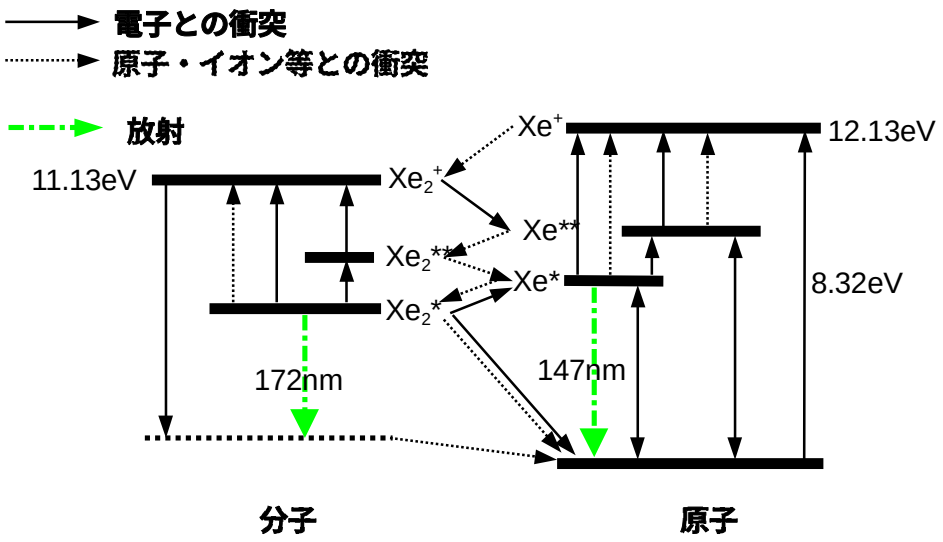


図 2-3　Xe の励起レベル

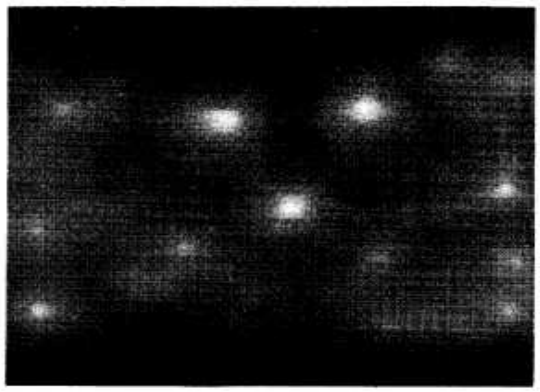
実験に用いた光源の仕様を表 2-1 にまとめる。ガラス基板は、ソーダライムガラスで厚み 1.8mm、前面基板のサイズは 54mm×84mm、背面基板のサイズは 64mm×84mm である。前面基板に所望の大きさの透明電極を形成し、透明電極部分を発光させ実験を行った。スペーサのサイズを変化させて、放電ギャップ（0.45mm～2mm）の異なる光源を製作した。放電容器を形成するための周辺部のシールは、450℃で溶融する鉛ガラスを用いた。　350℃下で放電容器内を１時間真空に排気し、Xe ガスを所定の圧力に封入した。

表 2-1　実験に用いた光源の仕様

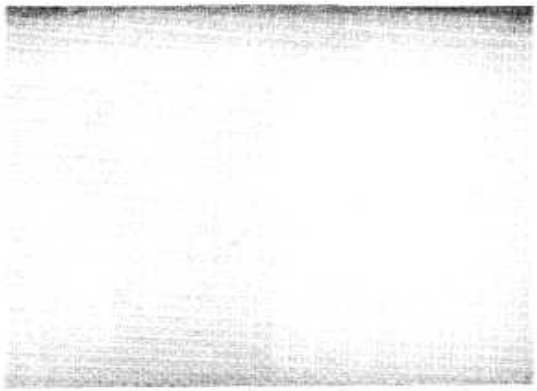
ガラス基板	ソーダライムガラス（厚み 1.8mm）
透明電極	ITO（50Ω/□以下）
金属電極	厚膜印刷形成 Ag
誘電体膜	厚膜印刷形成 誘電体（厚み 50μm）
蛍光体	赤：$(Y,Gd)BO_3$:Eu 緑：$LaPO_4$:Ce,Tb 青：$BaMgAl_{14}O_{23}Eu^{2+}$ 白：上記蛍光体の混合
放電ギャップ	0.45mm～2mm
放電ガス	Xe 11kPa～80kPa

2-2-3　面対向形 Xe 誘電体バリア放電の形態

面対向形誘電体バリア放電を利用した平面形光源の放電形態について述べる。この平面形光源は、放電ギャップ間に発生する小さな放電柱（マイクロ放電）の集合体により平面的な発光を実現している。前面側電極と背面側電極の間に交流電圧を印加し、光源の前面ガラス側から放電状態を観測すると、図 2-4 に示したような放電の状態を見ることができる。図に示した光源の条件は、放電ギャップ 1mm、ガス圧力 36kPa である。図（a）は 850Vrms、図（b）は 1100Vrms の 30kHz 正弦波交流電圧を印加したときの放電状態を示す。印加電圧を 850Vrms にすると、放電が開始し個々のマイクロ放電が確認できる程度の発光ドットが観測でき、印加電圧の大きさに依存してマイクロ放電柱の個数が増加し、1100Vrms まで電圧を上げると発光が均一に広がる。



（a）850Vrms



（b）1100Vrms

図 2-4　印加電圧と放電の状態（前面基板側からの観測写真）
光源の条件：ギャップ 1mm、Xe ガス圧力 36kPa
印加電圧：正弦波 30kHz、電圧 850Vrms（a）／1100Vrms（b）

図 2-5 に、筆者が考えた面対向の誘電体バリア放電の発生モデルを示す。外部印加交流電圧が 0V 付近では、半周期前に発生したマイクロ放電群により形成された電荷が誘電体表面に蓄積して放電が停止している（図 2-5(a)）。外部印加電圧が上昇し、誘電体表面電圧を重畳した電圧が放電ギャップに印加され平面内に複数のマイクロ放電が発生する（図 2-5(b)）。マイクロ放電が発生した個所周辺は、近接部にマイクロ放電が発生したことにより誘電体蓄積電荷量が減少し、放電ギャップ間電圧の低下から放電開始し難い状態になっている。さらに外部印加電圧が上昇すると、期間（b）において放電が発生しなかった個所において、放電ギャップ間の電圧が放電開始電圧より大きくなりマイクロ放電が発生する（図 2-5(c)）。印加電圧の大きさにマイクロ放電の個数は依存し、印加電圧がある一定値を越えると放電空間内に均一にマイクロ放電が発生し、それによる真空紫外線が前面、背面基板の蛍光体を励起し発光させ、平面発光が実現できる。

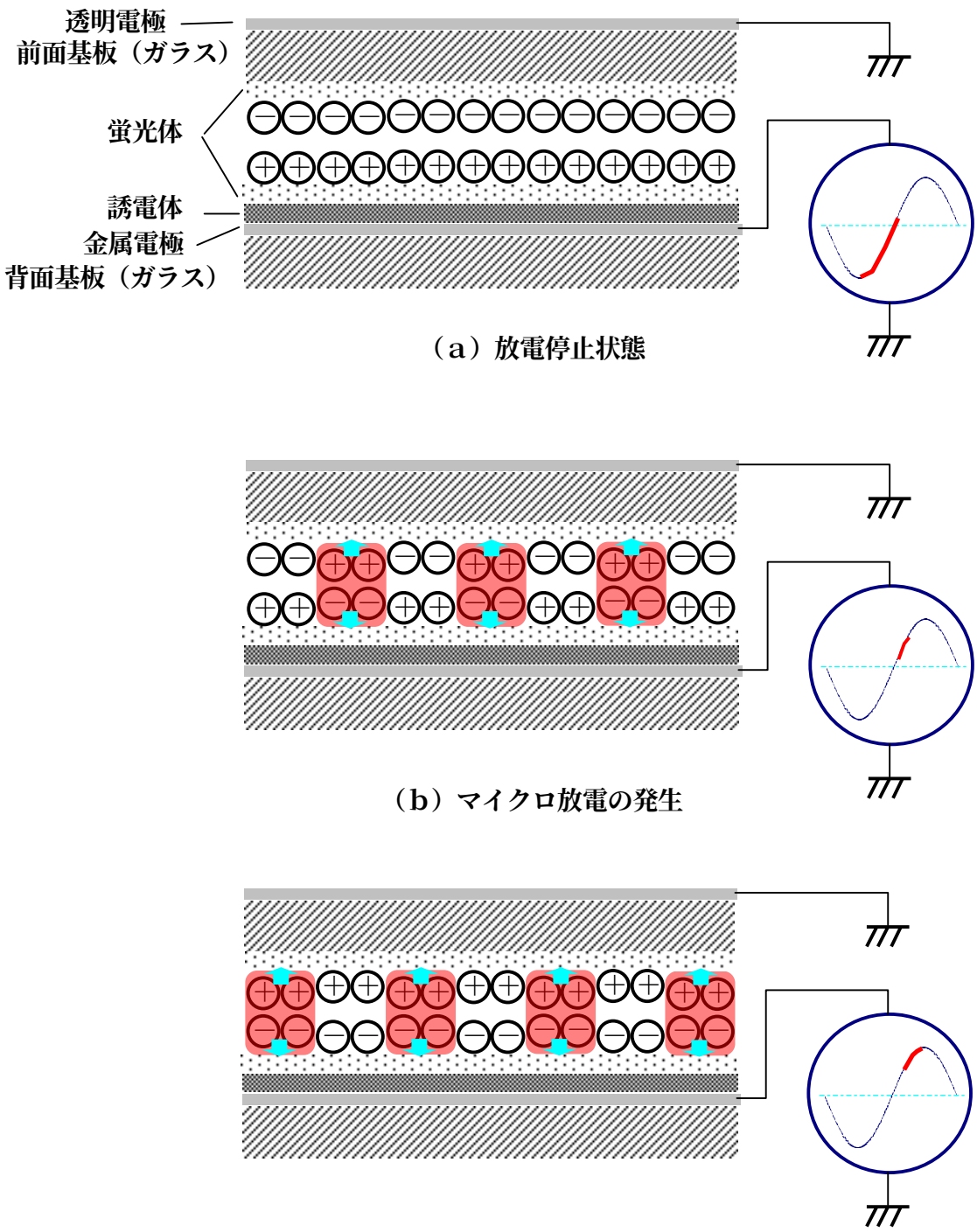


図 2-5　誘電体バリアマイクロ放電平面形光源の放電発生モデル

（a）放電により発生した電荷が誘電体表面に蓄積して放電が停止している状態。

（b）外部印加電圧が上昇し、誘電体表面電圧を重畳した電圧が放電ギャップに印加され平面内に複数のマイクロ放電が発生する。

（c）bにおいて放電が発生しなかった個所でマイクロ放電が発生する。

2-2-4　面対向形 Xe 誘電体バリア放電の均一発生条件

ここでは、面対向の誘電体バリア放電均一発生の電圧条件、電圧電流波形や観察からわかる放電状態について述べる。マイクロ放電の均一発生において、最適な交流電圧を印加することの重要性はすでに述べた。マイクロ放電の発生状態について、放電ギャップ、ガス圧力の違い、および印加電圧の形状による違いについて述べる。表 2-2 に実験に用いた光源の仕様について示す。光源内に塗布されている蛍光体は赤発光とした。前面基板に形成した透明電極のサイズを 20mm×46mm とした。

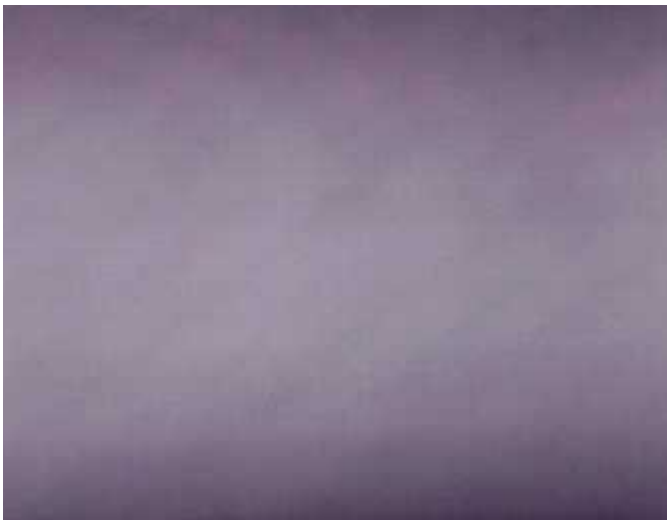
表 2-2　実験に用いた光源の放電ギャップと Xe ガス圧力

放電ギャップ	Xe ガス圧		
2mm	11kPa	14.5kPa	18kPa
1mm	22kPa	29kPa	36kPa
0.45mm	49kPa	64kPa	80kPa

放電ギャップ／ガス圧力が 2mm/14.5kPa、1mm/29kPa、0.45mm/64kPa と異なる光源のマイクロ放電の発生状態について観察した。図 2-6 に 2mm/14.5kPa、図 2-7 に 1mm/29kPa、図 2-8 に 0.45mm/64kPa 条件の印加電圧毎の放電状態を示す（前面基板側からの写真撮影）。印加電圧は正弦波 20kHz、印加電圧値は図中実効値で表示している。各放電ギャップにおいて、異なる Xe ガス圧力の光源において放電発生状態の観察も行ったが、電圧値の違いはあったものの放電発生の様子は、放電ギャップ毎に同様であった。これらの実験結果から、正弦波電圧印加による放電において以下のことがわかった。

- 放電ギャップ 2mm では、放電開始とともに電極全面に放電が広がる。
- 放電ギャップ 1mm と 0.45mm では、部分的にマイクロ放電が発生し印加電圧の増加とともにその個数が増加し全面に放電が広がる。
- マイクロ放電柱の大きさは、放電ギャプとガス圧力に依存する。（長ギャップ／低ガス圧のマイクロ放電柱の直径は大きい。）

マイクロ放電柱の径の大きさが放電ギャップとガス圧力に依存する現象は、電子、イオン、準安定粒子の拡散スピードがガス圧力に依存すること、放電ギャップが短いほど放電が横方向に広がる時間が短く、誘電体バリア放電で形成される放電は短時間に消滅すること、が理由として考えられる。

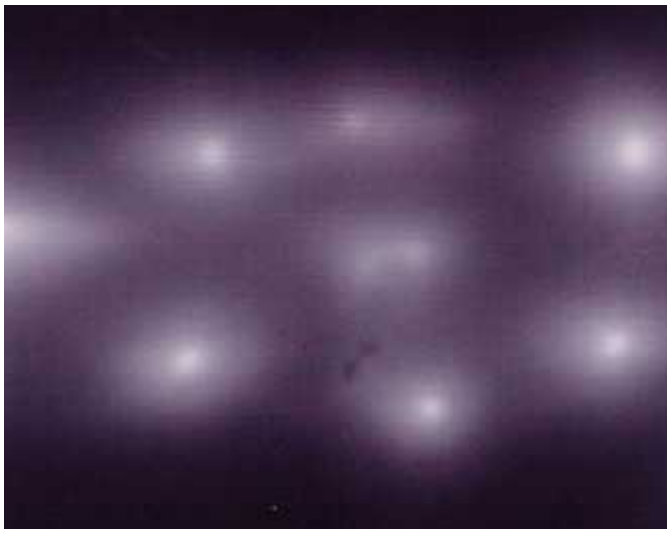


5mm

（a）500Vrms

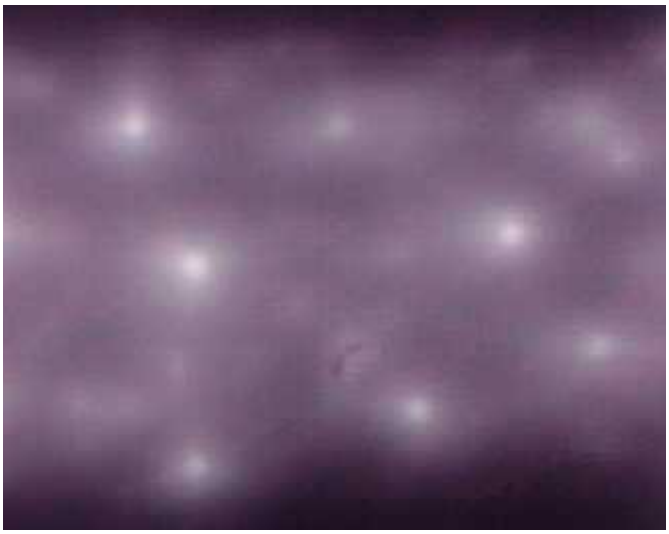
（b）700Vrms

図 2-6　放電状態の前面基板側からの観測写真
光源の条件：ギャップ 2mm、Ｘｅガス圧力 14.5kPa
印加電圧：20kHz 正弦波、500Vrms／700Vrms



5mm

（a）700Vrms



（b）800Vrms

（c）1000Vrms

図 2-7　放電状態の前面基板側からの観測写真

光源の条件：ギャップ 1mm、Ｘｅガス圧力 29kPa

印加電圧：20ｋＨｚ正弦波、700Vrms／800Vrms／1000Vrms

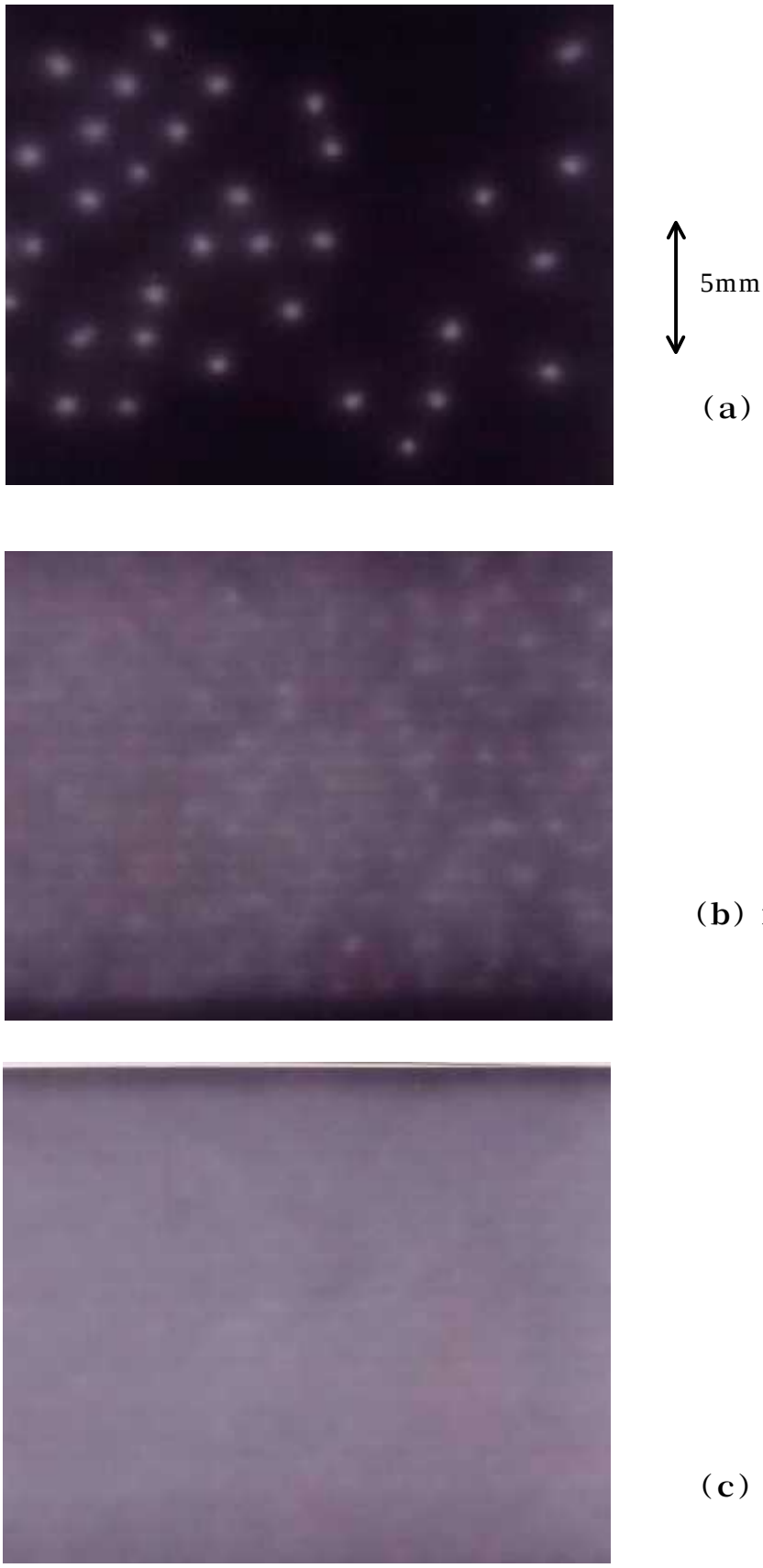


図 2-8　放電状態の前面基板側からの観測写真

光源の条件：ギャップ 0.45mm、**Ｘｅガス圧力** 64kPa

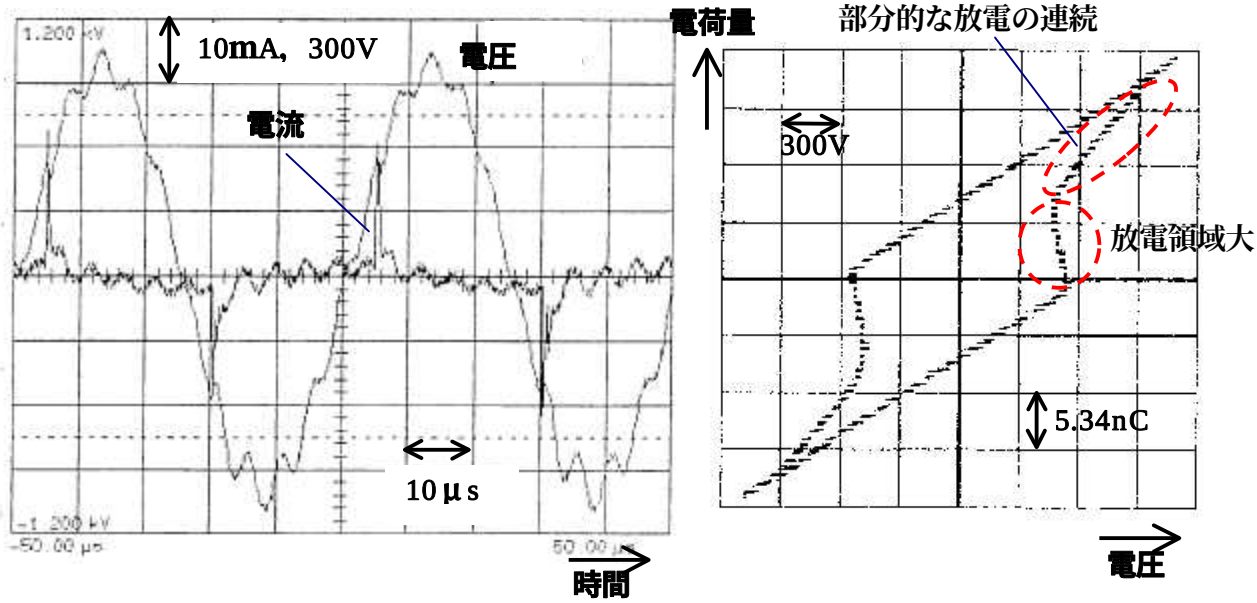
印加電圧：20kHz **正弦波、**1100Vrms／1200Vrms／1300Vrms

放電ギャップと放電状態の違いについて詳細に調べるために、電圧、電流波形、1 周期の電圧と移動電荷量の関係を示す V-Q リサージュ波形の測定を行った。電圧、電流波形測定は、デジタルオシロスコープ（レクロイ社 7200）を用いて行った。V-Q リサージュ波形は、放電特性に影響を与えない程度の測定用コンデンサ 670pF を実験用光源に直列に接続して、測定用コンデンサ電圧と光源の電極間電圧をデジタルオシロスコープ（レクロイ社 7200）で測定し、横軸を光源の電圧、縦軸を測定用コンデンサの電圧から換算した移動電荷量として表示した。印加電圧は同様に正弦波電圧であり、電圧条件は放電が均一に広がる最低の電圧とした。

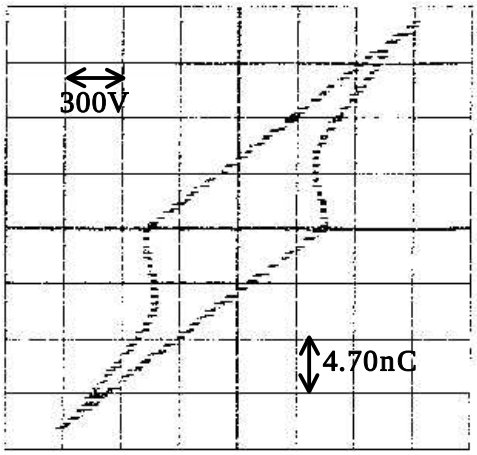
結果を図 2-9、10、11 に示す。図 2-9 は放電ギャップ 2mm の光源における各ガス圧力の V-Q リサージュ波形とガス圧力 14.5kPa の電圧、電流波形、図 2-10 は放電ギャップ 1mm の光源における各ガス圧力の V-Q リサージュ波形とガス圧力 29kPa の電圧、電流波形、図 2-11 は放電ギャップ 0.45mm の光源における各ガス圧力の V-Q リサージュ波形とガス圧力 64kPa の電圧、電流波形を示している。これらの図より、マイクロ放電の発生の状態が放電ギャップに依存していることがわかる。各放電ギャップ条件の特徴を整理すると、以下のようなことが言える。

- 放電ギャップ 2mm の場合、大きな領域の放電が半周期の中で 1 回発生する。それ以降も印加電圧増加とともに部分的な放電が発生し放電が全面に広がる。
- 放電ギャップ 1mm の場合、ある程度大きな領域の放電が半周期の中で 2 回発生する。大きな領域の放電の間および後も部分的な放電が発生し放電が全面に広がる。
- 放電ギャップ 0.45mm の場合、部分的な放電が連続的に発生し放電が全面に広がる。

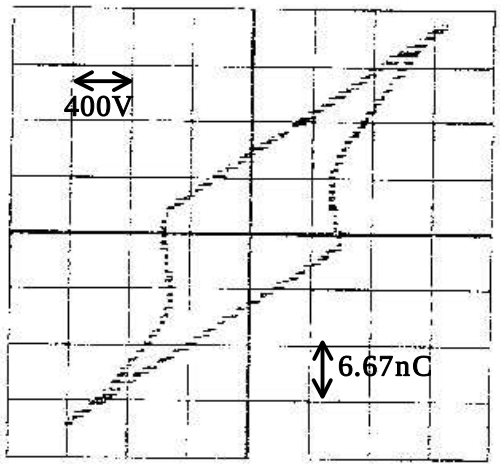
これらの結果から、放電ギャップを 2mm とすることにより、半周期における電極面ほぼ全域のマイクロ放電の発生時刻をそろえることができることがわかった。また、各ガス圧力、放電ギャップ条件における放電の均一発生電圧条件は、図 2-12 に示すようになることがわかった。



（a）ガス圧 14.5kPa／印加電圧 700Vrms

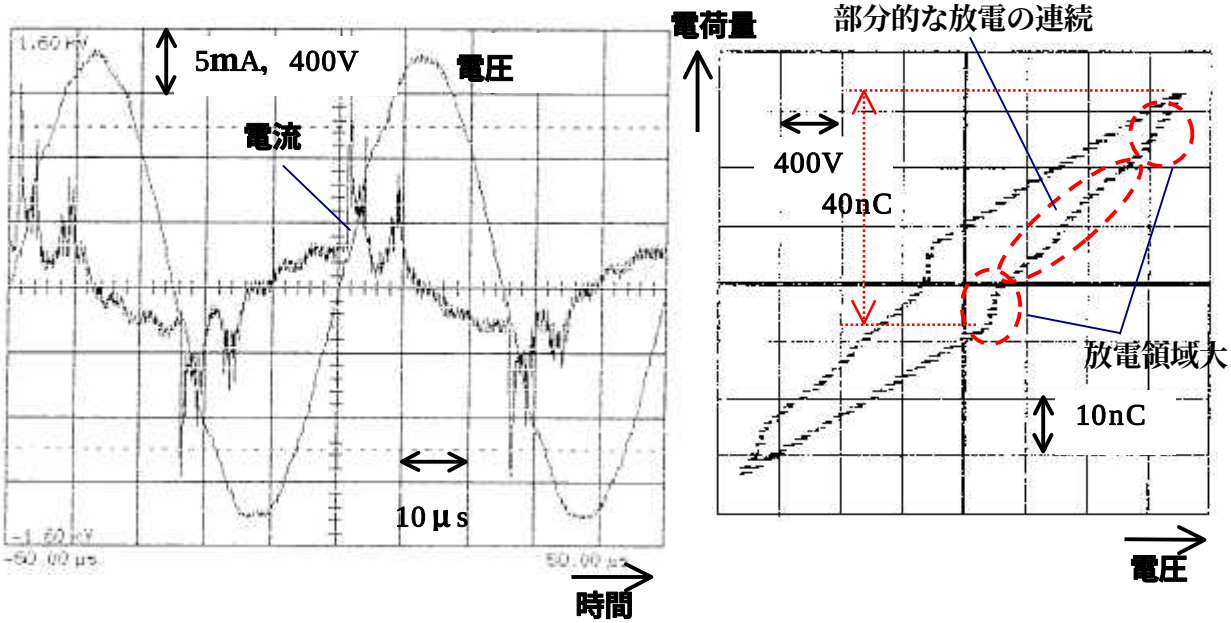


（b）ガス圧 11kPa／印加電圧 600Vrms

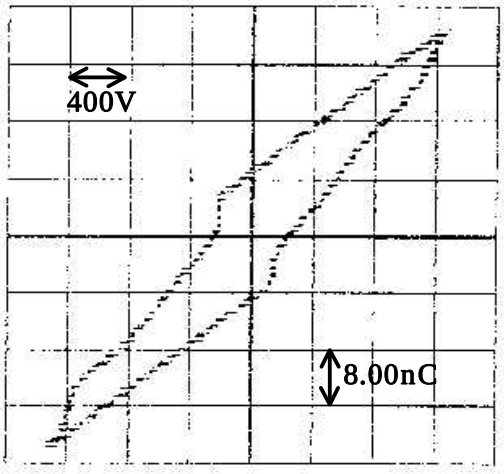


（c）ガス圧 18kPa／印加電圧 800Vrms

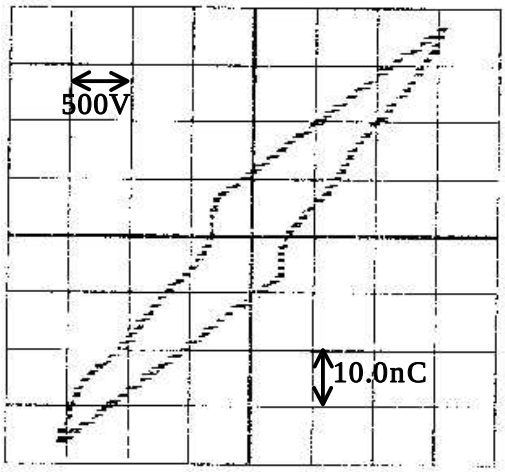
図 2-9　全面均一放電状態の電圧、電流波形と V-Q リサージュ波形
（放電ギャップ 2mm）



（a）ガス圧 29kPa／印加電圧 1000Vrms

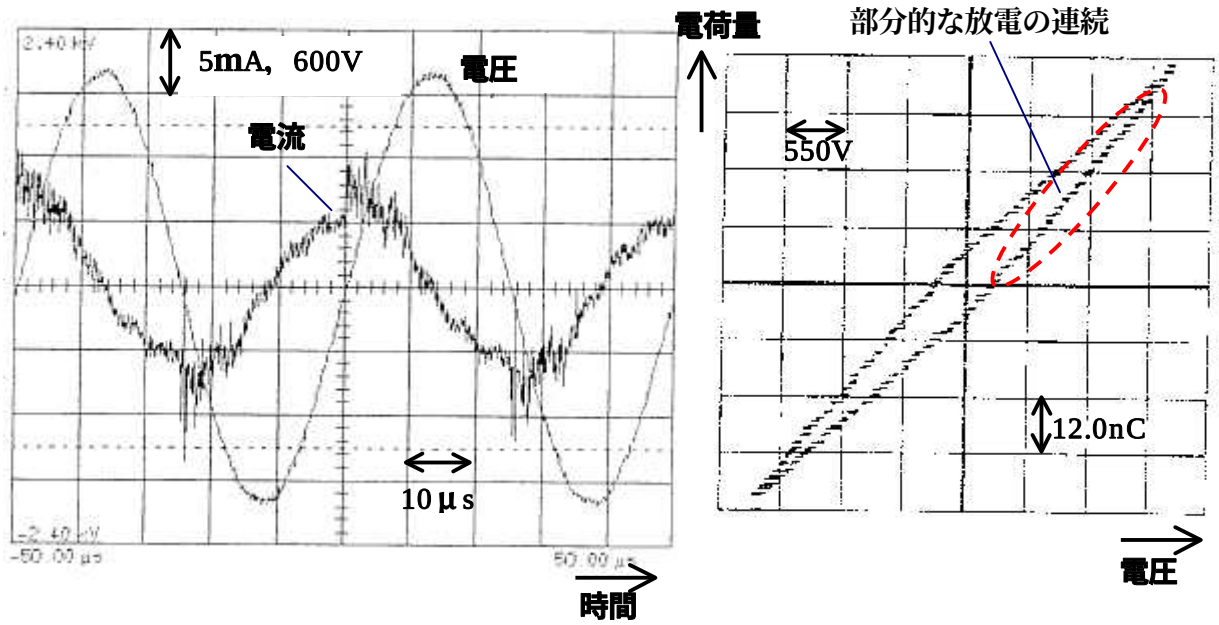


（b）ガス圧 22kPa／印加電圧 900Vrms

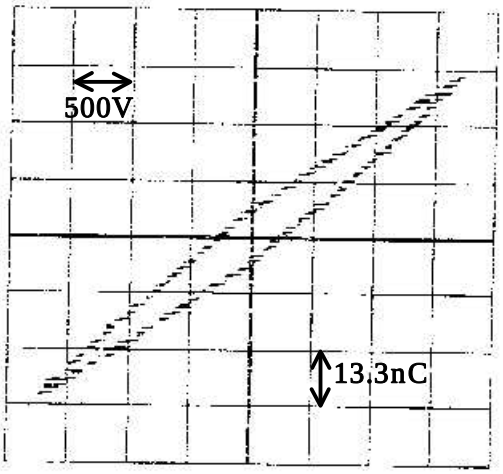


（c）ガス圧 36kPa／印加電圧 1100Vrms

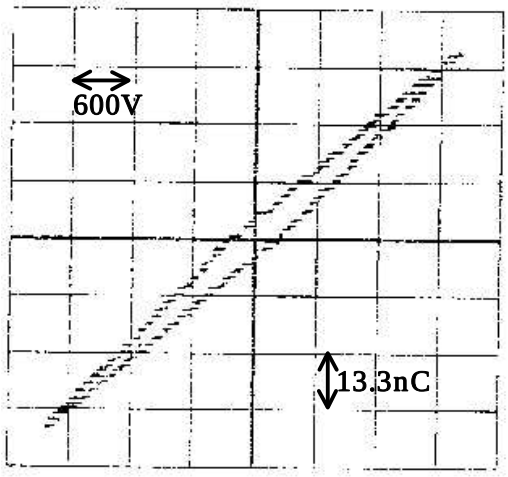
図 2-10　全面均一放電状態の電圧、電流波形と V-Q リサージュ波形
（放電ギャップ 1mm）



（a）ガス圧 64kPa／印加電圧 1300Vrms



（b）ガス圧 49kPa／印加電圧 1200Vrms



（c）ガス圧 80kPa／印加電圧 1400Vrms

図 2-11　全面均一放電状態の電圧、電流波形と V-Q リサージュ波形
（放電ギャップ 0.45mm）

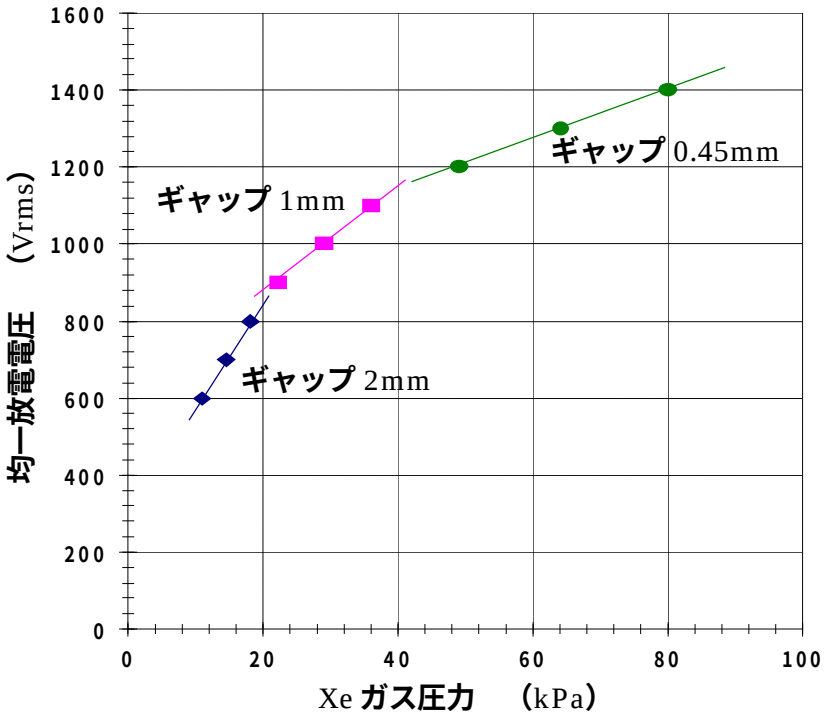
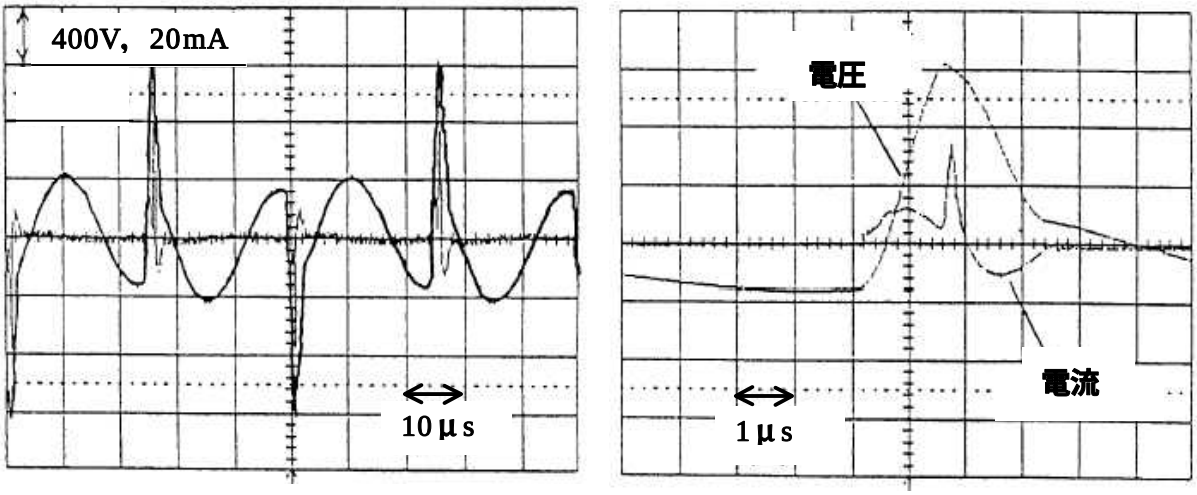


図 2-12　Xe ガス圧力と均一放電電圧の関係（正弦波電圧）

次に、パルス電圧印加時のマイクロ放電の発生状態について、観察および V-Q リサージュ波形の測定を行った。図 2-13 にパルス電圧の波形とそのときの電流波形を示す。評価した光源は、正弦波電圧を印加した実験と同じものである。

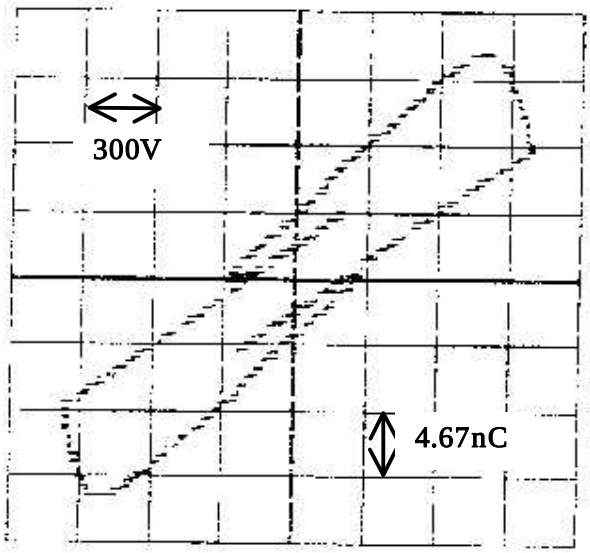
放電の発生状態は、各放電ギャップおよびガス圧力条件において同様で、放電ギャップ 2mm の正弦波電圧放電の状態と同じように、放電開始とともに電極全面に放電が広がることが確認された。図 2-14 は放電ギャップ 2mm の光源における各ガス圧力の V-Q リサージュ波形、図 2-15 は放電ギャップ 1mm の光源における各ガス圧力の V-Q リサージュ波形、図 2-16 は放電ギャップ 0.45mm の光源における各ガス圧力の V-Q リサージュ波形を示す。測定電圧条件は放電が均一に広がる最低の電圧とした。

図 2-14、15、16 から、放電ギャップ、ガス圧力条件に依存せず、半周期におけるマイクロ放電の発生タイミングが放電電極面内で一致していることがわかる。従って、パルス電圧印加により、マイクロ放電の電極面内での発生を揃えることができる。正弦波電圧放電の場合、電極面内で近接するマイクロ放電の発生タイミングがずれているのに対して、パルス電圧印加によりそれが同時に発生させることができるので、電子温度や Xe 原子、分子の励起効率等に違いを与えることができる可能性がある。また、本実験から得られた、各放電ギャップにおける Xe ガス圧力と均一放電発生条件電圧の関係を、図 2-17 に示す。電圧はゼロ－ピーク値で示している。



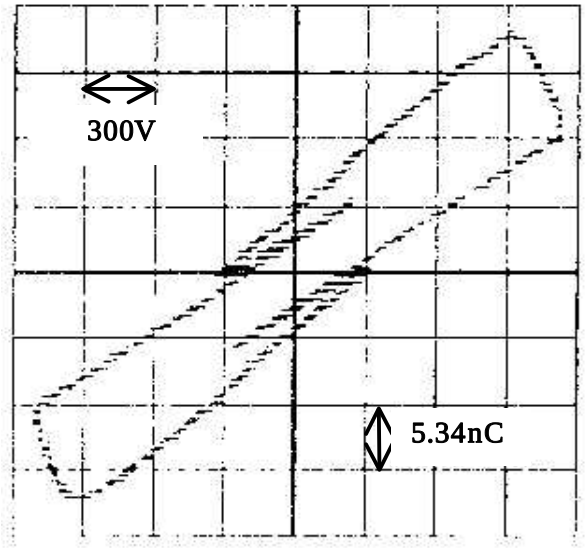
（a）　　（b）

図 2-13　パルス電圧印加時の電圧、電流波形
（放電ギャップ 1.2mm／ガス圧力 22.6kPa）



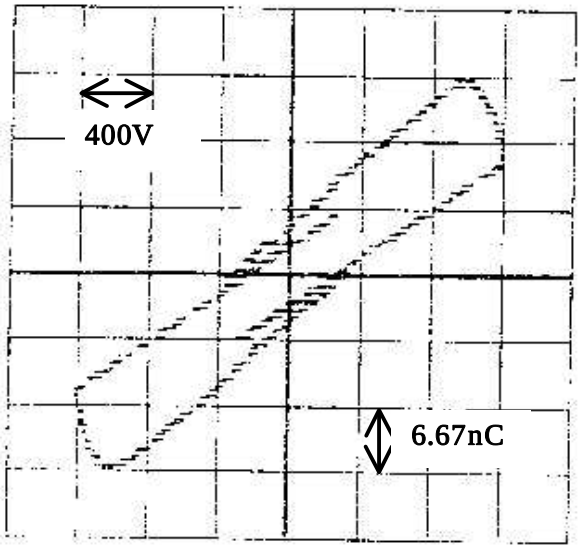
（a）

Xe ガス圧力 11kPa



（b）

Xe ガス圧力 14.5kPa

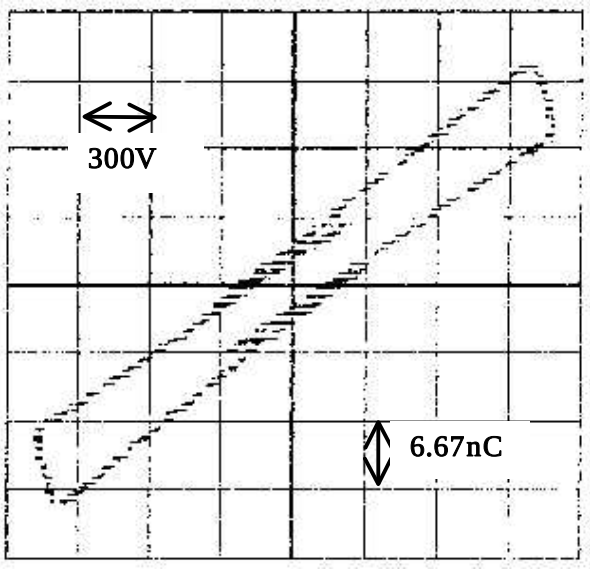


（c）

Xe ガス圧力 18kPa

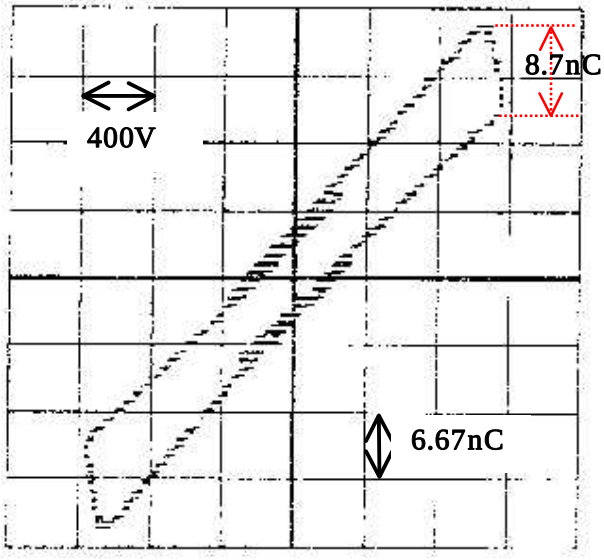
図 2-14　V-Q リサージュ波形

条件：全面均一放電状態／パルス電圧印加／放電ギャップ 2mm



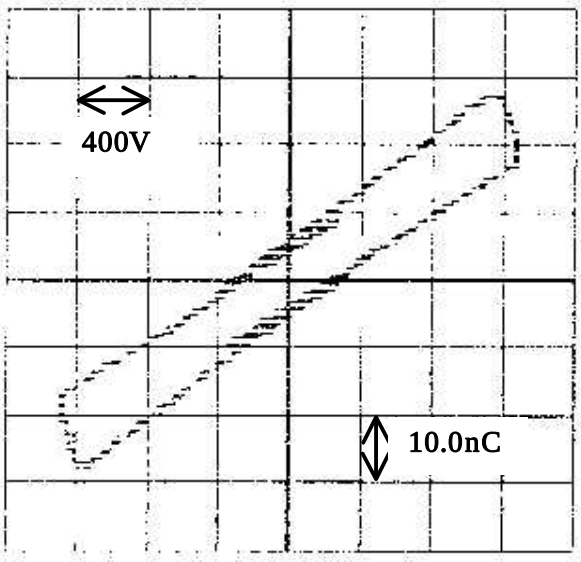
（a）

Xe ガス圧力 22kPa



（b）

Xe ガス圧力 29kPa

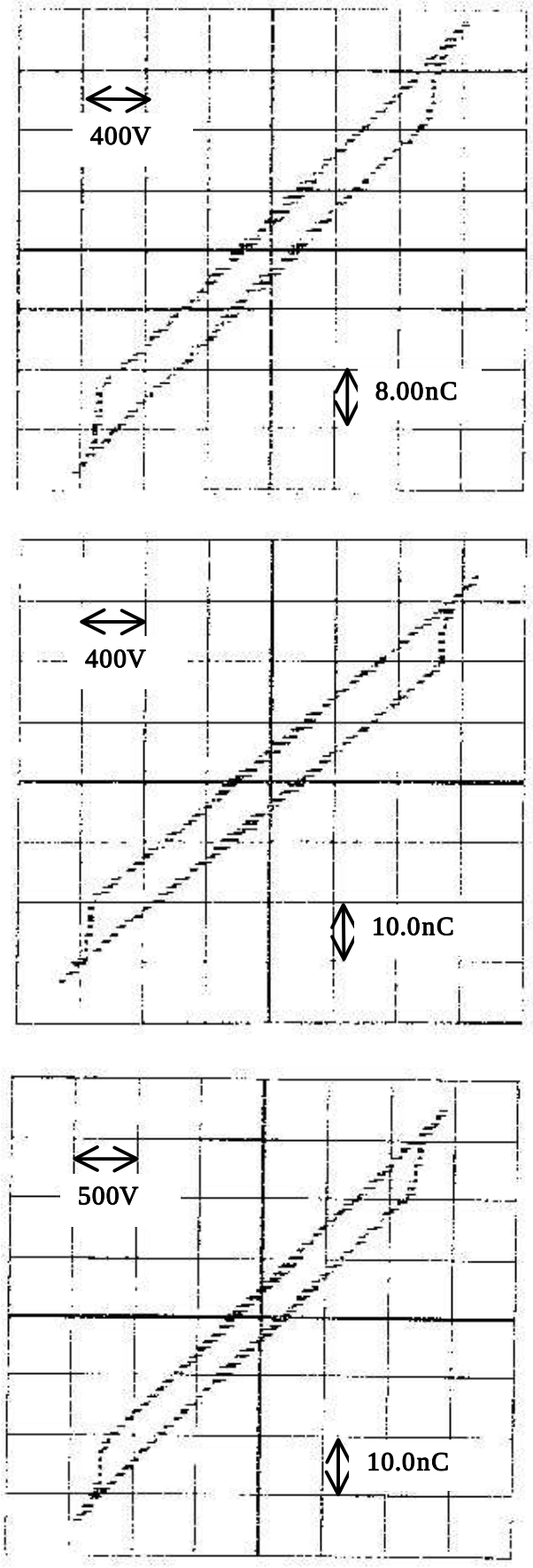


（c）

Xe ガス圧力 36kPa

図 2-15　V-Q リサージュ波形

条件：全面均一放電状態／パルス電圧印加／放電ギャップ 1mm



（a）

Xe ガス圧力 49kPa

（b）

Xe ガス圧力 64kPa

（c）

Xe ガス圧力 80kPa

図 2-16　V-Q リサージュ波形

条件：全面均一放電状態／パルス電圧印加／放電ギャップ 0.45mm

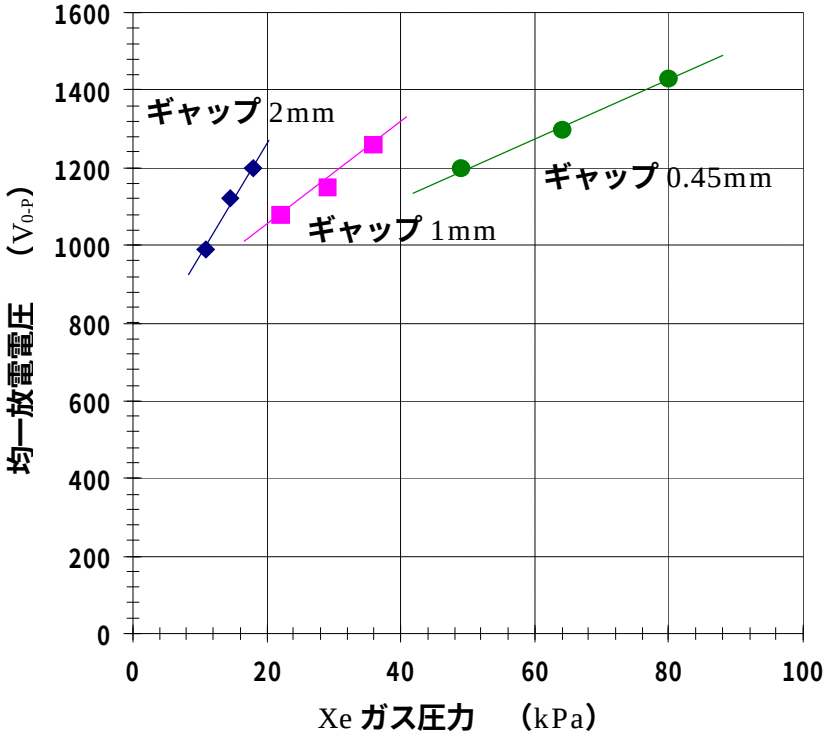


図 2-17　Xe ガス圧力と均一放電電圧の関係（パルス電圧）

2-2-5　面対向形 Xe 誘電体バリア放電における駆動回路の出力条件と発光効率の関係

平面形光源の投入電力や印加電圧が発光効率に与える影響について述べる。発光効率 η（lm/W）は、簡易的ではあるが式(2-1)を用いて求めた。S は発光面積（電極面積）（m^2）、L は発光面内の平均的な輝度（cd/m^2）、P は入力電力（W）である。輝度測定は輝度計（トプコン社製 BM5A）を用い、電力測定はデジタルオシロスコープの電圧電流波形演算から求めた。発光輝度は発光面内を数点測定し、その平均値で評価した。評価に用いた光源の条件は、放電ギャップ 1.2mm、Xe ガス圧力 22.6kPa とした。光源の前面基板に形成した透明電極のサイズは、30mm×46mm とした。

$$\eta = \frac{\pi S L}{P} \qquad (2\text{-}1)$$

図 2-18 に正弦波印加における動作周波数と発光輝度、投入電力、発光効率の関係を示す。光源の蛍光体は緑色発光の蛍光体である。印加電圧は 1000Vrms 一定とした。図より、投入電力は動作周波数にほぼ比例することがわかった。これは、半周期毎の放電により移動する電荷量が一定であるためであり、この電荷量は前面ガラス基板の厚みから決まる。また、発光輝度は

動作周波数の増加に伴い大きくなるが 40kHz 以上で飽和する傾向になり、発光効率は 20kHz（投入電力 100mW/cm^2）まではほぼ一定で、それ以上で徐々に低下していくことがわかった。輝度が飽和傾向を示すのは、蛍光体そのものの輝度飽和現象とマイクロ放電の紫外線放射効率の低下によるものである。

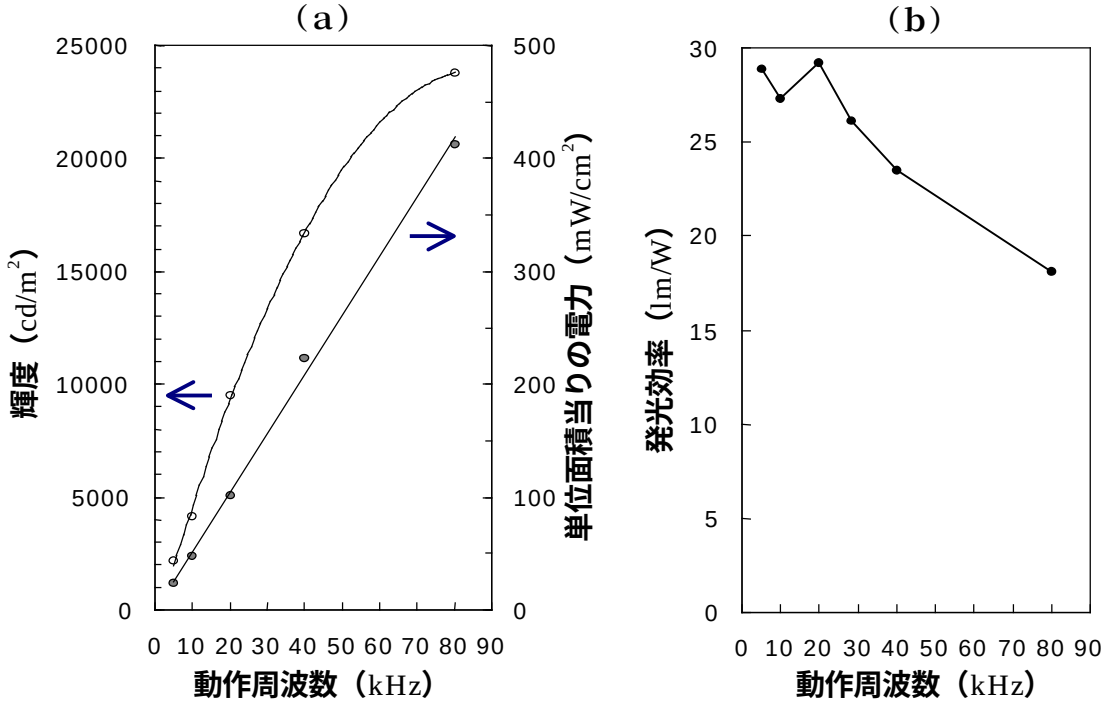


図 2-18　動作周波数と発光輝度、投入電力、発光効率の関係
（光源条件：緑色蛍光体、ｷﾞｬｯﾌﾟ 1.2mm、Xe 圧 22.6kPa、電圧条件：正弦波 1kVrms）

図 2-19 に周波数 20kHz の正弦波電圧と、繰り返し周波数 18kHz のパルス電圧による投入電力と、発光輝度、発光効率の関係を示す。印加したパルス電圧は上述のものと同様である。光源の蛍光体は白色蛍光体を用いた。投入電力は、印加電圧を増減させて変化させた。図より、正弦波およびパルス波とも投入電力の増加に伴い発光輝度が単調に増加し、発光効率が単調に減少することがわかった。印加電圧一定で動作周波数を変化させた場合、図 2-18 で示したように、100mW/cm^2 以下では発光効率があまり変化しないことから、この投入電力に依存した発光効率の低下は、印加電圧の大きさによるものと考えられる。また、この電力領域での蛍光体輝度飽和現象による影響は小さいと推察でき、ここでの発光効率の低下は、プラズマが放射する紫外線の発生効率が変化したと考えられる。

図 2-19 より、パルス波放電は正弦波放電よりも低電力で電極全面の放電維持が可能となり、同時に高い発光効率を得ることができることもわかった。発光効率の最大値は、電力 40mW/cm^2 で 27lm/W であった。パルス波放電による発光効率向上の理由として、放電電圧や放電電流密度の違いが挙げられる。放電ギャップ 1mm、Xe 圧力 29kPa、放電が均一に広が

る最低の印加電圧条件において、V-Q リサージュ波形（正弦波放電：図 2-10(a)、パルス波放電：図 2-15(b)）を比較すると、半周期当りの放電ギャップを移行する電荷量は、正弦波放電の場合 40nC であり、パルス波放電の場合 8.7nC であることから、パルス波放電の方が小さな電流密度で放電が維持できることがわかる。また、2-2-4 節で示したように、正弦波放電は半周期の印加電圧期間の多くの時間を要して、近接したマイクロ放電が互いに影響しあいながら電極面内に放電が広がるが、パルス波放電は電極面内一斉に放電が発生し 500ns 程度で一斉に消滅する。このような放電の発生状態の違いが、発光効率に何らかの影響を与えたと考えられる。

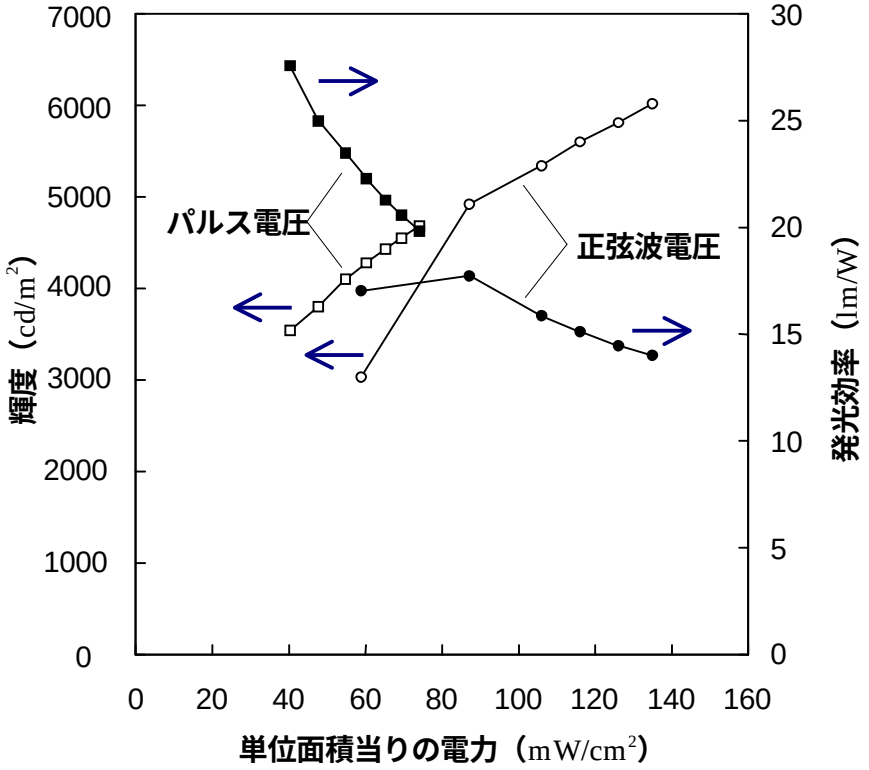


図 2-19　パルス電圧および正弦波電圧印加における投入電力と発光輝度、効率の関係
（光源条件：白色蛍光体、ｷﾞｬｯﾌﾟ 1.2mm、Xe 圧 22.6kPa、
電圧条件：正弦波 20kHz、パルス 18kHz）

2-2-6　面対向形 Xe 誘電体バリア放電のその他の特性

ここでは、放電ギャップ、ガス圧力が発光効率に与える影響や、RGB 各色の光源の動作時間と輝度変化について述べる。図 2-20 に放電ギャップ 0.45mm（図(a)）、1mm（図(b)）、2mm（図(c)）それぞれの場合について、投入電力と発光効率の関係をガス圧力毎に示している。光源の条件は表 2-1 に示した通りであり、印加電圧は正弦波 20kHz、光源内に塗布されている蛍

光体は赤発光である。図 2-20 より、ガス圧力を高めることにより発光効率が改善される（大きくなる）ことがわかり、また、投入電力を増加すると発光効率は減少することがわかった。この投入電力に依存する発光効率が変化する割合は、放電ギャップが大きいほど顕著になることもわかった。ガス圧力の増加に伴い発光効率が向上するのは、Xe 分子発光の 172nm の紫外線強度がガス圧力増加で強くなるためと考えている。

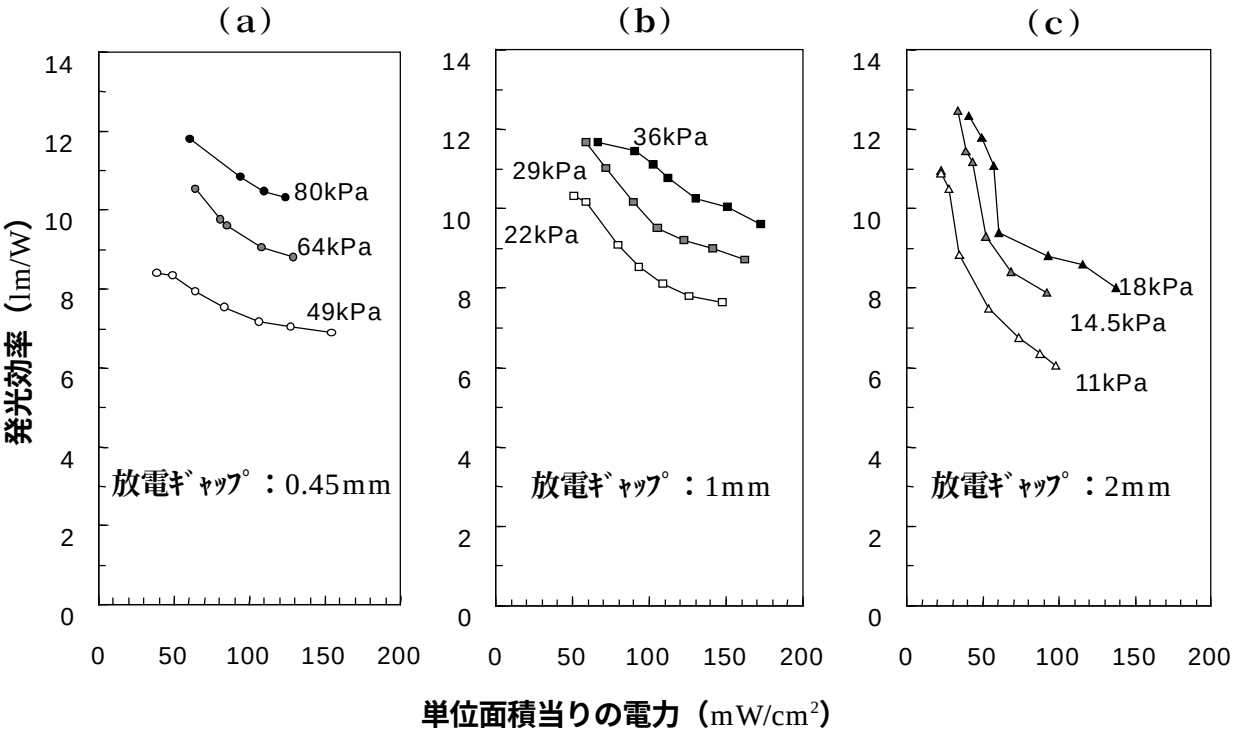


図 2-20　各放電ギャップに対する投入電力と発光効率の関係
（光源の蛍光体：赤色、印加電圧：正弦波 20kHz）

図 2-21 に動作時間と光源毎の輝度相対値の関係について示す。光源は３種類で、蛍光体条件は赤色、緑色、青色である。印加電圧条件は正弦波 30kHz の 1000Vrms であり、そのときの電力は 160mW/cm^2 である。輝度は、発光面内の平均的な輝度を示している。図には動作時間 2000hr までの輝度の変化を示している。動作時間 10hr 時点の各光源の輝度は、赤色光源 4500cd/m^2、緑色光源 14200 cd/m^2、青色光源 2000 cd/m^2 であった。図より、評価時間内において輝度劣化が小さいことがわかった。提案する光源は、液晶ディスプレイのバックライト、照明等の光源として有望であると言える。本光源は蛍光体を介した放電であるため、イオンスパッタによる蛍光体の劣化が懸念された。このような良い結果が得られた理由は、Xe ガス圧が高いことが挙げられ、高ガス圧ためイオンスパッタによる蛍光体劣化が抑制されたと考えられる。

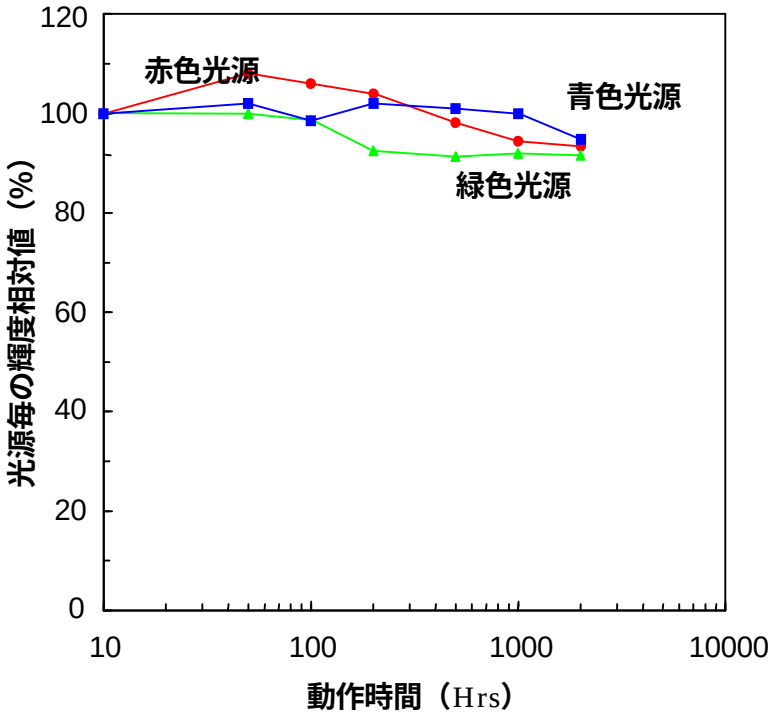


図 2-21　動作時間と光源毎の輝度相対値の関係
（光源条件：ｷﾞｬｯﾌﾟ 1.2mm、Xe 圧 22.6kPa、動作条件：正弦波 30kHz、160mW/cm^2
各光源の 10Hrs 後の輝度値：赤 4500cd/m^2、緑 14200cd/m^2、青 2000cd/m^2）

2-2-7　面対向形 Xe 誘電体バリア放電を利用した 8.5 インチサイズ平面形光源の試作

試作した 8.5 インチサイズの平面形誘電体バリアマイクロ放電光源について述べる。光源の発光状態の写真を図 2-21 に、仕様を表 2-3 に示す。光源の内圧と外圧の差を小さくするために、放電ガスは Ne をバッファとした Xe－Ne 混合ガスとした。図 2-22 の発光状態を示す写真から、全面に均一な発光（マイクロ放電）が広がっていることがわかる。

表 2-3　8.5 インチサイズ光源の仕様

ガラス基板サイズ	182×114×ｔ1.8mm
放電ギャップ	1.2mm
放電ガス	Ne(0.75)－Xe(0.25) 100kPa
蛍光体	白色

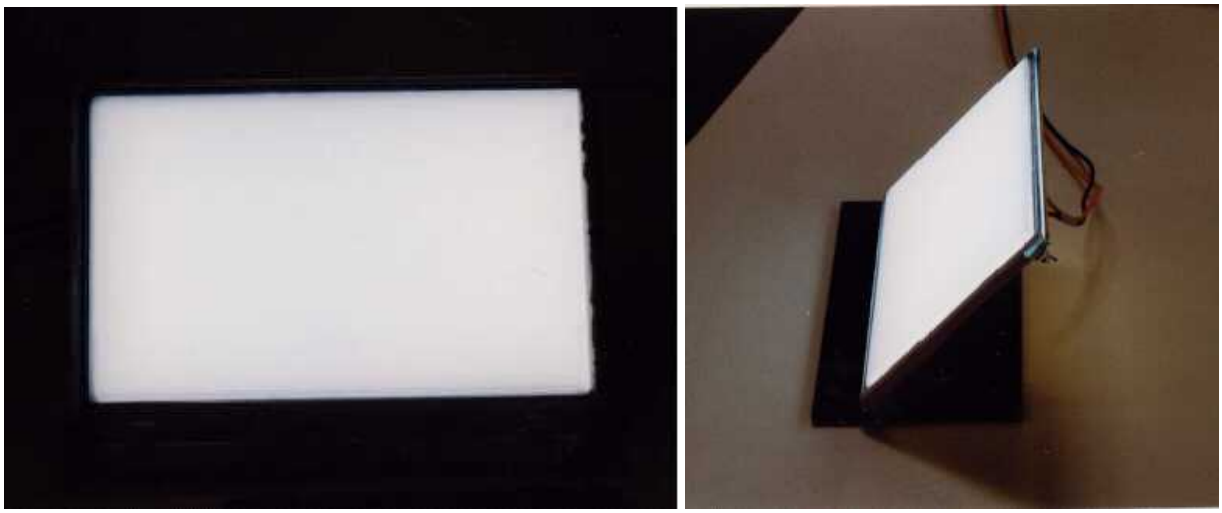


図 2-22　8.5 インチサイズ平面形誘電体バリアマイクロ放電光源

2-3　小さな Pd 積（0.33Pam）領域の放電特性

本節では、サイズ 2mm×6mm×0.6mm、放電ギャップ 0.1mm、*Pd* 積 0.33Pa・m の放電セルを 768 セル集積した沿面電極形誘電体バリア放電パネルを用い、駆動周波数と発光効率の関係、そして発光時間率と印加電圧が発光効率に与える影響について述べる。ここで述べる沿面形 Xe 誘電体バリア放電の発光効率向上の検討は、ガス放電を利用した大形表示装置への適用を目的としている。沿面形 Xe 誘電体バリア放電の表示装置への適用に関する研究の背景は、第 3 章で述べることとし、ここでは実験に用いた放電パネルの構造および発光効率の評価について示す。

2-3-1　沿面形 Xe 誘電体バリア放電を利用した放電パネルの構造

図 2-23 は、6mm ピッチ放電パネルの４画素分を前面基板上面から見た図と、放電セル断面図および個別電極引き出しピン部断面図が示されている。本放電パネルの構造は、3 電極面放電 AC 形 PDP[10]のメリットを取り入れている。放電電極は前面基板側、蛍光物質は背面基板側と、基板ごとに放電と光変換の機能を分けた構成になっている。この構成は、放電が蛍光物質を直接たたくことがないため、蛍光体劣化が非常に少なく長寿命な表示装置を得ることができる。

図 2-23 に示すように、前面基板にはセル毎に個別電極が設けられ、それに対になるように共通電極が設けられている（2 電極沿面放電形）。放電ギャップ長（個別電極－共通電極間長さ）は 0.1mm である。発光効率を高めるため、個別電極、共通電極は透明電極にしている。個別電極および共通電極は透明な誘電体で覆い、誘電体上面には保護膜として酸化マグネシウム膜

を形成している。酸化マグネシウム膜を含めた誘電体厚みは 50μmである。共通電極は放電セル外部で、共通電極引き出し線により接続され、個別電極は放電セル外部に個別電極引き出しピンと接続するための個別電極引き出し PAD に接続されている。個別電極引き出し PAD は、上下 2 セルの個別電極に対して 1 つであり、引き出しピンによりパネル外部から 2 セル同時に電圧が印加できる。一方の個別電極には共通電極 1、もう一方の個別電極には共通電極 2 が配置され、それぞれ電極ピンを介して外部に引き出されている。

背面基板は、放電セルが対応する部分を掘り込み、蛍光体を塗布している。掘り込み深さは約 0.6mm である。また、電極の引き出し部にはスルーホールが設けられ、断面 B 図に示すように、前面基板と背面基板を張り合わせた後、個別電極引き出しピンと引き出し PAD を接続して、スルーホールとピンの隙間に封着ガラスフリットを流し込み固定している。共通電極の外部引き出しも同様である。焼成封着後、排気、放電ガス封入を行う。放電ガスは Ne-Xe(5%)、ガス圧は 66.5kPa である。16×3×16（768）放電セルで放電パネルは構成され、そのサイズは 96×96mm である。

6mm ピッチ放電パネルは、電極の外部取り出しを容易にし、また駆動回路数を削減するために、個別電極を 2 セルに 1 つに共通化し、共通電極を 2 ブロック化して時分割駆動する構成（2 分割スタティック駆動）にしている。また、このような電極構成にすることにより、共通電極の引き出し線が基板上で交わることがないため、電極のパターンニングに工夫を労することなく外部に電極を取り出すことができる。共通電極－個別電極間に電圧を印加することにより、放電が発生し Xe が励起され、紫外線が放射される。放射された紫外線は、蛍光体を励起することにより可視光に変換される。各セルは、RGB3 色に発光する蛍光体が塗り分けられており、放電時間を制御することにより、各セルの発光量を変化させフルカラー画像を得ることができる。

図 2-24 に 6mm ピッチ放電パネルの概観写真を示す。パネル背面の中央部には排気管が設けられ、この排気管によりパネル内の真空排気および放電ガス封入がなされる。背面基板には図のように電極ピンが配列しており、電極ピンと駆動回路基板を半田付けにより接続し、所望のパルス電圧を放電電極に印加している。また、放電セルピッチは等間隔でなければならないため、放電パネルを配列したその境目のセル間のピッチも等ピッチでなければならない。よって、パネル周囲の封着層幅によってセル開口率が決まる。6mm ピッチ放電パネルは、0.5mm 幅の狭封着を実現したことにより、セル開口率を 50%まで高めている。

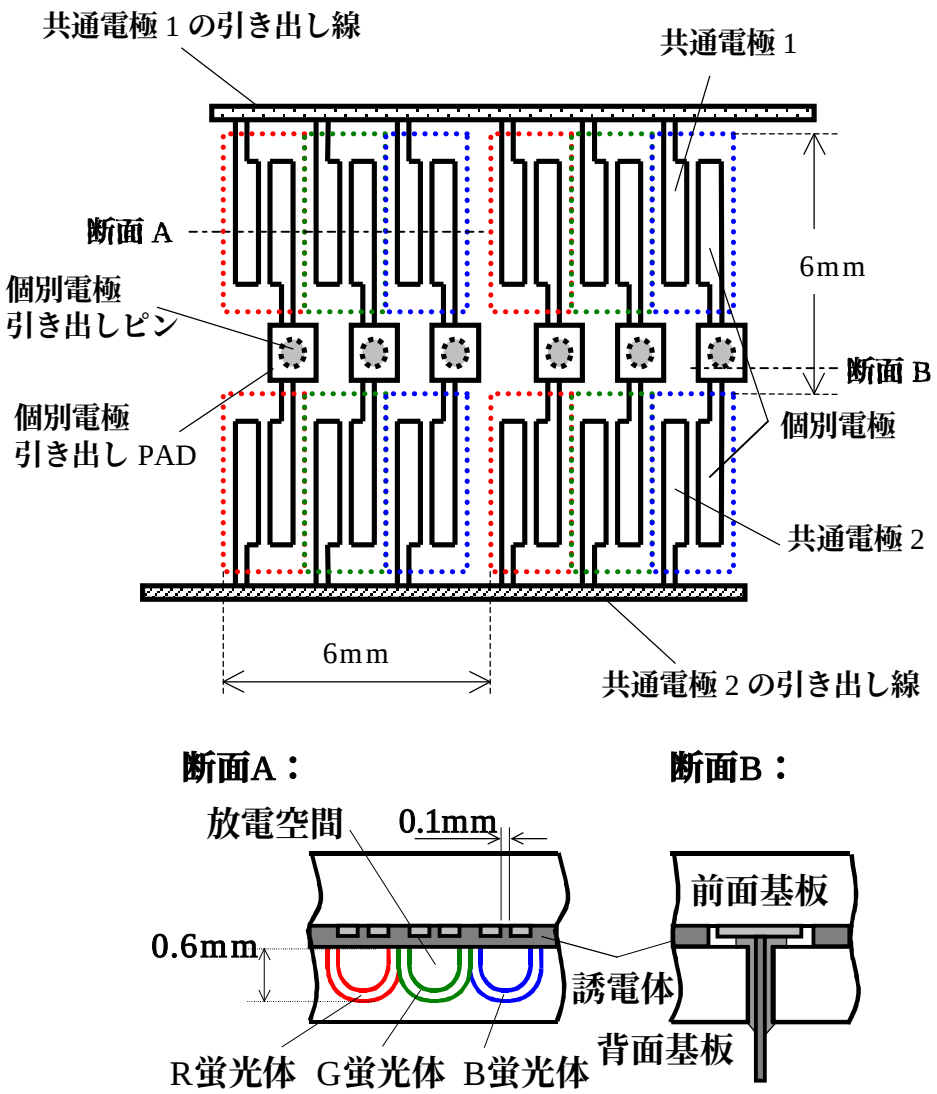


図 2-23　6mm ピッチ沿面形 Xe 誘電体バリア放電パネルの構造

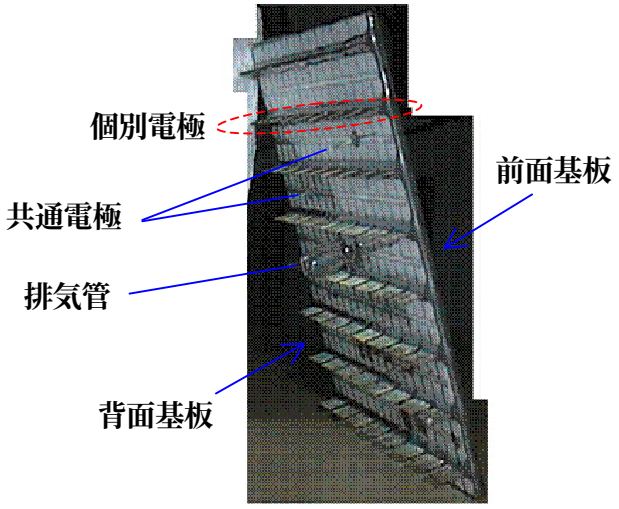


図 2-24　6mm ピッチ沿面形 Xe 誘電体バリア放電パネルの概観

2-3-2　沿面形 Xe 誘電体バリア放電における駆動条件と発光効率の関係

放電パネルに交流矩形波を印加したときの電圧周波数と発光効率の関係について述べる。個別電極を GND、共通電極に交流矩形波電圧を印加し、輝度、消費電力を測定した。印加電圧パルス条件は、平均周波数 12.5kHz 一定にし、駆動周波数を 12.5kHz、31.25kHz、62.5kHz、125kHz、312.5kHz と変化させた。これは、電圧周波数が発光効率に与える影響のみを調べるためである。平均周波数と駆動周波数の関係は、図 2-25 に示す通りである。電力は維持電圧電源の DC 電流値を測定し、非点灯時の電力を差し引いてパネルに投入される電力で評価した。パネル効率 η は、このパネルの電力 P と測定された輝度 L および発光面積 S から、発光が完全拡散光であると仮定して、式(2-1)を用いて求めた。

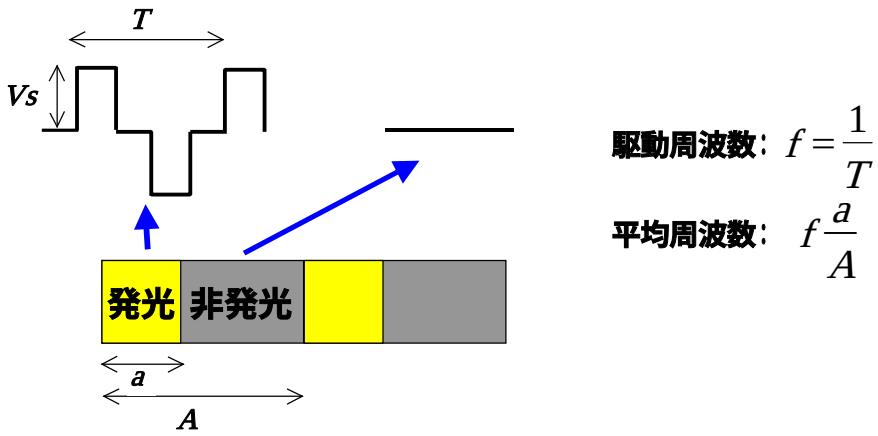


図 2-25　平均周波数と駆動周波数

図 2-26(a)にパネル電力、図 2-26(b)に輝度、図 2-26(c)に発光効率の駆動周波数による変化を示す。印加電圧 Vs（図 2-25 参照）は 170V、190V、210V と変化させた。31.25kHz までは輝度、電力、発光効率とも変わらないが、それ以上の周波数で、電力は減少し、輝度は上昇し 62.5kHz 付近にピークをもち、一方、発光効率は 125kHz にピークをもつことがわかった。発光効率が 31.25kHz から 125kHz にかけて増加するのは、印加電圧パルスの正極の立ち下がり、負極の立ち上がり時に自己消去放電[11]が発生しているからであり、自己消去放電の発生により放電電圧が低下し、1 発光パルス当たりの放電エネルギ（電流密度）が減少するために、放電のエネルギ利用効率（紫外線放射効率）が上昇したと考えられる。この 1 発光パルス当たりの放電エネルギを下げることによる発光効率の向上は、AC 形 PDP において確認されている[11]。

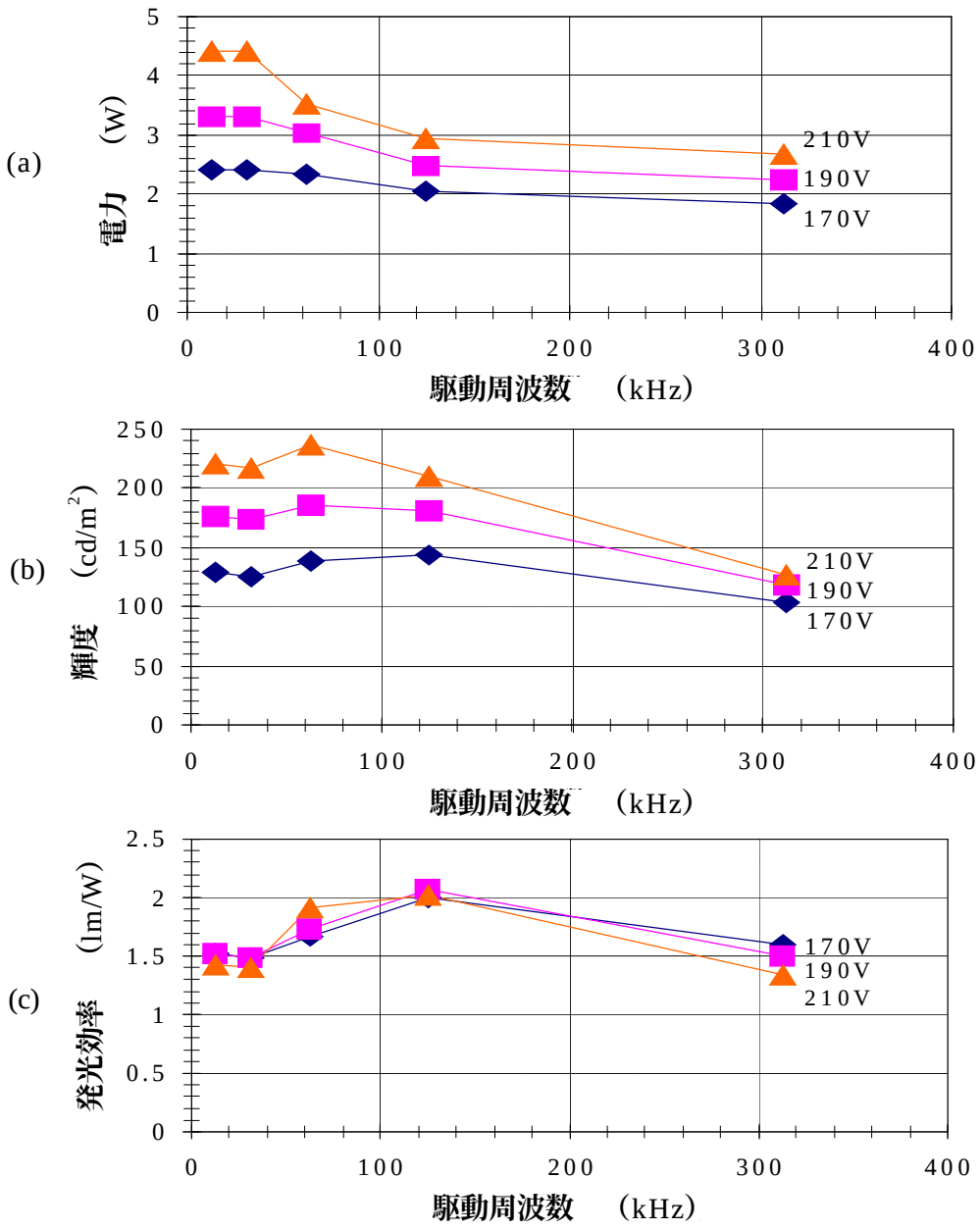
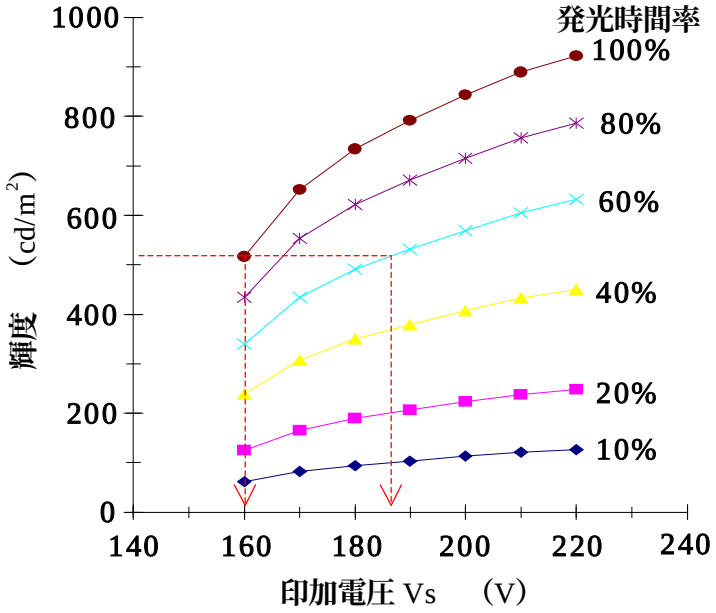


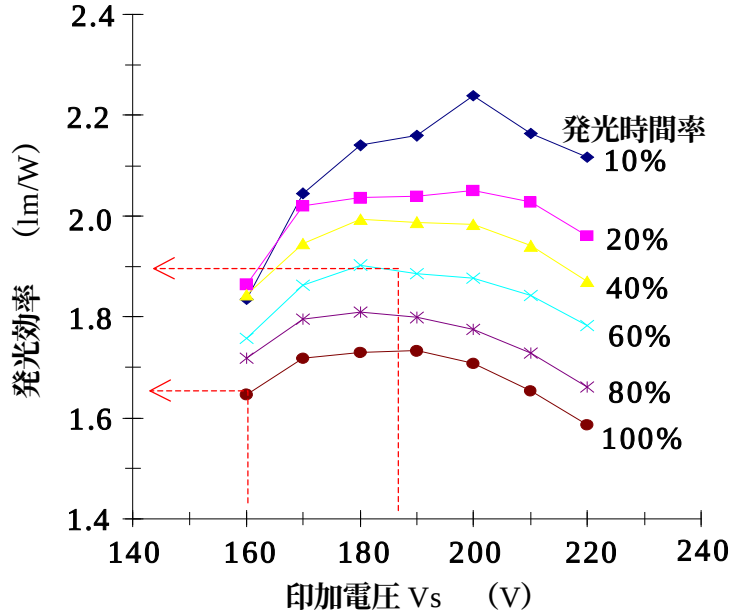
図 2-26　駆動周波数と電力、輝度、発光効率の関係
（6mm ピッチ沿面形 Xe 誘電体バリア放電パネル）

駆動周波数を 125kHz 一定に固定し、発光時間率（連続した矩形波交流電圧を印加している期間の割合）毎の印加電圧 *Vs* と輝度(a)、発光効率(b)の関係を求めた結果を図 2-27 に示す。図より、印加電圧 *Vs* の増加に伴い輝度が単調に増加し、また発光時間率に依存して輝度が変化することがわかる。発光効率に関しては、印加電圧 *Vs*180V～200V に最大値があり、発光時間率の増加に伴い発光効率が低下することがわかる。印加電圧 *Vs*180V～200V に発光効率の最大値があるのは、前述の自己消去放電の効果によるものと考えている。また、それより印加電圧が大きくなると発光効率が低下する原因として、電流、電圧の増加による（電子温度等が変

化したことによる）紫外線放射効率の低下、あるいは蛍光体の可視光変換効率の低下が考えられる。発光時間率増加に伴い発光効率が低下するのは、蛍光体の可視光変換効率の低下と考えられる。また、図 2-27 より、同一輝度を得るのに、選択する条件で効率が変化することがわかった。例えば、520cd/m^2 の輝度を得るのに *Vs*=160V で発光時間率 100%の条件、あるいは *Vs*=186V で 60%の条件の 2 通りがあるが、効率は *Vs*=160V の条件では 1.65lm/W であり、一方 *Vs*=186V の条件では 1.9lm/W となることがわかる。



（a）印加電圧 Vs と輝度の関係



（b）印加電圧 Vs と発光効率の関係

図 2-27　発光時間率毎の印加電圧と輝度、発光効率の関係（駆動周波数 125kHz 一定）
（6mm ピッチ沿面形 Xe 誘電体バリア放電パネル）

2-4　まとめ

効率の良い小形な駆動回路を得るためには、負荷となる放電管内のプラズマの生成効率が高くなければならない。Xe 誘電体バリア放電により発せられる光の放射効率の向上について、大きな *Pd* 積の領域と小さな *Pd* 積の領域のマイクロ放電デバイスについて論じた。2-2 節では、放電ギャップ 0.45mm～2mm、*Pd* 積 22Pa・m～36Pa・m の面対向形誘電体バリア放電について示した。光源への適用を考えた場合必須となる電極面内均一放電条件について調べた結果以下のことがわかった。

- 放電ギャップ 2mm の条件では放電開始とともに電極全面に放電が広がり、放電ギャップ 1mm と 0.45mm の条件では、部分的にマイクロ放電が発生し印加電圧の増加とともにその個数が増加し全面に放電が広がる。
- マイクロ放電柱の大きさは、放電ギャプとガス圧力に依存する。（長ギャップ／低ガス圧のマイクロ放電柱の直径は大きい。）
- 正弦波電圧による放電において、マイクロ放電群の発生の状態は放電ギャップにより異なり、各放電ギャップにおいて下記に示すようになる。
  - 放電ギャップ 2mm の場合、大きな領域の放電が半周期の中で 1 回発生する。それ以降も印加電圧増加とともに部分的な放電が発生し放電が全面に広がる。
  - 放電ギャップ 1mm の場合、ある程度大きな領域の放電が半周期の中で 2 回発生する。大きな領域の放電の間および後も部分的な放電が発生し放電が全面に広がる。
  - 放電ギャップ 0.45mm の場合、部分的な放電が連続的に発生し放電が全面に広がる。
- パルス電圧による放電の形態は、正弦波電圧のそれとは異なり、マイクロ放電群が半周期内において全面一斉に同時発生する。
- マイクロ放電の均一発生電圧条件は、表 2-4 に示す通りである。

表 2-4　マイクロ放電の均一発生電圧条件

放電ｷﾞｬｯﾌﾟ	Xe 圧力	正弦波電圧印加	パルス電圧印加
0.45mm	11kPa	600Vrms	990Vo-p
	14.5kPa	700Vrms	1120Vo-p
	18kPa	800Vrms	1200Vo-p
1mm	22kPa	900Vrms	1080Vo-p
	29kPa	1000Vrms	1150Vo-p
	36kPa	1100Vrms	1260Vo-p
2mm	49kPa	1200Vrms	1200Vo-p
	64kPa	1300Vrms	1300Vo-p
	80kPa	1400Vrms	1430Vo-p

駆動回路からの出力条件が発光効率に与える影響を調べた結果以下のことがわかった。

- 動作周波数 20kHz 以下の領域（印加電圧一定条件）では発光効率はあまり変化せず、20kHz

以上の領域では周波数の増加により発光効率は減少する。（動作周波数の影響）

- 印加電圧（投入電力）の増加に伴い発光効率は減少する。（電圧の影響）
- 正弦波電圧放電と比較して、パルス電圧放電により低電力領域での電極面内均一放電が可能となり、発光効率は大きくなる。（電圧波形の影響）
- 白色光源としての発光効率の最大値は、電力 40mW/cm^2 で 27lm/W である。

また、放電容器のパラメータである放電ギャップとガス圧力が発光効率に与える影響を調べた結果、ガス圧力を高めることにより発光効率は改善されることがわかった。

さらに、光源として見た場合重要な評価項目となる輝度劣化は、連続 2000 時間動作でもほとんど輝度が低下しないことがわかった。また、8.5 インチサイズ（182×114mm）の白色発光の光源を試作し、大きな面積でも均一な面状発光が実現できることを示した。

2-3 節では、サイズ 2mm×6mm×0.6mm、放電ギャップ 0.1mm、*Pd* 積 0.33Pa・m の放電セルを 768 セル集積した沿面電極形誘電体バリア放電パネルを用いて、駆動条件が発光効率に与える影響について調べた結果以下のことがわかった。

- 平均周波数一定条件で矩形波交流電圧の周波数を変化させた場合、周波数 125kHz で発光効率が最大になる。（駆動周波数の影響）
- 駆動周波数 125kHz 一定条件で印加電圧 *Vs* を変化させた場合、*Vs*=180V～200V で発光効率が最大になる。（印加電圧の影響）

参考文献

（1） M. Ilmer, R. Lecheler, H. Schweizer and M. Seibold：“Hg-free Flat Panel Light Source PLANON a Promising Candidate for Future LCD Backlights”, SID 00 Digest, pp.931-933, 2000

（2） 原田茂樹・浦壁隆浩・佐野耕・西勝健夫：「面放電発光における電極構造の検討」, 平成５年度照明学会全国大会講演論文集, 40, pp.46, 1993

（3） 岸野隆雄・中村良治・古俣賢一・加藤雅弘：「車載用高輝度バックライト」, 信学技報, EID90-89, pp.19-24, 1991

（4） G. Hamagishi, K. Terad, M. Sakata, H. Yagi and S. Kishimoto：“A High-Intensity Flat Fluorescent Lamp”, Proc. Japan Display ’92, pp.251-254, 1992

（5） T. Shiga, K. Hirayama, K. Hashimoto, S. Mikoshiba and S. Shinoda：“A 30,000-cd/m2, 50-lm/W, and 92%-luminance-uniformity flat discharge fluorescent lamp for LCD backlights”, Journal of the SID, 7/3, pp.151-156, 1999

（6） M. Anandan, D. Ketchum, J. Brain and W.N. Carr：“Enhancement of Luminance and Area Illumination Ratio of a Flat Fluorescent Lamp for Backlighting LCD”,

Proc. Japan Display ‘92，pp.255-257，1992
（7） 竹内和彦・岸本俊一・日野谷勝弘：「大型冷陰極形フラット蛍光ランプの開発」，信学技報，EID87-64，pp.1-6，1987
（8） T. Urakabe，S. Harada，T. Saikatsu and M. Karino：“A Flat Fluorescent Lamp with Xe Dielectric Barrier Discharges”，Proc. LS7，44，pp.159-160，1995
（9） T. Sakurai，T. Saikatsu and O. Myodo：“VUV Radiation of The Rare-gas Discharge Fluorescent Lamp at Pulsed Discharge”，Proc. LS6，26，pp.119-120，1992
（10） K. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda and A. Ohtsuka：“A Full Color AC Plasma Display with 256 Gray Scale”，Proceedings of The 12th IDRC，pp.605-608，1992
（11） 橋本隆・岩田明彦：“自己消去誘発波形を用いた AC 型 PDP の高効率化”，信学技報，EID-98-97，pp.103-108 ，1999

第３章

多並列誘電体バリア放電マイクロプラズマの発生制御
－Xe 誘電体バリア放電を利用したディスプレイ素子の駆動方法－

3-1　はじめに

多並列プラズマ源の駆動回路において、高効率化、小形化、低コスト化を実現するために、低電圧で簡素なプラズマ発生制御技術の創出とその適用は、非常に重要である。プラズマの発生を制御するのに、高い電圧や多段の電圧が必要であったり、高い駆動周波数が必要であったりしては、高密度に回路素子を実装できないだけではなく、高い効率を得ることもできない。

本章では、Xe 誘電体バリア放電における、低電圧で簡素なプラズマ発生制御方法について論じる。放電セル内に個別の制御電極と共通の電極を有する放電デバイスを対象として、100V 以下の低電圧かつ簡素な電圧印加でプラズマの発生を制御する方式を提案する。提案方式の動作電圧範囲の定式化を行い、その動作原理を明らかにする。また、サイズ 3.3mm×10mm×0.6mm、放電ギャップ 0.1mm、*Pd* 積 0.33Pa・m の放電セルが 192 セル形成された沿面電極形 Xe 誘電体バリア放電パネルを用い、提案方式によるプラズマ発生制御を実証し、動作電圧範囲が定式化から予測される動作範囲と一致することを示す。さらに、低制御電圧化の手法を提案し、机上による動作電圧範囲の予測と実測の結果について示す。

この放電デバイスは、フルカラー表示装置の 1 つの構成単位として利用される。各放電セル内に紫外線励起の蛍光物質を配置し、各セルの単位時間当たりの発生紫外線量を制御することにより、各セルからの可視発光量を調整しフルカラーの画像を得ることができる。本章の最後に、本研究成果を適用した表示装置の概要を述べ、この章のまとめを述べる。

3-2　Xe 誘電体バリア放電を利用したディスプレイ素子研究の背景

本章で述べるプラズマ発生制御方法は、ディスプレイ素子への適用を目指して発案され、実験により実証されたものである。ここでは放電を利用したディスプレイ素子研究の背景について述べる。

画面サイズ 60 インチ以上の大型表示を実現する手段として、投射形ディスプレイと配列形ディスプレイの 2 つのタイプがある。投射形タイプは、現在、家庭用のテレビあるいはモニターとして普及しているが、ホールあるいは競技場といった場所に設置するには明るさが足りない。競技場、ビルの壁面、デパートなどのホールに設置する大型ディスプレイは、現在ほとんど配列形ディスプレイになっている。配列形ディスプレイに用いられる発光素子には、CRT タイプ(1)、放電管タイプ(1)、LED(2)タイプがある。

95 年以降、LED 素子の高性能化[2]、取り扱いの容易さ（軽量、奥行きが小さい）から、フルカラーLED 大型ディスプレイの販売台数が急速に伸びている[3]。また、画素ピッチ数ミリの高精細大型ディスプレイが構成できることも魅力となっている。LED 大型ディスプレイは、RGB に発光する３つの LED ランプを 1 画素単位として、それをある決められた数（例えば 16×16）で配列したものを 1 ユニット単位とし、そのユニットを配列することにより大型ディスプレイを実現している。よって、LED 大型ディスプレイは、使用する LED ランプ数に比例してコストが増加するという課題がある。

筆者が所属する研究チームは、多数の発光素子を一括して形成できるようなディスプレイ素子により、上記コストの課題を解決できると考え、プラズマディスプレイ（PDP）と同じような沿面形 Xe 誘電体バリア放電を発光に利用したディスプレイ素子の研究開発を行っている。ディスプレイ素子は、画素ピッチ（RGB3 つの放電セルで 1 画素単位）10mm であり、8×3×8（192）放電セルで 1 パネルを構成している。各放電セルは、セル内の電極に電圧を印加することにより放電制御がなされる。4 つの放電パネルで 16×3×16（768）放電セルの 1 ユニット単位とし、これを 8 ユニット×6 ユニット（128×3×96 放電セル）を配列し、64 インチのフルカラー動画表示を実現している[4]。

3-3　放電パネルの構造

図 3-1 は、実験に用いた放電パネルの 4 画素分を前面基板上面から見た図と、放電セル断面図および個別電極引き出しピン部断面図が示されている。放電セルの構造は、3 電極面放電 AC 形 PDP[5]のメリットを取り入れている。放電電極は前面基板側、蛍光物質は背面基板側と、基板ごとに放電と光変換の機能を分けた構成になっている。この構成は、放電が蛍光物質を直接たたくことがないため、蛍光体劣化が非常に少なく長寿命なディスプレイ装置を得ることができる。

図 3-1 に示すように、前面基板には放電セル毎に個別電極が設けられ、それに面対向するように共通電極が設けられている（2 電極沿面放電形）。放電ギャップ長（個別電極－共通電極間長さ）は 0.1mm である。発光効率を高めるため、個別電極、共通電極は透明電極にしている。個別電極および共通電極は透明な誘電体で覆い、誘電体上面には保護膜として酸化マグネシウム膜を形成している。酸化マグネシウム膜を含めた誘電体厚みは 50μmである。共通電極は放電セル外部で、共通電極引き出し線により接続され、個別電極は放電セル外部に個別電極引き出しピンと接続するための個別電極引き出し PAD に接続されている。背面基板は、放電セルが対応する部分を掘り込み、蛍光体を塗布している。掘り込み深さは約 0.6mm である。また、電極の引き出し部にはスルーホールが設けられ、断面 B 図に示すように、前面基板と背面基板を張り合わせた後、個別電極引き出しピンと引き出し PAD を接続して、スルーホールとピンの隙間に封着ガラスフリットを流し込み固定している。共通電極の外部引き出しも同様である。

焼成封着後、排気、放電ガス封入を行う。放電ガスは Ne-Xe(5%)、ガス圧は 66.5kPa である。8×3×8 放電セルの放電パネル 4 枚で 16×3×16 放電セルの 1 ユニットを構成し、それを最小単位にしている。1 ユニットサイズは 160×160mm である。

共通電極－個別電極間に電圧を印加することにより、放電が発生し Xe が励起され、紫外線が放射される。放射された紫外線は、蛍光体の電子を励起することにより可視光に変換される。各セルは、RGB3 色に発光する蛍光体が塗り分けられており、放電時間を制御することにより、各セルの発光量を変化させフルカラー画像を得ることができる。

図 3-2 に放電パネルの概観写真を示す。図(a)に正面、図(b)に背面から撮影した写真を示す。放電パネルの前面には、発光色の色純度を向上させるために、各セルの発光色に対応したカラーフィルタが設けられている。背面の中央部には排気管が設けられ、この排気管によりパネル内の真空排気および放電ガス封入がなされる。背面基板には図のように電極ピンが配列しており、電極ピンと駆動回路基板を半田付けにより接続し、所定のパルス電圧を放電電極に印加している。

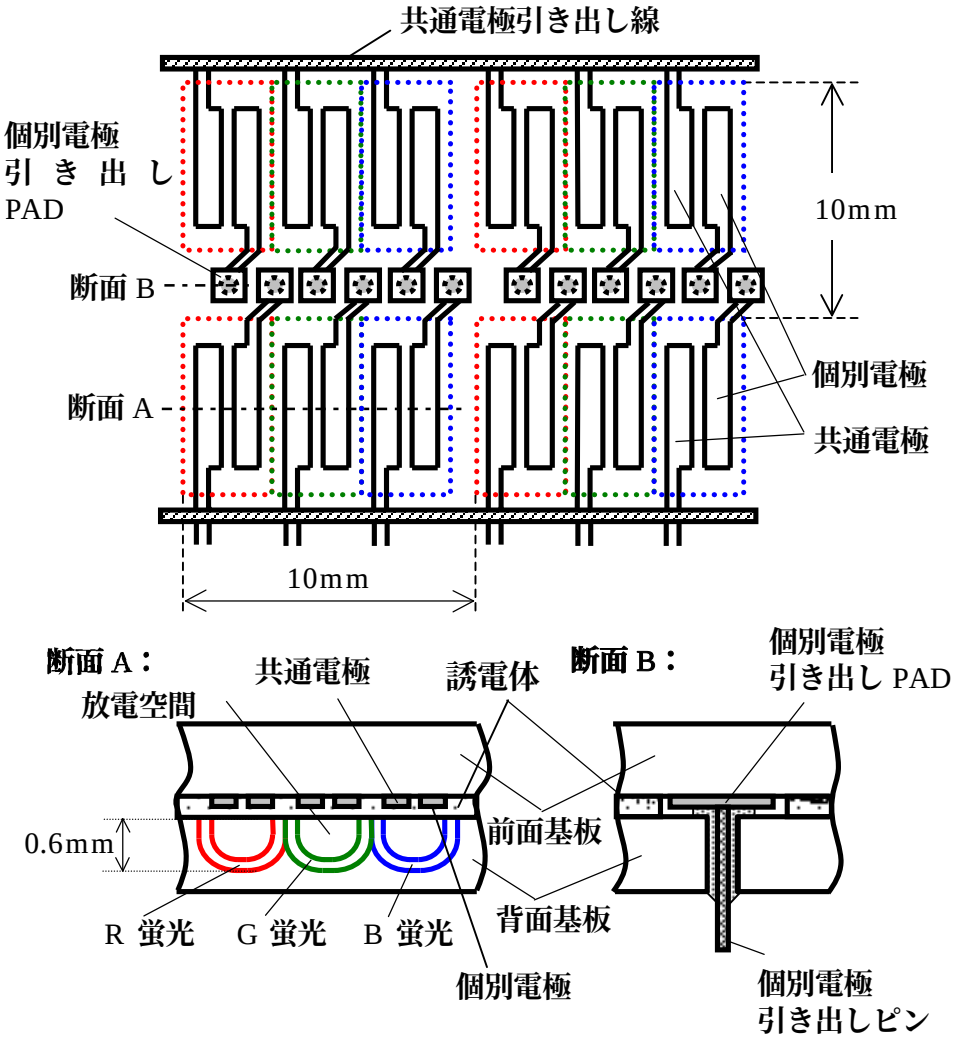
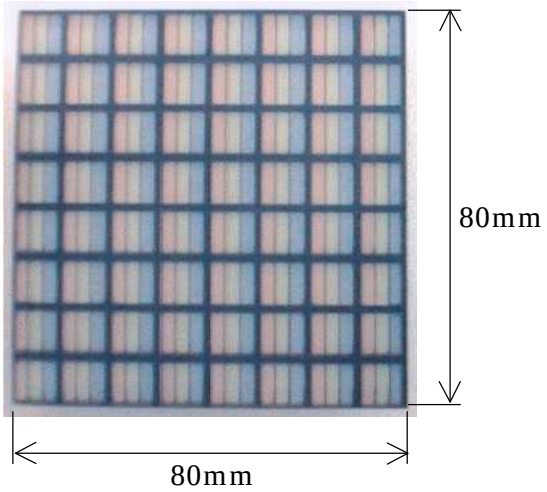
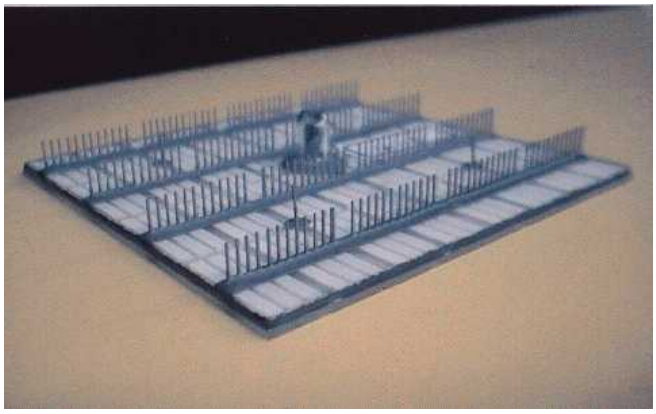


図 3-1　放電パネルの構造



（a）前面側概観



（b）背面側概観

図 3-2　放電パネルの概観

3-4　プラズマ発生制御の原理および方法

3-4-1　放電セルの階調（発光量）制御方法

放電セルは、スタティック駆動（放電セル毎に個別電極を配置して駆動）で制御される。発案した放電セルの発光量の制御方法について述べる。この放電パネルは、ディスプレイ素子への適用を目的としているため、発光量制御のことを階調制御とも呼ぶ。図 3-3 に、後述するプラズマ発生制御方法で放電パネルを動作させた場合の個別電極、共通電極の電圧波形および放電セルの発光波形を示す。駆動周波数 125kHz、維持放電電圧（*Vs*）160V、アドレス電圧（*Va*）60V の条件において、表示時間率 75%で発光させた場合の駆動電圧波形および発光波形（測定値）が示されている。本放電パネルは、個別電極にアドレス電圧 *Va* を印加することにより、

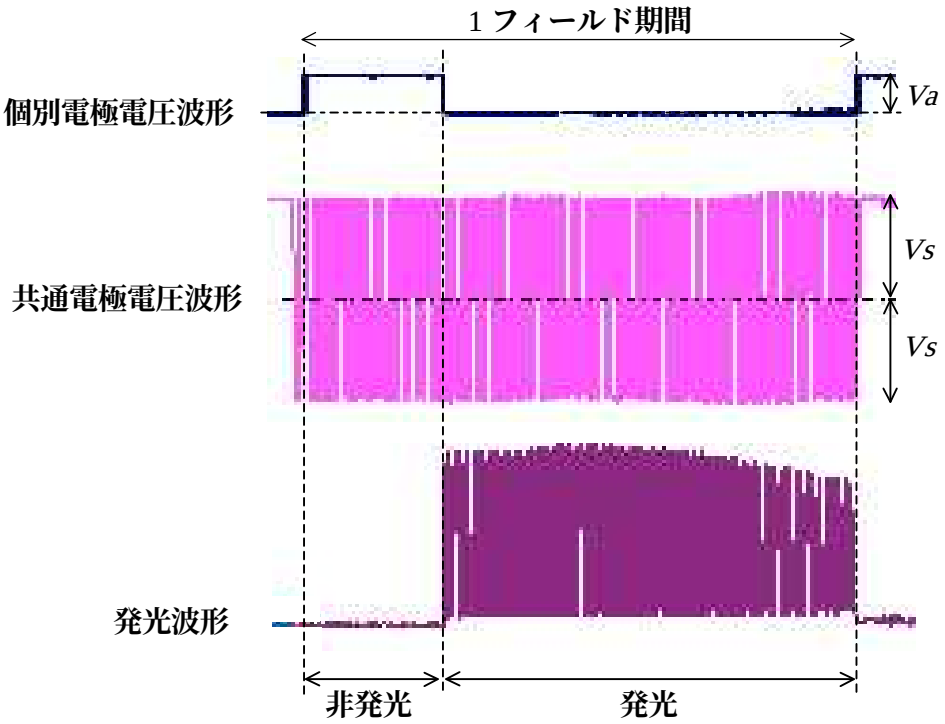


図 3-3　放電パネルの駆動電圧波形および発光波形（実測）

電極間に印加されている電圧パルスの中心値をシフトさせ、発光を止めている。アドレス電圧 *Va* を印加している時間を変化させることにより、放電時間を変化させ階調数を得ることができる。

本放電パネルのスタティック駆動方式と PDP に用いられているマトリックス駆動方式[5]を比較した場合、制御電極数が多くなる点で回路コスト上不利であると思われるが、16×16×3 程度のセル数単位で 1 ユニットを構成することを考えると、マトリックス駆動の回路構成の方が複雑で回路コストは高くなる。また、この駆動方式を PDP マトリックス駆動方式と比較した場合のメリットは、制御する電極は 1 つでよい（放電制御が簡単である）、発光の時間利用効率が高いため輝度が高い、ピーク輝度を大きくとることができるため暗コントラスト比が大きい、サブフィールド制御をしていないため動画偽輪郭[6]が発生しない、が挙げられる。

3-4-2　プラズマ発生制御の原理と制御電圧条件

駆動原理と制御電圧条件について論じる。図 3-4 は、個別電極印加電圧波形、共通電極印加電圧波形、個別電極－共通電極間に印加される電圧波形（実線）、壁電圧波形（破線）、および発光状態を示す。一般の AC 形 PDP の駆動原理は、消去、アドレス（書き込み）、表示（維持）の 3 過程で表示を実現している[5]が、本方式の駆動原理は、1 フレームに 1 回の壁電圧を形成する過程と、放電スイッチ ON／OFF 過程の 2 過程で表示を実現している。AC 形 PDP は、

壁電荷を必ず 1 サブフィールドに 1 回消滅（ある値にリセット）させなければならないが、本駆動方式では作られた壁電荷が常に保存される。

動作原理について詳しく述べる。1 フレームに 1 回、共通電極－全個別電極間に全面放電させるのに十分な壁電圧形成電圧 Vr を印加し、全画面（全セル）に壁電圧を形成する。壁電圧と電極間に印加される電圧 $2Vs$（維持電圧 $Vs\times2$）によって、$2Vs$ が電極間に印加された時と 0V に電圧が立ち下げられた時の 2 回放電が発生し、壁電圧 Vw を放電セル内に形成する。このときの壁電圧 Vw は、放電セル条件（放電ギャップ、ガス圧等）から決まる、すなわち放電セルの放電消滅電圧 Ve になる[7]。

$$Vw = -Ve \tag{3-1}$$

アドレス時には、個別電極にアドレス電圧 Va を印加することにより、維持放電ができない程度（放電空間内の電圧が壁電圧を足しても放電開始電圧に達しない程度）に外部から入力している電圧を低下させ、放電を止め、発光を止める。放電空間（放電ギャップ間）の放電開始電圧を Vgf、壁電圧を Vw（＝－Ve）とすると、

$$Vgf > Vw + 2Vs - Va$$

$$Vgf > 2Vs - Va - Ve \tag{3-2}$$

の電圧条件になっていることになる。放電を止めた直後、維持放電サイクルが半周期進むと 0V の電圧が電極間に印加される。そのときの外部から印加されるアドレス電圧 Va は、放電を促がす方向に印加されているが、壁電圧とそれを足しても放電開始電圧 Vgf に達しないので、放電は発生しない。このときの電圧条件は、

$$Vgf > Va + Ve \tag{3-3}$$

になっている。よって、アドレス電圧 Va を電極間に外部より印加している間は、放電・発光が止んでいる。個別電極に印加されているアドレス電圧 Va を立ち下げ、電極間に印加されている電圧パルスの中心点を（Vs－Va）から Vs に戻すことにより、壁電圧 Vw に維持電圧 $2Vs$ が加わった電圧が放電ギャップ間に印加され、その電圧は放電開始電圧 Vgf よりも大きいので、放電は再び発生する。

(3-2)式、(3-3)式より、本方式の駆動電圧範囲が以下の式で与えられることがわかる。

$$2Vs - (Vgf + Ve) < Va < Vgf - Ve \tag{3-4}$$

また、$Vgf \leqq 2Vs + Vw$ の条件を満たさないと維持放電が持続しないため、以下の式で表わす条件も駆動電圧範囲を決めることになる。

$$Vs \geq (Vgf + Ve)/2 \tag{3-5}$$

外部印加電圧は分圧されて放電空間に印加されるので、正確には外部印加電圧 Vs と放電空間に印加される電圧値は異なるが、誘電体層と電極によって形成される容量と放電空間の容量には大きな差があると考え、ここでは、外部印加電圧がそのまま放電空間に現れると考えた。

図 3-5 に、測定された放電パネルの発光の ON/OFF 境界電圧ポイントおよび上式から予測した駆動電圧範囲を示す。駆動周波数条件は 50kHz である。図を見ると、測定された境界電圧

ポイントは(2-4)式で示したように、*Va*=2 *Vs*+定数の直線上にほぼのっていることがわかる。また、アドレス電圧 *Va* を上げれば上げるほど駆動できる維持電圧 *Vs* の範囲は広がり、例えば、*Va*=120V とした場合、実測値から判断すると、*Vs* は 152V～180V の範囲の中から選ぶことができることがわかる。

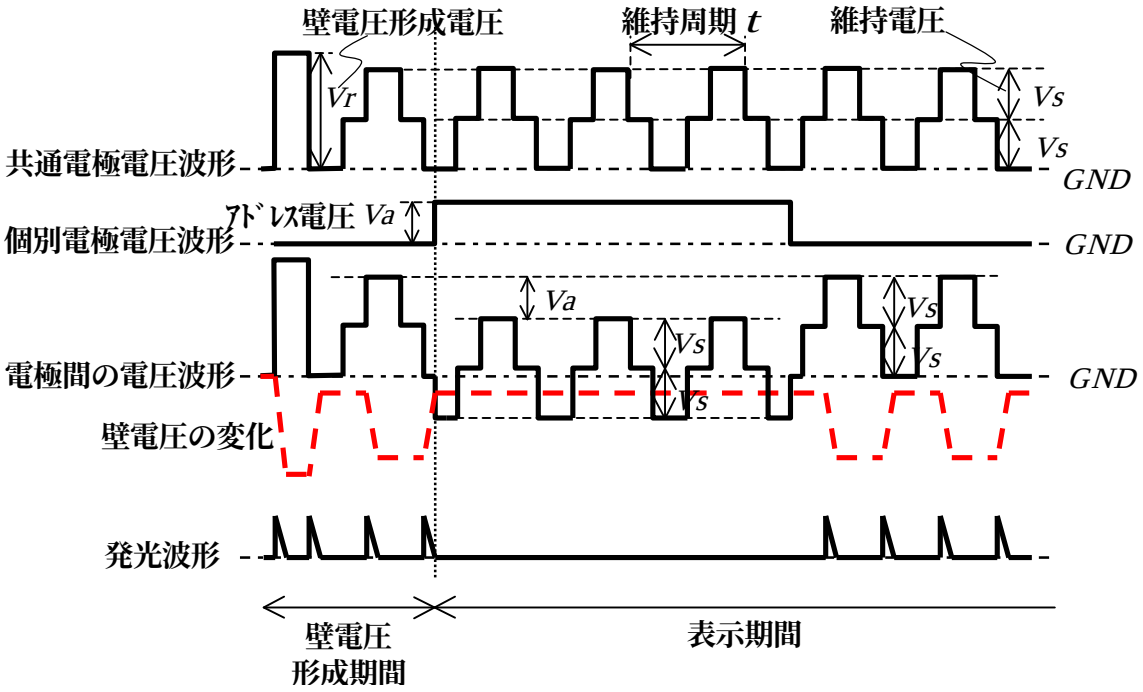


図 3-4　各電極の電圧波形、電極間の電圧波形、壁電圧の波形と発光状態の関係

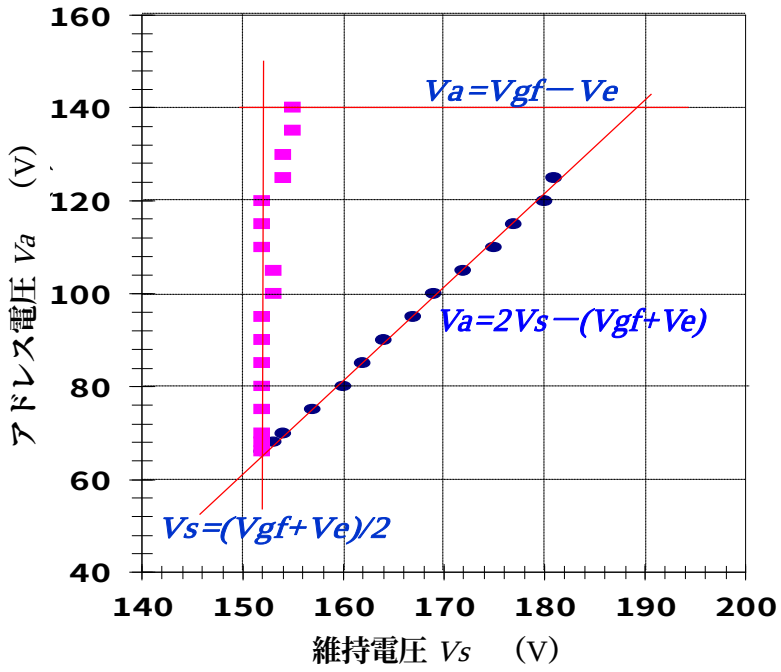


図 3-5　駆動電圧範囲と実測した制御下限電圧値

3-5　低制御電圧化の手法

本放電パネルは、個別電極によるスタティック駆動によって発光を制御している。この方式は制御電極数が多いため、制御する電圧が大きくなればなるほど回路コストが心配される。個別電極の電圧を低下できれば、駆動 IC のさらなる高集積化が可能となり、コストを低減できる。また、低耐圧半導体素子はオン抵抗が小さいため、駆動回路の効率も良くなる。ここでは、この個別電極印加電圧を低減させる駆動方式について述べる。

図 3-5 に示した、発光を制御できる維持電圧とアドレス電圧の関係をみると、維持電圧 Vs が 180V のときアドレス電圧 Va の下限値は 120V であり、アドレス電圧を 120V より低下させると、放電セルは発光し、120V よりも増加させると非発光となることがわかる。例えば、Va を 110V から 130V と 20V 変化させれば、パネルの発光・非発光が制御できることがわかる。アドレスのための電圧変化を 20V とした時、残りの 110V（130V－20V）は、バイアス電圧として共通電極に印加する電圧パルスに分担させればよい。このような方法を用いれば、個別電極に印加する電圧を低電圧化できる。本節では、この駆動方式の動作電圧範囲の定式化と実験による検証を行う。

共通電極にバイアス電圧を重畳した場合について、(3-4)、(3-5)式の駆動電圧範囲に対応する式を定式化する。図 3-6 に個別電極、共通電極の印加電圧波形と電極間電圧波形、予測される壁電圧波形と発光状態を示す。アドレス電圧を Va'、バイアス電圧 ΔV、維持電圧 Vs とする。(3-4)式の Va は、ここでは $Va'+\Delta V$ と等価であるから、(3-4)式より以下のアドレス電圧 Va' の条件式が導かれる。

$$2Vs-(Vgf+Ve)-\Delta V<Va'<Vgf-Ve-\Delta V \qquad (3\text{-}6)$$

バイアス電圧を重畳した場合としない場合では、最低維持電圧条件が異なる。図 3-6 において、アドレス電圧 Va を立ち下げると、共通電極に $2Vs-\Delta V$ の電圧が印加されたときに、放電ギャップ間電圧は $2Vs-\Delta V-Ve$ となり、放電開始電圧 Vgf 以上となるため放電が開始する。その時の条件は下式のようになる。

$$Vgf\le 2Vs-\Delta V-Ve \qquad (3\text{-}7)$$

この放電により形成される壁電圧は、放電ギャップ間電圧が $2Vs-\Delta V$ から Ve に低下するまで放電が持続するので、$-2Vs+\Delta V+Ve$ となる。

共通電極に $-\Delta V$ が印加されたとき、放電ギャップ間電圧は $-2Vs+Ve$ となり、この電圧は $-Vgf$ 以下であるので、放電が持続する。条件は下式のようになる。

$$Vgf\le 2Vs-Ve \qquad (3\text{-}8)$$

このときの放電により形成される壁電圧は、印加電圧 $-\Delta V$ の放電であるので、$\Delta V-Ve$ となる。再び共通電極に $2Vs-\Delta V$ が印加されると、壁電圧 $\Delta V-Ve$ が足されて放電ギャップ間電圧は $2Vs-Ve$ となり、この電圧は放電開始電圧 Vgf 以上であるので、放電が持続する。条件式は(3-8)式と同じであり、以降共通電極に $-\Delta V$、$2Vs$ が印加されるたびに放電ギャップ間電圧

の絶対値は、$2Vs-\Delta V$となり放電が持続する。(3-7)、(3-8)式より最低維持電圧条件(3-9)式が求まる。

$$Vs \geq (Vgf + Ve)/2 + \Delta V/2 \qquad (3\text{-}9)$$

最低維持電圧条件(3-9)式は、アドレス電圧 Vaを立ち下げた直後の放電ギャップ間電圧から決まるとしているが、この 1 パルス以外のそれ以降の連続した維持放電パルスの条件は $Vs \geqq (Vgf+Ve)/2$ であるので、実際は$(Vgf+Ve)/2+\Delta V/2$ ～$(Vgf+Ve)/2$ の間になると考えられる。維持放電が持続する条件は、連続した複数パルスの電圧条件から決まる。

図 3-7 にΔVを 0→$\Delta V'$と変化させた場合の(3-6)、(3-9)式から求められる、駆動電圧範囲の予測を示す。実線はΔV＝0V、破線は$\Delta V=\Delta V'$を示す。図からわかるように、ある維持電圧Vs_1を設定した場合、駆動できる最低のアドレス電圧は、Va_1から Va_2に共通電極に印加したバイアス電圧$\Delta V'$分だけ低下させることができる。また、逆にアドレス電圧の設定を Va_1から Va_2に低下させたとすると、駆動できる維持電圧範囲が$\Delta V'/2$ 減少し、駆動マージンが低下することがわかる。この低アドレス電圧駆動方式は、駆動マージンが低下する可能性があるが、アドレス電圧を低下できることが原理的に示された。

次に、実際にΔVを 0V、20V、50V、70V を変化させて、発光の ON/OFF の境界電圧ポイントを測定した結果を図 3-8 に示す。維持周波数は 50kHz である。最低維持電圧の測定値と最低アドレス電圧の測定値を示している。図 3-8 より、ΔVを増加させていくと上述の通りに最低アドレス電圧のラインが増加電圧分だけ低下することがわかった。最低維持電圧ラインは、図 3-7 で示した予測とは異なりΔVが 0V～50V は変化がなく、70V では、予測の 35V（$\Delta V/2$）より小さな 10V 程度の上昇であることがわかった。上記駆動電圧範囲の予測において述べたように、最低維持電圧のラインは$(Vgf+Ve)/2$～$(Vgf+Ve)/2+\Delta V/2$ になった。ΔV＝50V 条件では、駆動電圧範囲が減少しないことがわかり、また各維持電圧条件においてアドレス電圧が 50V 低下できることもわかった。さらに、アドレス電圧がもっとも低い条件は、ΔVが 50V、70V のときであり、アドレス電圧 30V であることがわかった。

上記定式化された駆動電圧条件式をみると、Va'＝0V で最低維持電圧ラインと最低アドレス電圧ラインが交わることになり、どのΔV条件でもアドレス電圧が 0V よりも大きな値ならば制御できることになる。実際と異なるのは、放電ギャップ間の放電開始電圧 Vgf、放電消滅電圧 Ve がどのような電圧条件においても変化せず、素子内の放電セルの特性ばらつきがない、と仮定しているからである。実際は放電セルの特性ばらつきがある。また、放電電圧条件により Vgf、Veが変化（低電圧領域では放電も弱く、放電が強い状態よりも Vgf、Veが大きな値になる）し、低維持電圧領域において Vgf、Veが上昇し予想した最低維持電圧ラインよりも高い値になると考えている。準安定原子、イオン等のプライミング粒子の量により、放電電圧 Vgf、Veは変化するからである。

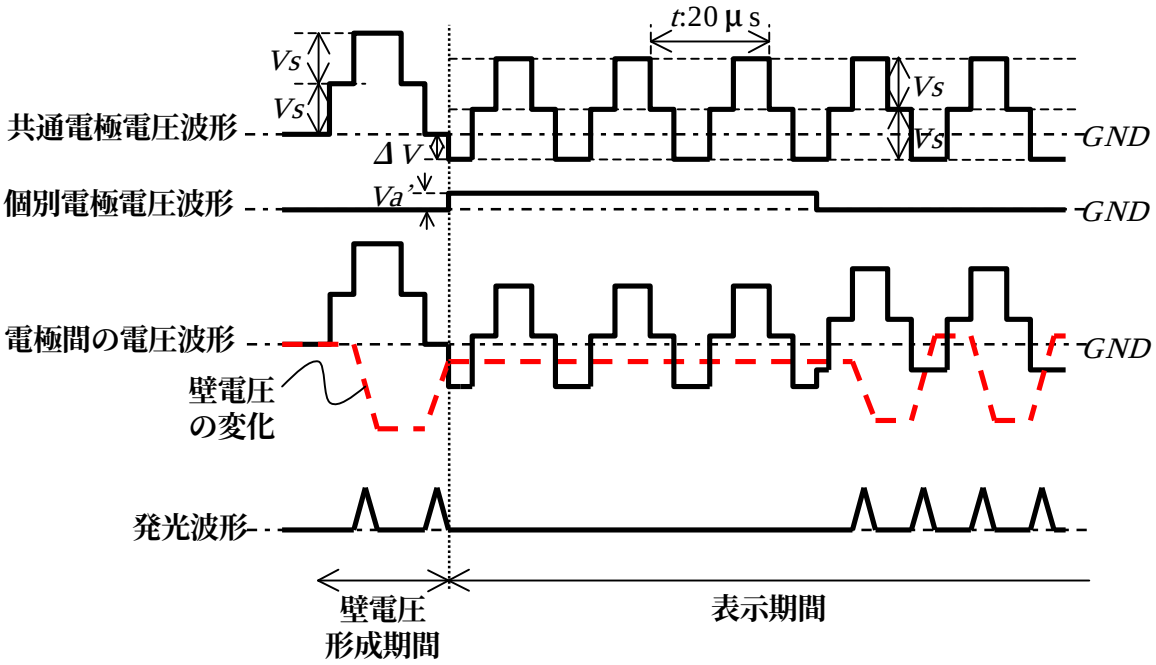


図 3-6　低電圧駆動の各電極の電圧波形、電極間の電圧波形、壁電圧の波形と発光状態の関係

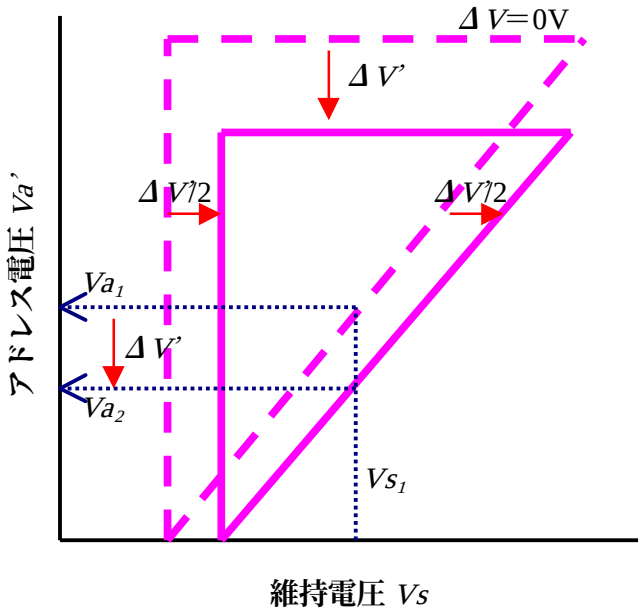


図 3-7　ΔV=0 とΔV=ΔV'の場合の駆動電圧範囲を予測した図

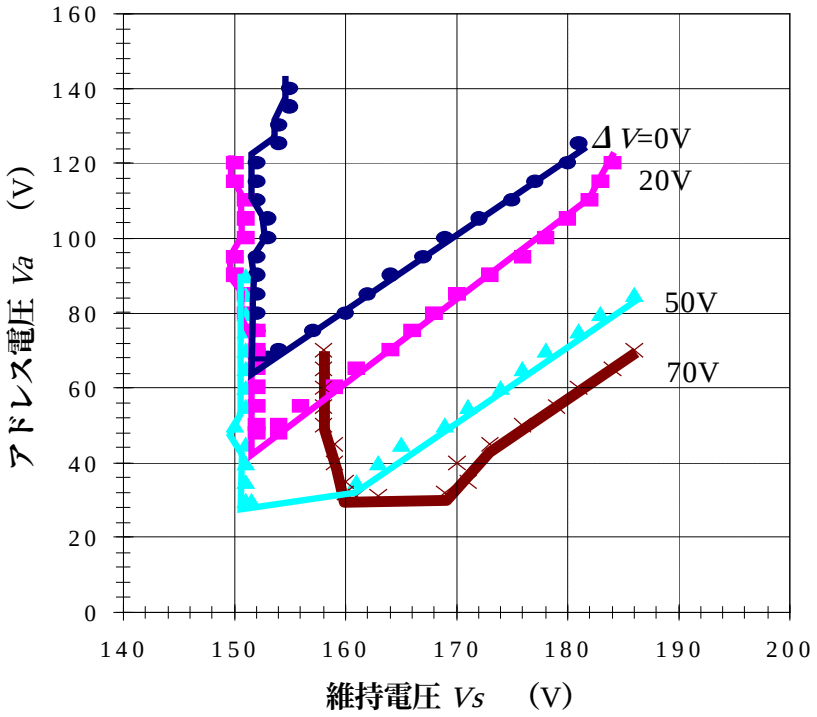


図 3-8　Δ V=0V、20V、50V、70V の最低アドレス電圧と最低維持電圧の実測値

3-6　まとめ

1 対の沿面形誘電体バリア電極が配置された放電セルをマトリックス状に多数配列した放電パネルのプラズマ発生制御方法について論じた。この放電パネルを利用した表示装置は、ガラス基板に多数セルを一括して形成でき、LED ランプを利用した表示装置と比較してコスト的なメリットがある。

個々のセルの発光を低定格電圧で簡素な駆動回路で制御するために、共通電極に一括して連続的な矩形電圧パルスを印加し、個別電極へ印加する電圧の 1 フィールド期間内オン時間の長さにより放電回数を制御する方法を発案した。その駆動方法により設定されるべき電圧条件範囲は、下式で定められることを示した。

$$2Vs-(Vgf+Ve)<Va<Vgf-Ve$$

$$Vs\geq(Vgf+Ve)/2$$

Vgf：放電開始電圧、Ve：放電消滅電圧　＊放電セルの特性から決まる値

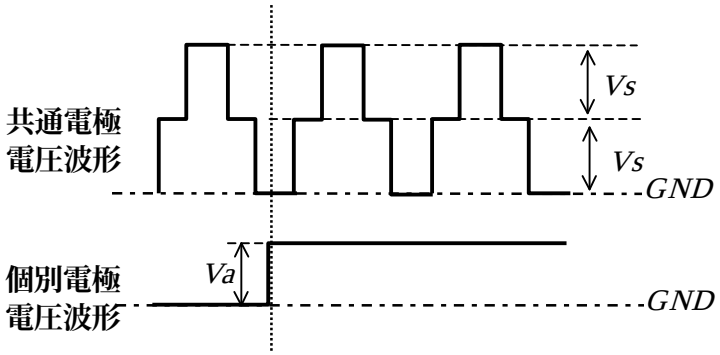


図 3-9　各電極の印加電圧波形

また、共通電極にバイアス電圧を重畳することにより、個別電極に印加するアドレス電圧を低電圧化した、低アドレス電圧駆動方法について論じた。この駆動方法により、アドレス電圧を最低 30V まで低下でき、また、駆動電圧マージンを低下させることなく、それぞれの設定維持電圧に対してアドレス電圧を 50V 低下できることを確認した。この方式は、駆動 IC コスト削減に大きな効果がある。

最後に、本放電パネルで構成した 64 インチ大形表示装置を示す（図 3-10）。表 3-1 に、その仕様をまとめて示す。本装置には、低制御電圧化を目的としたバイアス電圧の印加は適用していない。図 3-11 に表示装置を構成するユニットを示す。4 つの放電パネルで 16×3×16（768）放電セルの 1 ユニット単位とし、これを 8 ユニット×6 ユニット（128×3×96 放電セル）を配列している。提案のプラズマ発生制御方式の適用により、1 個の共通電極用駆動回路と 768 個の個別電極用駆動回路を 160×160×24.5mm の空間に納めることに成功している。

表 3-1　64 インチ大形表示装置の仕様

画素ピッチ	10mm ピッチ
駆動方法	スタティック
維持放電電圧 *Vs*	160［V］
アドレス電圧 *Va*	80［V］
維持周波数	50［kHz］
構造	
放電ギャップ長	0.1［mm］
セル深さ	0.6［mm］
セル開口率	70［%］
1 パネルのセル数	8×8×3［セル］
サイズ	80×80［mm^2］
発光特性	
輝度	2000［cd/m^2］@Vs=180V
発光効率	2.5［lm/W］
画像表示	64 インチ大画面表示**
	**バイアス電圧印加なし

図 3-10　放電パネルで構成した 64 インチ大形表示装置

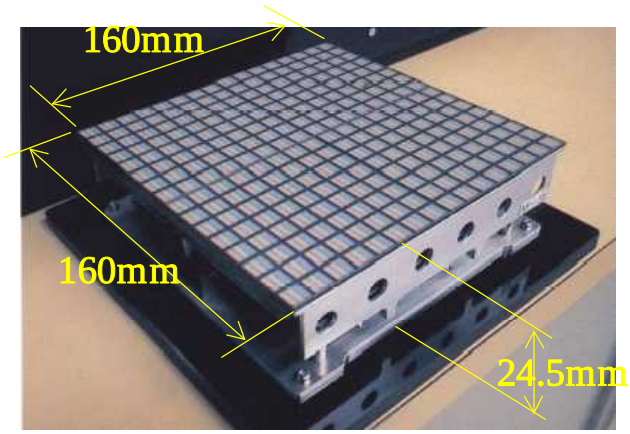


図 3-11　大形表示装置を構成する 1 ユニットの概観

参考文献

（1） 小林,遠山編：“ディスプレイ”，pp.296-301，丸善，1993

（2） 日経マイクロデバイス偏:“フラットパネルディスプレイ 1999”, pp.182-188, 日経 BP ，1999

（3） 川田編：“大型映像年鑑/1997～1998”，pp.38，シード・プランニング，1997

（4） A. Ito，H. Arimoto，H. Kishi and I. Makita：“Tiled Display Device Utilizing PDP Discharge for Large Area Full-Color Flat Screen”，Proceedings of The Sixth IDW，pp.1117-1118 ，1999

（5） K. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda and A. Ohtsuka：“A Full Color AC Plasma Display with 256 Gray Scale”，Proceedings of The 12th IDRC，pp.605-608，1992

（6） 山本他：“PDP における動画偽輪郭妨害による動画質劣化の改善”，映像情報メディア学会誌，Vol.54，No.5，pp.717-725，2000

（7） 民田太一郎・岩田明彦・田中正明：“V-Q Lissajous 図形を用いた acPDP の放電計測”，Trans. IEE of Japan，118-A，4，pp.353-358，1998

第４章

金属電極ガス流直流放電マイクロプラズマ源に適した駆動回路
－微細ガス流マイクロプラズマの直流パルス電圧印加特性－

4-1　はじめに

本章では、金属電極形において、効率の良い簡素なプラズマ発生制御を可能とする駆動回路方式について論じる。対象とした放電装置は、放電ギャップ 0.15mm の金属電極微細ガス流直流放電プラズマ源である。微細ガス流マイクロプラズマ源は、選択的な薄膜形成やエッチング、オゾン生成等への利用が期待されている。

はじめに、微細ガス流マイクロプラズマ研究の背景を述べる。次に、大気圧微細ガス流によるマイクロプラズマ生成のための駆動回路方式について論じる。まず、マイクロプラズマ源の放電特性を踏まえ、高効率な駆動回路方式は、初期放電開始電圧と放電維持電圧を分離して供給する方法がよいことを述べる。放電維持電圧を供給する方式として、放電電流を、直流電圧により制限する電圧可変方式、電圧印加時間で制限するパルス変調方式、外部のインピーダンスにより制限するインピーダンス可変方式を提案する。多並列放電を想定した場合の小形な駆動回路方式として、パルス変調方式とインピーダンス可変方式が適していることを述べる。次に、定常 DC 放電およびパルス変調放電の特徴を明らかにするために、放電ガスとして He を用い、細管状金属電極微細ガス流の直流電圧および直流パルス電圧印加実験を行い、その結果から得られたマイクロプラズマの放電特性およびパルス電圧印加における安定放電条件について論じる。また、本実験から、パルス変調方式により高エネルギ密度のプラズマが形成可能となること、出力電力の可変範囲が拡大できることを述べる。さらに、定常的および過渡的な放電状態を観察した結果についても述べる。最後に、駆動回路の効率やプラズマエネルギの可変範囲に関して、電圧可変方式、パルス変調方式、インピーダンス可変方式の比較評価を行い、本章のまとめを述べる。

4-2　微細ガス流マイクロプラズマの研究の背景

マイクロプラズマ生成は、一様媒質中で電気エネルギを一点に集中させるエネルギ集中形、媒質を微小空間に閉じ込める空間制限形、自由空間で媒質自体の特性により質量を制限する質量制限形に分類される(1)。空間制限形の代表的な例として PDP が挙げられ、エネルギ集中形としては媒質中にレーザ光を集束させるレーザプラズマがある。筆者が所属する研究チームは質量制限形に注目し、すでに、大気圧微細ガス流の直流放電によるマイクロプラズマ生成(2)、銅粒子を用いたマイクロプラズマ生成(3)、エタノール液滴を用いたマイクロプラズマ生成(4)に関す

る研究成果を発表している。

微細ガス流によるマイクロプラズマは、エッチングを目的としたプラズマジェット源[5]、選択的なSi酸化膜やカーボンナノチューブ等の膜形成[6]や材料の改質を目的としたプラズマ源、そして殺菌・脱臭等を目的としたマイクロオゾン発生源[7]等への応用が期待されている。これまで、微細ガス流によるマイクロプラズマ生成に関して、そのプラズマ自体の特性あるいはプラズマ利用に関して論じたものはあるが、プラズマを生成する側の駆動回路に主眼をおいて論じられた例はなく、また、微細ガス流マイクロプラズマの直流パルス電圧印加特性に関して論じられた例も見られない。

4-3　小形・高効率なマイクロプラズマ生成のための駆動回路

ガス放電の特徴として、初期状態から放電を開始するために必要な電圧（初期放電開始電圧）と放電開始後に放電を持続させるために必要な電圧（放電維持電圧）とには大きな開きがあることはよく知られた現象である。微細ガス流マイクロギャップ放電においても例外ではなく、初期放電開始電圧と維持放電電圧との間には大きな電圧差がある。マイクロプラズマ生成のための駆動回路を初期放電開始電圧に合わせて設計すると、高耐圧半導体素子で構成することになり、駆動回路が大型化するだけではなく、素子の耐圧とオン時の素子の降下電圧は関係するため、回路効率にも影響を与える。よって、駆動回路は、放電維持電圧供給用と初期放電開始電圧供給用を、互いに干渉しないように独立させて構成する必要がある。

放電プラズマおよび回路ブロックの構成として、図4-1に示したようなものが考えられる。図には、多並列マイクロプラズマ生成装置のイメージが示されている。図に示した構成例では、初期放電開始用の電極を新たに設け、初期放電開始電圧供給部と放電維持電圧供給部の分離を図っている。初期放電開始用電極により形成されたプラズマの種を利用し、その近接部に持続的な放電柱を発生させ、そのプラズマ粒子を利用して他の領域にも放電を広げた後、各プラズマへの入力エネルギを制御して加工、改質あるいは膜形成等を行う装置のイメージである。ある一部に形成されたプラズマ粒子を利用して、近接部から順番に全領域に放電を広げる方法は、直流放電形PDPではよく知られたものである[8]。

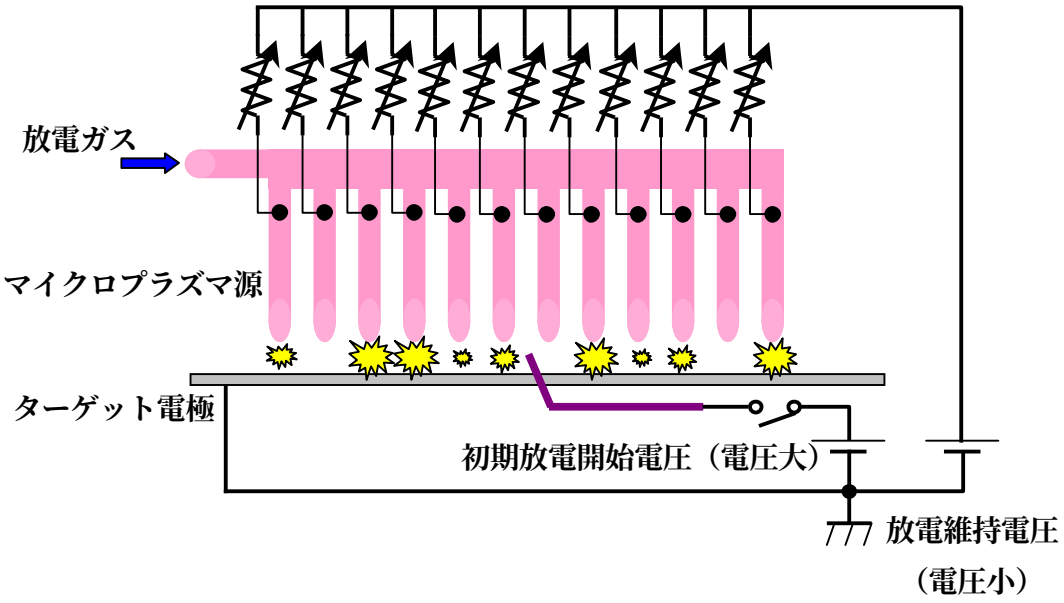


図 4-1　多並列マイクロプラズマ生成装置のイメージ図

DC 放電の放電維持電圧を供給する駆動回路の方式として、放電ギャップ間の電圧値を、直流／直流電圧変換器により調節する方式、電圧印加時間の調整により平均的な電圧として調節する方式、外部接続インピーダンスの調整により調節する方式、の三種類が考えられる。ここでは、それぞれの方式を、電圧可変方式、パルス変調方式、インピーダンス可変方式と呼び、それらの回路構成を図 4-2 に示す。

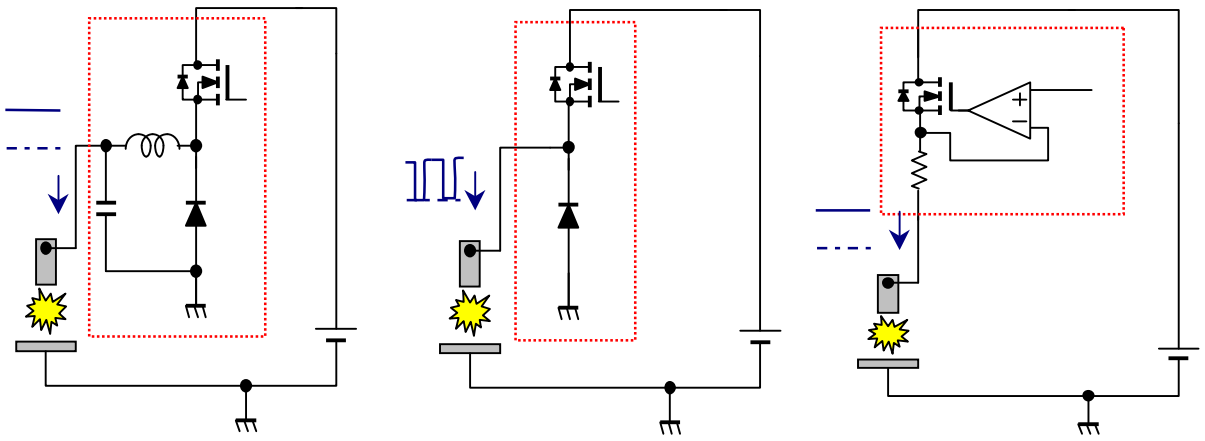
電圧可変方式の駆動回路（図 4-2 (a)）は、直流／直流電圧変換器であり、絶縁形、非絶縁形、昇圧、降圧のタイプが考えられるが、他の方式との比較を簡単にするために、ここでは非絶縁形の降圧コンバータの構成が示されている。この方式の駆動回路は、半導体スイッチのオンデューティー比により出力電圧の平均的な値を調節し、出力部の矩形電圧をインダクタとコンデンサで構成されるフィルタ回路により平滑化し、直流電圧に変換している。出力電圧の調節は、放電ギャップ電流の実測値と所望値を比較することにより、オンデューティー比を決める方法により簡単に実現できる。

パルス変調方式の駆動回路（図 4-2 (b)）は、電圧可変方式から出力部のフィルタ回路を取り除いた構成となっている。電圧可変方式は、直流電圧を放電電極に印加するのに対して、この方式は、パルス電圧を放電電極に加えることになる。よって、間欠的な放電を繰り返すことになり、定常直流放電により形成されるプラズマとは性質の異なったものを得ることができる可能性がある。出力電圧の調節は、同様に、放電ギャップ電流の平均的な実測値と所望値（平均値）を比較することにより、オンデューティー比を決める方法により簡単に実現できる。

インピーダンス可変方式の駆動回路（図 4-2 (c)）は、半導体スイッチ素子を、オペアンプを介しそのゲート印加電圧を制御し、電圧入力形のインピーダンス可変素子として機能させている。この回路構成は、一般的には定電流回路として広く知られている。出力電圧の調節は、こ

れも同様に、実測の電流値と所望値の比較により行う。

プラズマへの電流供給素子として、電圧可変方式はスイッチ素子、ダイオード、インダクタ、コンデンサの 4 素子、パルス変調方式はスイッチ素子、ダイオードの 2 素子、インピーダンス可変方式はスイッチ素子、抵抗の 2 素子が必要となる。多並列プラズマ源を有する装置を考える場合、インダクタおよびコンデンサで構成されるフィルタ回路を有する電圧可変方式は、小形化の面で不利となる。従って、多並列プラズマ源を考える場合、パルス変調方式かインピーダンス可変方式を選択すべきである。



(a) 電圧可変方式　(b) パルス変調方式　(c) インピーダンス可変方式

図 4-2　放電維持電圧供給回路の方式

4-4　微細ガス流直流・直流パルス放電におけるマイクロプラズマの放電特性

第 4-3 節において、放電維持電圧供給の回路構成として、電圧可変方式、パルス変調方式、インピーダンス可変方式を提案した。各方式のメリットおよびデメリットを明らかにするために、放電ガスとして He を用い、微細ガス流の定常直流放電、直流パルス変調放電の安定放電領域およびその電圧・電流特性を調べた。本章において、その実験方法、実験結果、考察について述べる。

4-4-1　実験方法

図 4-3 に実験に用いた電極構造、図 4-4 に実験回路の構成を示す。ガス流を形成する金属細管電極は、内径 190 μm のステンレス管を用いた。細管電極に対向して球状のタングステン電極を配置した。放電ギャップは 150 μm とした。放電ガスは He、大気圧中でガス流量を 20ccm、

50ccm と変化させた。細管電極と球状電極の間において、球状電極に近接させ初期放電開始電圧印加用の針状電極を配置した。

球状電極を陰極とし、陽極に放電維持のための連続直流正電圧パルス、針状電極に初期放電開始のための数 kV のスパイク状単発電圧パルスを印加した(図 4-4)。直流電圧パルスは、900V 定格の MOSFET を用いたハーフブリッジ回路により形成した。直流電圧パルスの周波数は 100kHz とし、オンデューティー比を 3.5%～92%変化させた。ゲート信号は、PC およびパルス発生器を用いて形成した。スパイク状単発電圧パルスは、パルストランスにより形成し、実験開始時にパルス発生器により出力されるトリガ信号により動作させた。

放電ギャップ電流は直列接続抵抗（1kΩ）の降下電圧を利用して求め、放電ギャップ電圧は直接、デジタルオシロスコープにより計測した。安定放電領域は、持続的な放電が可能となる電圧からアーク放電に移行する直前の電圧までと定義した。アーク放電は、急激な電流増加および放電電圧の急激な低下から判断した。He ガス流量 20ccm、デューティー比 52%、電圧 360V におけるパルス放電の様子を図 4-5 に、電圧および電流の波形を図 4-6 に示す。計測された電圧、電流データ（図 4-6）は、平均化処理を行い、デューティー比の逆数と積算することにより、放電電圧、電流として評価した。

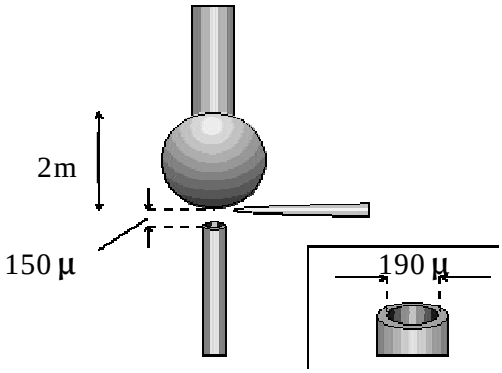


図 4-3　放電実験に用いた電極の構造

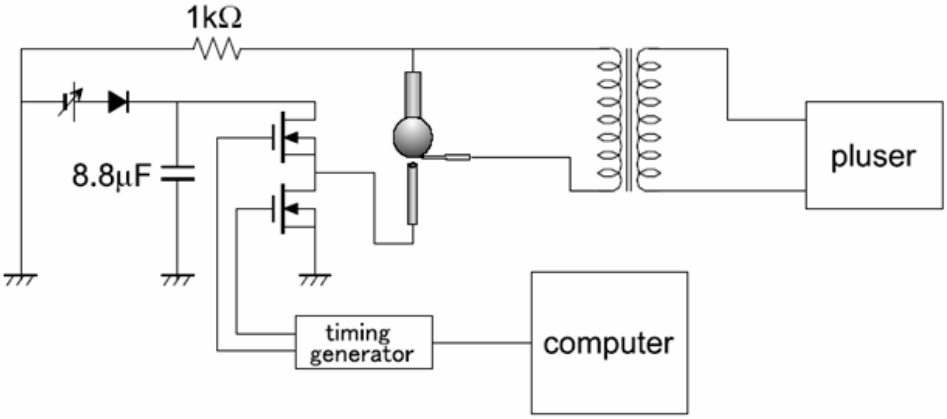


図 4-4　放電実験の回路構成

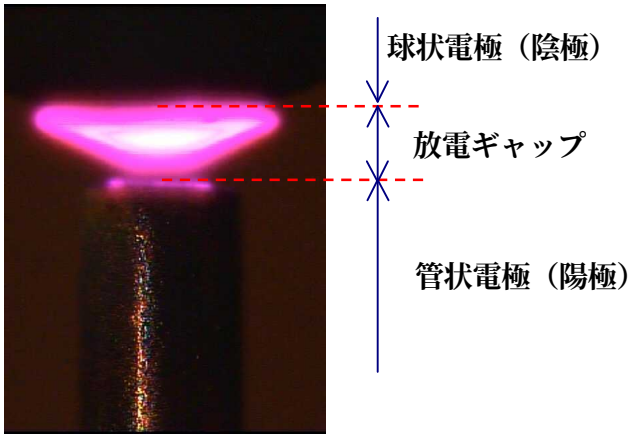


図 4-5　直流パルス放電時の放電の様子
（He20ccm、デューティー比 52%、360V）

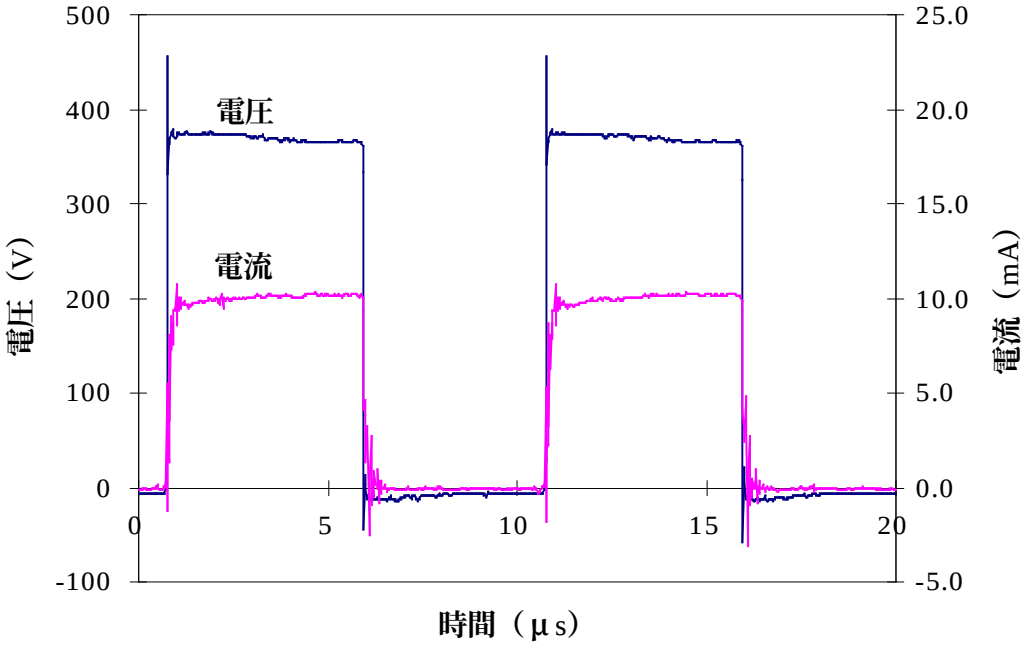


図 4-6　直流パルス放電時の電圧・電流波形
（He20ccm、デューティー比 52%、360V）

4-4-2　安定放電領域と電流・電圧特性

図 4-7 に、ガス流量 20ccm と 50ccm における直流放電の電圧と電流の関係を示す。直流放電の安定放電領域は、各条件の測定点の最小電圧値から最大電圧値までの範囲となっている。条件 20ccm は 220V～370V、50ccm は 250V～350V である。図 4-7 より、安定放電領域に関

して、50ccm の方が下限値（放電が持続できる最低電圧）は 30V 高く、上限値（アークに移行しない電圧）は 20V 低くなることがわかった。また、280V 以上の領域において、50ccm の方が 20ccm よりも放電電流が大きくなることがわかった。下限値が上昇するのは、流量の増加により、プラズマ粒子の生成よりも損失の割合が増加したためと考えられる。また、上限値が低下するのは、電圧と電流の関係から明らかなように、50ccm の方が、放電電流が大きいため低電圧でアーク放電に移行してしまうからである。微細ガス流の直流放電において、ガス流量と陰極降下部の長さは関係があり、流量を増加すると陰極降下部の長さが短くなる現象はすでに報告している[8]。このことから、ガス流量増加に伴い陰極部分の電界強度は大きくなり、陰極が加熱しやすい状態になることから、同電圧において放電電流に違いが生じたと考えられる。

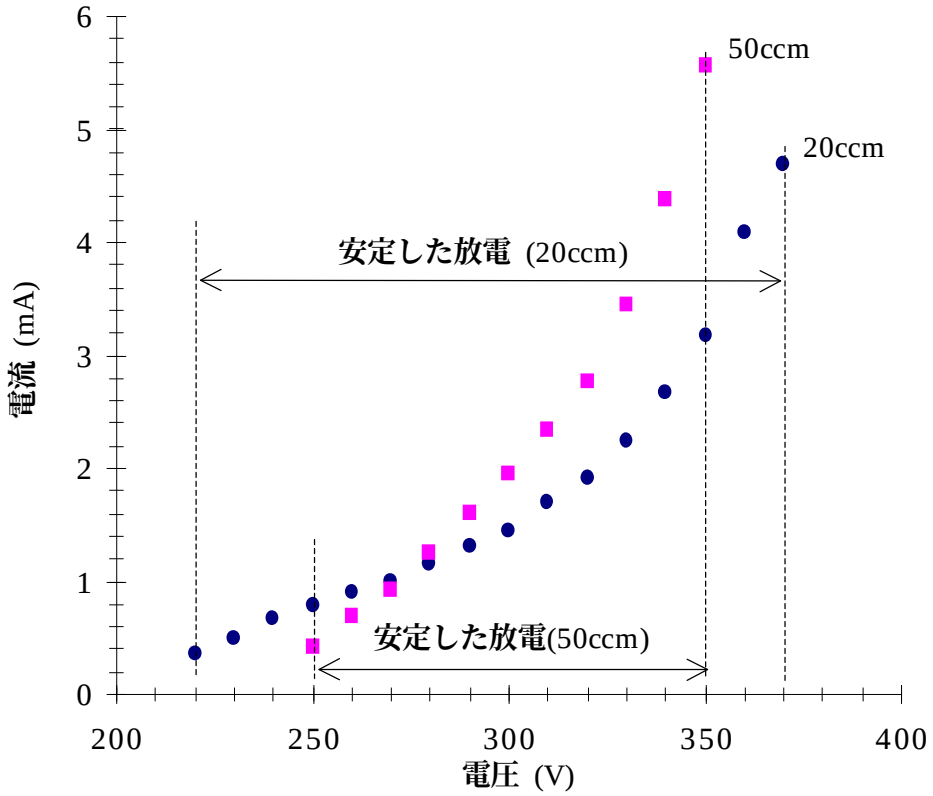


図 4-7　直流放電の電圧と電流の関係
（He ガス流 20ccm と 50ccm）

図 4-8 に、パルス放電実験のオンデューティー比と安定放電領域の関係を示す。図中、直流放電における安定放電領域も示している。図 4-8 より 20ccm の安定放電領域は、50ccm より広くなることがわかった。下限値を決める要因として、上述のプラズマ粒子の生成と損失の関係もあると考えられるが、ガス粒子の放電ギャップ間の滞在時間の長さも要因として考えられる。各条件のガス流速は、流量と細管電極の構造より、12m/s（20ccm）、30m/s（50ccm）である。放電ギャップ間にガス粒子が滞在する時間は、それぞれ 12.5μs、5μs となる。電圧印加時に

前周期で形成されたプラズマ粒子の残存量は滞在時間が長い方が多いため、放電電圧下限値が低下すると考えられる。また、デューティー比が小さくなると下限値が上昇するのも、プラズマ粒子の残存量が原因と考えられる。上限値に関しては上述の通り、50ccm の方がアーク放電に移行しやすいためである。デューティー比の減少に伴い上限値が上昇するのは、放電停止期間が長くなるにつれて陰極電極の温度上昇が抑えられ、アーク放電へ移行しづらくなるためと推測している。

直流放電とパルス放電を比較すると、安定領域の下限値に大きな差があることがわかった。一瞬でも放電を立ち切る期間が存在するのとしないのでは、プラズマの状態に何らかの違いが生じている。

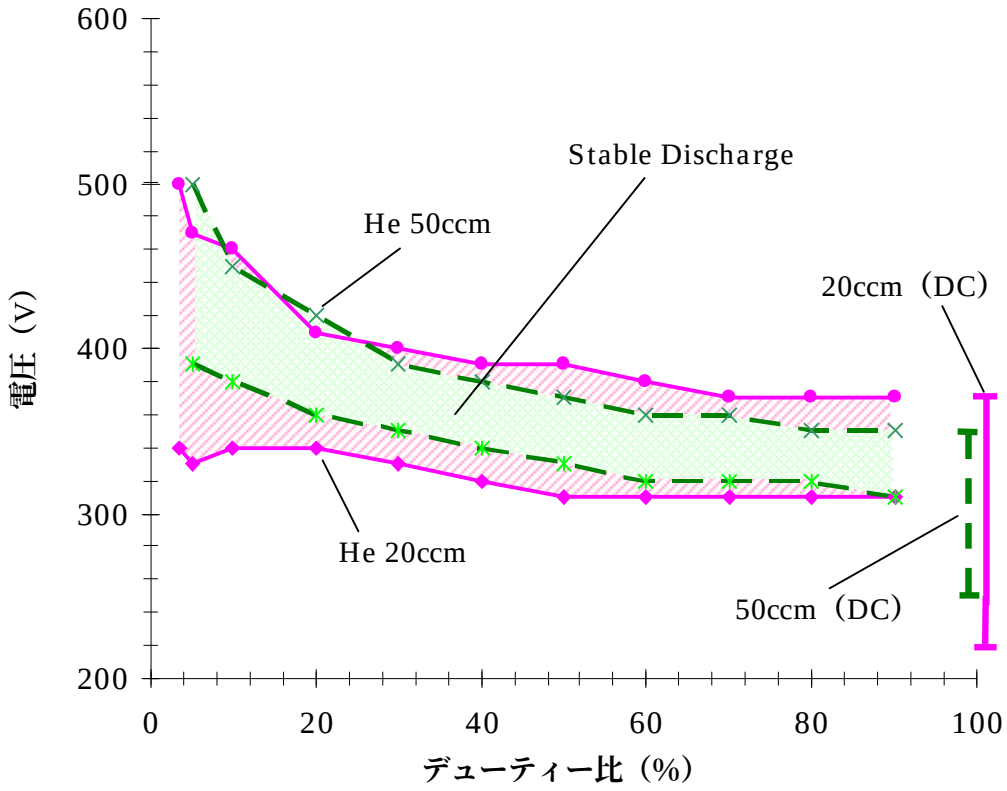


図 4-8　オンデューティー比と安定放電領域の関係
（放電周波数 100kHz）

図 4-9 に、ガス流量条件 20ccm の放電電圧と放電電流の関係を示す。図より、定常直流放電よりもパルス変調放電の方が高電圧、高電流条件下での放電の持続が可能となり、直流放電電流の最大値が 370V／4.7mA に対して、パルス放電は 460V／71mA になることがわかった。パルス放電化により、瞬時電力として 19 倍（33W／1.7W）のエネルギを放電ギャップに入力できることを意味する。アーク放電への移行は陰極電極の温度に依存することから、陰極電極の温度上昇が間欠的な放電にすることにより抑えられ、パルス放電化で瞬時投入エネルギ量が増大したと考えられる。もちろん、直流放電でも電圧を上げていけば大きな電力を得ることが

可能であるが、パルス放電の瞬時電力と同程度の電力を供給すれば、放電電極およびその支持部材等が大きなダメージを受けてしまうことは容易に想像できる。この結果は、パルス変調放電によるプラズマ状態の可変制御の可能性を示している。

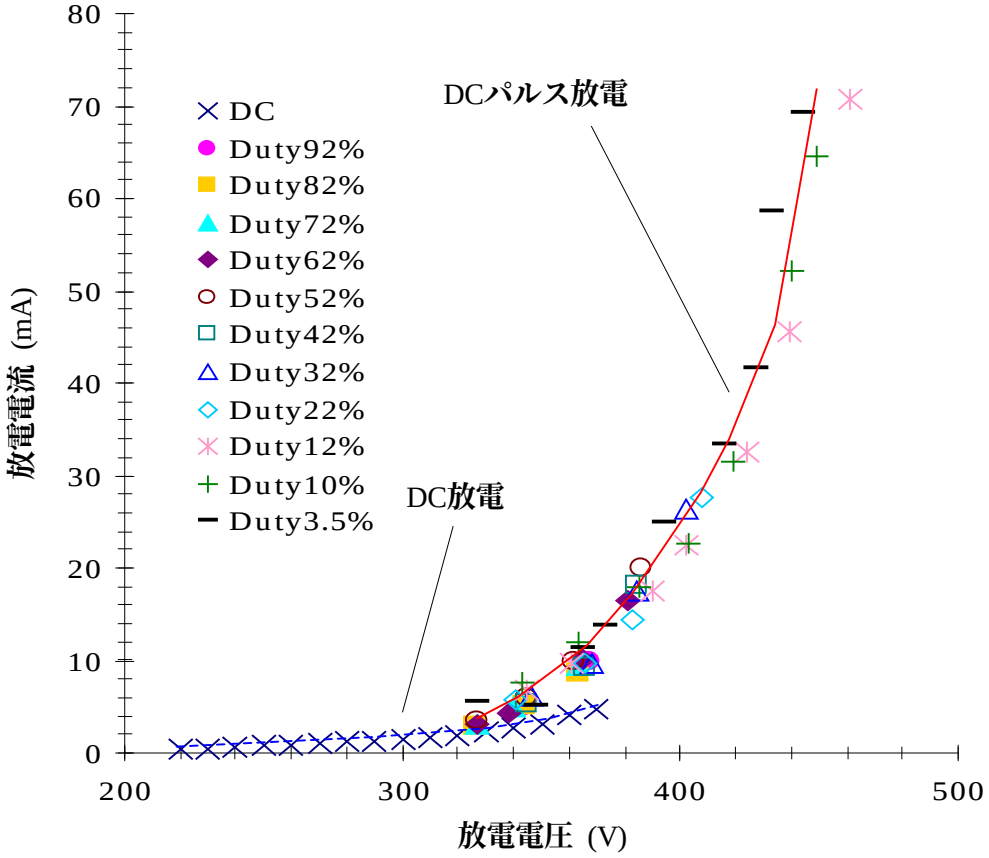


図 4-9　放電電圧と放電電流の関係（He20ccm）

図 4-10 に、同ガス流条件の平均的に放電ギャップ間に印加される電圧と、平均放電電力の関係を示す。平均的な印加電圧とは、直流放電の場合は電源電圧を意味し、パルス放電の場合は電源電圧×デューティー比を意味する。パルス放電は、電源電圧 340V、360V、380V、400V、460V の場合の特性を示している。図より、パルス放電の電源電圧条件 360V 以上と直流放電を比較すると、パルス放電の方が平均電力の可変範囲が 2 倍程度大きくなることがわかった。また、同じ放電電圧条件で比較しても、パルス放電の方の平均放電電力が大きいことがわかった。上述の安定放電領域の測定でも、パルス放電と直流放電の違いが見られたが、ここでも違いが確認された。

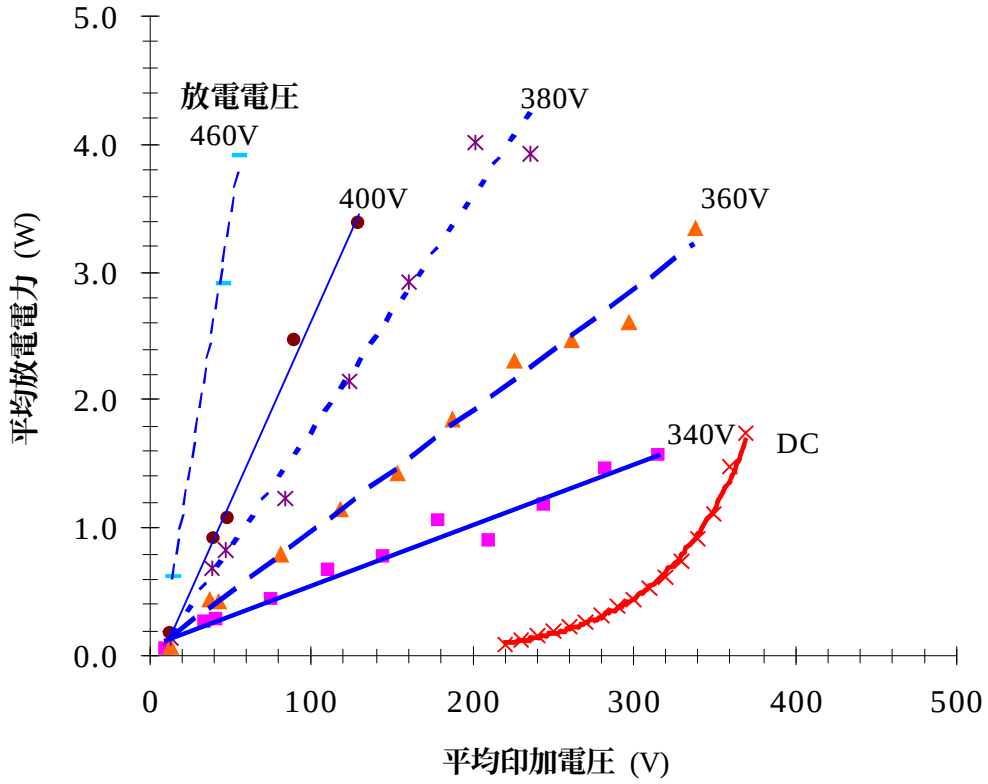


図 4-10　平均的な印加電圧と平均放電電力の関係
（He20ccm、DC：直流放電、電圧表示：パルス放電）

4-5　放電状態の観察

4-5-1　定常状態の観察

CCD カメラを用いた観察により、直流パルス放電と直流放電の放電状態の違いを調べた。図 4-11(a)にパルス放電、(b)に直流放電の放電状態を示す。放電ガスは同様に He、流量は 20ccm である。観察を容易にするため、放電ギャップは 0.4mm と大きくした。パルス放電の条件は、周波数 100kHz、オンデューティー比 10%、電圧 527V（放電ギャップに印加される電圧）、電流 61mA（電圧印加時）、平均電力 3.48W である。直流放電は、電圧 422V（放電ギャップに印加される電圧）、電流 1.52mA、平均電力 0.64W である。

図 4-11 より、投入電力の違いから発光強度に差はあるものの、放電の形態にパルス放電と直流放電の違いはないことがわかった。放電柱は、グロー放電の特徴である負グロー部、ファラデー暗部、陽光柱で構成されている。

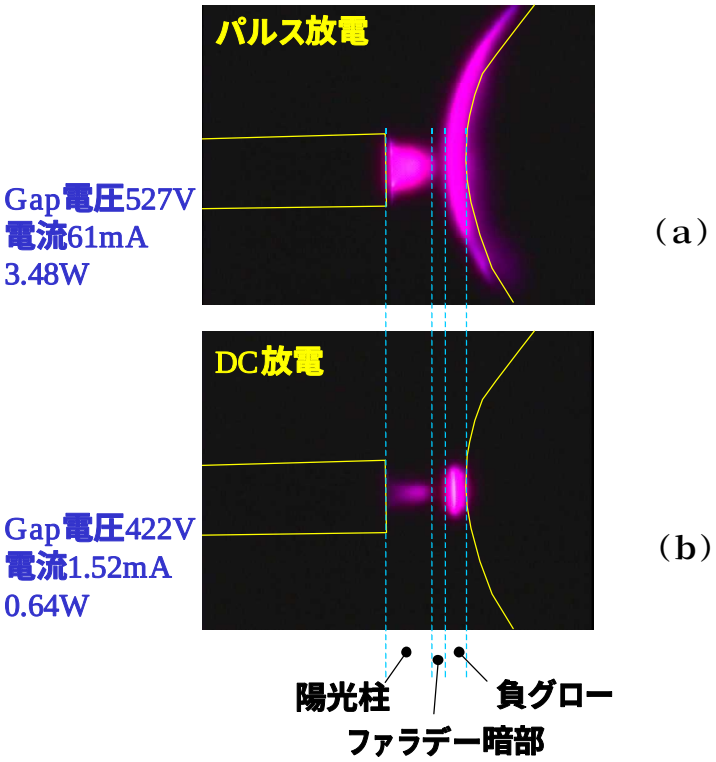
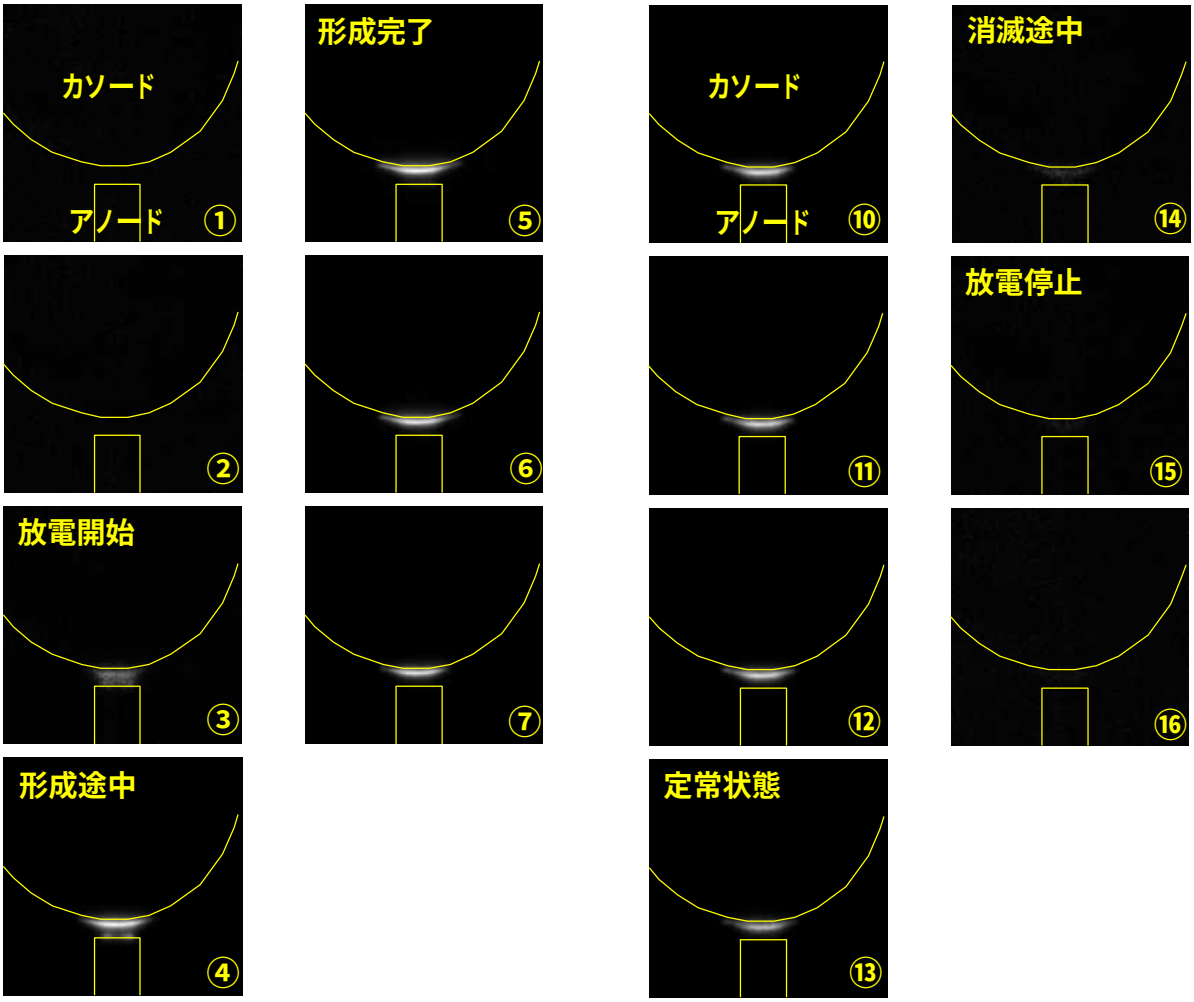


図 4-11　定常状態の放電形態（ガス He、流量 20ccm、放電ギャップ 0.4mm）

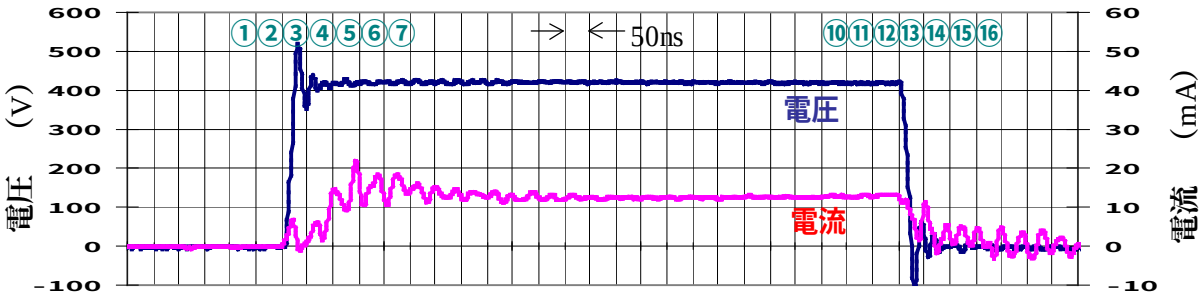
4-5-2　過渡状態の観察

ICCD カメラ（Andor Technology 社製 DH734-18U-03）を用いて、パルス放電の過渡状態の観察を行った。放電条件は、ガス種 He、ガス流量 20ccm、放電ギャップ 0.15mm、周波数 100kHz、オンデューティー比 10%、電圧 420V、電流 12mA（電圧印加時）である。図 4-12 に、電圧の立ち上がり部(a)、立ち下がり部(b)の各々の時刻における放電状態の写真を示す。図中、写真番号と対応するように、電圧、電流波形と共に番号を記している。シャッターのゲート時間を 50ns に設定し、トリガからのシャッター時刻を 50ns ずつ変化させ、複数回撮影を行い、各時刻の放電状態を記録した。

図 12 より、電圧が立ち上がりから 50ns 以下で放電が開始され、放電開始後 100ns で定常状態と同じグロー放電が形成されることがわかった。また、電圧の立ち下がりから 50ns～100ns で放電は消滅することがわかった。この測定からは荷電粒子の消滅の様子まではわからないが、非常に短い時間で放電の種（荷電粒子）は消滅することが予想できる。上述のデューティー比 92%と 100%で、放電を維持できる最小の電圧が大きく異なる結果（図 4-8）は、放電の種の消滅が数 100ns と短いためと考えられる。



（a）立ち上がり部　　（b）立ち下がり部



（c）電圧、電流波形と写真番号の関係

図 4-12　過渡状態の放電形態（ガス He、流量 20ccm、放電ギャップ 0.15mm）

4-6　放電維持電圧供給方式の比較評価

駆動回路の構成（4-3 節）および定常直流・直流パルス放電特性（4-4 節）から各放電維持電圧供給方式の比較を行う。表 4-1 に方式の比較について示す。小形化に関しては、4-3 節で述べたように構成部品点数、出力フィルタ回路を有することから電圧可変方式は不利となる。プラズマエネルギの選択性は、高い瞬時エネルギ密度を得ることができるパルス変調方式が有利である。出力電力の可変範囲は、図 4-10 で示した測定結果から直流放電の電圧可変方式とインピーダンス可変方式は不利となる。駆動回路の効率は、ほぼすべての電源電圧（電圧可変方式の場合は電圧変換後の電圧）が放電電極に印加される、電圧可変方式とパルス変調方式は効率が良いと言える。一方、インピーダンス可変方式は、低出力時電源供給電圧の一部を分担することから、インピーダンス可変素子部での損失が他の方式と比較して大きくなる。例えば、インピーダンス可変方式の場合、電源電圧 370V で 300V 放電ギャップに印加しようとすると、インピーダンス可変素子部には 70V の電圧が印加されることになり、70／370 が損失となる。表 4-1 より、微細ガス流直流放電において、駆動回路はパルス変調方式が最も適した方式と言える。

表 4-1　放電維持電圧供給方式の比較

	電圧可変	パルス	ｲﾝﾋﾟｰﾀﾞﾝｽ可変
小形	△	○	○
プラズマエネルギ選択性	△	○	△
出力電力可変範囲	△	○	△
駆動回路の効率	○	○	△

4-7　まとめ

本章において、微細ガス流直流マイクロプラズマ源の駆動回路高効率化のためには、初期放電開始電圧と放電維持電圧を分離して供給する必要があることについて述べた。放電維持電圧を供給する方式として、放電電流を、直流電圧により制限する電圧可変方式、電圧印加時間で制限するパルス変調方式、外部のインピーダンスにより制限するインピーダンス可変方式の 3 つの方法を提案した。多並列放電を想定した場合、小形な駆動回路方式として、パルス変調方式とインピーダンス可変方式が適していることを示した。

DC 放電およびパルス変調放電の特徴を明らかにするために、放電ガスとして He を用いて、細管状金属電極微細ガス流の直流電圧および直流パルス電圧印加実験を行った。その結果、以下のことがわかった。

● 直流放電において、同電圧条件で比較して、ガス流量 50ccm の方が 20ccm よりも放電電流

が大きい。

- 直流放電、直流パルス放電において、安定放電領域の電圧範囲は、ガス流量 20ccm の方が 50ccm よりも大きい。
- 直流パルス放電により、瞬時電力密度の大きなプラズマの形成が可能となる。
- 直流パルス放電により、出力電力の可変範囲の拡大が可能となる。

3 つの放電維持電圧供給方式を比較した結果、小形化、プラズマエネルギの選択性、出力電力可変範囲の大きさ、回路の効率の点から、微細ガス流直流プラズマ源の駆動回路方式として、パルス変調方式が適していると結論できる。

参考文献

（1） 石井彰三：“マイクロプラズマを生成するための新しい概念と技術”，O plus E，Vol.26，No.11，pp.1314-1318，2004

（2） Takuma Yokoyama, Shuhei Hamada, Shinji Ibuka, Koichi Yasuoka and Shozo Ishii：“Atmospheric dc discharges with miniature gas flow as microplasma generation method”，J. Phys. D: Appl. Phys.，Vol.38，pp.1684-1689，2005

（3） K. Takano, T. Yokoyama, T. Amano, S. Ibuka, K. Yasuoka and S.Ishii：“Creation and Contorol of a Particle Microplasma” 高野和也，横山拓馬，天野孝浩，井深真治，安岡康一，石井彰三：“微粒子マイクロプラズマの生成とその制御”，電気学会プラズマ研究会資料，PST-04-4，2004

（4） N. Shirai，Y. Onaka，S. Ibuka，K. Yasuoka and S. Ishii：“Generation of a Micro Plasma from Ethanol Droplets by Electric Discharges” 白井直機，尾仲悠，井深真治，安岡康一，石井彰三：“エタノール液滴の放電を用いたマイクロプラズマの生成”，電気学会プラズマ研究会資料，PST-04-29，2004

（5） Hiroyuki Yoshiki, Kazutake Taniguchi and Yasuhiro Horiike：“Localized Removal of a Photoresist by Atmospheric Pressure Micro-plasma Jet Using RF Corona Discharege”，Jpn. J. Appl. Phys.，Vol.41，No.9，pp.5797-5798，2002

（6） Tomoyuki Kikuchi，Yasuhiro Hasegawa and Hajime Shirai：“Rf microplasma jet at atmospheric pressure: characterization and application to thin film processing”，J. Phys. D: Appl. Phys.，Vol.37，No.2004，pp.1537-1543，2004

（7） Atsushi Yamatake，Koichi Yasuoka and Shozo Ishii：“Ozone Generation by a DC Driven Mico-Hollow Cathode Discharge in Nitrogen-Mixed Oxygen Flow”，Jpn. J. Appl. Phys.，Vol.43，No.9A，pp.6381-6384，2004

（8） 小林,遠山編：“ディスプレイ”，pp.127-135，丸善，1993

第５章

高周波・矩形波駆動回路の高効率化
ーAC 形プラズマディスプレイにおける無効電力回収回路の設計方法と高効率化ー

5-1　はじめに

AC 形 PDP[1]は、隔壁で制限された空間内に 1 対の維持放電用沿面形誘電体バリア電極と、それら電極と空間を隔てて配置された１つのアドレス放電用電極とで構成されたマイクロプラズマ源を１つのセル単位としている。それらセルを多数配列し各セルの放電を外部電気回路で制御することにより、画像を表示している。AC 形 PDP は、非常に多くの放電セルで構成されているため電極間の浮遊容量は大きく、また高い発光輝度を得るため高周波の矩形パルス電圧により放電が維持される。高周波・矩形波駆動回路において、無効電力損失の低減を目的とし付加される無効電力回収回路の高効率化について論じる。

本章において、プラズマディスプレイにおける無効電力回収回路に関する研究の背景について述べ、外部コンデンサを利用して電極間容量を間接的に充放電する間接形と、電極間容量の蓄積電荷を直接利用して電極間容量を充放電する直接形の２種類の回路方式について説明する。次に、維持放電電極用駆動回路に適用する無効電力回収回路において、放電特性を損なうこと無しに高効率化を図る回路パラメータの最適設計手法について述べる。そして、効率の向上を目的とした、電流経路の途中切り替え可能な新しい無効電力回収回路方式（電流パス切り換え形電力回収回路）を提案する。また、従来行なわれていなかった、放電セルの選択により矩形波パターンが変化するアドレス放電電極用駆動回路への無効電力回収回路の適用結果と、その有効性についても示す。最後に、この章のまとめを述べる。

5-2　プラズマディスプレイにおける無効電力回収回路研究の背景

プラズマディスプレイは放電を利用した薄型・軽量の直視型ディスプレイであり、家庭用の壁掛けテレビ、デイスプレイモニタとして普及し始めている[1]。図 1 に示すように、AC 形 PDP には放電を維持するために、維持放電用電極間に交流矩形パルスが印加される（このときの駆動回路を維持放電回路と呼ぶ）。その時、パネル線間の並列容量を充放電するために電流が流れ、大きな無効電力損失が発生する。例えば、パネルの容量を Cp、交流矩形パルス（以降、維持パルス）の最大電圧（以降、維持電圧）を Vs とすると、充電電荷量が $CpVs$、そのときの電源電圧が Vs、そして２回の充放電が発生する交流パルスであることから、パネル容量で損失する１周期当たりのエネルギ En は以下の式で表せられる。

$$En = 2\,Cp\,Vs^2 \qquad (5\text{-}1)$$

40 インチサイズ PDP のパネル容量が約 80nF、維持電圧が 180V、維持パルスの平均周波数が 30kHz とすると、電力損失は 156W（$2\times80\times10^{-9}\times180^2\times30\times10^3$）にもなってしまう。

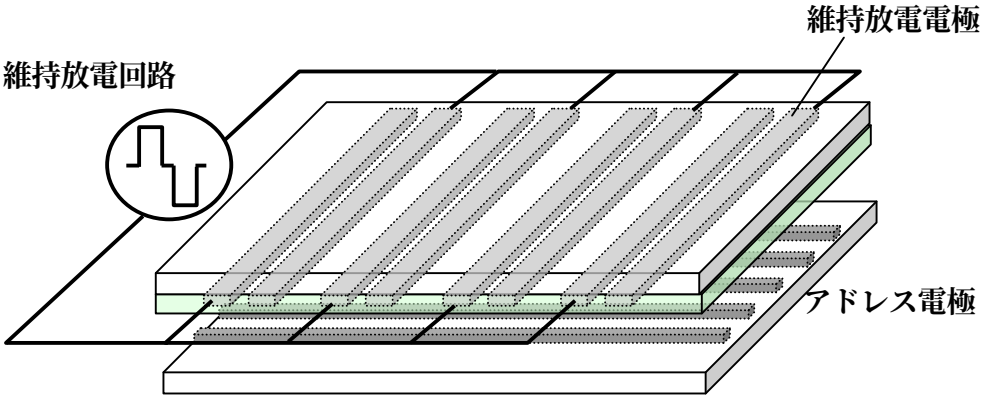


図 5-1　AC 形 PDP の維持放電回路と維持放電電極の接続

しかし、パネルに蓄えられた電荷を捨ててしまわずに、逆極性に再充電するときにその電荷を再利用すれば、エネルギ損失を大幅に削減することができる。パネル容量に蓄えられた電荷を再利用する方式は、ウエイバーとウッドによって提案された方式[(2)]と、坂井らによって提案された方式[(3)]がある。前者は、外部コンデンサに一旦パネル電荷を回収し、再びパネルを充電するときにその電荷を利用する、間接的に電荷を反転させる方式（以降、間接形電力回収方式）であり、後者は、パネル電荷をパネルからパネルへ直接的に反転させる方式（以降、直接形電力回収方式）である。ここで、パネル電荷を再利用することによる低電力損失化の原理について少し説明する。

蓄えられた電荷を利用して逆極性に再充電されたパネルの電圧（以降、自己充電電圧）を Vc とすると、充電すべき電荷量が $Cp(Vs-Vc)$、そのときの電源電圧が Vs であるから、一回の充放電において電源がする仕事量は $Cp(Vs-Vc)Vs$ になる。よって、交流パルスであることから、一周期当たりの損失エネルギ Er は以下の式で表わせられる。

$$Er = 2\,Cp\,(\,Vs - Vc\,)\,Vs \qquad (5\text{-}2)$$

上式からわかるように、自己充電電圧 Vc に比例して電力損失が減少する。これが無効電力回収回路の原理である。効率良く電荷を反転させるためにインダクタを用いる。インダクタのインダクタンス値を大きくすればするほど電荷反転時の損失は小さくなり、自己充電電圧 Vc は大きくなり、電力損失は小さくなる。

インダクタンスを大きくすると損失は小さくなるが、パルスの立ち上がり・下がり時間が長くなるため、電荷の反転時にガス放電が開始してしまう。電荷反転用の回路（以降、電力回収回路）はインダクタにより高周波成分のインピーダンスが大きくなるため、大きな電圧降下が電極端子部で発生し、ガス放電が途中で止まってしまう。維持放電回路は、上述の高インピー

ダンスの電力回収回路と、維持電圧 *Vs* とゼロ電圧を供給する低インピーダンスの回路（以降、主放電回路）で構成されているため、電荷反転用の回路動作時にガス放電が途中で止まってしまっても、低インピーダンス回路から維持電圧 *Vs* を供給したときに放電しなかった残りのセルが発光することになる。しかし、放電したときの電圧がセル間でばらつくため、輝度むら、動作電圧マージンの低下といった問題が発生する。従って、電力回収回路と主放電回路の切り換えタイミングは、PDP の放電開始電圧ポイントで決まる。

アドレス放電を発生させるために、アドレス電極と維持放電電極間に矩形パルス（以降、アドレスパルス）電圧を印加する。アドレス電極は VGA パネルの場合 1920 本（640×３）、SXGA パネルに至っては 3840 本（1280×３）もの電極がガラス基板上に狭ピッチで配列されるため、アドレス電極－アドレス電極間の電極間容量への充放電により発生するエネルギ損失が問題となる（図 5-2）。アドレスパルス波形は、画像表示パターンにより様々な形状になり、アドレス動作によるエネルギ損失は、アドレス信号の時間・空間的変動回数によって決まる。エネルギ損失が最大となる条件は、アドレス方向およびそれと直交する行方向の電圧変化の回数が最大の市松表示になる。この場合、PDP の消費電力が問題となるばかりではなく、ドライバＩＣの許容損失を超えてしまい、IC が破壊してしまうことが考えられる。維持パルス形成と同様に、アドレスパルス発生のためのアドレス放電回路にも電力回収回路の適用が必要となる。

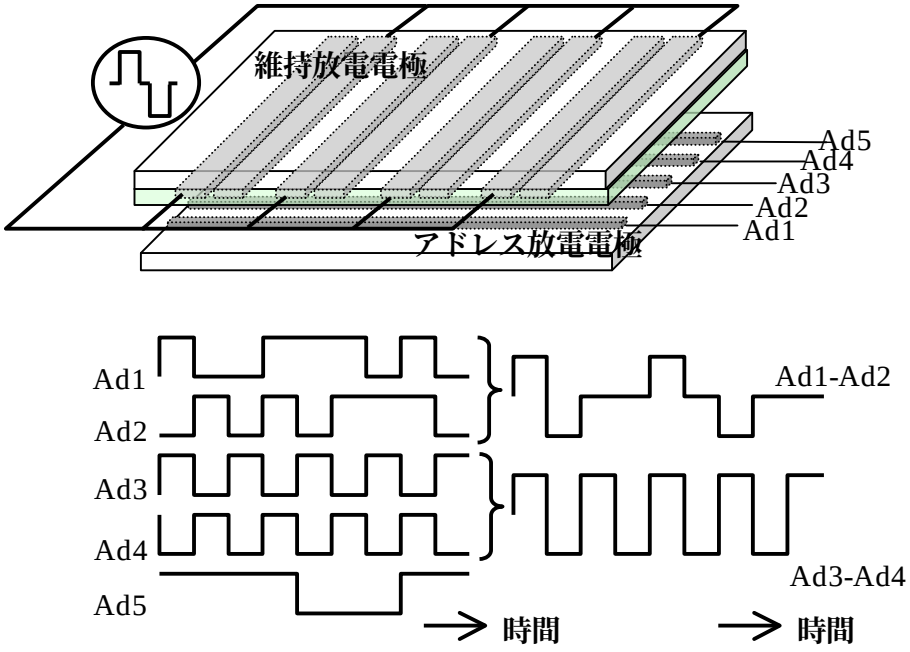


図 5-2　アドレス放電電極への印加電圧波形とアドレス放電電極間の電圧変化（例）

5-3　電力回収回路の構成と動作

電力回収回路は、上述のようにパネル容量に蓄えられた電荷を再利用することにより、パネル容量充放電時に発生する電力損失を低減するためのものである。大きく分けると、以下に述べる 2 つの方式に分類される。ウエイバーとウッドによって提案された外部コンデンサを利用し間接的にパネル容量の充放電を行う方式（間接形電力回収方式）と、坂井によって提案されたパネル容量からパネル容量へ直接的に充放電を行う方式（直接形電力回収方式）がそれらである。維持パルス発生回路において、2 種類の電力回収回路の構成および動作について説明する。

5-3-1　間接形電力回収方式（間接形）

図 5-3 に間接形方式の容量負荷の電圧、電流波形（放電電極間の電圧、電流波形）を、図 5-4 に回路図および各ステップのスイッチング動作と電流の流れをそれぞれ示す。

電圧 *Vs* とゼロを負荷に交互に供給する主放電回路と、両側に配置されたコイルとスイッチと外部コンデンサからなる電力回収回路から、放電電圧パルス発生回路が構成される。負荷への充電および回収を、コイルを介することにより効率良く行なうことができる。外部コンデンサの容量値は、パネル容量 *Cp* と比較して十分大きく電源とみなすことができる。その外部コンデンサの平均的な電圧値は、外部コンデンサへの充放電時のエネルギ量がつり合う電圧となり、主放電回路の電源電圧値を *Vs* とすると *Vs/2* になる。*T1*～*T5* の期間毎に半周期分の動作を説明する。ここでは PDP をただの容量性負荷として説明する（放電発光についてはここでは考えない）。

T1：パネル容量 *Cp* が電圧 *Vs* に充電された状態である。
T2：電力回収回路のスイッチがオンし、パネルに蓄積されたエネルギが、電圧 *Vs/2* をもった外部コンデンサに回収される。このとき、電流経路に抵抗成分（パネル、配線、スイッチ等の抵抗）があるため、全てのエネルギは回収されずに数 10V の電圧が残る。この残り電圧を *Vk* とする。
T3：主放電回路の低電圧側スイッチがオンし、パネル容量を電圧ゼロまで放電する。
T4：逆サイドの電力回収回路のスイッチがオンし、パネル容量は電圧 *Vs/2* のエネルギをもつ外部コンデンサから充電される。このとき、電流経路に抵抗成分（パネル、配線、スイッチ等の抵抗）があるため、パネル容量は電圧 *Vs* まで上げることはできない。このときのパネル充電電圧を *Vc* とする。
T5：主放電回路の高電圧側スイッチがオンし、パネル容量を電圧 *Vs* まで充電する。

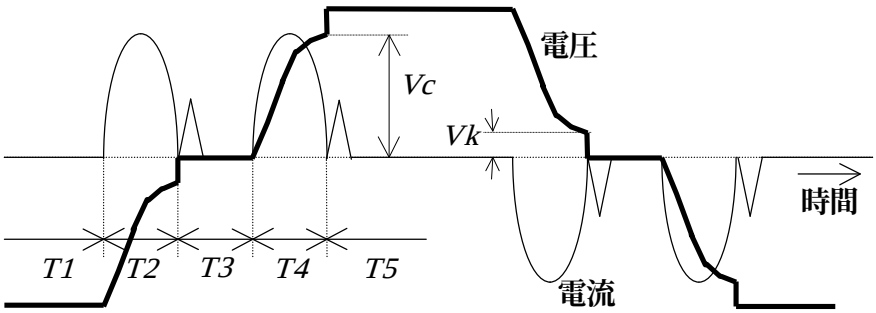


図 5-3　間接形電力回収方式の電圧電流波形

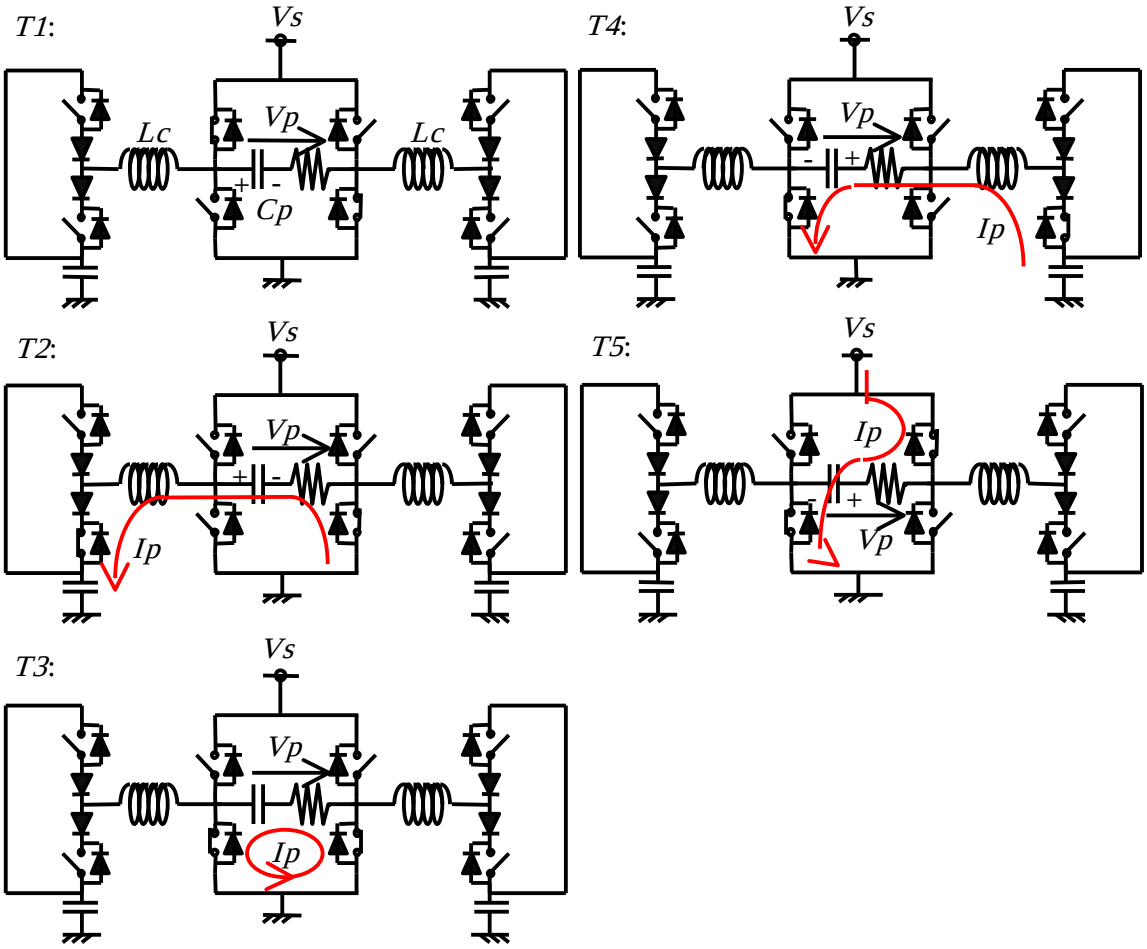


図 5-4　間接形電力回収方式の電流の流れとスイッチング動作

電圧 *Vk* が小さければ小さいほど、パネル容量蓄積エネルギの放電時の損失が小さくなり、電圧 *Vc* が大きければ大きいほど、外部電源（電圧 *Vs*）からパネル容量への充電時の損失が小さくなる。すなわち、電圧 *Vk*、*Vc* の値により、放電電圧パルス発生回路の効率が大きく左右される。電圧 *Vc*、*Vk* は、*LCR* 回路の微分方程式を解くことにより求めることができる。コイルのインダクタンス *Lc*、負荷コンデンサの容量 *Cp*、スイッチ、配線、負荷抵抗等の抵抗値は

トータルとして R とおき、外部コンデンサは、充電、回収経路のインピーダンスが等しく、容量値が Cp に比べて非常に大きいので、常時 $Vs/2$ で釣り合っていることから $Vs/2$ の電源とみなすと、下記の式が導き出せる。Tf は電圧パルスの立ち下がり時間（外部コンデンサにエネルギを回収するのに要する時間）であり、Tr は立ちあがり時間（外部コンデンサからパネル容量を充電するのに要する時間）である。下式より、R を小さくするか、Lc を大きくすることにより、Vk を小さく、Vc を大きくすることができ、回路の効率が向上することがわかる。また、Lc を大きくすると、Tr、Tf が大きくなることもわかる。

$$Vk = \frac{Vs}{2}\left(1 - \mathrm{e}^{-\frac{\pi}{A}}\right) \tag{5-3}$$

$$Vc = \frac{Vs}{2}\left(1 + \mathrm{e}^{-\frac{\pi}{A}}\right) \tag{5-4}$$

$$Tf = Tr = \frac{2\pi Lc}{RA} \tag{5-5}$$

$$A = \sqrt{\frac{4Lc}{CpR^2} - 1}$$

5-3-2　直接形電力回収方式（直接形）

図 5-5 に直接形方式の容量負荷の電圧、電流波形（放電電極間の電圧、電流波形）を、図 5-6 に回路図および各ステップのスイッチング動作と電流の流れを示す。図 5-6 に示した回路構成をみると、直接形は間接形と比較して構成が簡素なため、小形・低コストな放電電圧パルス発生回路が構成できることがわかる。

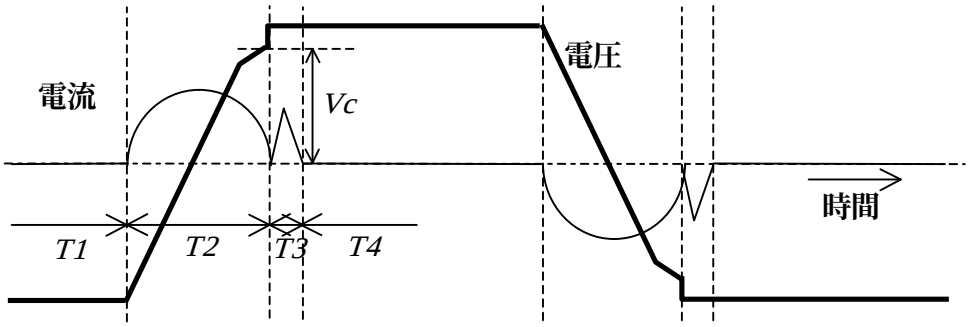


図 5-5　直接形電力回収方式の電圧電流波形

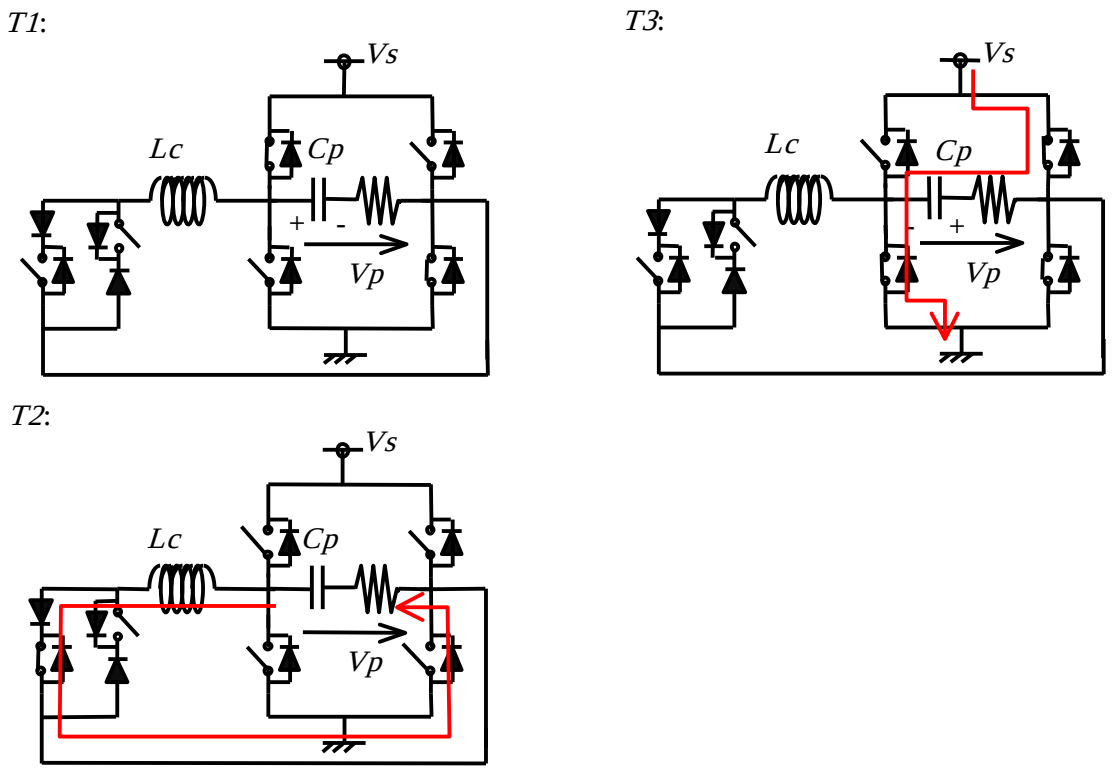


図 5-6　直接形電力回収方式の電流の流れとスイッチング動作

電圧 *Vs* とゼロを負荷に交互に供給する主放電回路と、コイルとスイッチからなる電力回収回路から放電電圧パルス発生回路が構成される。負荷への充電および回収を、コイルを介することにより効率良く行なうことができる。自分自身に蓄積されているエネルギを用いて、パネル容量の再充電を行っている。*T1*～*T3* の期間毎に半周期分の動作を説明する。ここでも、同様に PDP をただの容量性負荷として説明する。

T1：パネル容量 *Cp* が電圧 *Vs* に充電された状態である。
T2：電力回収回路のスイッチがオンし、パネルに蓄積されたエネルギを利用して、自分自身を逆充電する（電圧を反転させる）。このとき、電流経路に抵抗成分（パネル、配線、スイッチ等の抵抗）があるため、全てのエネルギを利用することはできず、電圧 *Vs* よりも数 10V 低い電圧までパネルが充電される。このときの充電電圧を *Vc* とし、これを自己充電電圧と呼ぶ。
T3：主放電回路の高電圧側スイッチ、逆サイドの低電圧側スイッチがオンし、パネル容量を電圧 *Vs* まで充電する。

間接形と同様電圧 *Vc* が大きければ大きいほど、外部電源（電圧 *Vs*）からパネル容量への充電時の損失が小さくなる。すなわち、電圧 *Vc* の値により、放電電圧パルス発生回路の効率が

大きく左右される。電圧 Vcは、同様に LCR 回路の微分方程式を解くことにより求めることができる。コイルのインダクタンス Lc、負荷コンデンサの容量 Cp、スイッチ、配線、負荷抵抗等の抵抗値はトータルとしてRとすると、下記の式が導き出せる。tr はパネルの電圧を反転するのに要する時間である。下式より、R を小さくするか、Lc を大きくすることにより、Vc を大きくすることができ、回路の効率が向上することがわかる。また、Lc を大きくすると、電圧の反転時間 tr が大きくなることもわかる。

$$Vc = Vs\ \mathrm{e}^{-\frac{\pi}{A}} \tag{5-6}$$

$$tr = \frac{2\pi Lc}{RA} \tag{5-7}$$

$$A = \sqrt{\frac{4Lc}{CpR^2} - 1}$$

5-4　維持放電回路における直接形電力回収回路の設計方法

小パネルでの電圧パルスの立ち上がり時間と PDP の放電電圧の関係は、民田らによって調べられた例がある[(6)]。放電電圧はパルスの立ち上がり時間と関係があり、立ち上がり時間が大きいほど放電電圧が低下することが述べられている。ここでは、20 インチ AC 形 PDP を用い、維持放電における実パネルでの立ち上がり時間－放電開始電圧特性を、維持パルス周波数を変化させ測定した。ここで定義する放電開始電圧は、連続的な維持放電におけるガス放電が開始する電圧である。誘電体バリア交流放電は、半周期毎にガス放電の発生と停止を繰り返すことから、半周期毎に放電開始を繰り返していると言える。

実験に用いた維持放電回路は、上述の直接形電力回収方式を適用したものである。図 5-7 に回路構成を示す。動作はすでに説明の通りである。図 5-8 に、実験に用いた 20 インチ AC 形 PDP の放電セル構造を示す。放電ギャップは 0.1mm、放電空間は 0.212mm×0.635mm×0.2mm、放電ガスは Ne-Xe(5%)66.5kPa である。図 5-9 に、本実験の代表的な PDP パネルの維持放電電極間の電圧波形と非点灯時の電流波形を示す。主放電回路は、ガス放電電流による電圧ドロップが原因で発生するマイクロ放電の発生むらを防ぐために、低インピーダンスになっている。

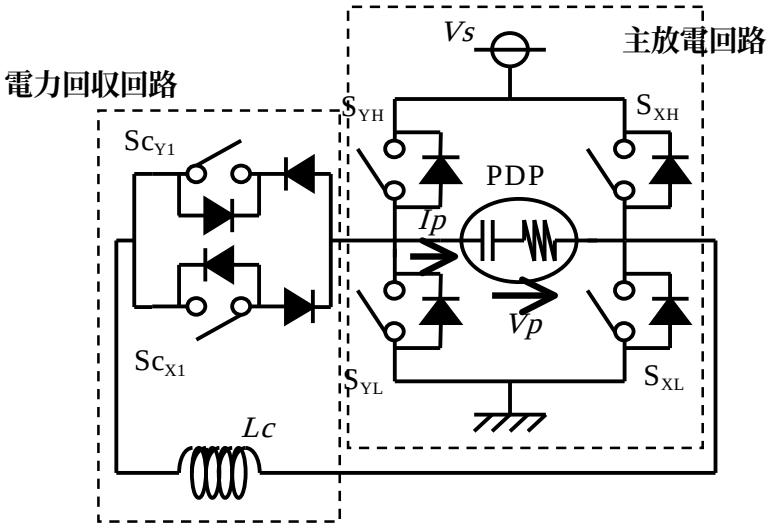


図 5-7　実験に用いた維持放電回路の構成（直接形電力回収方式）

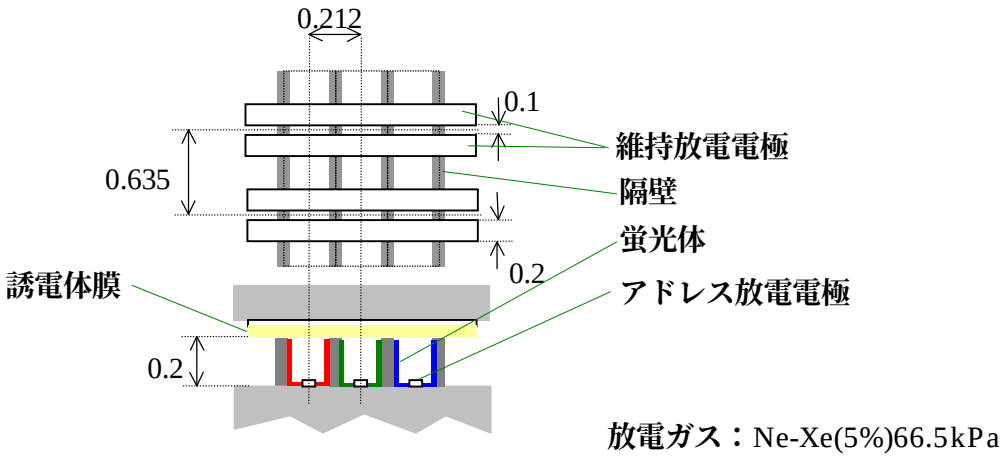


図 5-8　実験に用いた 20 インチ AC 形 PDP の放電セル構造

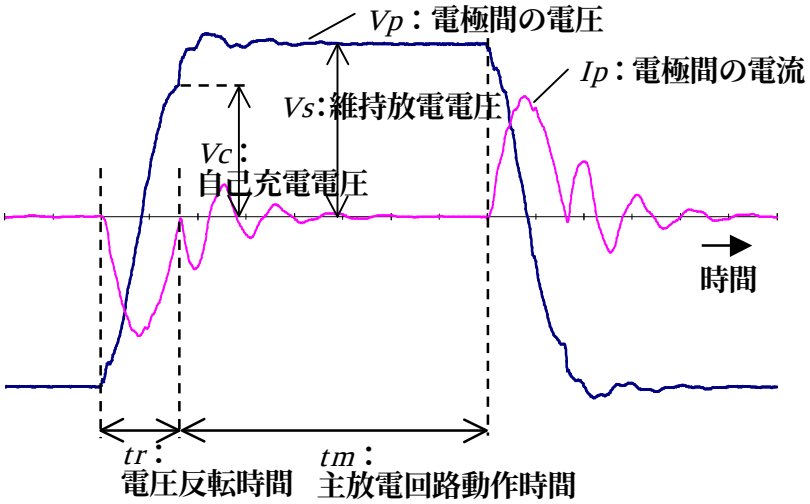


図 5-9　代表的な維持放電電極間の電圧、非点灯時の電流波形

ガス放電が開始するポイントは、*V-Q* リサージュ図形を用いて測定した[7][8]。図 5-10 に今回測定した代表的な *V-Q* 図形を示す。図中に示した W、X、Y、Z の点は変化点を示している。電力回収回路によるパネルへの充電期間（W－X）、主放電回路によるパネルへの充電期間（X－Y）、ガス放電による電荷の移動期間（Y－Z）の電圧と移動電荷の関係がわかる。期間 W－X、X－Y は両方ともパネル容量への充電期間であるが、充電の傾きが異なっている。これは、電力回収回路と主放電回路のインピーダンスが異なっているためであり、電力回収回路からの充電はインダクタンスを介して充電するために、その傾きは緩やかになっていることが図よりわかる。ガス放電が開始した（電圧ドロップが開始した）点 Y の電圧値を読み取ることで、ガス放電が開始した電圧値がわかる。この放電が開始した電圧を放電開始電圧 *Vf* とした。主放電回路にもある程度のインピーダンスが回路に存在するので、維持電圧 *Vs* まで立ち上がる途中の電圧で放電した場合でも電圧ドロップが発生し、放電開始電圧 *Vf* を評価することができる。

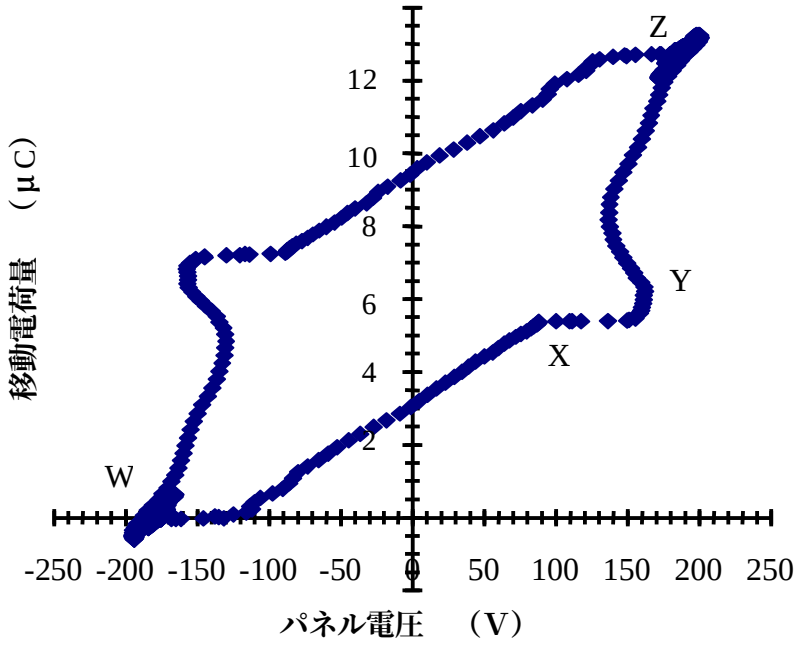


図 5-10　PDP 維持放電動作の *V-Q* リサージュ図形

図 5-11 に放電開始電圧 *Vf* とパネル電圧反転時間 *tr*（すなわち、立ち上がり時間に相当）の関係を示す。維持電圧 *Vs* は 180V 一定で、維持パルスの周波数は 31.25kHz、62.5kHz、125kHz と変化させた。パネル容量は約 40nF である。*Lc* のインダクタンスと *tr* の関係を表 5-1 に示す。図 5-11 より、PDP の放電開始電圧 *Vf* は *tr* の増加に伴って低下し、また、*Vf* は維持周波数の増加によっても低下することがわかった。放電電圧がパルスの立ち上がり時間に依存するのは、放電電流が暗流レベルからグローレベルまで成長するのにある程度の時間が必要とされ、放電の成長速度は電圧に依存するためであると考えている[9]。また、維持周波数に放電電圧が依存するのは、半周期前に形成された準安定原子等のプライミング粒子がグローの成長に影響しているためと考えられる[1][10]。

表 5-1　インダクタンス条件と電圧反転時間 *tr* の関係

tr	500ns	640ns	820ns	1210ns
Lc	0.6μH	1.0μH	1.7μH	4.0μH

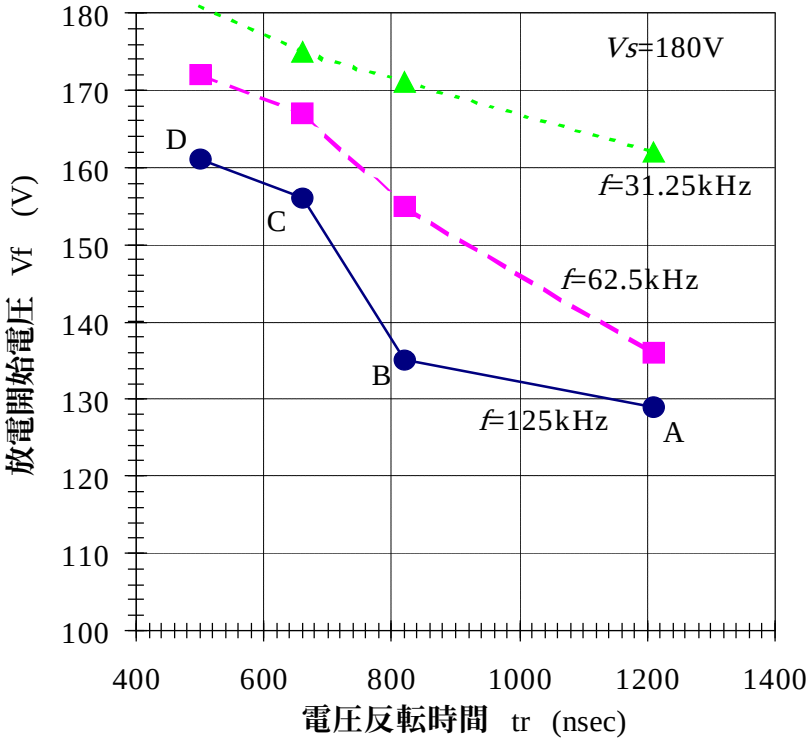


図 5-11　放電開始電圧 *Vf* と電圧反転時間 *tr* の関係

図 5-11 に示した各条件の放電開始電圧 *Vf* が、自己充電電圧 *Vc* の上限となる。式(5-6)、(5-7)より計算した電荷反転時間 *tr* 毎の *Vc* と等価抵抗値 *R* の関係が、図 5-12 に示されている。*R* は集中定数であり、パネル抵抗と電力回収回路の抵抗（主に MOSFET のオン抵抗）の和である。図中には、維持周波数 125kHz の *tr* 毎の放電開始電圧 A、B、C、D が示されている。式(5-6)から、インダクタンスを大きくすれば *Vc* が上がり、電力損失を抑えることができると思われるが、*Vf* が低下しそれが上限となるため低電力化は難しいことがわかる。また、等価抵抗値 *R* を小さくすれば小さなインダクタンスで *Vc* を上げることができ、同時に *Vf* も大きくできるので高効率な動作が可能となるが、低抵抗化はスイッチング素子数を増加させることであり、高コスト化することになる。図 5-13 は、維持周波数 125kHz のときの等価抵抗値に対するインダクタンスの最大限界値を示したものである。図より、どのようなオン抵抗の回路素子を使うかによって、選択すべきインダクタンス値がわかる。すなわち、電力回収回路に使用するスイッチング素子を決めれば、最適なインダクタンス値が決まり、パネル容量が消費する無効電力も決まる。例えば、パネル抵抗も含めて抵抗値を１Ωとしたとすると、インダクタンス値は

1.5μH になる。そのときの自己充電電圧 *Vc* は(5-3)式より 140V、電荷反転時間 *tr* は(5-4)式より 760nsec になる。

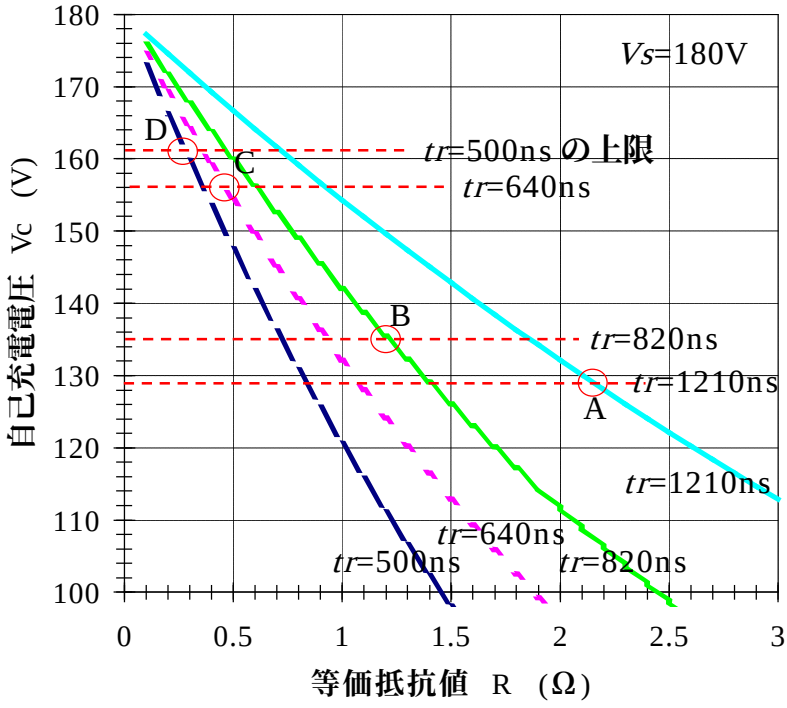


図 5-12　自己充電電圧 *Vc* と等価抵抗値 *R* の関係

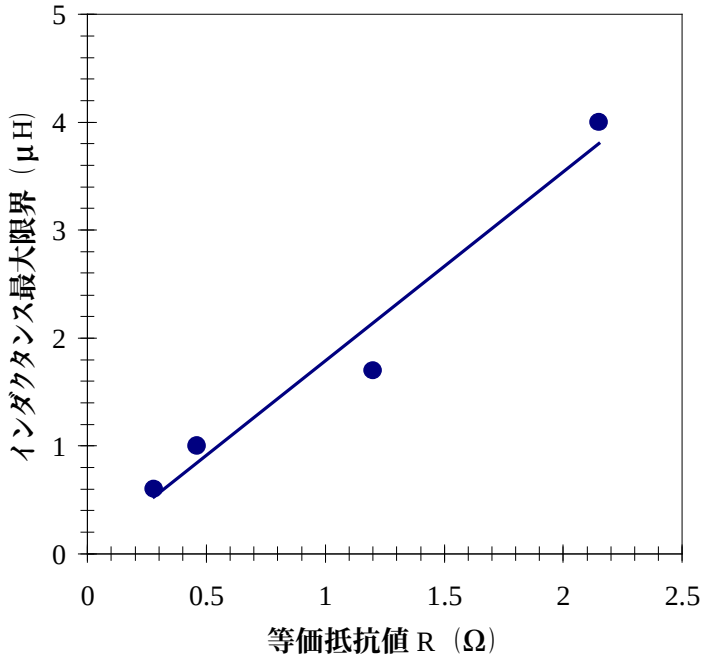


図 5-13　等価抵抗値 *R* に対するインダクタンスの最大値

5-5　維持パルス発生のための高効率な直接形電力回収回路

5-4 節において、維持パルスの立ち上がりを遅くすることによって放電電圧が低下してしまうので、従来の電力回収回路を用いて回路コストを上げない（抵抗値を下げない）で、電力損失を抑えることは難しいことを述べた。筆者は、ある電圧値までなら電圧パルスの立ち上がりは緩やかでも、放電電圧に影響を与えないのではないかと考えた。そうであれば、パルスの立ち上がりが緩やかな期間（インダクタンス大）と急な期間（インダクタンス小）の組み合わせパルスを用いれば、放電電圧の低下を抑え、かつ電圧反転期間を長くとることにより、低電力化できるはずである。

図 5-14 に提案する維持放電回路の構成、図 5-15 に代表的なパネル間電圧波形および非点灯時の電流波形を示す。直接形を基本としたこの新しい電力回収回路は、2 つのインダクタの直、並列接続形態を電荷反転期間の任意の時刻で切り換えられる構成をとることから、電流パス切り換え形電力回収回路と呼ぶ。

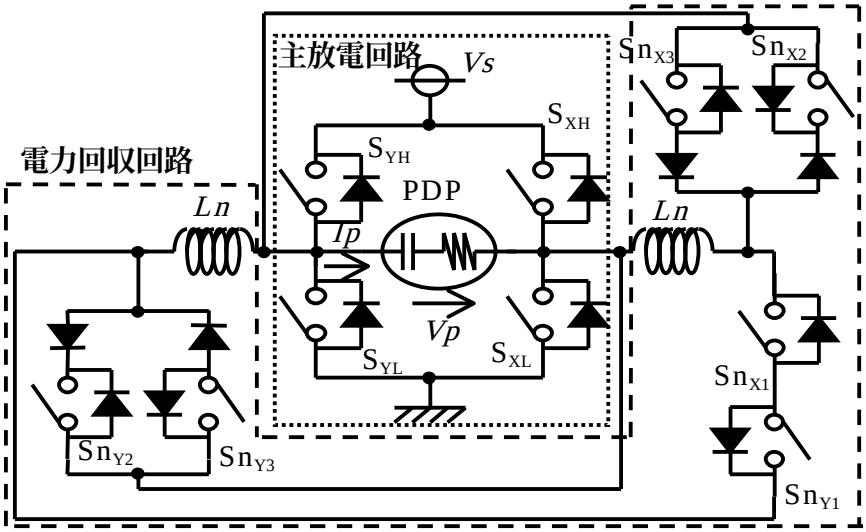


図 5-14　提案する維持放電回路の構成（電流パス切り換え形電力回収回路）

電流の流れとスイッチング動作を示した図 5-16 と図 5-15 を用い、提案する電流パス切り換え形電力回収回路の動作について説明する。図 5-15 のようにパネルが負極性に充電されているとする。まず、SnY1 と SnX1 を同時に閉じ、自分自身の電荷でもって自分自身を正極性へと、直列に接続された大きなインダクタでゆっくり充電する（期間 *T1*）。次に、パネルが正極性に充電され、ある電圧になったら SnY1 と SnX1 を同時に開き、SnY2 と SnX3 を閉じ、並列に接続されたインダクタで急速に充電を行なう（期間 *T2*）。次に、SXH と SYL を閉じ、維持電圧 Vs まで充電し（期間 *T3*）、SnY2 と SnX3 を開ける（期間 *T4*）。最後に、SXH と SYL を開け負極性への充電動作に移る準備をする。負極性への充電は、同様に正極性への充電と逆動作が行なわれる。図 5-15 をみると、電流波形が直列接続（τs）では緩やかで、並列接続（τp）

後急峻であることがわかる。電圧パルスの立ち上がりもその切り換え点で、緩から急へ変化しているのが確認できる。

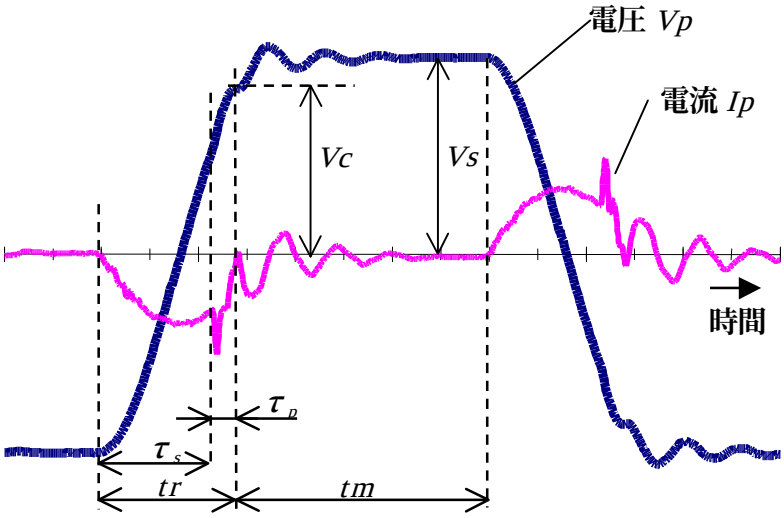


図 5-15　電流パス切り換え形電力回収回路を有する維持放電回路の代表的なパネル間電圧波形および非点灯時の電流波形

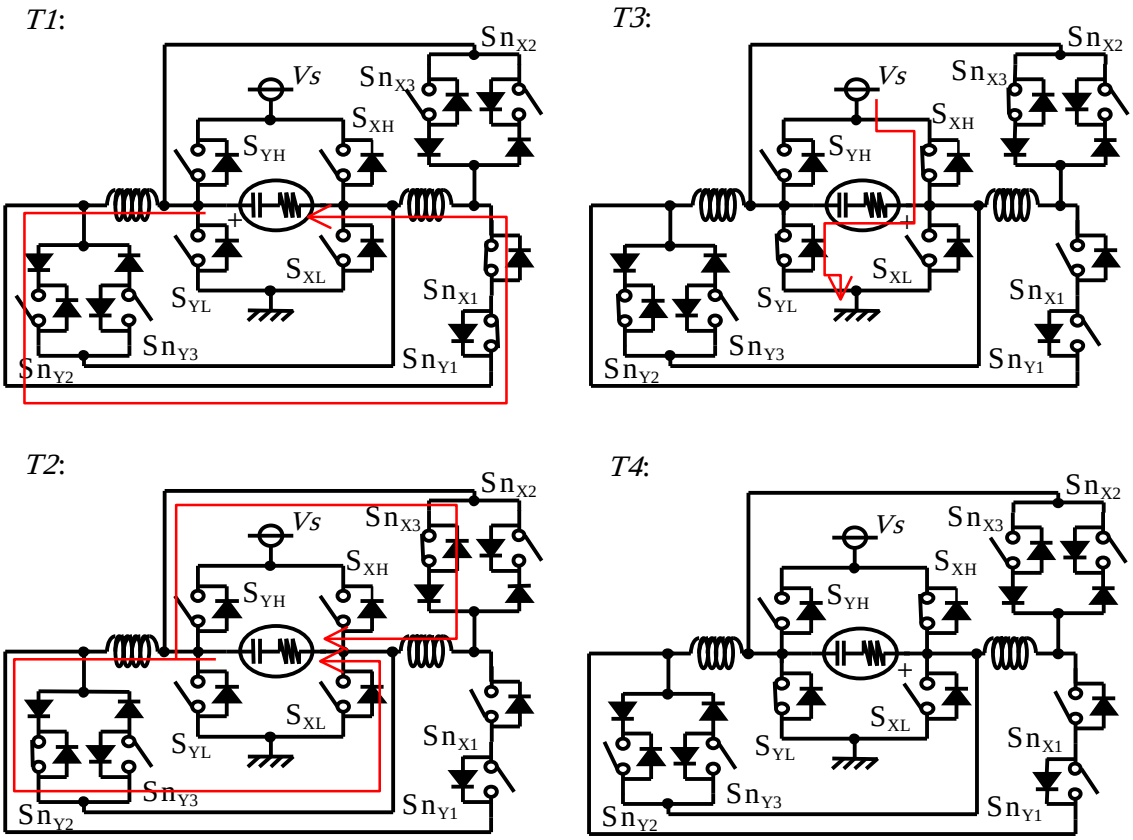


図 5-16　電流パス切り換え形電力回収回路を有する維持放電回路の電流の流れとスイッチング動作

電流パス切り換え形電力回収回路の効果について述べる。PDP パネルは、従来と比較するために 5-4 節の実験で用いた 20 インチ PDP を使用した。図 5-17 に、自己充電電圧 *Vc*、放電開始電圧 *Vf* とインダクタ直列接続期間 τs の関係を示す。*Ln* のインダクタンスは 2.0μH、維持電圧 *Vs* は 180V 一定、維持パルス周波数は 125kHz にした。τs と電圧反転時間 *tr* の関係は表 5-2 に示す通りである。*Vf* の値は前述と同様に電圧降下が発生した点を測定し、*Vc* の値は電力回収回路の電流がゼロの時刻の電圧を測定した。

自己充電電圧 *Vc* の計算値も同時に図 5-17 に示している。計算値は、電圧反転の経路を *LCR* の集中定数回路とおいて、インダクタの直並列接続時の微分方程式を解くことにより求めた(式(5-8)～ 式(5-12))。インダクタのインダクタンスを *Ln*、パネルの容量を *Cp*、期間 *T1* の電流経路の（直列接続時の）等価抵抗を *rs*、期間 *T2* の（並列接続時の）等価抵抗を *Rs* としている。パネルの容量 *Cp* は 38.4nF、直列等価抵抗は 0.4Ωと見積もっている。本実験回路のスイッチ Snx1、Sny1 は、それぞれオン抵抗値 1Ωの MOSFET を 2 並列で構成し、Sny2、Sny3、Snx3、Snx2 は、オン抵抗値 1Ωの MOSFET１つとダイオード 1 つの直列体で構成した。計算値は、*rs*=1.4Ω、*Rs*=1.5Ωとすることにより、実測値とよく一致する（図 5-17）ことから、ダイオード分の等価抵抗値は 1.2Ωと推定した。

期間 *T1*（インダクタ直列接続時）：

$$Vp_1(t) = -Vs\,\mathrm{e}^{-\frac{rs}{4Ln}t}\left\{\cos\left(\frac{B}{4Ln}t\right) + \frac{rs}{B}\sin\left(\frac{B}{4Ln}t\right)\right\} \qquad (5\text{-}8)$$

$$Ip_2(t) = \frac{2Vs}{B}\,\mathrm{e}^{-\frac{rs}{4Ln}t}\sin\left(\frac{B}{4Ln}t\right) \qquad (5\text{-}9)$$

$$B = \sqrt{\frac{8Ln}{Cp} - rs^2}$$

期間 *T2*（インダクタ並列接続時）：

$$Vp_2(t) = \mathrm{e}^{-\frac{Rs}{Ln}t}\left\{Va\cos\left(\frac{D}{Ln}t\right) + \left(\frac{Ia\,Ln}{Cp\,D} + \frac{Rs\,Va}{D}\right)\sin\left(\frac{D}{Ln}t\right)\right\} \qquad (5\text{-}11)$$

$$\mathrm{I}p_2(t) = \mathrm{e}^{-\frac{Rs}{Ln}t}\left\{Ia\cos\left(\frac{D}{Ln}t\right) - \frac{Rs\,Ia + 2Va}{D}\sin\left(\frac{D}{Ln}t\right)\right\} \qquad (5\text{-}12)$$

$$D = \sqrt{\frac{2Ln}{Cp} - Rs^2}$$

$Va = Vp_1(\tau)$　　（インダクタ直列→並列切り換え時のパネル電圧）

$Ia = 2Ip_1(\tau)$　　（インダクタ直列→並列切り換え時のパネル電流）

＊ τは期間 *T1* の時間

図 5-17 から、放電開始電圧 *Vf* は、 τs が 600ns まで 156V 一定で、600ns 以上は徐々に低下して、切り換えなしの 1220ns では 130V になった。これらの電圧値は、図 5-10 中の C 点と A 点に一致することがわかる。2.0μH の *Ln* を並列、直列に接続したインダクタンスが、従来回路の条件とそれぞれ一致しているためである。この結果より、パネル電圧がゼロ（ τs= 600ns）になるまでゆっくり充電しても放電電圧に影響を与えないことがわかった。また、反転電圧がゼロを通過しても、*Vf* は急激に低下しないこともわかった。電流パス切り換え形電力回収回路を用い、電圧反転を大きなインダクタンス（4μH）で効率よく緩やかに充電する期間と、小さなインダクタンス（1μH）で急に充電する期間を切り換えることにより、従来直接形のインダクタンス（2μH）での電圧反転時の放電開始電圧 *Vf* よりも大きな *Vf* 値を得ることができることが証明された。

提案方式（図 5-14）は、従来（図 5-7）と比較して構成が複雑になっている。単純に電力回収回路部分を比較すると、素子数が 3 倍必要ということになる。両方式の優劣を判断するには、上記計算式で用いた等価抵抗から推定できる素子数の同等条件で比較する必要がある。上述の通り、提案方式実験回路の電力回収回路分の構成素子数は、MOSFET が 8 素子、ダイオードが 4 素子で構成している。同数の 12 素子で従来方式の電力回収回路を構成すると、図 5-7 中の S_{cx1}、S_{cY1} は、それぞれ MOSFET3 素子の並列体とダイオード 3 素子の並列体の直列体で構成されることになる。このときの等価抵抗値は、パネル分 0.4Ωと MOSFET0.33Ωとダイオード 0.4Ωから、1.13Ωになる。図 5-11 の等価抵抗値 *R* と自己充電電圧 *Vc* の関係と、各電圧反転時間 *tr* と放電開始電圧 *Vf* の関係を見ると、等価抵抗値 1.13Ωでは、*Lc*=1.7μH（*tr*=820ns）／*Vf*、*Vc*=135V の条件（図中Ｂ点）の近くに最適設計値があることがわかる。従来方式の構成素子数同条件の *Vc* は 135V であるのに対して、提案方式は、図 5-17 より、*Vc* と *Vf* の交点 τs=1000ns の点が最適設計値となり、*Vc* は 143V となることがわかる。よって、回収効率は 75%（135/180）から 79%（143/180）に増加することになる。従来の電力損失が(5-2)式より 90*CpVs*、同様に電流パス切り換え形が 74*CpVs* になるので、電力損失は 82%（74/90）になることがわかる。

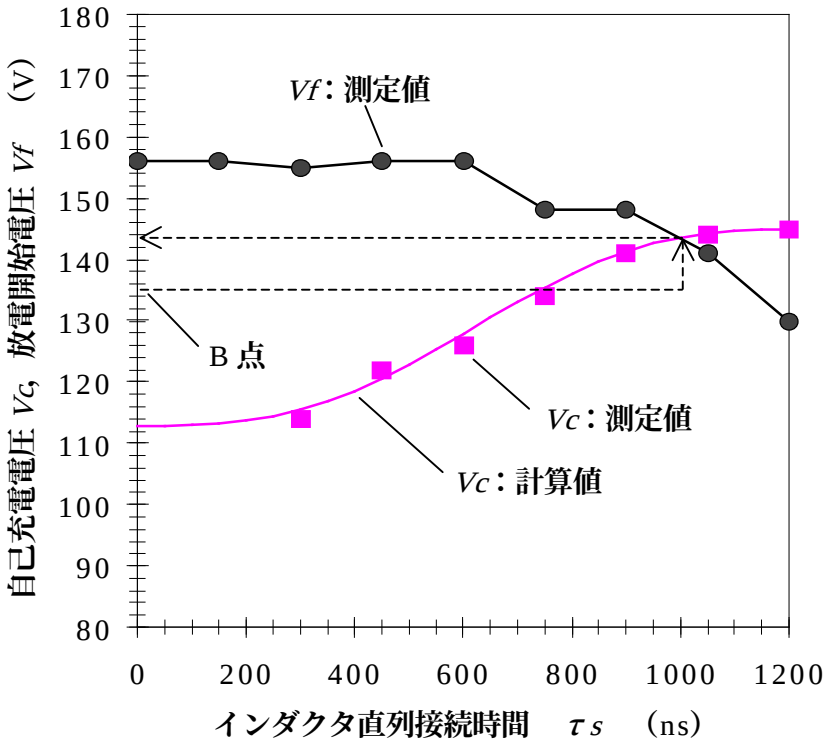


図 5-17　自己充電電圧 V_C、放電開始電圧 V_f とインダクタ直列接続期間 τs の関係

表 5-2　インダクタ直列接続時間 τs と電圧反転時間 t_r

τs(ns)	0	150	300	450	600	750	900	1050	1220
t_r(ns)	650	730	810	870	940	990	1060	1140	1220

5-6　アドレスパルス発生のための間接形電力回収回路

5-6-1　提案する電力回収形アドレス放電回路の構成

前節までは、維持放電回路のための電力回収回路に関して論じてきた。ここではアドレス放電回路のための電力回収回路について述べる。図 5-18 に、提案する電力回収形のアドレス放電回路の構成を示す。V_W はアドレス電極印加電圧であり、60V に設定されている。アドレス放電回路は、多出力のアドレスパルス発生用半導体集積素子（アドレス IC）と、アドレス IC の高圧側入力端子に接続された間接形電力回収回路と、電圧 V_W とアドレス IC 高電圧側入力端子の接続を入り切りするための半導体スイッチ S_1 からなる。図 5-19 に、スイッチ S_1、S_2、S_3、

およびアドレスパルスの出力タイミングを示す。電力回収回路の充放電は、アドレスパルス出力タイミングの切り換え点において、一瞬 S_1 をオフし S_2、S_3 を用い行なう。アドレス放電を確実に発生させるために、この充放電期間は短ければ短いほど好ましい。

この回路は、電力回収回路のコンデンサに並列に 500Ωの抵抗を接続している。抵抗により損失が発生してしまうが、それにはコンデンサ電圧をほぼ *Vw/2* に維持する効果があり、高い電力回収効率を得るためこのような構成にしている。維持放電回路の場合は、電力回収回路の負荷が PDP パネルのみであり、パネルへの充電エネルギ量とパネルからの放電エネルギ量がつり合い、コンデンサ電圧は自然に印加電圧の 1/2 になるため、並列抵抗は必要ない。この電力回収形アドレス放電回路の場合、負荷は PDP パネルとアドレス IC の寄生容量となる。負荷放電時、パネルおよびアドレス IC 両方とも電圧 Vw からの電圧変化になるのに対して、負荷充電時、パネル容量は 0V からの電圧変化、アドレス IC 容量は 0V に電圧を落とすスイッチ回路がないため、0V とコンデンサ電圧の中間的な電圧からの電圧変化になる。よって、アドレス IC 部分の充放電エネルギ量のバランスを取ることができないため、並列抵抗が無いとコンデンサ電圧が上昇し効率の良い電力回収ができなくなる。上記アドレス IC 用の 0V スイッチ回路を設ければ並列抵抗の削除は可能であるが、1 アドレス時間内における *Vw* 電圧の印加時間の確保と回路構成の簡素化を狙い、提案する本回路は図 5-18 に示すような構成になっている。

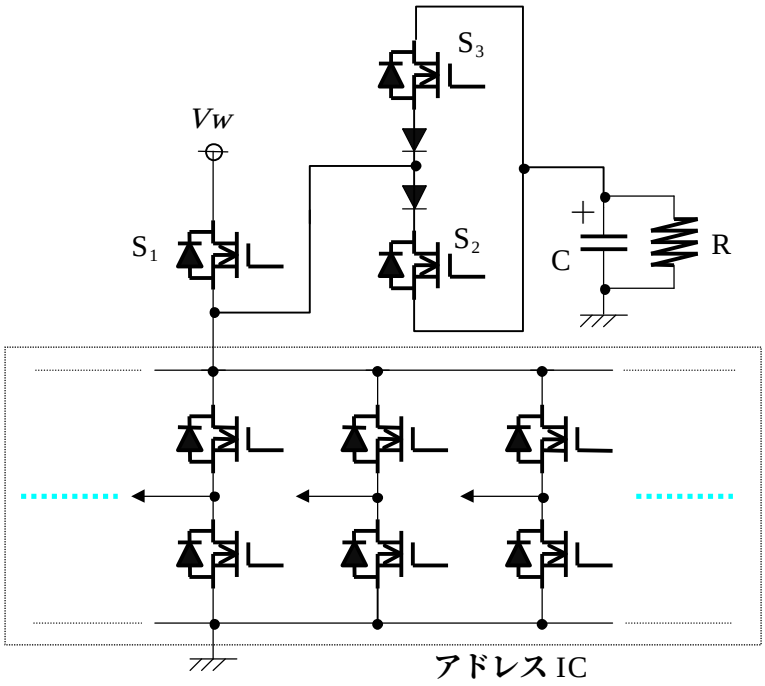


図 5-18　電力回収回路が付加されたアドレス放電回路の構成

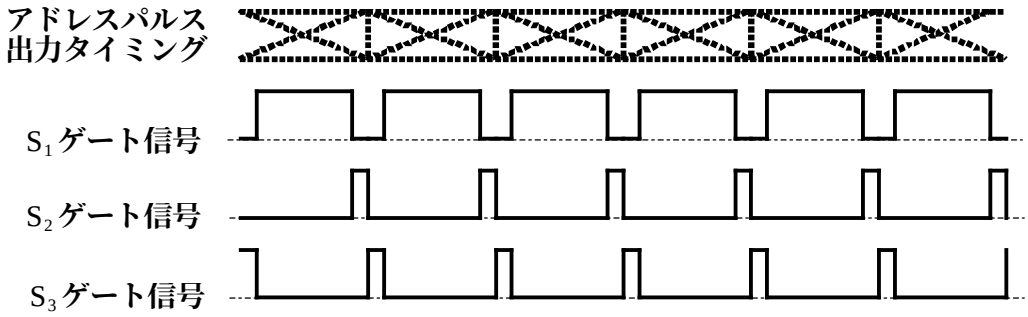
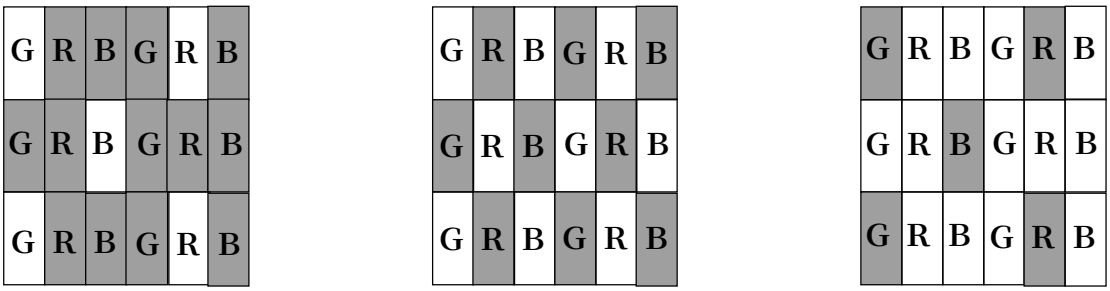


図 5-19　電力回収回路のスイッチングタイミング図

5-6-2　電力回収回路適用によるアドレス電力の低減効果

ここでも 20 インチ PDP を用い実験を行なった。アドレスパルスによる電力損失は、空間的そして時間的な電圧変動の回数により決まる。よって、損失が一番大きな表示パターンは、パルスのアドレス方向および行方向の電圧変化の回数が最大の市松表示になる。市松表示を基準にして表示率を図 5-20 に示すように変化させて、電力損失を測定した。アドレス IC の高圧側入力端子の電圧と電流波形を測定することにより、1 ライン（行）当りの瞬時的な損失エネルギを求め、1 表示画面分のスイッチング回数からスイッチングによる電力損失を求めた。図 5-21 に、電力回収回路を動作させた場合とさせない場合における、1 スイッチング期間のアドレス IC の電圧と電流波形（表示率 50%の条件）を示す。図 5-21 より、電力回収回路の動作により、電流のピーク値が 1/3 程度まで減じていることがわかる。これは、電力損失の低減を意味している。



表示率 25%　　表示率 50%　　表示率 75%

図 5-20　実験に用いた表示パターン

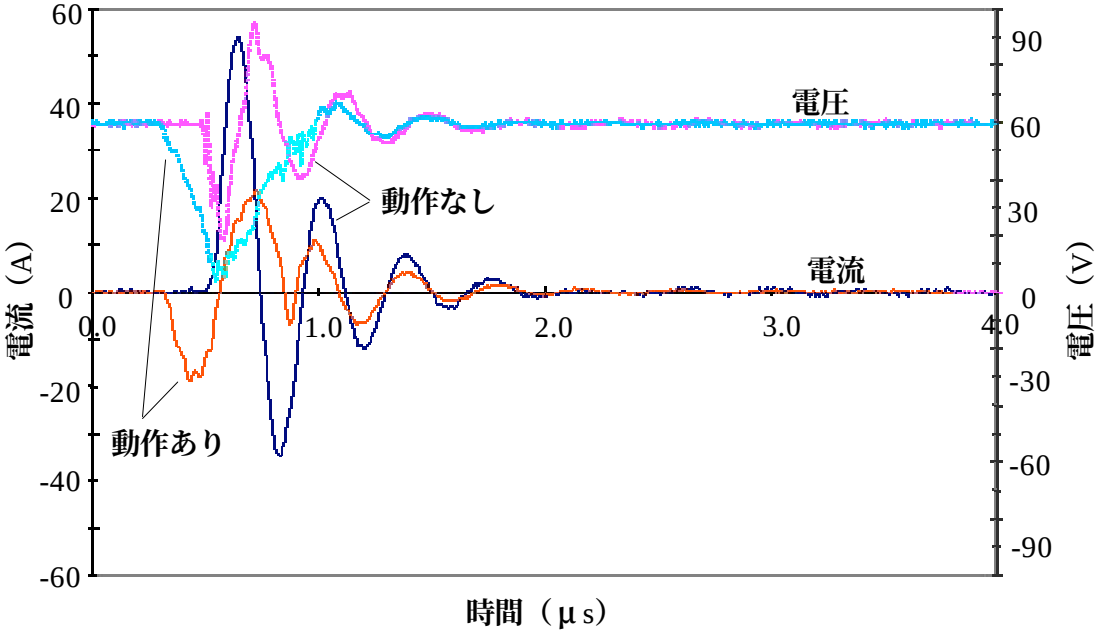


図 5-21　電力回収動作あり／なしのアドレス IC 入力端子電圧、電流波形

図 5-22 に、表示率と電力回収動作無しの場合と有りの場合における、全体の電力損失（コンデンサ並列抵抗の損失も含む）の関係を、図 5-23 に電力回収回路のコンデンサ電圧の関係を示す。図より、電力回収回路がない場合、電力損失は表示率 50%をピークとして低表示率側では単調増加、高表示率側では単調に減少することが確認できた。これは、予想していた結果であり、空間的、時間的電圧変動回数は表示率 50%を最大とし、それより小さくあるいは大きくなるに従って電圧変動回数は減少するためである。電力回収動作により、最も電力損失が大きい表示率 50%の場合において、電力損失を 27%まで低減でき、ほとんどの表示率において大幅に低電力化ができることがわかった。低・高表示率において、電力損失が逆転している。これは、電圧変動回数が少ないこの領域はもともと電力損失が少なく、コンデンサの並列抵抗（500Ω）による電力損失の増加が原因である。また、低・高表示率でコンデンサの電圧が上昇していることも、効率を悪くしている要因である。この現象は、上述のアドレス IC 容量負荷と PDP パネル負荷の割合が変化するためであり、低・高表示率になるほどこの割合が大きくなるからである。提案する電力回収形アドレス放電回路は、電力損失を表示率に依存せずに従来の電力損失最大値の 30%にすることができる。電力損失が増加する表示率の領域があるが、駆動回路は最大電力損失量を基準として発熱に対する信頼性の設計を行なうことから、本提案による最大電力損失量の大幅な低減は、小形化、低コスト化に非常に有効であると言える。

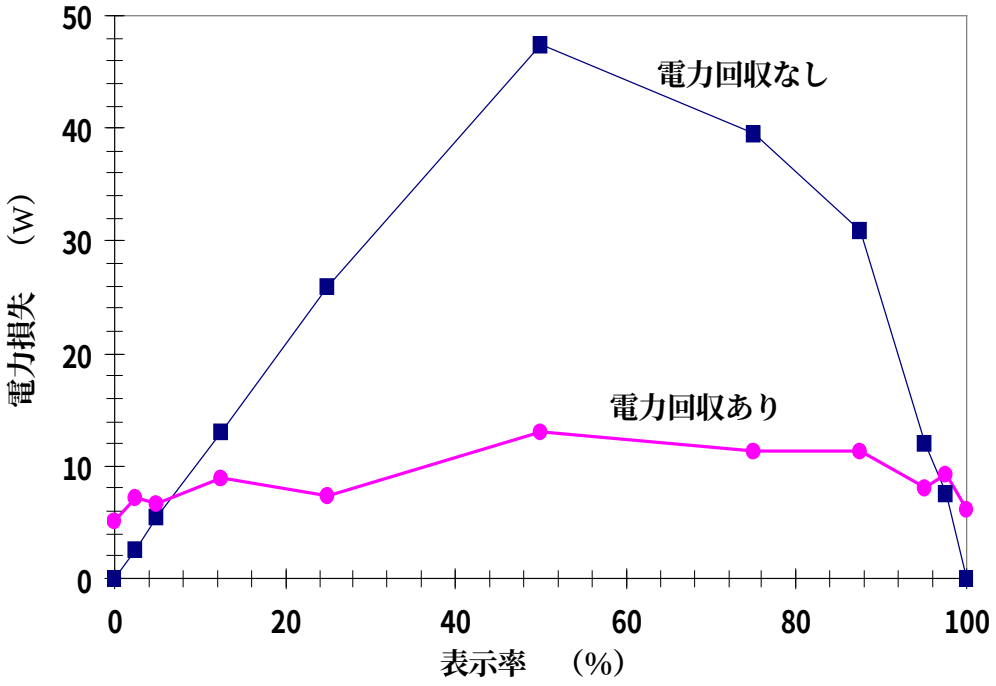


図 5-22　電力回収動作あり・なしにおける表示率と電力損失の関係

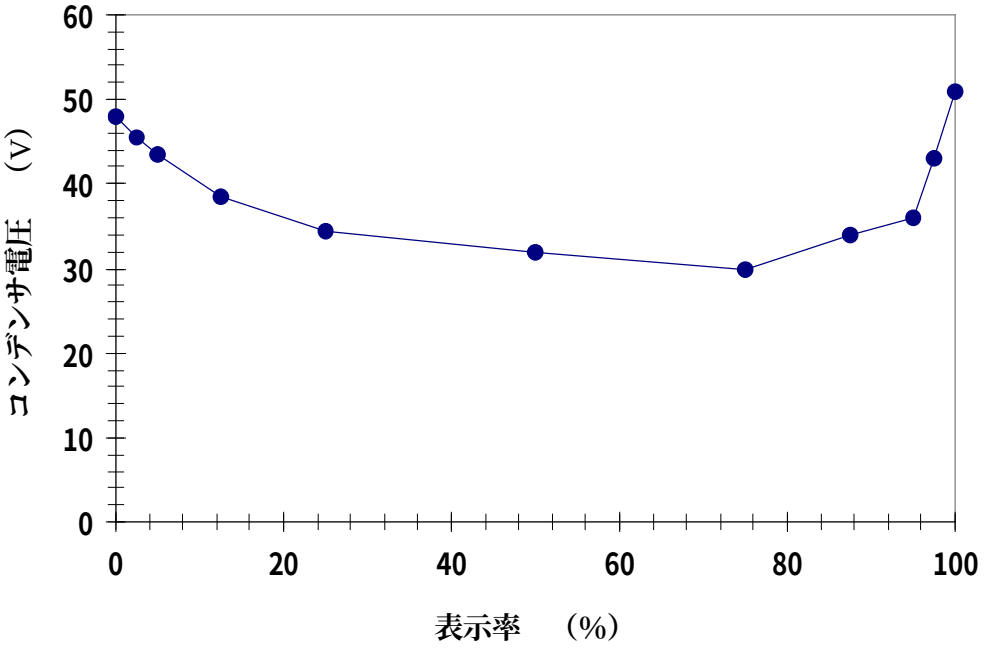


図 5-23　電力回収形アドレスパルス発生回路の表示率とコンデンサ電圧の関係

5-7　まとめ

AC 形 PDP の特性を考慮した高効率な電力回収回路について論じた。まず、AC 形 PDP の特性として以下のことがわかった。

- パルスの立ち上がり時間が大きいほど放電開始電圧は低下する。
- 維持パルス周波数が大きいほど放電開始電圧が低下する。

また、回収回路の抵抗とインダクタンスより、維持放電回路の効率が決まり、パルスの立ち上がり時間はインダクタンスに依存する。上記 PDP の放電特性の結果から、最大効率を得るための電力回収回路の回路定数最適化は、コストから回路の抵抗値を決め、次にインダクタンスを自己充電電圧が放電開始電圧を超えないように設定すればよいことを示した。

次に、従来と比較して負荷容量による電力損失を減らすことのできる電流パス切り換え形電力回収回路について提案した。放電開始電圧の低下を抑え、電荷反転時間をできるだけ大きくとることのできる、２つの電圧パルスの立ち上がり傾斜を持つ維持放電回路である。回路構成素子数同条件で従来と比較して、パネル容量による電力損失が 82%になることを示した。

最後に、間接形電力回収回路をアドレス放電回路に適用したアドレス電力回収方式を提案した。電力損失を表示率に依存せずに従来の電力損失最大値の 30%にすることができることを示した。駆動回路は、最大電力損失量を基準として発熱に対する信頼性の設計を行なうことから、本提案による最大電力損失量の大幅な低減は、小形化、低コスト化に非常に有効であると言える。

参考文献

（1）　御子柴茂生：“プラズマディスプレイ最新技術”，ED リサーチ，1996

（2）　L. F. Weber and Mark B. Wood：“Energy Recovery Sustain Circuit for AC Plasma Display”，SID 87 Digest，pp.92-95，1987

（3）　坂井徹男：“2 行同時駆動放電パネルを用いたカラーテレビ画像表示システム”，Trans. IECE ’79/10，Vol.62－B，No.10，pp.893-899，1979

（4）　鴻上明彦・坂本光造・江渡正容・品田真一・御子柴茂生：“タウンゼント発光型ガス放電テレビの無効電力回収”，TV 学技報，Vol.13，No.58，pp.7-12，1989

（5）　橋本隆・岩田明彦：“自己消去誘発波形を用いた AC 形 PDP の高効率化”，信学技報，EID-98-97，pp.103-108，1999

（6）　民田太一郎・岩田明彦・田中正明：“V-Q Lissajous 図形を用いた ac-PDP の放電諸量の測定”，電気学会研究会資料，ED-96-274，pp.1-10，1996

（7）　民田太一郎・岩田明彦・田中正明：“V-Q Lissajous 図形を用いた acPDP の放電計測”，Trans. IEE of Japan，Vol.118-A，No.4，pp.353-358，1998

（8） T. Urakabe, A. Iwata and M. Tanaka:“ High Efficient Sustain Circuit for AC Plasma Display ”, Conf. Rec. of IDRC ’97, pp.386-389, 1997
（9） 民田太一郎・岩田明彦・田中正明 :“ PDP 放電のマクロシミュレーションと無声放電の統一的理解 ”, 放電研究会資料, ED-97-90, pp.43-48, 1997
（10） 稲永康隆・橋本隆・岩田明彦・田中正明 :“ AC-PDP における補助放電を用いた高速書込みの検討 ”, 信学技報, EID-96-72, PP.25-30, 1997

第６章

低周波・矩形波交流駆動回路の簡素化と効率改善
－簡素な構成の新しい HID ランプ用駆動回路－

6-1　はじめに

ここでは、低周波・矩形波交流駆動回路の低コスト化を目的とした回路方式の提案と、提案回路方式の効率改善および安定したプラズマ形成について論じる。高圧金属電極アーク放電灯用駆動回路において、従来にない簡素な構成の回路方式を提案する。高圧金属電極アーク放電灯とは、高圧水銀ランプ、メタルハライドランプ、高圧ナトリウムランプなどの短ギャップ高圧蒸気放電ランプを指し、これらを総称して HID（High Intensity Discharge）ランプと呼ぶ。小形で大光束を出力する特長から、プロジェクションディスプレイの光源、自動車用のヘッドライト、照明用の光源に利用されている。

本研究に用いた HID ランプは、約 2mm のギャップに棒状のタングステン電極を先端が対向するように配置され、直径数 mm の球状の放電容器内には、約 10 気圧 Xe ガスおよび Hg やハロゲン化金属が封入されている。このランプは、電極間に 250Hz～500Hz の低周波な交流電圧を印加することにより短ギャップアーク放電を持続させ、ガス放電により発せられる可視光を利用した光源である。この短ギャップアーク放電のプラズマ源は、Pd 積の極端に大きな領域で、かつ電極や壁面といった界面の影響が大きい放電が利用されていることから、大電流密度のマイクロプラズマ源の一種と言える。

自動車ヘッドライトに適用される 35W-HID ランプ用駆動回路において、従来の DC/DC コンバータとフルブリッジインバータ（4 つのスイッチ素子で構成）で実現されていた機能を、コンデンサ 1 個とスイッチ素子 1 個と DC/DC コンバータの間欠動作で代替する方式を提案する。この方式は、構成する全スイッチ素子の共通電圧からの駆動が可能なため、スイッチ素子の駆動回路が簡素化できるメリットも併せ持っている。発案した回路方式は、マイクロ、ミリギャップ放電だけではなく、金属電極構造交流放電を利用したプラズマ源の簡素化（小形・低コスト化）に有効である。また、提案方式の課題となった効率改善方法について述べる。

本章において、自動車用 HID ランプ点灯回路（ランプ点灯用の駆動回路）の研究の背景、従来の点灯回路の構成、および HID ランプの点灯のさせ方について述べる。次に、提案する点灯回路方式について述べ、提案方式の課題およびその解決方法について論じる。提案方式の点灯回路の試作とその評価について述べ、最後に、この章のまとめを述べる。

6-2　自動車用 HID ランプ点灯回路研究の背景

高輝度かつ低消費電力という魅力的な特長を有することから、近年、自動車用 HID ランプが急速に普及してきている。従来のハロゲン電球タイプのランプと比較して、4 倍もの明るさを得ることができる[1]。HID ランプの外観および構造を図 6-1 に示す。HID ランプは、発光部のインナバルブと、それを覆うように配置された紫外線をカットするためのアウタバルブから構成されている。インナバルブは石英ガラスからなり、アウタバルブは Ti などをドープした石英ガラスからなる。インナバルブ内部に 1 対の放電電極が設けられ、10 気圧程度の Xe、Hg、ハロゲン化金属が封入されている。アーク放電により得られる各原子の発光スペクトルを利用し、白色光を出力する。定常状態での投入電力は約 35W である。

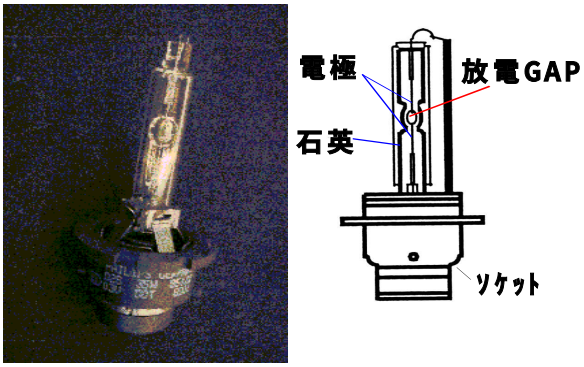


図 6-1　自動車用 HID ランプの概観と構造

HID ランプは、従来のハロゲン電球と比較して、高輝度・高効率という大きなメリットをもつ反面、専用の点灯回路が必要であるというデメリットもある。スペースとコストの点では、従来のものから劣っているということになる。自動車用 HID ランプのさらなる普及のために、点灯回路の低コスト・小形化が望まれている。

HID ランプ点灯回路は、バッテリの電圧を昇圧する DC/DC コンバータ、DC 電圧を AC 電圧に変換してランプに供給するインバータ、始動時に高圧パルスを発生しランプを点火するイグナイタから構成されている[2]。点灯回路のスペースおよびコストの課題を解決するために、DC/DC コンバータを不要とする電源電圧から MHz オーダの交流に直接変換する方式[3]や、共振形 DC/DC コンバータとハーフブリッジインバータを組み合わせた方式[4]が提案されている。本章において、従来の研究とは異なったアプローチで上記課題を解決する点灯回路方式を提案する。

6-3　従来の点灯回路と HID ランプの点灯方法

図 6-2 に従来点灯回路の構成を示す。点灯回路は、フライバック方式の DC/DC コンバータ部、直流電圧を交流矩形電圧に変換するブリッジ回路部、始動時に放電ブレークさせるための高圧パルスを発生させるイグナイタ回路部の 3 つの部分から構成されている。DC/DC コンバータ部は、バッテリ電圧 12V あるいは 24V を始動時 480V に変換し、放電ブレーク後はランプの状態（ランプ電圧）に合わせて出力を 70W～34W に調節する。また、2 次出力部に設けられたコンデンサ Ch は、放電ブレーク直後ランプに電流を供給し放電を持続させる働きと、DC/DC コンバータの出力フィルタとしての平滑コンデンサの役割もある。ブリッジ回路部は、４つのスイッチング素子でフルブリッジ回路が構成され、DC/DC コンバータの直流電圧出力を交流矩形パルス電圧に変換する。イグナイタ回路部は、始動時に高電圧パルス（約 20kV）を発生させる働きを持つ。

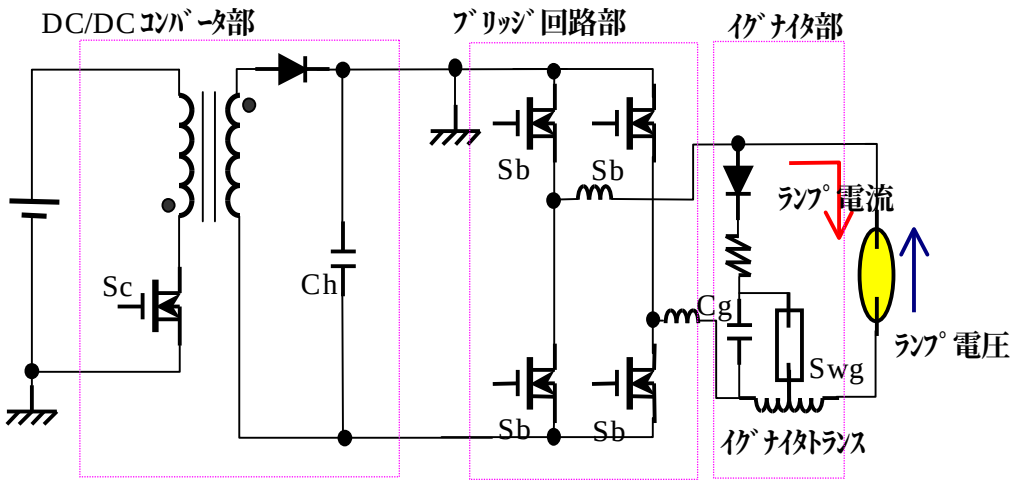


図 6-2　従来の HID ランプ点灯回路の構成

次に、HID ランプの点灯過程とそのときの回路動作について述べる。HID ランプの点灯の始動から定常放電までの流れを図 6-3 に、各放電期間の回路動作を図 6-4 に示す。バッテリと点灯回路がスイッチにより接続されると回路が動作し始める。放電ブレークが発生するまでの期間を待機期間と呼ぶ（図 6-3、6-4 期間①）。待機期間において、スイッチ Sb1、Sb4 が ON となりスイッチ Sc のゲートには 100kHz のデューティー比が 0%～80%の矩形パルスが入力される。スイッチ Sc が ON－OFF を繰り返すことによりトランス 2 次側に電流が流れる（電圧が発生する）。2 次側に発生した電流は、コンデンサ Ch、Cg を充電する。そのとき、コンデンサ Ch の充電電圧が 480V を超えないようにスイッチ Sc のゲート信号のデューティー比がコントロール（PWM 制御）される。

コンデンサ Cg の電圧が約 450V になると、ギャップスイッチ Swg が ON しイグナイタトランスの 1 次巻線にパルス電流が流れ、2 次巻線に約 20kV の高電圧が発生する。ランプ電極間

に高電圧が印加されるため放電が開始する（放電ブレーク、期間②）。

放電ブレークすると、ランプに電流が流れ始めランプ電極間電圧が急激に低下する。電圧が低下すると、コンデンサ Ch に蓄積されているエネルギがランプに供給される（*Ia*）。放電ブレーク直前はスイッチ Sc のゲート信号のデューティー比が 0%に近い（絞られている）ため、DC/DC コンバータが電流をランプに供給するのに少し時間を要する。よって、ブレーク直後、DC/DC コンバータから電流をランプに供給することは困難である。このコンデンサ Ch が供給する電流は、DC/DC コンバータが立ち上がるまで放電をつなぐ重要な役割を持っている。この期間を放電成長期間と呼ぶ（期間③、200μs 程度）。

ランプへの電流供給源が DC/DC コンバータに移行すると、DC 的に電流をランプに供給する。その期間はランプにある決められた電荷を供給するまで続けられる（期間④DC フェーズⅠ）。次に、スイッチ Sb1、Sb4 を OFF し Sb2、Sb3 を ON して逆極性も同じだけ DC 的に電流を流し続ける（期間④DC フェーズⅡ）。この期間は、電極を加熱してランプ電圧の安定化を図り、それ以降の放電を安定させる目的がある。

DC フェーズ以降は、AC フェーズに入る（期間⑤）。この期間は、数百 Hz の一定周期の交流矩形パルスで点灯が持続される。ランプが冷えた（しばらく点灯していない）状態から点灯するときは、AC フェーズになった直後のランプ電圧は 30V 程度で低く、放電サイクルが繰り返されるに従ってランプ電圧も上昇してくる。定常状態には 1min 程度で達し、その時のランプ電圧は 80V～90V である。規定された光束の立ち上がりを実現するため、AC フェーズ初期は 70W の電力をランプに投入し、定常放電状態では 34W の電力をランプに投入している。AC フェーズにおける回路の動作は、正極性電圧印加時は Sb1、Sb4 が ON、Sb2、Sb3 が OFF で、負極性電圧印加時はその逆である。点灯周波数は、音響的共鳴現象による点灯の立ち消えが発生しない 250Hz～数 kHz のうちから選ばれる。

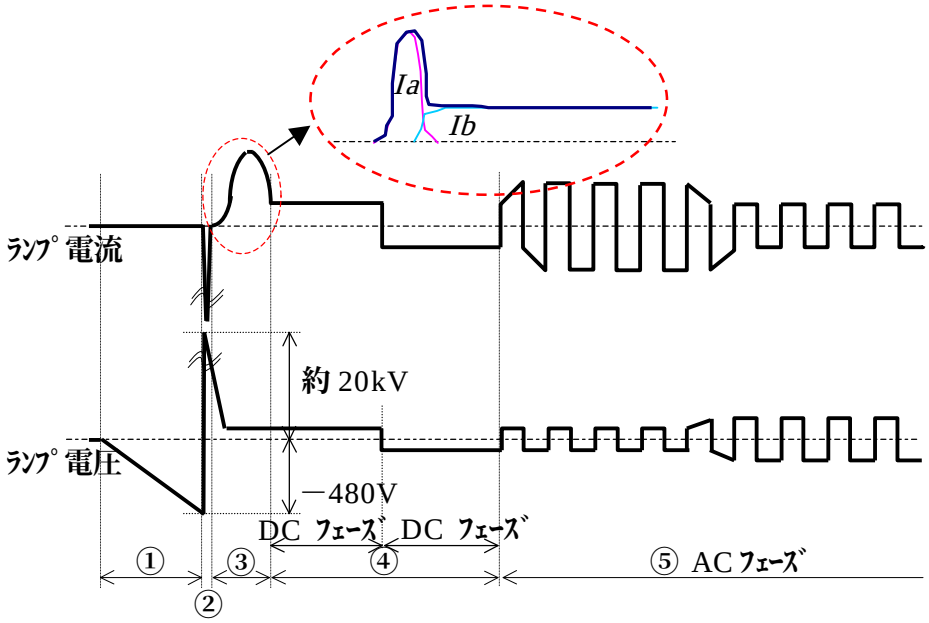


図 6-3　HID ランプ点灯の始動～定常放電の流れ

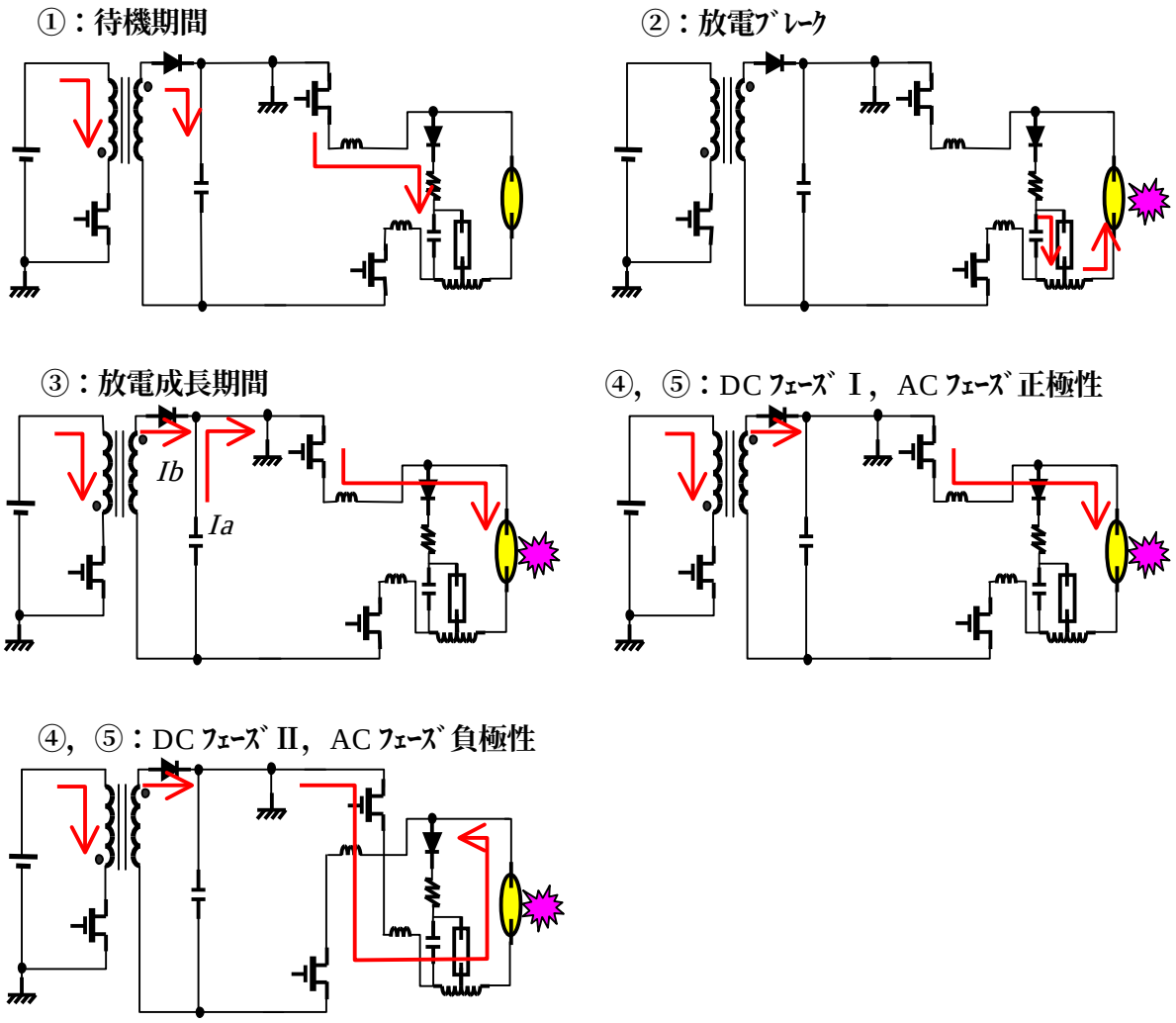


図 6-4　従来点灯回路の各放電期間の回路動作

6-4　新点灯回路方式（Q ブリッジ点灯回路方式）の提案

従来の HID ランプ点灯方法（点灯電圧、電流波形）をなるべく変えることなく点灯回路の部品点数を削減する新しい点灯方式を提案する。提案する HID ランプ点灯回路の構成を図 6-5 に示す。従来、ブリッジ回路部はパワー素子４つで構成されていたのが、提案回路では１つになっており、そのスイッチ素子 Sb に加えて電解コンデンサ Ct、消灯時に電解コンデンサの電荷を瞬時に無くすためと DC フェーズの期間を設けるために、コンデンサ Ct に並列に設けられたスイッチ素子 Sr がある。ブリッジ回路部のスイッチ数が従来の 1/4 で交流駆動を実現したため、この回路方式をクオーターブリッジ（Q ブリッジ）点灯回路方式と呼ぶ。スイッチ Sc、Sb、Sr は、図をみればわかるように GND 基準でドライブできる。ブリッジ回路部のパワースイッチ素子が少なくなった分、パワー素子保護用のフィルタも少なくて済む。従来回路と比較すると、パワースイッチ素子数が従来の６個（Sc、Sb1～4、Swg）から４個（Sc、Sb、Sr、

Swg）に減少していることがわかる。

次に動作について説明する。図 6-6 にランプ電圧、コンデンサ Ct 電圧、ランプ電流波形、スイッチング素子のゲート電圧波形図を示し、図 6-7 に各放電期間の回路動作説明図を示す。待機期間～放電成長期間において、スイッチ Sb は OFF、スイッチ Sr は ON 状態でスイッチ Sc が ON-OFF を繰り返すことにより、コンデンサへの充電、ランプへの電流供給が行われる。従来は多くの放電成長電流を Ch から供給していたが、Q ブリッジ点灯回路は Ch の容量を従来の 1/7 程度にしているため、十分な放電成長電流をランプに供給することができない。よって、従来は、待機期間～放電成長期間の DC/DC コンバータ制御を PWM で行っていたのを、オンデューティー比を一定にし電流の制御を行うチョッパー制御に変更し、高速に DC/DC コンバータ出力が立ち上がるようにしている。足らない放電成長電流は DC/DC コンバータから補っている。コンデンサ Ch 容量を小さくしているのは、スイッチング時に発生する Ch 蓄積エネルギの抵抗損失を抑えるためである。詳しくは次節で述べる。

DC フェーズにおいて、ある所定の期間一定方向に電流をランプへ供給し電極を加熱した後（期間④）、スイッチ Sr を OFF しランプに電流を流しつつコンデンサ Ct を充電する（期間⑤）。負極性パルスを形成するための電源を用意する過程である。従来回路方式の DC フェーズは正極、負極両方行っていたが、Q ブリッジ回路方式は片極性だけになっている。

所定の電圧にコンデンサ Ct が充電されたら、AC フェーズに移行する。AC フェーズにおいて、負極性の電流をランプに供給するとき、スイッチ Sr は OFF のままで Sc は OFF、Sb は ON になる。コンデンサ Ct に前期間で蓄えられたエネルギより、今までとは逆方向の電流がランプに流れる（期間⑥）。正極性の電流を供給するときは、Sb を OFF にし DC/DC コンバータから電流をランプに供給する。DC/DC コンバータの間欠動作とスイッチ Sb の動作を組み合わせることにより、交流電圧をランプに印加している。従来同様、電力はコントロールされ定常時 34W 一定で維持される。

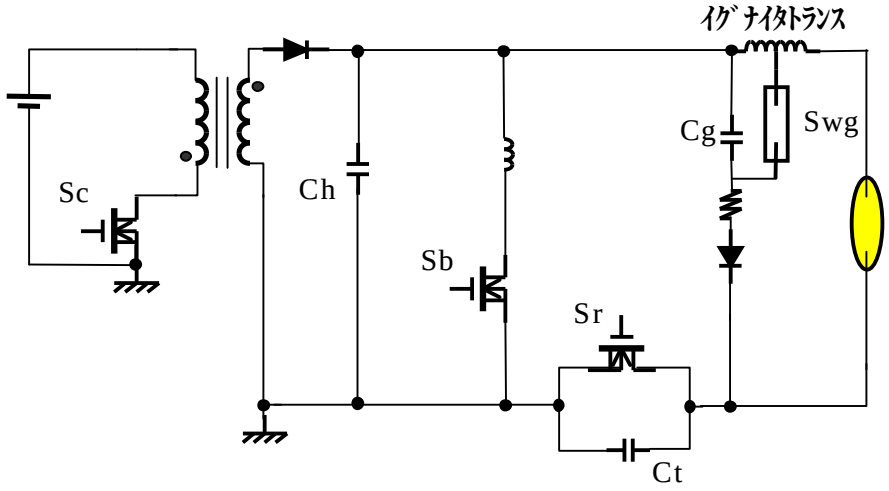


図 6-5　提案する新しい HID ランプ点灯回路の構成

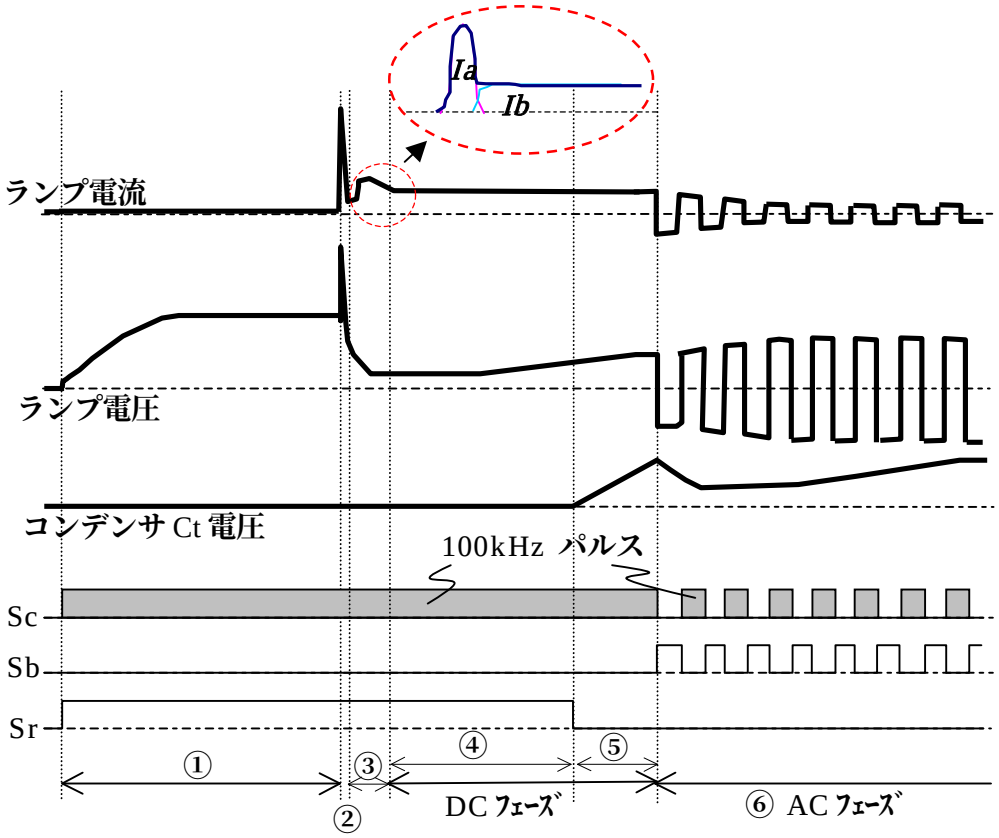
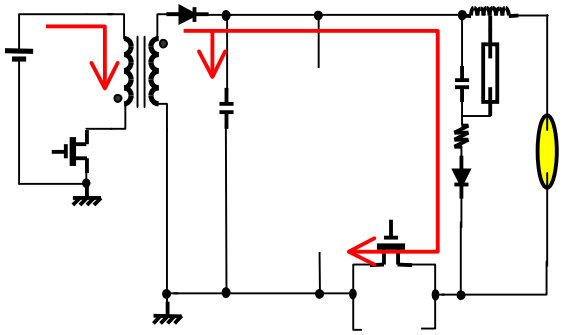
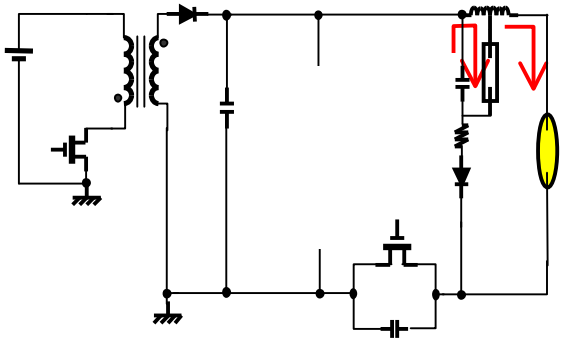


図 6-6　Q ブリッジ点灯回路方式の電圧、電流波形

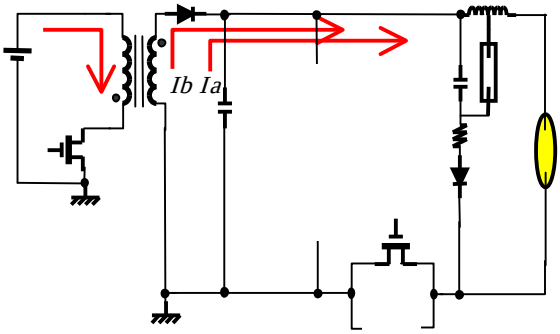
①：待機期間



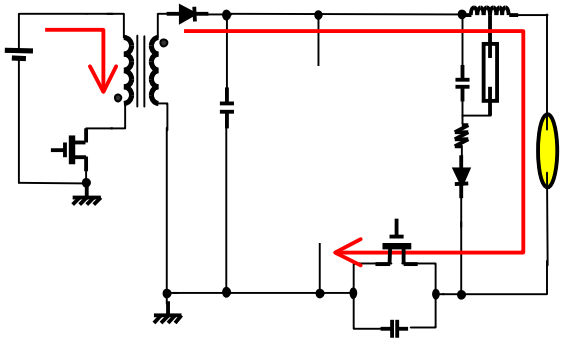
②：放電ﾌﾞﾚｰｸ



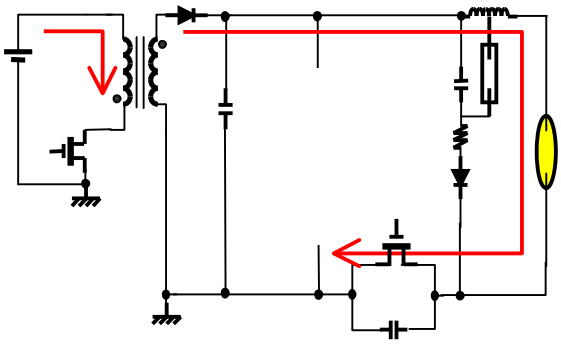
③：放電成長期間



④：DC ﾌｪｰｽﾞ



⑤，⑥：DC ﾌｪｰｽﾞ，
AC ﾌｪｰｽﾞ 正極性ﾊﾟﾙｽ



⑥：AC ﾌｪｰｽﾞ 負極性ﾊﾟﾙｽ

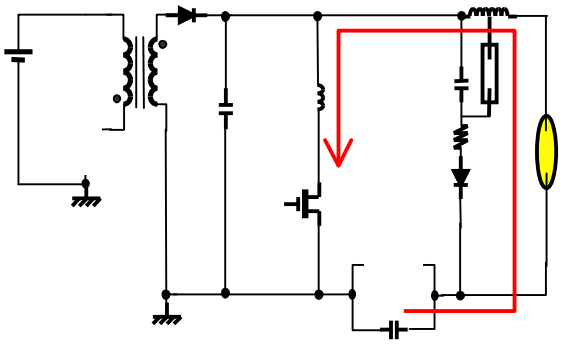


図 6-7　Q ブリッジ点灯回路の各放電期間の動作説明

6-5　Q ブリッジ点灯回路方式の課題とその解決策

本節では、Q ブリッジ点灯回路方式特有の下記課題に対する解決策について論じる。

- スイッチ Sb を ON するたびに発生する平滑コンデンサ Ch 蓄積エネルギの損失の発生
- DC フェーズから AC フェーズへの移行時、AC フェーズ初期に発生する放電の立ち消えの発生

6-5-1　平滑コンデンサ蓄積エネルギの損失低減（蓄積エネルギの放電利用）

Q ブリッジ点灯回路方式は、ブリッジ回路部の High アーム側にスイッチを設けていないため、スイッチングの度に平滑コンデンサ Ch に蓄えられている電荷を捨てることになり、それが損失となる。コンデンサ容量を低下させれば、この損失は低減することができるが、電圧、電流リプルを抑えるためには、容量は大きい方が望ましい。このキャパシタンス損失低減の方策として、“ 平滑コンデンサエネルギの放電への利用 ”を考えた。本節ではその効果について述べる。

ランプ電圧が 85V（定常放電時電圧）から 45V 低下するまで（ランプ電圧 40V になるまで）スイッチ Sb を OFF とし、そのエネルギをランプに供給した後、スイッチ Sb を ON してランプ印加電圧の極性を反転させるとした場合（図 6-8）の損失を計算から検討した。ランプ電圧 40V で極性を切り換える動作は、ランプの放電持続への影響はないと判断している。計算モデルを図 6-9 に示す。電解コンデンサ Ct 容量 ≫ 平滑コンデンサ Ch 容量なので、電解コンデンサ Ct を電源と見なしている。インダクタは、イグナイタートランスのインダクタンス値 2.5mH、ランプは抵抗とし 212.5Ω とした。定常放電時のランプ電圧 85V、ランプ電流 0.4A（ランプ電力 34W）から抵抗値を決めた。DC/DC コンバータはダイオードがあることから、そしてコンデンサ Cg はダイオードがあるため無視できる。電圧初期値は、平滑コンデンサ電圧 170V（85V ×2）、電源電圧（コンデンサ Ct 電圧）85V、電流初期値は 0.4A とした。

ランプインピーダンス 212.5Ω と大きいため、平滑コンデンサ Ch の容量が小さいときは減衰振動条件となり、容量が大きいときは減衰条件になる。各条件の電流、コンデンサ Ch の電圧の式は、回路微分方程式を解くことにより求められる。計算式を以下に示す。

減衰振動条件の場合

$$q(t) = \mathrm{e}^{\alpha t}\left(A\cos\beta t + B\sin\beta t\right) + CV \qquad (6\text{-}1)$$

$$Vc(t) = \frac{q(t)}{C} \qquad (6\text{-}2)$$

$$i(t) = \mathrm{e}^{\alpha t}\left\{\left(\alpha A + \beta B\right)\cos\beta t + \left(\alpha B - \beta A\right)\sin\beta t\right\} \qquad (6\text{-}3)$$

$$\alpha = \frac{-R}{2L}$$

$$\beta = \frac{\sqrt{\frac{4L}{C} - R^2}}{2L}$$

$$A = C(V_0 - V)$$

$$B = \frac{I_0 - \alpha A}{\beta}$$

C：コンデンサ Ch の容量値

L：イグナイタートランスのインダクタンス値

R：ランプの放電抵抗値

V_0：ｺﾝﾃﾞﾝｻ電圧の初期値

I_0：電流の初期値

過減衰条件の場合

$$q(t) = K_1 e^{\alpha_1 t} + K_2 e^{\alpha_2 t} + CV \qquad (6\text{-}4)$$

$$Vc(t) = \frac{q(t)}{C} \qquad (6\text{-}5)$$

$$i(t) = K_1 \alpha_1 e^{\alpha_1 t} + K_2 \alpha_2 e^{\alpha_2 t} \qquad (6\text{-}6)$$

$$\alpha_1 = \frac{-R + \sqrt{R^2 - \frac{4L}{C}}}{2L}$$

$$\alpha_2 = \frac{-R - \sqrt{R^2 - \frac{4L}{C}}}{2L}$$

$$K_1 = C(V_0 - V) - K_2$$

$$K_2 = \frac{I_0 - \alpha_1 C(V_0 - V)}{\alpha_2 - \alpha_1}$$

以上の計算式からランプ電圧（$R\ i(t)$）、平滑コンデンサ Ch 電圧 $Vc(t)$を、平滑コンデンサ Ch 容量を 0.1μ、0.2μ、0.4μ、0.68μF と変化させて求めた。結果を図 6-10 に示す。図より、ランプ電圧が 40V になるまでランプ電圧の極性を反転させない場合、各容量の平滑コンデンサ電圧は下表のようになることがわかった。

表 6-1　ランプ電圧 40V の時刻の平滑コンデンサ電圧（計算値）

平滑コンデンサ容量	0.1μF	0.2μF	0.4μF	0.68μF
平滑コンデンサ電圧	96V	111V	118V	122V

これらの結果から、点灯周波数 250Hz 点灯条件下の損失を図 6-11 に示す。損失は下式より求められる。DC/DC コンバータによる定電流充電であるため充電時の損失はほとんど無く、放電時のみ損失が発生する。

$$P(\text{キャパシタンス損失})=\frac{CV^2 f}{2} \qquad (6\text{-}7)$$

V：極性反転時の平滑コンデンサ電圧

ｆ：点灯周波数

Q ブリッジ点灯回路方式で従来の平滑コンデンサ容量 0.68μF に 170V 蓄積されたエネルギをすべて抵抗で損失させると、式(6-7)より 2.45W になる。図 6-11 をみると、この損失が 1.3W 程度になることから、コンデンサエネルギをランプ放電へ利用する方法は非常に効果があることがわかる。

従来の点灯回路と Q ブリッジ点灯回路それぞれにおける半導体素子の損失を比較する。損失発生部としては、DC/DC コンバータを構成するスイッチ Sc と、ダイオード、ブリッジ回路を構成するスイッチ Sb とする。スイッチ Sc のオン抵抗は 27mΩ、スイッチング時電圧変化に要する時間 tr は 30ns、tf は 150ns とし、スイッチング周波数は 100kHz とする。ダイオードの順方向電流と順方向電圧の関係は図 6-12 に示す通りとし、リカバリ時間は 70ns、リカバリ電流は 2×*If**（*If**：スイッチング直前の順方向電流）とする。スイッチ Sb のオン抵抗は 1.2Ωとし、スイッチング周波数は 250Hz と低いためスイッチング時の損失は無視する。各方式に応じてトランスの仕様を変更することとし、DC/DC コンバータのオンデューティー比は方式に関わらず一定とすると、電圧電流条件は、従来点灯回路方式の場合 1 次側電圧 12V、矩形電流 5.4A、2 次側電圧 85V、矩形電流 0.9A となり、Q ブリッジ点灯回路方式の場合、1 次側電圧 12V、矩形電流 10.8A、2 次側電圧 170V、矩形電流 0.9A となる。Q ブリッジ点灯回路方式は、DC/DC コンバータが半周期休止するので、その期間損失は発生しないこととする。

上記の条件で半導体素子の損失を見積もった結果を図 6-13 に示す。図においては、従来点灯回路方式の電力損失、従来条件（Ch=0.68μF、コンデンサエネルギの利用なし）の Q ブリッジ点灯回路方式の損失、Q ブリッジ点灯回路方式で効率改善対策（Ch=0.1μF、コンデンサエネルギをランプ電圧 40V まで利用）した場合の損失を示している。図より、Q ブリッジ点灯回路方式で対策をしない場合、電力損失が大幅に大きくなってしまうが、コンデンサ容量を 0.1μF まで低下させ、上述の対策をすると、従来点灯回路方式とほぼ同じ電力損失になることがわかる。

平滑コンデンサ Ch の容量を小さくすると、DC/DC コンバータの出力電圧のリプルが大きくなり、ランプ電流の電流リプルが大きくなることにより、音響共鳴現象による放電の立ち消え[5]が懸念される。しかし、大きなインダクタンス（約 2.5mH）をもつイグナイタトランスがランプに直列に接続されているため、電流リプルは、コンデンサ容量 0.1μF で 16mAp-p、0.2μF で 8mAp-p と小さく、放電の不安定化の問題は発生しないことを実験により確認した。

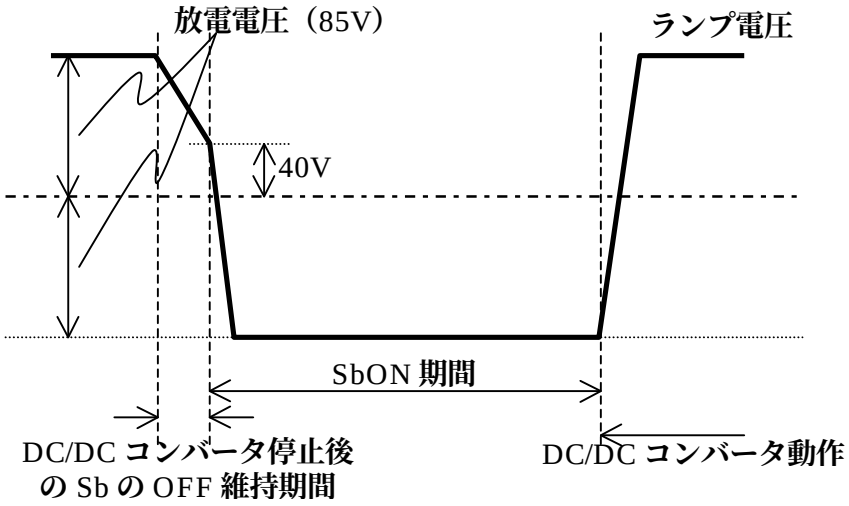


図 6-8　コンデンサエネルギをランプ放電へ利用した時のランプ電圧波形

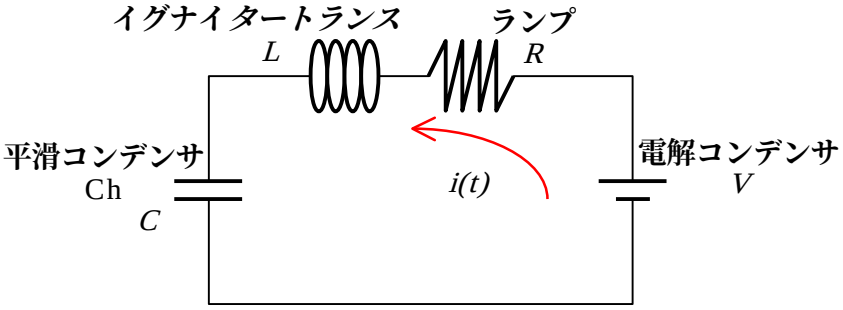


図 6-9　平滑コンデンサ Ch エネルギ損失の計算モデル

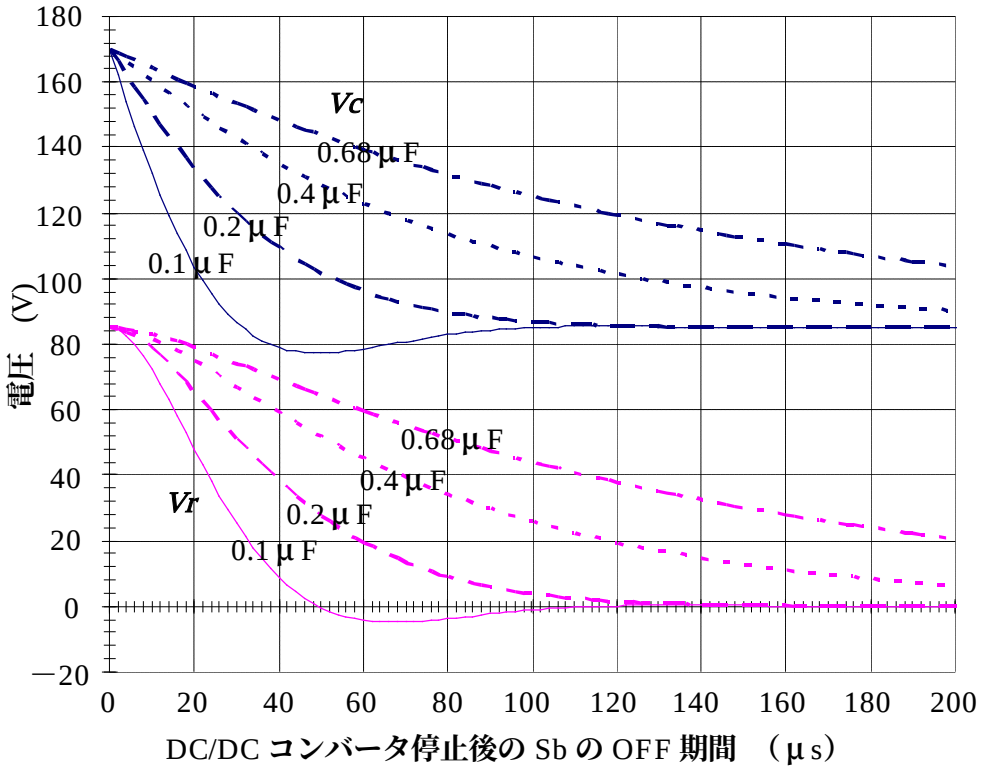


図 6-10　Sb の OFF 期間と平滑コンデンサ電圧 Vc、ランプ電圧の関係（計算）

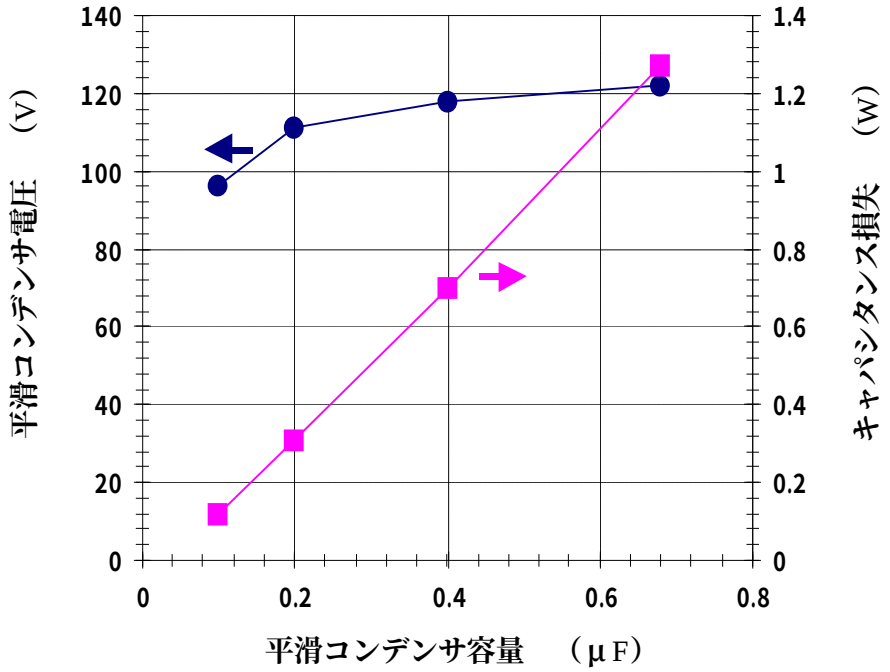


図 6-11　平滑コンデンサ容量と電力損失の関係

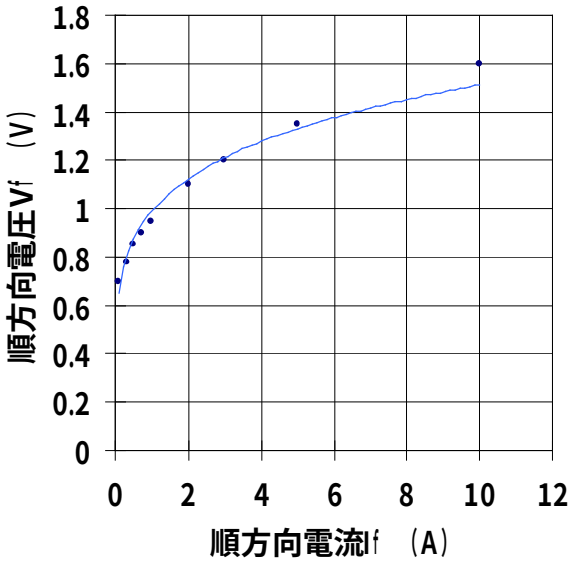


図 6-12　DC/DC コンバータ部ダイオードの順方向電流 *If* と電圧 *Vf* の関係

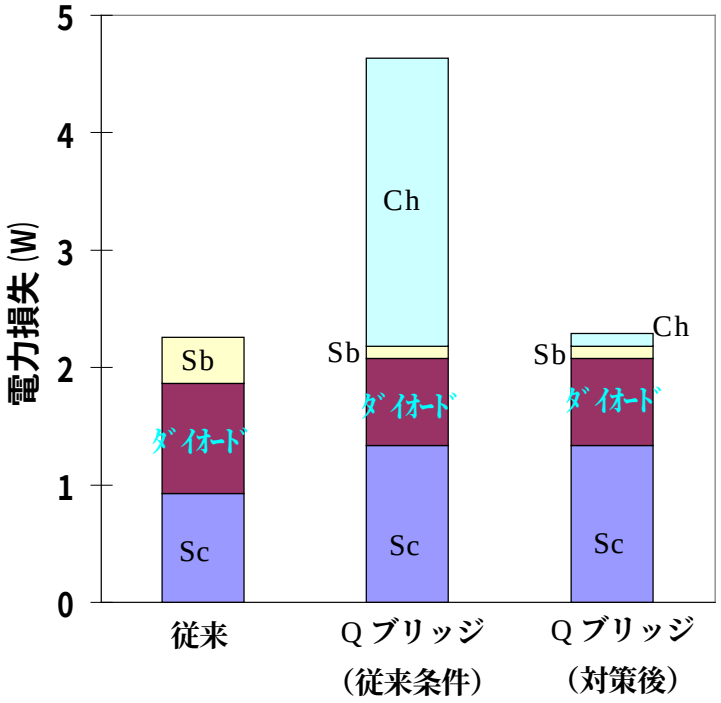


図 6-13　半導体部の電力損失比較

6-5-2　DC→AC フェーズ放電立ち消え対策
（DC フェーズ供給エネルギ最適化と電圧跳ね上げ回路）

Q ブリッジ点灯回路方式は、ランプが冷えた状態から点灯する条件（以降、Cold 点灯条件）において、DC フェーズから AC フェーズへの移行時あるいは AC フェーズ初期において放電電流の立ち消えが観測される。この放電の立ち消えは失灯につながる可能性がある。この Cold 点灯条件の放電の立ち消えは、ランプがまだ十分に暖まっていない状態でランプ電流の極性を反転させるために発生する。DC フェーズにおいて両電極が加熱されるが、両電極の温度が十分暖まっておらず、また温度差もあるため、極性を反転したときのランプ電圧に大きな差が生じ、供給電圧不足に陥り放電の立ち消えが発生すると考えている。従来回路方式では、両極とも DC/DC コンバータから放電エネルギを供給するため、放電が立ち消えそうになったとしても DC/DC コンバータの出力電圧が跳ね上がり放電の立ち消えを防ぐことができる。しかし、Q ブリッジ点灯回路方式（図 6-5）は、電解コンデンサ Ct からランプへの電流供給期間のエネルギ源がコンデンサであるため、コンデンサ電圧以上の電圧をランプに与えることができない。この放電立ち消えの課題は、Q ブリッジ点灯回路方式特有のものである。

放電の立ち消えは電極の暖まり不足が原因との考えから、DC フェーズ期間を変化させ、DC フェーズから AC フェーズへ移行時の放電電流の立ち消えを観測した。観測ポイントは、DC フェーズ直後の電流極性を反転させたポイントである。ランプは、電極消耗の小さなランプ（以降、New ランプ）、電極消耗の大きなランプ（以降、Old ランプ）の２種類を使用した。実験は、タイミングジェネレータにより時間的に実験回路を制御して行った。DC/DC コンバータ駆動信号は、100kHz／デュティー比 72%一定条件にした。極性反転時の電解コンデンサ Ct 電圧は 70V 一定にした。点灯条件は Cold 点灯条件である。図 6-14 に、実験の代表的な波形として、New ランプのランプ電流、ランプ電圧、電解コンデンサ電圧波形を示す。

図 6-15 に New ランプ、図 6-16 に Old ランプの DC フェーズ期間の長さと、DC フェーズから AC フェーズへの移行時に放電電流の欠落がない確率（図中、正常点灯確率）の関係を示す。図中、試行回数と成功回数を示している。図には、期間の長さと DC フェーズにランプに供給した電荷量の関係も示している。図 6-15、6-16 より、DC フェーズの時間を長くすると、ランプに DC 的に供給するエネルギ量は増加し、正常点灯確率も上がることがわかった。放電ミスのない条件は、New ランプでは 40mC 以上、Old ランプでは 85mC 以上であることがわかった。この結果より、ランプの電極の消耗状態をランプ電圧から検知して、DC フェーズにランプに供給するエネルギ量の設定を変化すれば、Q ブリッジ点灯回路方式課題の Cold 点灯時の放電立ち消えに関して解決できることがわかる。

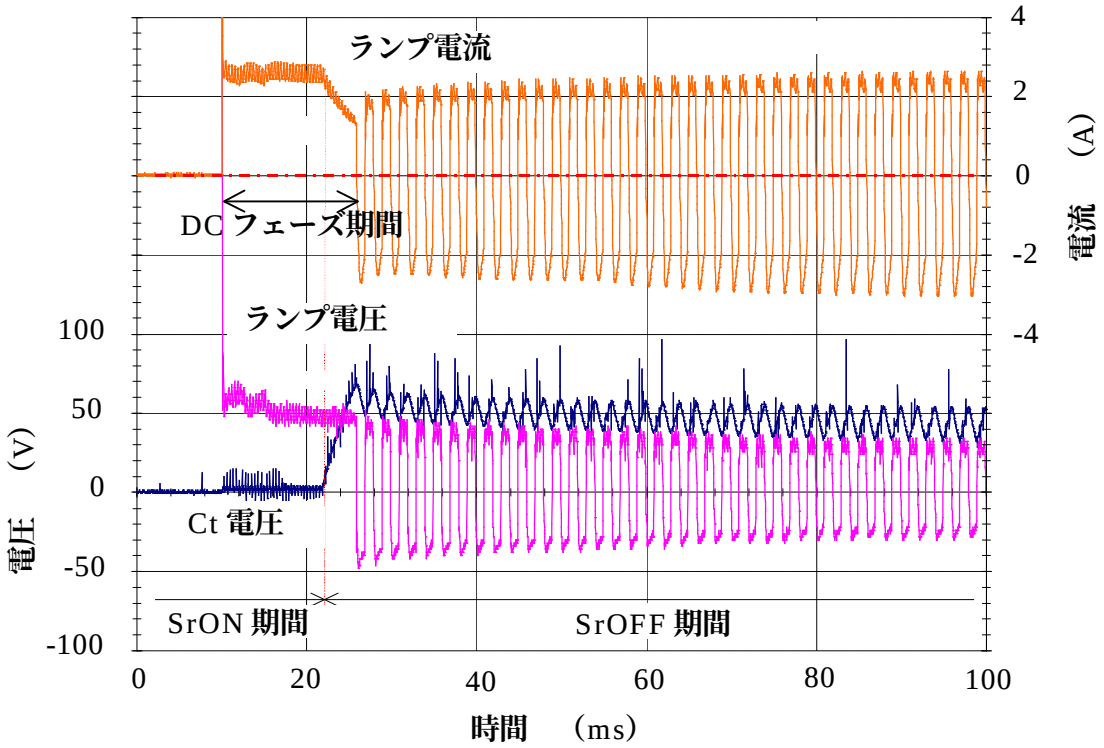


図 6-14　ランプ電流、電圧、コンデンサ Ct 電圧波形の例（New ランプ）

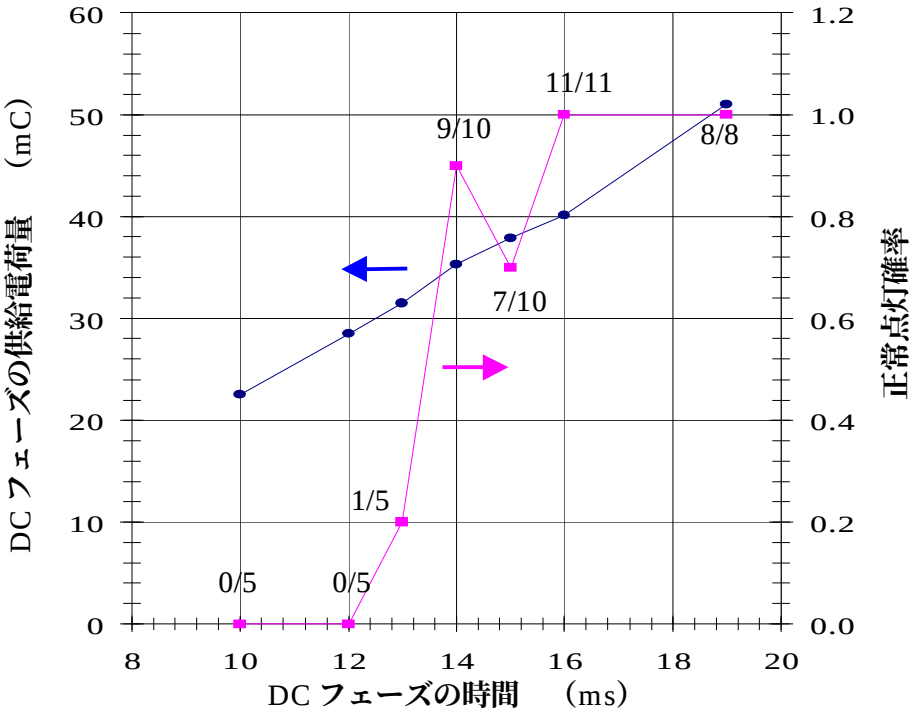


図 6-15　New ランプの DC フェーズ時間と供給電荷量、点灯確率の関係

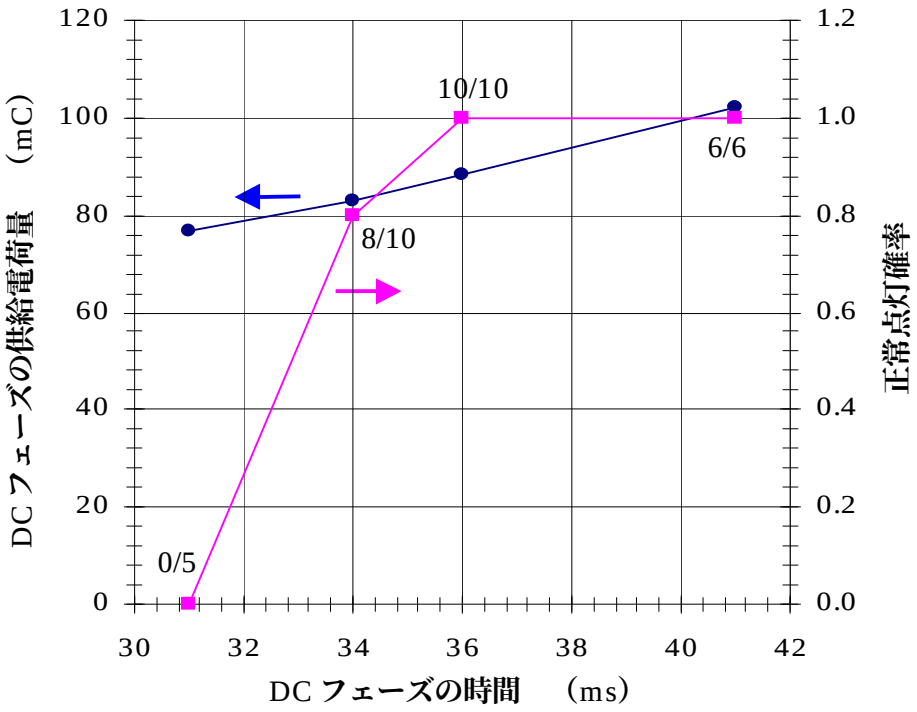


図 6-16　Old ランプの DC フェーズ時間と供給電荷量、点灯確率の関係

Cold 点灯時の放電立ち消えを防止するためには、New ランプで 40mC 以上、Old ランプで 85mC 以上の DC フェーズ供給エネルギが必用であることがわかった。放電の立ち消えは、電圧不足もその原因と考えられる。次に、電圧供給による放電立ち消えの防止について述べる。

Q ブリッジ点灯回路において、電解コンデンサからの電流供給時に電圧を跳ね上げる回路方式を提案する。図 6-17 に回路構成を示す。追加部品は、電解コンデンサの直列に接続されたインダクタ Lr と、スイッチ Sr に並列に接続されたコンデンサ Cr（0.1μF）の２点のみである。図 6-18 に、各スイッチのタイミングおよびコンデンサ Cr の電圧波形（実測値）を示す。DC/DC コンバータからのエネルギ供給期間から、電解コンデンサからのエネルギ供給期間へ極性を反転させるときの波形を示している。動作について説明する。まず、Sc のゲート信号をロウレベルにし、スイッチ Sc を OFF 状態として DC/DC コンバータの動作を止める。次に、放電電流がゼロ付近に低下するまで各スイッチを OFF 状態のままにする。放電電流がゼロ近傍になった時刻に、Sr のゲート信号をハイレベルにし、スイッチ Sr を ON 状態にする。Sr が ON になると、電解コンデンサ Ct に蓄えられているエネルギの一部がインダクタ Lr に移行する。インダクタ Lr に流れる電流が Lr の飽和電流値を超えたら、Sr を OFF、Sb を ON にする。インダクターLr に蓄えられていたエネルギがプラスされた状態で、すぐさま、電荷ゼロとなっていたコンデンサ Cr を充電し、ＬＣ共振により電圧を跳ね上げる。ランプが導通すると、コンデンサ Cr に溜まったエネルギはランプで消費される。図 6-18 を見ると、コンデンサ Cr の電圧が 65Ｖから上記動作を行った結果、250V まで電圧が跳ね上がっていることがわかる。

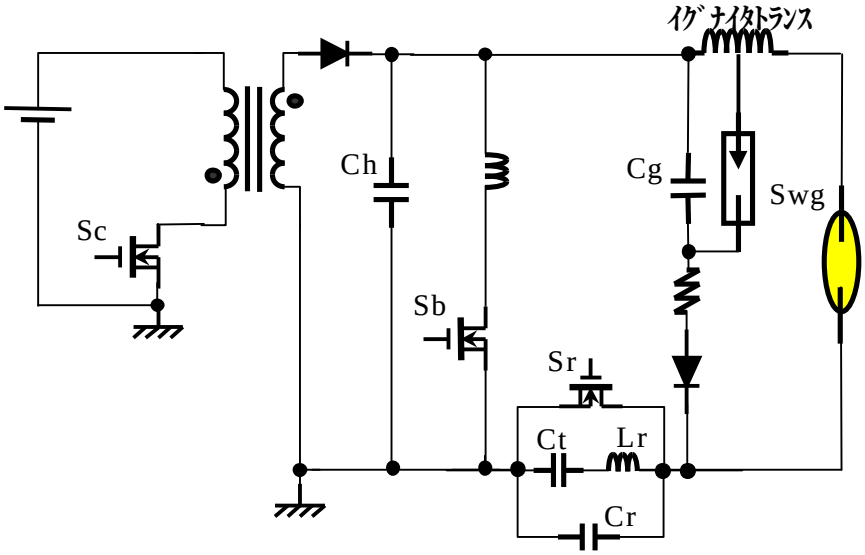


図 6-17　電圧跳ね上げ回路を付加した Q ブリッジ点灯回路の構成

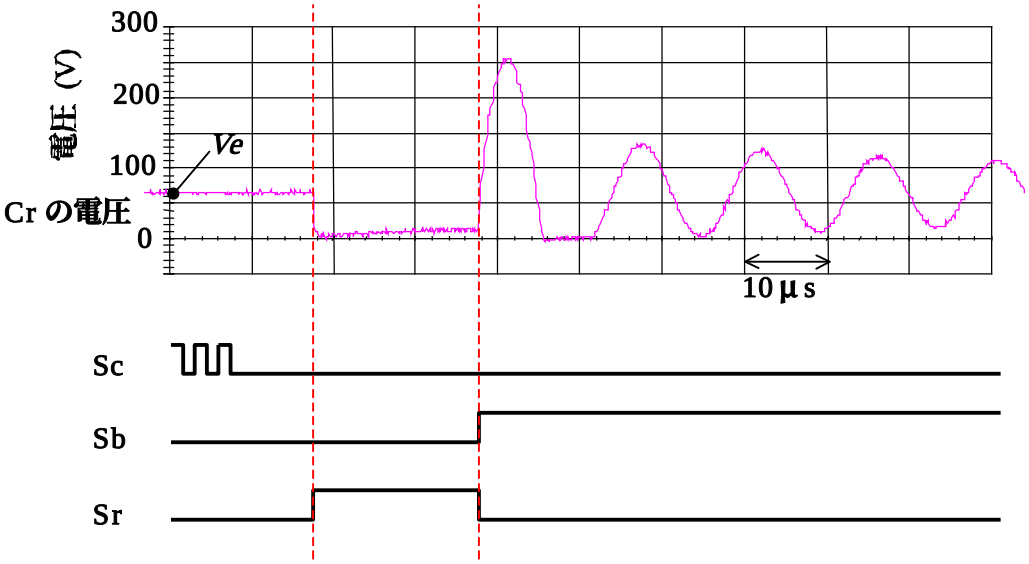


図 6-18　電圧跳ね上げ動作時のスイッチ動作とコンデンサ Cr の電圧変化

この電圧跳ね上げ回路を付加した Q ブリッジ点灯回路を用い、放電立ち消えが発生しない DC フェーズエネルギ量と極性反転時の（DC→AC フェーズ移行時の）電解コンデンサ Ct 電圧の条件（*Ve*）を調べた。実験サンプルは、跳ね上げ回路がない場合の DC フェーズ必要エネルギ量が大きい、Old ランプとした。実験は、タイミングジェネレータを用いた時間制御により行った。図 6-19 に、横軸を極性反転時の電解コンデンサ Ct 電圧値 *Ve*、縦軸を DC フェーズ供給電荷量にして、DC フェーズから AC フェーズへの移行時に放電電流の欠落がある場合を×、ない場合を○とし示した。図 6-19 には、跳ね上げ回路がない場合の○×表示および

各測定群の点灯成功確率を示している。図中、放電ミスの境界線も示している。なお、ここでの×表示は、不点灯を意味するものではない。AC フェーズ初期に放電電流の欠落があっても不点灯になるケースはほぼゼロに近い。また、図 6-20 に、電圧 *Ve* と電流の欠落が発生する確率の関係に表示し直した結果を示す。図 6-19、20 より、電圧跳ね上げ回路付加によって、大幅に DC フェーズ必要電荷量を下げることができることがわかった。跳ね上げなしの場合 85mC 必用だったのに対して、45mC の電荷量で放電電流の欠落が発生しないことがわかった。また、*Ve* を 75V 以上に設定すれば必要電荷量は 35mC になることがわかった。

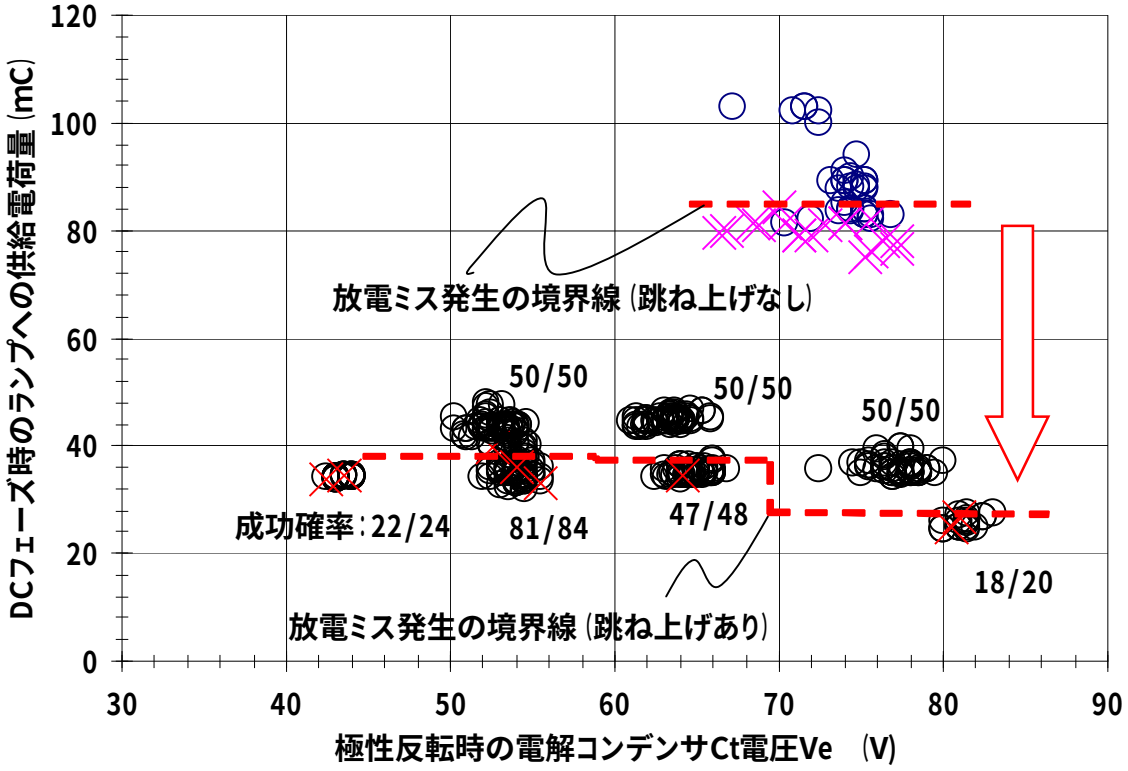


図 6-19　放電電流の欠落ありなしと DC フェーズ必要電荷量、電圧 Ve の関係

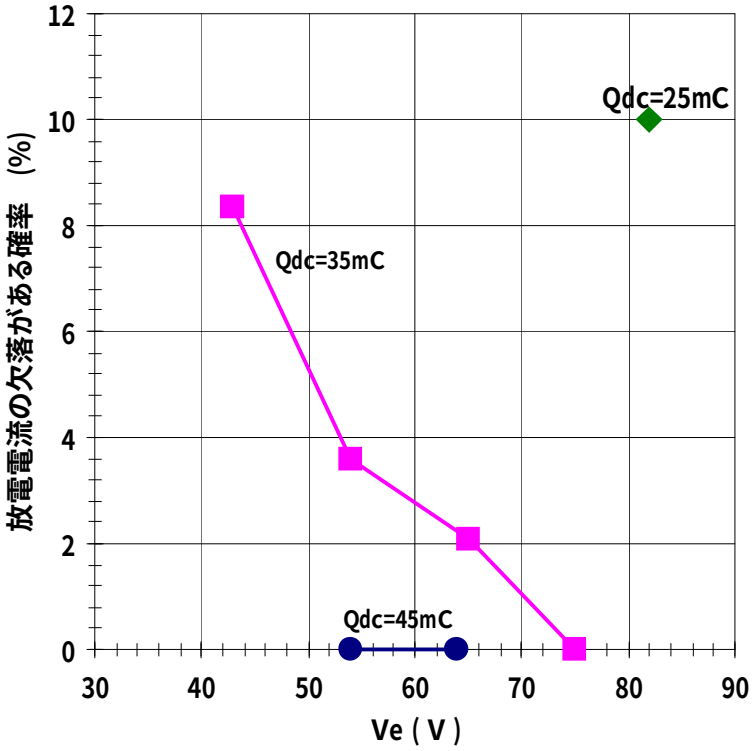


図 6-20　電圧 Ve と放電電流の欠落がある確率の関係

6-6　Q ブリッジ点灯回路の試作および評価

本節では、Q ブリッジ点灯回路方式の実証を目的とした点灯装置の試作について述べる。本装置は、放電ブレーク、DC フェーズ、AC フェーズの 70W 放電～34W 放電の電力単調減少点灯制御、電力 34W 一定点灯制御といった一連の動作の実現が可能となる。

図 6-21 にシステムの構成を示す。点灯主回路（図 6-17）、コントロール回路、PCI バスインターフェースボード、パソコン、電源（5V、8V、－8V）から構成されている。コントロール回路は、ROM に記憶された DC/DC コンバータスイッチ Sc、ブリッジ回路スイッチ Sb、リセットスイッチ Sr の制御信号を出力する回路である。回路内部あるいは外部より発生したイベント信号（Ev1～Ev6）をトリガーとして、各フェーズに対応した信号を出力する。回路の機能としては以下の点がある。

- ランプ電流を検知しその値を積分し、パソコンから設定された電荷量になったら Ev2 信号を出力する。
- ランプ電圧を検知し、パソコンから設定された電圧値になったら Ev3 信号を出力する。
- Ev3 信号から 16ms 後に Ev4 信号を出力する。
- StopSw が ON されると、Ev5 信号を出力する。
- Ev5 信号から 16ms 後に Ev6 信号を出力する。

PCI バスインターフェースボードは、デジタル入出力ボード（PCI-2725A）、アナログ入力ボード（PCI-3166）、アナログ出力ボード（PCI-3338）の３種類のボードを用い、データのパソコンとのやりとりを行った。制御プログラムは、Visual Basic で作成した。

図 6-22 にこの装置で HID ランプを点灯させたときの様子を示す。また、図 6-23 に放電ブレーク～AC フェーズのランプ電流波形、DC/DC コンバータ出力電圧波形、電解コンデンサ Ct 電圧波形を示す。また、図 6-24 には定常放電（34W）時の波形を示す。コントロール回路の都合上、点灯周波数は 488Hz になっている。平滑コンデンサ Ch 容量は 0.1μF である。Q ブリッジ点灯回路を用いた HID ランプの点灯が実証された。

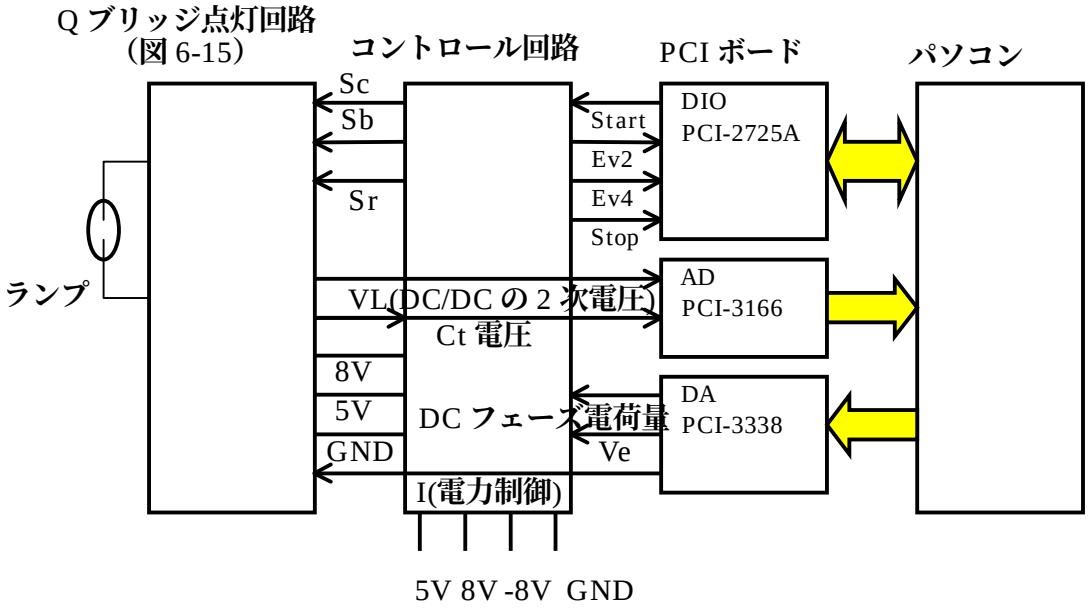


図 6-21　実証試験用 Q ブリッジ点灯装置のシステム構成

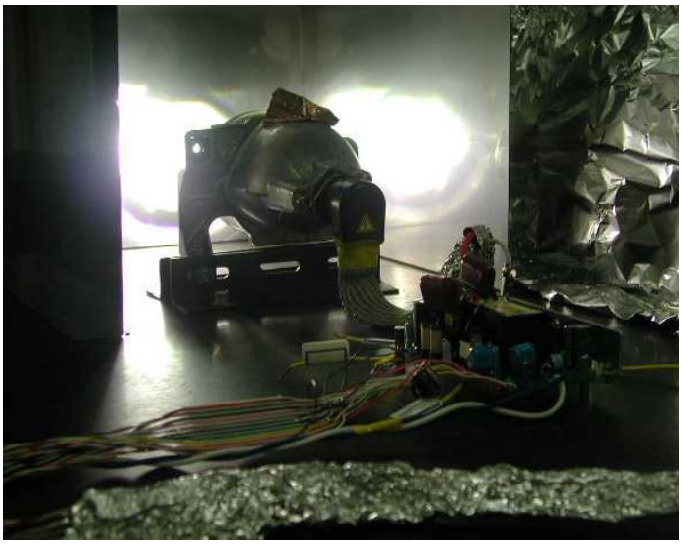


図 6-22　実証試験装置での HID ランプの点灯

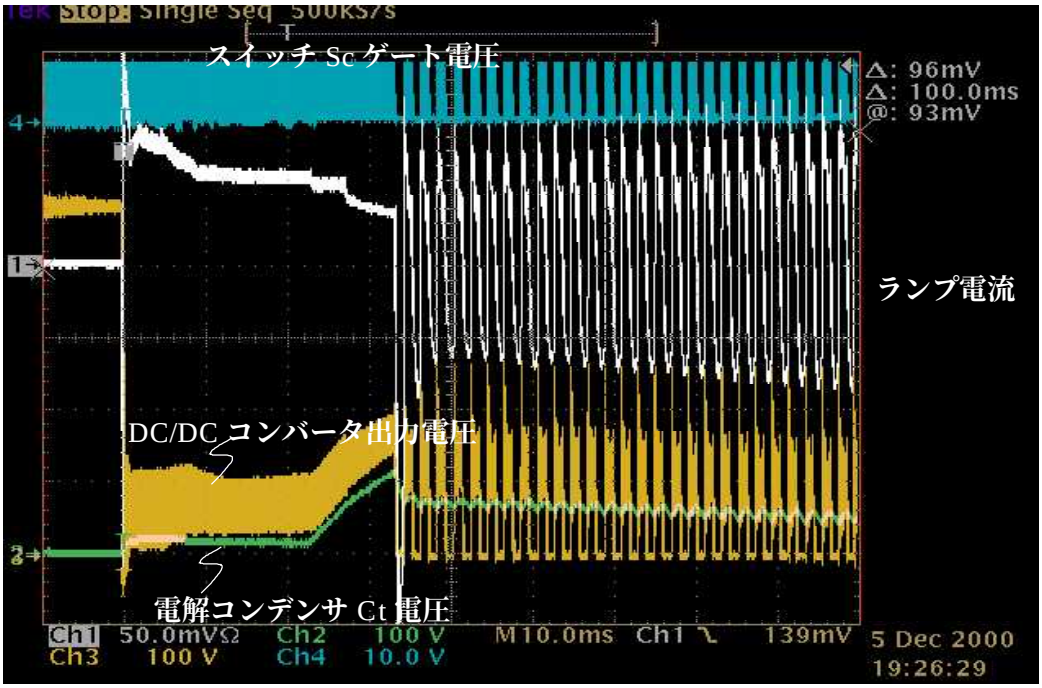


図 6-23　放電ブレーク～AC フェーズのランプ電圧、電流、コンデンサ電圧波形

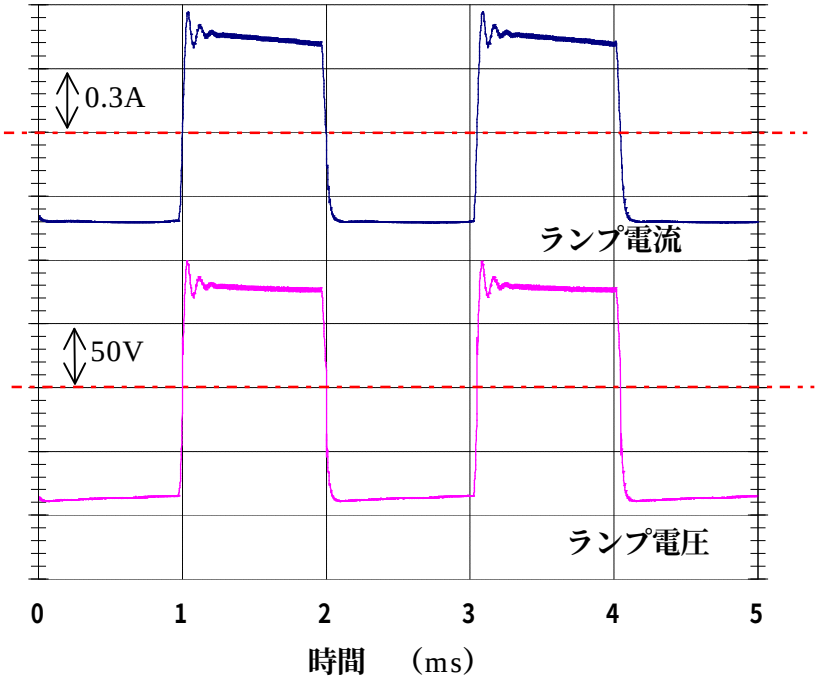


図 6-24　定常放電時のランプ電圧、電流波形

6-7　まとめ

コスト削減、装置の簡素・小形化を目的として、Q ブリッジ点灯回路方式の提案を行った。Q ブリッジ回路方式の課題として、スイッチング時の平滑コンデンサ蓄積エネルギの損失、および放電の立ち消え現象の２点があることを述べた。スイッチングにおける平滑コンデンサ蓄積エネルギの損失の課題に対して、平滑コンデンサ容量の最適化とスイッチングの時間差を設けることにより平滑コンデンサエネルギの一部をランプ放電に利用する方法を提案した。コンデンサ容量は、従来の 0.68μF から 0.1μF に低下してもガス放電電流リプルが 16mAp-p と小さいため、問題がないことを述べた。コンデンサ容量の最適化とエネルギ利用で、電力損失を従来点灯回路と同等にできることを示した。

放電の立ち消え現象の原因として、印加電圧の極性を反転するとき（Cold 点灯条件の DC フェーズから AC フェーズへの移行時）電解コンデンサがもつ電圧以上の電圧が印加できない（電圧不足）ことを述べた。電圧不足に対して、以下の２つの方法を提案した。

- DC フェーズ供給電荷量をランプの状態によって変化させる方法
- コンデンサからの放電エネルギ供給時に電圧を跳ね上げる方法（電圧跳ね上げ回路方式）

前者の方法に関して、放電立ち消えが発生しない DC フェーズ供給電荷量は、New ランプで 40mC 以上、Old ランプで 85mC 以上であることを実験により示した。後者の方法に関して、必要供給電荷量の大きな Old ランプにおいて、電圧跳ね上げ回路方式の適用により、DC フェーズ供給電荷量 45mC 以下で放電電流の欠落が無くなり安定した放電の持続が可能となることを実験により示した。

Q ブリッジ点灯回路の放電ブレークから定常放電までの一連の動作を実証するために、パソコンを利用した電力制御の Q ブリッジ点灯回路を試作し、安定した点灯状態を確認した。

参考文献

（1）　T. Yamamoto：“Structure of high-intensity discharge lamp”, Journal of Society of Automotive Engineers of Japan, Vol. 54, No. 9, pp. 100-102, 2000　山本勉：“高輝度ランプの仕組”, 自動車技術, Vol.54, No.9, pp.100-102, 2000

（2）　C. Diazzi, F. Martignoni, P. Nora and R. Quaglino：“A power BCD chipset for automotive HID lamp ballast systems”, Record. IEEE Power Electronics Specialists Conference, Vol. 2, pp. 1766-1772, 1996

（3）　M. Gulko and S. B. Yaakov：“A MHz electronic ballast for automotive-type HID lamps”, Record. IEEE Power Electronics Specialists Conference, Vol. 1, pp. 39-45, 1997

（4）　A. Reatti：“Low-cost high power-density electronic ballast for automotive HID

lamp", IEEE Trans. Power Electronics, Vol. 15, No. 2, pp. 361-368, 2000

(5) H. Peng, S. Ratanapanachote, P. Enjeti, L. Laskai and I. Pitel :"Evaluation of acoustic resonance in metal halide lamps and an approach to detect its occurrence", Conference Record of the IEEE Industry Applications Conference, Vol. 3, pp. 2276-2283, 1997

第７章

結論

7-1　結論

微小領域のプラズマ（マイクロプラズマ）は、ミクロな反応場を低コストで小形な生成装置により自在に制御することをコンセプトとし、新たな製品の創出あるいは既存製品の革新へのキー技術として期待されている。マイクロプラズマ形成のための放電形態としては、電磁誘導により電圧を誘起し放電ガスをプラズマ化（励起）する方法（磁界形)、直接電圧を印加して放電ガスをプラズマ化（励起）する方法（電界形）に分けることができる。電界形は、金属電極形と誘電体バリア電極形に分類することができる。本論文では、電界形におけるマイクロプラズマ生成を目的とした駆動回路技術に関して論じた。小形、高効率、低コストな駆動回路を得るための要素技術についてまとめた。

マイクロプラズマの生成過程は、電気から電気への変換過程と電気からプラズマへの変換過程からなる。マイクロプラズマ生成における駆動回路の課題は、

- 所望のプラズマ粒子の高効率生成
- 低電圧で簡素なプラズマ発生制御方法の確立
- 電気回路の高効率化

であり、本研究はこれら課題の解決を目的とした。以下に本研究により得られた成果を各章ごとに記す。

第 2 章では、所望のプラズマ粒子の高効率生成に関して論じた。誘電体バリア Xe 放電を利用した、放電ギャップ 0.45mm～2mm の平面対向形誘電体バリア放電容器と、電極間距離 0.1mm、2mm×6mm×0.6mm サイズの沿面形誘電体バリア放電セルが多数形成された放電パネルを用い、駆動回路の印加電圧条件が発光効率に与える影響に関して述べた。平面対向型放電容器においては、放電ギャップやガス圧力が発光効率に与える影響や平面内のマイクロ放電の均一発生条件についても述べた。

放電ギャップ 0.45mm～2mm、Pd 積 22Pa･m～36Pa･m の面対向形誘電体バリア放電において、光源への適用を考えた場合必須となる電極面内均一放電条件について以下のことを示した。

- 放電ギャップ 2mm の条件では放電開始とともに電極全面に放電が広がり、放電ギャップ 1mm と 0.45mm の条件では、部分的にマイクロ放電が発生し印加電圧の増加とともにその個数が増加し全面に放電が広がる。
- マイクロ放電柱の大きさは、放電ギャプとガス圧力に依存する。（長ギャップ／低ガス圧のマイクロ放電柱の直径は大きい。）

● 正弦波電圧による放電において、マイクロ放電群の発生の状態は放電ギャップにより異なり、各放電ギャップにおいて下記に示すようになる。

・ 放電ギャップ 2mm の場合、大きな領域の放電が半周期の中で 1 回発生する。それ以降も印加電圧増加とともに部分的な放電が発生し放電が全面に広がる。

・ 放電ギャップ 1mm の場合、ある程度大きな領域の放電が半周期の中で 2 回発生する。大きな領域の放電の間および後も部分的な放電が発生し放電が全面に広がる。

・ 放電ギャップ 0.45mm の場合、部分的な放電が連続的に発生し放電が全面に広がる。

● パルス電圧による放電の形態は、正弦波電圧のそれとは異なり、マイクロ放電群が半周期内において全面一斉に同時発生する。

● マイクロ放電の均一発生電圧条件は、表 7-1 に示す通りである。

表 7-1　マイクロ放電の均一発生電圧条件

放電ｷﾞｬｯﾌﾟ	Xe 圧力	正弦波電圧印加	パルス電圧印加
0.45mm	11kPa	600Vrms	990Vo-p
	14.5kPa	700Vrms	1120Vo-p
	18kPa	800Vrms	1200Vo-p
1mm	22kPa	900Vrms	1080Vo-p
	29kPa	1000Vrms	1150Vo-p
	36kPa	1100Vrms	1260Vo-p
2mm	49kPa	1200Vrms	1200Vo-p
	64kPa	1300Vrms	1300Vo-p
	80kPa	1400Vrms	1430Vo-p

駆動回路からの出力条件が発光効率に与える影響を調べ、以下のことを示した。

● 動作周波数 20kHz 以下の領域（印加電圧一定条件）では発光効率はあまり変化せず、20kHz 以上の領域では周波数の増加により発光効率は減少する。（動作周波数の影響）

● 印加電圧（投入電力）の増加に伴い発光効率は減少する。（電圧の影響）

● 正弦波電圧放電と比較して、パルス電圧放電により低電力領域での電極面内均一放電が可能となり、発光効率は大きくなる。（電圧波形の影響）

● 白色光源としての発光効率の最大値は、電力 40mW/cm^2 で 27lm/W である。

また、放電容器のパラメータである放電ギャップとガス圧力が発光効率に与える影響を調べた結果、ガス圧力を高めることにより発光効率は改善されることを示した。さらに、光源として見た場合重要な評価項目となる輝度劣化は、連続 2000 時間動作でもほとんど輝度が低下しないことを示した。8.5 インチサイズ（182×114mm）の白色発光の光源を試作し、大きな面積でも均一な面状発光が実現できることを示した。試作した光源の仕様を表 7-2 に、概観写真を図 7-1 に示す。

サイズ 2mm×6mm×0.6mm、放電ギャップ 0.1mm、Pd 積 0.33Pa・m の放電セルが 768 セル形成された沿面電極形誘電体バリア放電パネルを用いて、駆動条件が発光効率に与える影

響について調べ、以下のことを示した。

- 平均周波数一定条件で矩形波交流電圧の周波数を変化させた場合、周波数 125kHz で発光効率が最大になる。（駆動周波数の影響）
- 駆動周波数 125kHz 一定条件で印加電圧 Vs を変化させた場合、Vs=180V～200V で発光効率が最大になる。（印加電圧の影響）

表 7-2　8.5 インチサイズ光源の仕様

ガラス基板サイズ	182×114×t1.8mm
放電ギャップ	1.2mm
放電ガス	Ne(0.75)－Xe(0.25) 100kPa
蛍光体	白色

図 7-1　8.5 インチサイズ平面形誘電体バリアマイクロ放電光源

第 3 章では、誘電体バリア電極形において、低電圧で簡素なプラズマ発生制御方法に関して論じた。簡素な印加電圧方法かつ 100V 以下の電圧で、プラズマの発生とその発生量を制御する方式を提案した。その提案方式の動作電圧範囲の定式化を行い、動作原理を明らかにした。放電セル内に個別の制御電極と共通の電極を有し、放電ガス Ne-Xe(5%)66.5kPa、電極間距離 0.1mm、3.3mm×10mm×0.6mm サイズの沿面形誘電体バリア Xe 放電セルが 192 個形成された放電パネルを用い、提案方式によるプラズマ発生量制御動作を実証した。本章において、得られた結果は以下の通りである。

- 個々のセルの発光を簡素な回路構成で制御するために、共通電極に一括して連続的な矩形電圧パルスを印加し、個別電極へ印加する電圧の 1 フィールド時間内オン時間の長さにより放電回数を制御する方法を提案した。
- その駆動方法により設定されるべき電圧条件範囲は、次式で定められる通りである。

$$2Vs-(Vgf+Ve)<Va<Vgf-Ve$$

$$Vs\geq(Vgf+Ve)/2$$

Vgf：放電開始電圧、Ve：放電消滅電圧　＊放電セルの特性から決まる値

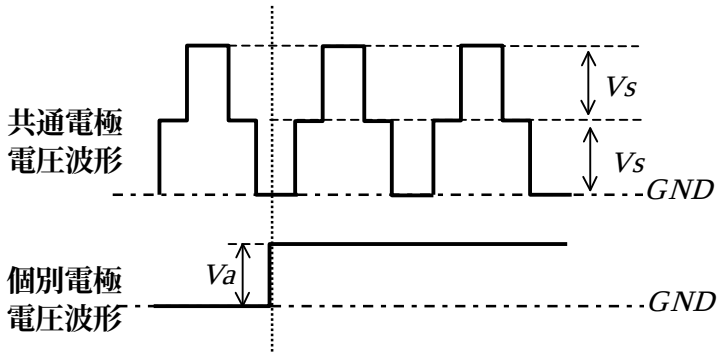


図 7-2　多並列誘電体バリア放電セルの各電極の印加電圧波形

- 共通電極にバイアス電圧を重畳することにより、個別電極に印加するアドレス電圧を低電圧化した、低アドレス電圧駆動方法を提案した。この駆動方法により、アドレス電圧を最低 30V まで低下でき、また、駆動電圧マージンを低下させることなく、それぞれの設定維持電圧に対してアドレス電圧を 50V 低下できる。
- 本放電パネルで構成した 64 インチ大形表示装置を試作し、提案するプラズマ制御方式による画像表示を実現した。（図 7-3）
- 提案のプラズマ制御方式の適用により、1 個の共通電極用駆動回路と 768 個の個別電極用駆動回路を 160×160×24.5mm の空間に納めた。

図 7-3　放電パネルで構成した 64 インチ大形表示装置

第 4 章では、金属電極形において、効率が良い簡素なプラズマ発生制御を可能とする駆動回路方式について論じた。放電ギャップ 0.15mm の金属電極微細ガス流直流放電プラズマ源を用い、He ガス流の直流パルス放電特性を調べ、パルス幅変調方式の有効性について示した。本章において、得られた結果は以下の通りである。

- 微細ガス流直流マイクロプラズマ源の駆動回路高効率化のためには、初期放電開始電圧と放電維持電圧を分離して供給する必要がある。
- 多並列放電を想定した場合、小形・高効率な駆動回路方式として、パルス変調方式が適している。
- 細管状金属電極微細ガス流の直流電圧および直流パルス電圧印加実験結果から、以下のことを示した。

・直流放電において、同電圧条件で比較して、ガス流量 50ccm の方が 20ccm よりも放電電流が大きい。
・安定放電領域の電圧範囲は、ガス流量 20ccm の方が 50ccm よりも大きい。
・直流パルス放電により、瞬時電力密度の大きなプラズマの形成が可能となる。また、出力電力の可変範囲の拡大が可能となる。

- パルス変調方式は、プラズマエネルギの選択性および出力電力可変範囲の大きさ、というメリットがある。

第 5 章では、高周波・矩形波駆動回路の高効率化について論じた。高周波・矩形波駆動回路の無効電力損失低減を目的として適用される、無効電力回収回路の高効率化について述べた。電極間距離 0.1mm、0.21mm×0.64mm×0.2mm サイズの沿面形誘電体バリア Xe 放電セルの多並列体（20 インチサイズプラズマディスプレイ）を用い、放電特性を損なうこと無しに高効率化を図る回路パラメータの最適設計手法、更なる効率の向上を目的として、電流経路の途中切り替えを可能とした新しい無効電力回収回路方式（電流パス切り換え形電力回収回路方式）を提案、そして、従来行なわれていなかった、放電セルの選択により矩形波パターンが変化する、アドレス放電電極用駆動回路への無効電力回収回路の適用結果について示した。得られた結果は以下の通りである。

- AC 形 PDP の放電特性は以下の特徴がある。

・パルスの立ち上がり時間が大きいほど放電開始電圧は低下する。
・維持パルス周波数が大きいほど放電開始電圧が低下する。

- 電力回収回路の最大効率を得るための回路定数は、PDP は上記の放電特性があることから、使用する回路素子から電力回収経路の抵抗値を決め、次にインダクタンスを自己充電電圧と放電開始電圧が一致するように定める。
- 提案した電流パス切り換え形電力回収回路により、放電開始電圧の低下を抑えつつ、パネル充電電荷の反転時間を大きくとることが可能となり、回路構成素子数同条件で従来と比較して、パネル容量による電力損失が 82%になる。

● アドレス放電電極用駆動回路へ無効電力回収回路を適用することにより、電力損失を表示率に依存せずに従来の電力損失最大値の 30%にすることができる。

第 6 章では、低周波・矩形波交流駆動回路において、低コスト化のための回路方式の提案とその方式の効率改善および放電の安定化について論じた。従来の DC/DC コンバータとフルブリッジインバータで実現されていた機能を、コンデンサ 1 個とスイッチ素子 1 個と DC/DC コンバータの間欠動作で代替する方式(Q ブリッジ点灯回路方式)を提案した。放電ギャップ 2mm の高圧金属電極アーク放電灯（HID ランプ）を用い、提案方式による放電点灯を実現した。提案方式の解決すべき課題として、スイッチング時における平滑コンデンサ蓄積エネルギの損失の低減と放電の立ち消え防止が挙げられた。それら課題に対する解決方法を以下に示す。

● スイッチング時の平滑コンデンサ蓄積エネルギの損失低減に対して、コンデンサ容量を最適化（0.1μF）し、スイッチングの時間差を設けることにより平滑コンデンサエネルギの一部をランプ放電に利用する方法が有効である。ランプ電圧 40V で極性を切り換えることにより、半導体素子部の損失を従来点灯回路方式と同等にできる。

● 放電の立ち消え現象に対して、DC フェーズ供給電荷量をランプの状態によって最適化する方法と、コンデンサからの放電エネルギ供給時に電圧を跳ね上げる方法（電圧跳ね上げ回路方式）が有効である。前者の方法において、放電立ち消えが発生しない DC フェーズ供給電荷量は、New ランプで 40mC 以上、Old ランプで 85mC 以上である。後者の方法において、電圧跳ね上げ回路方式の適用により、Old ランプでも DC フェーズ供給電荷量 45mC 以下で安定した放電の持続が可能となる。

7-2　今後の課題と展開

微小領域のプラズマ（マイクロプラズマ）は、ミクロな反応場を低コストで小形な生成装置により自在に制御することをコンセプトとし、新たな製品の創出あるいは既存製品の革新へのキー技術として期待されている。マイクロプラズマ適用の大きな成功例として、PDP が広く知られている。また、次世代産業応用技術の創出を目指したさまざまな研究が、大学・研究機関を中心に活発化している。今後、PDP のようなマイクロプラズマ応用製品のいくつもの芽（新たな製品の提案や既存製品革新のための提案）が生まれてくることであろう。これら新しい芽を大きな木へと育て上げるためには、マイクロプラズマ源のみの研究開発だけではなく、各ターゲットに合った小形、高効率、低コストな駆動回路の研究開発が必要不可欠である。

本論文において、様々な形態のマイクロプラズマ装置に関して、駆動回路の小形化、高効率化という観点で体系的にまとめた。マイクロプラズマの生成過程を構成する、電気／電気変換および電気／プラズマ変換に対して、駆動回路のみ、放電容器（素子）のみのアプローチだけではなく、放電現象を把握した上での最適な駆動方法、駆動回路について論じた。今後、新た

なマイクロプラズマ応用製品の実現を目指し、本研究の成果を展開することにより、それらに適した小形、高効率、低コストな駆動回路を提案していく所存である。本研究成果だけでは対応しきれない場合は、放電現象を把握した上での最適な駆動方法、駆動回路の提案といった、本研究の核となった独自の視点で課題に対処していきたい。また、この研究成果をプラズマデバイス以外の分野にも展開していきたい。

謝辞

本論文を執筆するにあたり、東京工業大学大学院理工学研究科電気電子工学専攻　石井彰三教授より、ご指導、ご鞭撻を賜りました。厚くお礼申し上げます。また、同電気電子工学専攻　赤木泰文教授、IHARA SATORU 教授、高橋宏治助教授、藤田英明助教授、安岡康一助教授、片岡良彦助教授、電気通信大学電気通信学部電子工学科　御子柴茂生教授には、審査に携わっていただき、大変有益なご助言およびご指導を戴きました。謹んで感謝いたします。また、同電気電子工学専攻石井研究室　井深真治助手、横山拓馬博士、薬師寺肇氏には、大学における研究活動において多数のご助言、ご協力を頂いたことを感謝いたします。

本研究は、筆者の所属する三菱電機株式会社の関係各位の多大なるご協力、ご支援の賜物であります。開発本部本部長　久間和生博士、先端技術総合研究所所長　山本俊二博士、同研究所パワーエレクトロニクスシステム開発センターセンター長　小山正人博士、名古屋製作所主管技師長　瀬戸誠博士には、東京工業大学の博士後期過程課程に進む機会を与えてくださり、深く感謝しております。開発本部役員技監　八木重典博士、先端技術総合研究所　田中正明博士には、レーザ応用技術部所属時代において、本研究に関してご指導および叱咤激励をいただき、本論文をまとめることができたことを深く感謝しております。また、渡部勁二博士、狩野雅夫氏、オスラムメルコ株式会社研究開発部次長　西勝健夫氏、生産技術センターパワーモジュールシステム技術推進部　佐野耕氏には、表示デバイス部所属時代において、本論文の核である放電デバイス研究のご指導とご教育を賜り深く感謝しております。先端技術総合研究所パワーエレクトロニクスシステム開発センターグループマネージャー　岩田明彦博士には、直属の上司として本研究の全てに亘ってご指導いただき、また筆者が会社と大学の研究開発活動を両立できるようにご配慮していただき、終始激励下さいましたこと、深く感謝申し上げます。

先端技術総合研究所パワーエレクトロニクスシステム開発センター　原田茂樹博士、民田太一郎博士、橋本隆氏、同研究所環境システム技術部　稲永康隆氏、生産技術センターパワーモジュールシステム技術推進部　角田義一氏には、PDP やその他放電デバイスの研究を進めるにあたり、多大なるご援助、有益なご助力を戴いたことを深く感謝いたします。また、本研究の遂行にあたり、数々のご協力をいただいた京都製作所の関係者方々、通信機製作所の関係者方々、三田製作所の関係者方々、旧表示デバイス部の関係者方々、旧レーザ応用技術部の関係者方々に深く感謝いたします。

最後に、家族のために使うべき時間の多くを本論文の執筆作業に充てることを許してくれた、息子　隆太、宏介、妻　有紀に感謝します。

論文目録

論文

（1） Takahiro Urakabe，Shigeki Harada，Takeo Saikatsu and Masao Karino：“A Flat Fluorescent Lamp with Xe Dielectric Barrier Discharges”，J. Light & Vis. Env.，20，2，pp.20-25，1996

（2） 浦壁隆浩・岩田明彦：“AC 形 PDP における電力回収回路の高効率化”，映情学誌，53，4，pp.591-597，1999

（3） 浦壁隆浩・鈴木昭弘・岩田明彦・井上満夫・永田一志：“倍周波・ブロック制御サンプリング信号発生回路を用いた低消費電力低温 poly-Si TFT-LCD データドライバ IC”，映情学誌，54，1，pp.118-126，2000

（4） 浦壁隆浩・伊藤篤・有本浩延：“ガス放電を利用した配列形ディスプレイ素子の駆動方法”，映情学誌，55，4，pp.559-565，2001

（5） Takahiro Urakabe，Hidehiko Kinoshita and Taihei Kawasaka：“Novel Electronic Ballast for Automotive HID Lamps”，J. Light & Vis. Env.，27，1，pp.1-7，2003

（6） 浦壁隆浩・薬師寺肇・横山拓馬・井深真治・石井彰三：“微細ガス流マイクロプラズマの直流パルス電圧印加特性”，電学論 A，126，8，pp.795-800，2006

国際学会

（7） Takahiro Urakabe，Shigeki Harada，Takeo Saikatsu and Masao Karino：“A Flat Fluorescent Lamp with Xe Dielectric Barrier Discharges”，Proc. LS7，44，pp.159-160，1995

（8） Takahiro Urakabe，Iwata Akihiko and Masaaki Tanaka：“High Efficient Sustain Circuit for AC Plasma Display”，Conf. Rec. of IDRC ’97，pp.386-389，1997

国内学会の大会、研究会

（9） 浦壁隆浩・原田茂樹・西勝健夫・狩野雅夫：“Xe 誘電体バリア放電を利用した平面型蛍光ランプ”，信学技報，EID95-126，pp.7-12，1996

（10） 浦壁隆浩・岩田明彦・田中正明：“AC-PDP における無効電力回収回路の高効率化”，信学技報，EID96-74，pp.37-42，1997

（11） 浦壁隆浩・岩田明彦・角田義一・田中正明：“AC-PDP におけるアドレス電力回収回路の特性” 1997 年電子情報通信学会総合大会，C-9-4，pp.88，1997

（12） 浦壁隆浩・鈴木昭弘・岩田明彦・井上満夫・永田一志：“低電力・高周波低温 poly-Si TFT-LCD データドライバ回路”，信学技報，EID98-124，1999

（13） 浦壁隆浩・橋本隆・岩田明彦・伊藤篤・有本浩延・牧田勇：“ガス放電を利用した配列型 6mm ピッチディスプレイ素子”，信学技報，EID99-86，pp.71-76，2000

（14） 浦壁隆浩・木下英彦・川阪泰平：“新しい自動車用 HID ﾗﾝﾌﾟ点灯回路”，平成 13 年度照明学会第 34 回全国大会，38，pp.85，2001