

論文 / 著書情報  
Article / Book Information

論題(和文)	2.8–11 GHz広帯域差動リング型電圧制御発振器
Title(English)	2.8–11 GHz Wideband Differential Ring-VCO.
著者(和文)	李 尚曄, 天川 修平, 石原 昇, 益 一哉
Authors(English)	Sangyeop Lee, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu
出典(和文)	2010 年 電子情報通信学会総合大会, , , pp. 94
Citation(English)	, , , pp. 94
発行日 / Pub. date	2010, 3
URL	<a href="http://www.ieice.org/jpn/books/t_g.html">http://www.ieice.org/jpn/books/t_g.html</a>
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 2010 Institute of Electronics, Information and Communication Engineers.

## 2.8–11 GHz 広帯域差動リング型電圧制御発振器

A 2.8–11 GHz Wideband Differential Ring-VCO.

李 尚暉  
Sangyeop Lee

天川 修平  
Shuhei Amakawa

石原 昇  
Noboru Ishihara

益 一哉  
Kazuya Masu

東京工業大学 統合研究院  
Integrated Reserch Institute, Tokyo Institute of Technology

### 1 はじめに

近年のCMOSプロセスの微細化により、デジタル回路では小面積化かつ高速・低消費電力化が進んでいるが、RF回路では受動素子、すなわちインダクタやキャパシタを使用していることから小面積化が難しくなっている。そこで今回我々は、高性能かつ小面積の周波数シンセサイザの実現に向けて、インダクタレスで広帯域、そしてI/Q出力可能なリング型電圧制御発振器(Ring-VCO)の設計を行ったので報告する。

### 2 広帯域 Ring-VCO 回路

図1に今回提案する回路構成を示す。I/Q出力を可能とすることと、大振幅動作による低位相雑音化のため、遅延セルとしてはnMOSラッチによる差動インバータ回路を採用した。この遅延セル2段で全体を構成しI/Q出力を可能としている。周波数の可変機能は、インバータの負荷抵抗成分を負荷トランジスタのゲートバイアスを制御することにより可変し、RC時定数を大きく変化させることにより広帯域に渡る発振動作を可能とした。この際、Rail-to-railの広い制御電圧範囲で、変換利得の変動が小さくなるように、負荷回路を2つのpMOSで構成し、それぞれのゲートバイアス(bias/biasn)を最適に設定する制御回路を考案した。また、外部信号を注入する端子を設け、インジェクションロックによる低位相雑音動作も可能とした。

### 3 シミュレーション結果

90 nm CMOSプロセスの適用を想定し設計を行った。Ring-VCOコア部の面積は $18 \times 30 \mu\text{m}^2$ である。チップ内配線の寄生インピーダンス成分を含むポストレイアウトシミュレーションによる設計結果を以下に示す。VCOの発振周波数は、図2に示すように0–1Vのフルスイングの制御電圧により2.8–11GHzの広帯域発振が可能となることを確認した。位相雑音特性は、図3に示すように8GHzのフリーランニング発振時で $-66 \text{ dBc/Hz}$ (1 MHzオフセット)であったが、インジェクションロック(1 GHz, 30 psパルス幅の信号注入)により、 $-124 \text{ dBc/Hz}$ へと改善できる見通しを得た。消費電力は電源電圧1.0Vでは2.9–11 mWであった。

### 4 まとめ

LC型電圧制御発振器と比べ、小面積で広帯域動作が可能なRing-VCOの検討を行い、2.8–11GHzの広帯域動作を可能とする新たな構成を明らかにした。また、位相雑音特性については、インジェクションロックにより低位相雑音化を図れる見通しを得た。

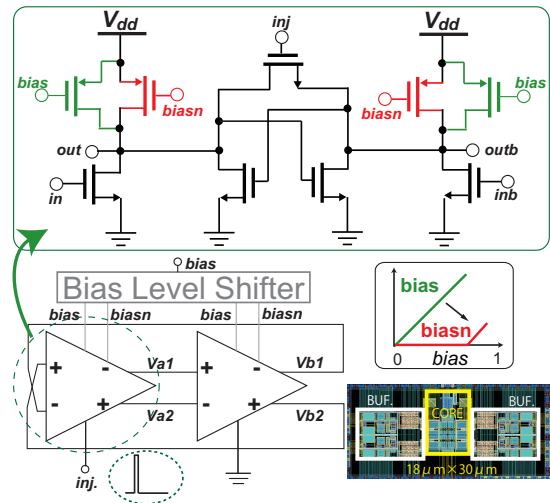


図1 提案 Ring-VCO

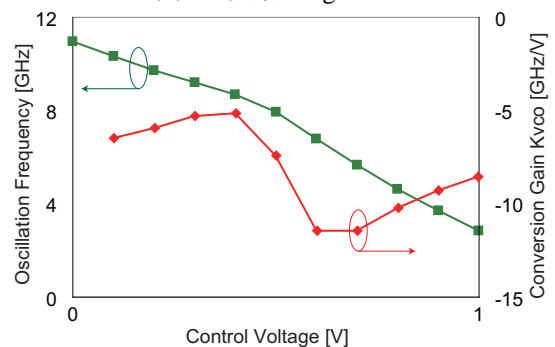


図2 周波数可変特性



図3 位相雑音特性 (8 GHz 発振時)

### 謝辞

本研究の一部は、STARC、文部科学省科学研究費、日本学術振興会科学研究費、総務省SCOPE、NEDO、文部科学省科学技術振興調整費(統合研究院)の支援を受け、東京大学大規模集積システム設計教育研究センターを通じ、日本ケイデンス株式会社、メンター株式会社、アジレント・テクノロジー株式会社の協力により行なわれた。