

論文 / 著書情報
Article / Book Information

論題(和文)	単層プリント基板配線のための高混雑度領域特定手法
Title(English)	A Congested Area Specification for Single Layer Printed Circuit Board Routing
著者(和文)	篠田享佑, 小平行秀, 高橋篤司
Authors(English)	Kyosuke Shinoda, Yukihide Kohira, Atsushi Takahashi
出典(和文)	電子情報通信学会 2010ソサイエティ大会 講演論文集 (A-3-4), Vol. A, No. , p. 66
Citation(English)	Proc. the 2010 IEICE Society Conference (A-3-4), Vol. A, No. , p. 66
発行日 / Pub. date	2010, 9
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 2010 Institute of Electronics, Information and Communication Engineers.

単層プリント基板配線のための高混雑度領域特定手法

A Congested Area Specification for Single Layer Printed Circuit Board Routing

篠田享佑¹
Kyosuke Shinoda

小平行秀²
Yukihide Kohira

高橋篤司³
Atsushi Takahashi

東京工業大学 大学院理工学研究科 集積システム専攻¹
Department of Communications and Integrated Systems, Tokyo Institute of Technology
会津大学 コンピュータ理工学部²
School of Computer Science and Engineering, The University of Aizu
大阪大学 大学院工学研究科 電気電子情報工学専攻³
Division of Electrical, Electronic and Information Engineering, Osaka University

1 はじめに

プリント基板 (PCB) 上には、IC チップ、抵抗、コンデンサなどの回路素子が配置され、回路素子は配線によって接続される。現在では、人手で PCB の配線設計を行っているが、設計規模が人手設計の限界に近づいており、設計期間の短縮のため自動配線ツールの性能向上が求められている。一般的な PCB 配線はいくつかの部分問題に分割され、それぞれの部分問題に対して配線を行う。本稿では、その中でも 2 つのモジュール間を接続する問題に対応する幹配線位相条件 [1] を満たす問題に着目する。この問題に対して、様々な手法が提案されているが、その多くは文献 [1] に代表されるように、配線には単一幅・単一間隔の水平垂直 (HV) 線分のみを用いている。しかし、実際の PCB では、配線が混雑している領域では HV 線分以外の任意角度の線分や部分的に特殊なデザインルールを用いて配線する必要があるためこれらの手法を適用できない。そこで、本稿では、HV 線分のみでは接続要求を実現できない配線問題に対して、その原因となっているクリティカル領域を効率的に特定する手法を提案する。提案手法で求めたクリティカル領域に対して適切な配線が生成できれば、設計仕様を満たす配線が効率よく得られると期待される。

2 準備

配線領域はデザインルールを満たす水平垂直配線グリッドを使った XY 平面として表現される。各配線は障害物が配置されているグリッドから一定距離以内を通過することができない。HV 配線では各配線はグリッド上を通過する。また、配線領域に対応した点容量フローグラフ G を定義する [2]。幹配線位相条件を満たす配線領域に対応する点容量フローグラフを図 1 に示す。

幹配線位相条件を満たす配線問題ではこのフローグラフの点集合をソース点を含む点集合とシンク点を含む点集合に分割する全てのカットの容量がネット数以上ならば、HV 配線可能となる。しかし、容量がネット数より小さいカット (クリティカルカット) が存在する場合、HV 配線では全てのネットを実現できない。クリティカル領域はクリティカルカットに含まれる点の極大な連結成分である [3]。

3 クリティカル領域探索手法

提案手法では、最小カットを利用してクリティカル領域を逐次的に特定する。ある最小カットは最大フローから容易に求めることができる [4]。ある 1 つのクリティカル領域は最小カット、最小カットをいくつかの区間に分断している障害物とそれぞれの障害物間を通過する配線数から求められる [3]。図 1 で求められるクリティカル領域は黒く塗られた点集合である。しかし、最小カットから 1 つのクリティカル領域を特定して混雑度を緩和しても別のクリティカル領域が存在する可能性がある。そこで、全てのクリティカル領域を探索するため、クリティカル領域に対して容量の増大処理を行う。最小カットに容量増大処理を行うとそのカットとクリティカル領域に関連する

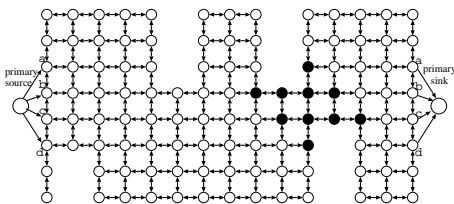


図 1 点容量フローグラフの例

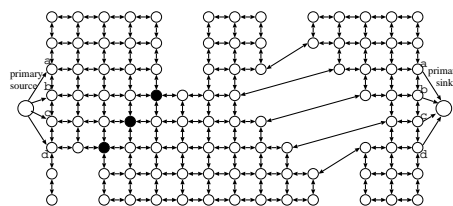


図 2 図 1 の容量増大処理後のフローグラフ

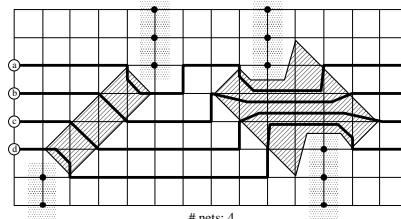


図 3 求められたクリティカル領域及び配線例

カットの容量がネット数以上になる。元のフローグラフに別のクリティカルカットが存在した場合、そのうちのどれかが処理後の最小カットになるため、処理後のフローグラフを用いて求めることができる。具体的な容量増大処理としては、求めたクリティカル領域内の全ての点とそれらの点に接続している全ての辺の削除、クリティカル領域のソース側の境界となる点とシンク側の境界となる点の接続を行う。図 1 に示すフローグラフに対して、増大処理を行ったフローグラフを図 2 に示す。

このクリティカル領域の探索とフローグラフの更新を繰り返すことで逐次的に全てのクリティカル領域を探索できる。図 2 で求められるクリティカル領域は黒く塗られた点集合である。また、図 1 に対応する配線領域上で提案手法を用いてクリティカル領域を特定し、クリティカル領域内のみ特殊なデザインルールを適用した配線結果を図 3 に示す。

4 まとめと今後の課題

本稿では、幹配線位相条件を満たした配線問題に対して、HV 配線で接続不可能な原因となるクリティカル領域をフローを用いて逐次的に特定する手法を提案した。実際の PCB により近い状況を考え、幹配線位相条件を満たさない問題についてもクリティカル領域を特定できる手法の提案、本稿で議論しなかった各クリティカル領域に対する接続性の確保のための手法の提案などが今後の課題としてあげられる。

参考文献

- [1] Yukihide Kohira, Atsushi Takahashi, "CAFE router: A Fast Connectivity Aware Multiple Nets Routing Algorithm for Routing Grid with Obstacles" Proc. ASP-DAC 2010, pp.281-286, 2010.
- [2] 篠田享佑, 小平行秀, 高橋篤司, "プリント基板のための 45 度線による混雑度緩和を利用した配線手法", 信学技報, VLD2009-23, pp.97-102, 2009
- [3] 篠田享佑, 小平行秀, 高橋篤司, "単層プリント基板配線のための効率的な高混雑度領域特定および 45 度線による混雑度緩和法", 信学技報, VLD2010-9, pp.79-84, 2010
- [4] J.A. Bondy, U.S.R. Murty, "Graph Theory with Applications," North-Holland, 1976.