

論文 / 著書情報
Article / Book Information

題目(和文)	
Title(English)	AN EMBEDDED PROCESSOR DESIGN WITH DERIVATIVE ASIP APPROACH
著者(和文)	ベジ ョアグ ス
Author(English)	Agus Bejo
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第9459号, 授与年月日:2014年3月26日, 学位の種別:課程博士, 審査員:國枝 博昭,上野 修一,一色 剛,高橋 篤司,吉瀬 謙二,伊藤 和人
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第9459号, Conferred date:2014/3/26, Degree Type:Course doctor, Examiner:,,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	審査の要旨
Type(English)	Exam Summary

論文審査の要旨及び審査員

報告番号	甲 第 号		学位申請者氏名		Agus Bejo	
論 文 審 査 員		氏 名	職 名		氏 名	職 名
	主 査	國枝 博昭	教授	審査員	吉瀬 謙二	准教授
	審査員	上野 修一	教授		伊藤和人(埼玉大学)	准教授
		高橋 篤司	准教授			
		一色 剛	准教授			

論文審査の要旨 (2000 字程度)

本論文は、An Embedded Processor Design with Derivative ASIP approach (派生型特定用途向きプロセッサを利用した組込みプロセッサ設計)と題し、英文 8 章から構成されている。

第一章 Introduction (緒言) では、対象とする任意の応用プログラムを実行するコンパクトな命令数から構成される新しい特定用途向けプロセッサ (ASIP) を設計する実用的な手法の確立が本論文の目的であると述べている。

第二章 ASIP Design Methodology (特定用途向けプロセッサ設計論) では、従来の特定用途向けプロセッサの設計法としては、アーキテクチャ記述言語 (ADL) を用いて応用プログラムに合わせたプロセッサアーキテクチャと実行コードを新たに生成する手法が中心であり、その中でも ADL の一つである LISA 言語を用いた ASIP 設計手法がサイクル精度の命令セットやアーキテクチャが生成でき、機能としては最も優れているが、自動生成されるコンパイラ性能が低くコプロセッサの生成できないなどの欠点を有していると述べている。

第三章 Derivative ASIP Approach(派生型 ASIP 設計法)では、本論文で提案する派生型 ASIP 設計手法が、既存のプロセッサのアーキテクチャとコンパイラを利用した一般的な手法として、アーキテクチャ設計、コンパイラ生成による実行コード生成、コプロセッサ自動生成とそれらを一体化する統合化プロセスから構成され、コプロセッサと拡張命令の仕様記述を入力して、極めて短い設計時間で高い性能の ASIP 設計を可能にする新しい手法であると述べている。

第四章 Derivative ASIP Compiler (派生型特定用途向けプロセッサのコンパイラ) では、第 1 の手法として、既存プロセッサと命令等価性の制限をもつ派生型 ASIP に対して、既存プロセッサのコンパイラから得られるアセンブラコードを派生型 ASIP のコードに変換する手法と、第 2 の手法として既存プロセッサとその汎用 GCC コンパイラに対して、GCC コンパイラが命令セットに依存しない中間コードを生成し、さらに既存プロセッサ用の実行コードを生成していることに着目して、中間コードから拡張命令を含む派生型 ASIP 用実行コードを生成する手法を提案し、LISA 手法で課題であったコンパイラの性能の大幅な向上を達成したと述べている。

第五章 Co-Processor/Instruction Extension Generator Tool (コプロセッサおよび命令拡張生成ツール) では、拡張可能なマーク付き言語 (XML) を用いてコプロセッサと拡張命令の仕様記述されたファイルを入力し、その仕様ファイルから、LISA 記述では考慮されていないコプロセッサのインパルス C 記述と、LISA 記述に追加する拡張命令記述と、既存コンパイラから ASIP コンパイラを作成の段階で拡張命令を追加する自動設計システムを考案したと述べている。

第六章 Co-processor and Instruction Extensions Design Example (コプロセッサと命令拡張設計例) では、指紋認証やポインティングデバイスや暗号化プログラムについて、拡張命令やコプロセッサの設計例を示している。

第七章 Experimental Result (実験結果) では、上記応用に対して、2 次元画像フィルタのための拡張命令を導入することで既存プロセッサに比べて大幅な命令サイクルの減少を達成した例や、コプロセッサを搭載した暗号復号プログラムでは、チップ面積を増大することなく、20~30 倍の速度向上した例を示している。

第八章 Conclusion and Future Work (結論と今後の問題) では、本論文で得られた結果をまとめ、残された課題を述べている。

以上を要するに、本論文は組込みプロセッサのための特定用途向けプロセッサの設計手法として、派生型 ASIP と名付けたコプロセッサを含むアーキテクチャや高効率コンパイラの新たな設計手法を考案し、既存の方法と比較してチップ面積や消費電力を増大させることがなく、実行サイクル数を大幅に減少できることを実証したもので、工学上および学術上貢献することが大きい。よって、我々は本論文が博士 (工学) の学位論文として十分価値があるものと認める。