

論文 / 著書情報
Article / Book Information

論題(和文)	ディジタルラティスフィルタ構成法の拡張
Title(English)	Extended Design of Digital Lattice Filters
著者(和文)	渡部英二, 西原明法
Authors(English)	Eiji Watanabe, AKINORI NISHIHARA
出典(和文)	電子通信学会論文誌, Vol. J68-A, No. 11, p. 1209-1216
Citation(English)	, Vol. J68-A, No. 11, p. 1209-1216
発行日 / Pub. date	1985, 11
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 1985 Institute of Electronics, Information and Communication Engineers.

デジタルラティスフィルタ構成法の拡張

正員 渡部 英二[†] 正員 西原 明法^{††}

Extended Design of Digital Lattice Filters

Eiji WATANABE[†] and Akinori NISHIHARA^{††}, Members

あらまし デジタルフィルタを構成する場合には、有限語長における劣化の少ない構成法が望まれる。このような要求を満足するものとして有望視されている構成法として、ウェーブデジタルフィルタの一種であるデジタルラティスフィルタがある。本論文は、このデジタルラティスフィルタの有効性を高めるための構成法の拡張について述べたものである。まず、タップ乗算器を使用しなくて済む場合を特別な場合として含む統一的な構成法を提案する。この構成法ではある一つのパラメータを決められた範囲内で任意に与えることができる。次に、低係数感度化のための2ポートアダプタの実現回路について検討を行なう。さらに、全極形伝達関数を実現する際の係数感度の面から考えた最適なパラメータの決定法を導出し、この決定法は有理伝達関数の場合にも有効であることを示す。最後に簡単な例題によって、本論文で述べた手法を用いると有限語長における特性の劣化が著しく少なくなることを示す。

1. ま え が き

デジタルフィルタを構成する場合には、有限語長における劣化の少ない構成法が望まれる。このような要求に対して、Fettweisの提案したウェーブデジタルフィルタ(以後WDFと略す)は、低係数感度性などの優れた特長により注目されている⁽¹⁾。分布定数棒状フィルタの波動量をシミュレートして得られるWDFは、WDFの中では最も簡単な回路構造を有して専用LSI化にも適しているといわれている⁽²⁾。しかし、この回路は全極形の伝達関数しか実現できないという欠点を有している。

一方、GrayとMarkelは伝達関数の分子を直交多項式に展開することにより、任意の伝達関数を実現するデジタルラティスフィルタ(以後DLFと略す)の構成法を定式化した⁽³⁾。また、状態変数法に基づいてDLFを構成する手法も提案されている⁽⁴⁾。

このDLFのうち、1乗算器形の基本区間は遅延要素とタップ乗算器を除くと、2ポートアダプタ⁽⁵⁾と一致する。すなわち、Gray等のDLFは、終端開放の棒状回路に対応するWDFによって伝達関数の分母を

作り、タップ乗算器によって分子係数を実現することにより、先に述べた欠点を克服している。したがってDLFはWDFの一種とみなすことができる。

ここで問題となるのは、文献(4)においても指摘されているように、伝達関数によってはタップ乗算器を用いずに回路の構成が可能な場合があるのに、Gray等の構成法ではその点の考慮がなされていないことである。タップ乗算器を使用しなくて済む場合の考察は文献(4)においてもなされているが、使用する場合としない場合はそれぞれ別の構成法として扱われている。

以上を考慮して、本論文ではDLFの有効性を高めるための構成法の拡張について述べる。構成の基本としてリチャーズの定理⁽⁶⁾を用いる。この定理はリチャーズの変数領域で棒状回路などを合成するのに主に用いられてきたが、棒状回路の時間域合成のための z 領域有界関数における定理も誘導されている⁽⁷⁾。そこで、この定理と周波数領域における棒状回路の実現条件⁽⁸⁾を用いて、タップ乗算器を必要としないときを特別な場合として含む統一的な構成法を導出する⁽⁹⁾。この構成法ではある一つのパラメータを決められた範囲内で任意に与えることができる。このパラメータは最初に文献(9)で導入され、後に文献(10)においても用いられているが、パラメータの決定法は困難な問題として残されている。そこで本論文では、まず全極形伝達関数について係数感度の両から考えた最適なパラメータの決定法を導出し、この決定法は有理伝達関数にも有効であることを示す。さらに、係数感度を下げるため

[†]東京工業大学工学部電子物理工学科, 東京都
Faculty of Engineering, Tokyo Institute of Technology,
Tokyo, 152 Japan

^{††}東京工業大学理工学国際交流センター, 東京都
International Cooperation Center for Science and
Technology, Tokyo Institute of Technology, Tokyo,
152 Japan

の2ポートアダプタの実現回路について検討を行なう。最後に、簡単な例題によって本論文で提案した手法の有効性を示す。

2. リチャーズの定理によるDLF構成法の拡張

2.1 伝達関数の実現条件

DLFは、ユニットエレメントのWDF実現である図1の回路を基本区間として、その縦続接続により構成される。同図(a)は基本区間の形式的表現であり、実際には半遅延を避け、1乗算器で実現するため、(b)のような2ポートアダプタを用いた構成とする。アダプタの内部回路については次の章で考察する。

このDLF基本区間の縦続接続のみで構成される回路の伝達関数 $S_n(z^{-1})$ の必要十分条件は定理1のようになる。定理1は、棒状回路の必要十分条件である文献(8)の定理3を、標準 z 変換により s 領域から z 領域へ移したものである。

〔定理1〕 z 領域実有理伝達関数

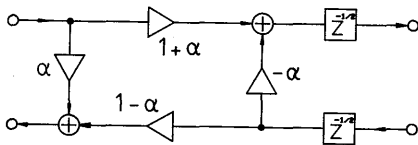
$$S_n(z^{-1}) = \frac{N_n(z^{-1})}{D_n(z^{-1})} = \frac{b_{n,0} + b_{n,1}z^{-1} + \dots + b_{n,n}z^{-n}}{1 + a_{n,1}z^{-1} + \dots + a_{n,n}z^{-n}} \quad (1)$$

がDLF基本区間の縦続接続によって構成されるためには、次の2つの条件を満たしていることが必要十分である。

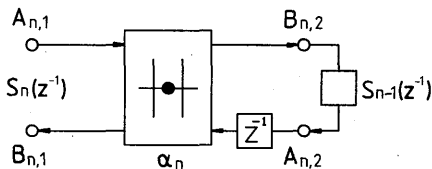
(i) $|S_n(z^{-1})| \leq 1 \quad (|z| > 1)$ (2)

(ii) $D_n(z^{-1}) \cdot D_n(z) - N_n(z^{-1}) \cdot N_n(z) = c$ (3)

ただし、 c は非負の定数。



(a) Four-multiplier representation



(b) Actual section

図1 DLFの基本区間
Fig.1 Fundamental DLF section.

実現すべき伝達関数がこの定理を満足していれば、タップ乗算器なしでDLFを構成できる。

2.2 リチャーズの定理

定理1を満足する伝達関数をDLFとして実現する場合には、次の定理を用いる。

〔定理2〕 (リチャーズの定理)^{(6),(7),(11)}

伝達関数 $S_n(z^{-1})$ が、上限が1の z 領域有界実関数であるとき、図1(b)のようにそれからDLF基本区間を引き抜いて得られる $S_{n-1}(z^{-1})$ も上限が1の z 領域有界実関数である。そして $S_{n-1}(z^{-1})$ は

$$S_{n-1}(z^{-1}) = \frac{N_{n-1}(z^{-1})}{D_{n-1}(z^{-1})} = \frac{S_n(z^{-1}) - \alpha_n}{z^{-1}\{1 - \alpha_n \cdot S_n(z^{-1})\}} \quad (4)$$

と与えられる。

ただし

$$\alpha_n = S_n(z^{-1})|_{z=\infty} \quad (5)$$

である。さらに

$$S_n(z^{-1}) \cdot S_n(z)|_{z=0} = 1 \quad (6)$$

が成立すれば、 $S_{n-1}(z^{-1})$ の次数は $S_n(z^{-1})$ の次数より1次低い。

ここで α_n をこの区間の反射係数とよぶことにする。したがって、伝達関数が定理1を満足していれば式(6)も満足されているので、定理2を繰り返し適用することにより、順次反射係数が決定されて行き、最後に $S_0(z^{-1})$ が定数となって回路の合成が完了する。そこで以後は $S_0(z^{-1})$ を S_0 と表わすことにする。

2.3 与えられた伝達関数の実現法

$$T(z^{-1}) = \frac{P_n(z^{-1})}{D_n(z^{-1})} = \frac{c_{n,0} + c_{n,1}z^{-1} + \dots + c_{n,n}z^{-n}}{D_n(z^{-1})} \quad (7)$$

を実現すべき伝達関数とする。ここで $D_n(z^{-1})$ は式(1)の $S_n(z^{-1})$ の分母と同一の多項式である。

伝達関数 $T(z^{-1})$ が定理1を満足していれば、DLF基本区間の縦続接続のみで伝達関数の分母、分子共に実現できる。

満足していなければ、伝達関数の分母を基にして回路の巡回部のみを基本区間の縦続接続で実現し、分子をフィードフォワードすなわちタップ乗算器を用いて実現する。そこでまず、適当な定数 c を与えて $D_n(z^{-1})$ から定理1を満足する $S_n(z^{-1})$ を決定する。ここで

$$PTR = \max \left\{ \frac{c}{|D_n(e^{-j\omega})|^2} \right\} \quad (8)$$

なるPTRを定義すると、PTRはアナログ領域では両端抵抗終端棒状回路の負荷抵抗に伝送される最大電力の比率に対応するので、電力伝送比と名付ける。電力伝送比PTRの値の範囲は

$$0 \leq PTR \leq 1 \quad (9)$$

となるので、 c の値は PTR が式(9)を満足する範囲内で選ぶ必要がある。

次に、この $S_n(z^{-1})$ をリチャーズの定理により DLF 基本区間の縦続接続として実現する。そして符号パラメータ⁽³⁾を文献(3)のアルゴリズムにしたがって決定する。

このとき、右から数えて i 番目の区間の遅延要素の入力節点への伝達関数を $G_i(z^{-1})$ とすると

$$G_i(z^{-1}) = \frac{A_{i,2}}{A_{n,1}} = \frac{\prod_{k=1}^n (1 + \epsilon_k \alpha_k) N_{i-1}(z^{-1})}{D_n(z^{-1})} \quad (10)$$

($i=1, 2, \dots, n$)

で与えられる。ただし、 ϵ_i は i 番目の区間の符号パラメータ、 $N_{i-1}(z^{-1})$ は式(4)を順次適用することにより得られる伝達関数の分子多項式である。式(10)から分かるように、 $G_i(z^{-1})$ の分子の次数は $i-1$ であるから、遅延要素の入力節点にタップを設けて加重和をとることにより任意の分子多項式 $P_n(z^{-1})$ を実現できる。このときの回路構成は図2となる。そして、この回路の伝達関数と式(7)の実現すべき伝達関数を比較してこれらの分子係数を等置することにより、タップ乗算器の係数は連立方程式

$$\begin{bmatrix} b_{n,n} & 0 & \dots & 0 \\ b_{n,n-1} & (1 + \epsilon_n \alpha_n) b_{n-1,n-1} & \dots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ b_{n,0} & (1 + \epsilon_n \alpha_n) b_{n-1,0} & \dots & b_{0,0} \end{bmatrix} \begin{bmatrix} t_n \\ t_{n-1} \\ \vdots \\ t_0 \end{bmatrix} = \begin{bmatrix} c_{n,n} \\ c_{n,n-1} \\ \vdots \\ c_{n,0} \end{bmatrix} \quad (11)$$

の解として与えられる。ただし、 $b_{i,j}$ ($i, j=0, 1, \dots, n$) は $N_{i-1}(z^{-1})$ の係数であり、

$$b_{0,0} = S_0 \quad (= \text{const.}) \quad (12)$$

である。式(11)の係数行列は下三角行列なので、この連立方程式は漸的に解くことができ、その解は次の手

順で求められる。

Begin

$$\alpha_{n+1} = \epsilon_{n+1} = 0 \quad (13)$$

For $k = n$ To 0 Step -1

$$t_k = \frac{c_{k,k}}{\prod_{i=k+1}^{n+1} (1 + \epsilon_i \alpha_i) b_{k,k}} \quad (14)$$

If $k \neq 0$ Then

$$P_{k-1}(z^{-1}) = P_k(z^{-1}) - \frac{c_{k,k}}{b_{k,k}} N_k(z^{-1}) \quad (15)$$

End If

Next k

End

結局この操作は、 $G_i(z^{-1})$ の分子を $Q_i(z^{-1})$ とするとき、文献(3)の場合と同じく $T(z^{-1})$ を

$$T(z^{-1}) = \sum_{i=1}^n \frac{t_i \cdot Q_{i+1}(z^{-1})}{D_n(z^{-1})} \quad (16)$$

の形に分解していることに等しい。ただし、 $Q_{n+1}(z^{-1})$ は $N_n(z^{-1})$ に等しい。

3. 2ポートアダプタの実現回路

これまでは2ポートアダプタの内部回路はブラックボックスとして扱ってきたが、ここでは係数感度の面から最適な実現回路について考察を行なう。文献(5)においても述べられているように、2ポートアダプタには乗算器係数の決め方によって3種の回路が存在していて、その乗算器係数は反射係数 α そのものを用いる場合と

$$\beta = 1 + \alpha \quad (17)$$

$$r = 1 - \alpha \quad (18)$$

とする場合に分けられる。

ここで、 α 、 β および r の相対振幅感度をそれぞれ $S_\alpha^{|\Gamma|}$ 、 $S_\beta^{|\Gamma|}$ 、 $S_r^{|\Gamma|}$ とすると

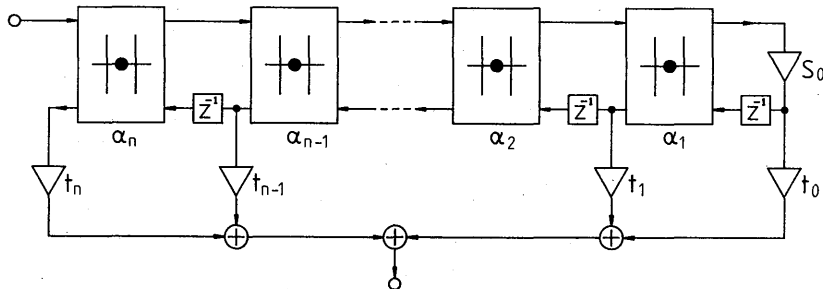


図2 デジタルラティスフィルタの実現回路

Fig.2 Resultant digital lattice filter.

$$S_{\beta}^{[r]} = \frac{\alpha + 1}{\alpha} S_{\alpha}^{[r]} \quad (19)$$

$$S_r^{[r]} = \frac{\alpha - 1}{\alpha} S_{\alpha}^{[r]} \quad (20)$$

となる。式(19), (20)から振幅感度が最も低くなる乗算器係数の選び方は

$$\left. \begin{array}{l} -1 < \alpha < -0.5 \text{ のとき } \beta \\ -0.5 \leq \alpha \leq 0.5 \text{ のとき } \alpha \\ 0.5 < \alpha < 1 \text{ のとき } r \end{array} \right\} \quad (21)$$

のようになる。式(21)の分類に従って、それぞれの場合の2ポートアダプタの実現回路を示すと、表1のようになる。当然ながら、符号パラメータによっても異なる回路を用いる。また、表1のどの回路を用いても演算量に変化はなく、かつ内部節点の値も等しい¹²⁾。

符号パラメータの選択は L_2 ノルムの意味で最適なダイナミックレンジを与えるが、最近 L_{∞} ノルムの意味で最適なスケールリングを施すような2ポートアダプタ実現回路の選択法が発表された¹³⁾。この方法を本論文の構成法に適用するときにはタップ乗算器係数算出式が少し異なる。

4. 定数 c の決定法

式(7)の伝達関数が定理1を満足しない場合には、適当な c を与えて定理1を満足する $S_n(z^{-1})$ を決定しなければならない。この c の決定法は次の2つに大別される。

(i) $c = 0$ とする場合

このとき電力伝送比 PTR は 0 になるので、 $S_n(z^{-1})$ は全域通過関数となり

$$N_n(z^{-1}) = \pm z^{-n} \cdot D_n(z) \quad (22)$$

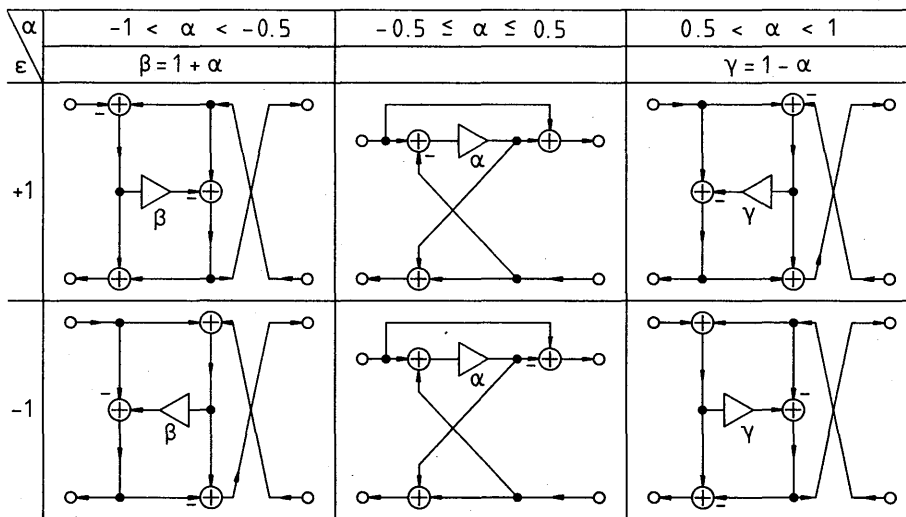
を得る。この $S_n(z^{-1})$ をリチャーズの定理によって構成した回路は、式(22)の符号が+のとき終端開放の棒状回路、-のとき終端短路の棒状回路のWDF実現となる。すなわち、前者は $S_0 = +1$ 、後者は $S_0 = -1$ である。また、 $S_0 = -1$ としたものは、 $S_0 = +1$ のときの反射係数、タップ乗算器係数および符号パラメータの符号をすべて逆にしたものに等しい。したがって、符号パラメータまで考慮に入れると、いずれの場合からも最終的には同じ回路が得られる。このことから、式(22)の符号は+の場合のみを考えれば十分ということになる。

(ii) $c =$ 正定数の場合

この場合は、抵抗終端形の棒状回路のWDF実現となる。このときの c の値は係数感度等が最小になる値にするのが合理的である。この c の値について式(3)から $N_n(z^{-1})$ を求める。

(i)と(ii)を比較すると、(i)は $S_0 = 1$ ということから乗算器が1個消滅し、伝達関数によってはタップ乗算器数の削減も可能なことから¹⁴⁾、より少数の乗算器で構成可能である。したがって、この意味においては $c = 0$ とする方法は最適な c の選び方であると言える。また、 $c = 0$ とした方が $S_n(z^{-1})$ を求める手順が本質的に簡単である。しかし、係数感度という面から考えると(ii)の方が望ましい場合もある。そこで以下この点から考えた最適な c の決定法を示す。

表1 2ポートアダプタの実現回路



4.1 全極形伝達関数の場合

まず最も簡単な全極形伝達関数について考察する。
全極形伝達関数

$$T(z^{-1}) = \frac{h}{D_n(z^{-1})} \quad (23)$$

を3.で述べた方法によって実現すると、図2において

$$t_n = t_{n-1} = \dots = t_1 = 0 \quad (24)$$

かつ

$$t_0 = \frac{h}{S_0 \prod_{k=1}^n (1 + \epsilon_k \alpha_k)} \quad (25)$$

となる。前に述べた2種類の定数 c の決定法による感度特性の違いを調べると次のようになる。

(A) $c = 0$

この場合には、符号パラメータが+1の区間では直流においてその区間内の乗算器係数の感度が0になることが既に明らかにされている¹⁹。それ以外のところで常に0あるいはそれに近い値になるという保証はない。この係数感度特性は終端開放あるいは短絡のリアクタンス回路の感度特性を受け継いでいる。

(B) $c = \text{正定数}$

このように c の値を選ぶことにより、両端抵抗終端形リアクタンス回路をシミュレートして得られるWDFが有する通過域低感度特性が期待できる。そのために $T(z^{-1})$ の利得水準を調整して $|T(e^{-j\omega})| \leq 1$ とした後、電力伝送比 P T R が1となるように

$$c = h^2 \quad (26)$$

として回路を構成する。そして終端部を図3のようになると両端抵抗終端形棒状回路のWDF実現回路を得る。

このとき t_0 は

$$t_0 = \frac{h}{(1+S_0) \prod_{k=1}^n (1 + \epsilon_k \alpha_k)} \quad (27)$$

となる。またアナログ領域で考えると、 t_0 は終端抵抗

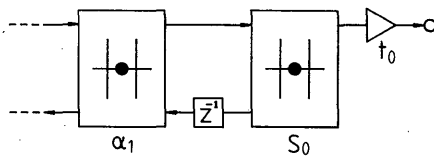


図3 全極形回路の終端部

Fig.3 Termination of all-pole DLF.

整合用の理想変成器に対応する。このとき、符号パラメータが-1の区間は変成比 $(1+\alpha)/(1-\alpha)$ の理想変成器が挿入されていることに対応するので、これを考慮に入れると t_0 は

$$t_0 = \sqrt{\frac{2}{|T(1)|}} - 1 \prod_{k=1}^n \frac{(1+\alpha_k)}{(1+\epsilon_k \alpha_k)} \quad (28)$$

のように表わせる。符号パラメータが全て+1であれば、式(28)の α に関する因子は1となり、第一因子のみが残る。さらに、直流利得が1、すなわち $|T(1)| = 1$ であれば $t_0 = 1$ となる。

t_0 の相対係数感度は1であるので除外すると、2ポートアダプタ内の乗算器係数 α に対する相対振幅感度は

$$S_\alpha^{[r]} = S_\alpha^{[p_{21}]} + \frac{1}{2} S_\alpha^{R_L/R_S} \quad (29)$$

のように表現できる¹⁰。 P_{21} は電力散乱行列¹⁰の要素であり、 R_S と R_L はそれぞれ入力および出力ポートのポート抵抗である。式(29)の右辺第1項は通過域内の整合点では0になり、整合点以外でも非常に小さい値になることが知られている。また、第2項は周波数に無関係な量であり、その影響は利得水準の変動として現われる。それではその値の上限を求めてみる。文献[16]と同様に考えると

$$\frac{R_L}{R_S} = \frac{1+S_0}{1-S_0} \prod_{k=1}^n \frac{1+\epsilon_k \alpha_k}{1-\epsilon_k \alpha_k} \quad (30)$$

となるので、

$$\frac{1}{2} S_{S_0}^{R_L/R_S} = \frac{S_0}{1-S_0^2} \quad (31)$$

$$\frac{1}{2} S_{\alpha_k}^{R_L/R_S} = \frac{\epsilon_k \alpha_k}{1-\alpha_k^2} \quad (32)$$

を得る。2ポートアダプタの実現回路を表1にしたがって選択したとき、式(31)、(32)の値の絶対値は

$$\frac{1}{2} < \left| \frac{1}{2} S_\beta^{R_L/R_S} \right| = \frac{1}{1-\alpha} < \frac{2}{3} \quad (33)$$

$$0 \leq \left| \frac{1}{2} S_\alpha^{R_L/R_S} \right| = \frac{|\alpha|}{1-\alpha^2} \leq \frac{2}{3} \quad (34)$$

$$\frac{1}{2} < \left| \frac{1}{2} S_r^{R_L/R_S} \right| = \frac{1}{1+\alpha} < \frac{2}{3} \quad (35)$$

となる。ただし、2ポートアダプタ内の乗算器は α 、 β 、 r で代表してある。式(33)~(35)から分かるように、振幅感度の絶対値をとると、整合点では2ポートアダプタ1個につき最大2/3だけ0からレベルシフトする。

(A)と(B)を比較すると、(B)の方が通過域全体に

おける低振幅感度性が保証されていることから、全極形伝達関数は、振幅感度の面から考えると、(B)の構成法で実現する方が良い。このことは両端抵抗終端リアクタンス回路の方が終端短絡あるいは開放のリアクタンス回路よりも低感度であるという事実からも裏付けられる。

4.2 有理伝達関数の場合

前節の結果から、全極形伝達関数を実現するときには PTR=1 とする方が通過域内の振幅特性に悪影響を及ぼす極の変動が少ないことが分かる。そして、有理伝達関数も全極形伝達関数もその分母の実現は同じ乗算器で行なわれるので、それらの回路の極感度は等しい。ゆえに、有理伝達関数の場合にも PTR=1 とした方が振幅特性に悪影響を及ぼす極の変動が少なくなる。伝達関数の分母が通過域内の振幅特性に大きい影響を持っていることを考え併せると、有理伝達関数の実現においても、PTR=1 とするように c の値を決定すると有限語長における特性劣化が少ないことが期待できる。

5. 構成例

5.1 全極形伝達関数の実現

ここでは、

$$T(z^{-1}) = \frac{0.10285}{(1 - 2.6951z^{-1} + 3.6424z^{-2} - 2.8775z^{-3} + 1.3044z^{-4} - 0.27135z^{-5})} \tag{36}$$

なる伝達関数を有する正規化標準化周波数 6、遮断周波数 1、通過域リプル 0.41dB の 5 次全極形低域通過フィルタを取り上げる。|T(e^{j\omega})| ≤ 1 であり、かつ T(1)=1 なので、PTR=1 となるように c=0.010578 として構成する。実現された回路の各区間の反射係数は表 2 のようになる。表 3 には c=0 としたときの反射係数を示す。

これらの回路の相対振幅感度の絶対値和を図 4 に示す。また図 5 には浮動小数点表示された係数値の仮数

表 2 各区間の反射係数 (c=0.010578)

α_5	0.52133	α_4	-0.75548	α_3	0.81927
α_2	-0.87927	α_1	0.75548	α_0	-0.52133

表 3 各区間の反射係数 (c=0)

α_5	-0.27135	α_4	0.61864	α_3	-0.77088
α_2	0.80804	α_1	-0.78950	t_0	1.0

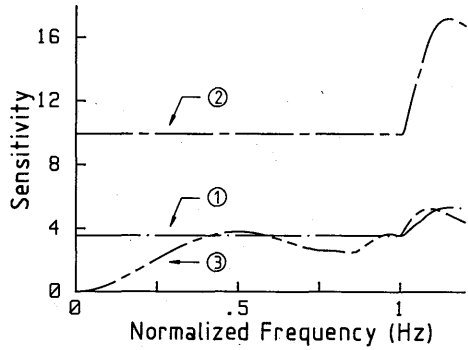


図 4 全極形伝達関数実現回路の相対振幅感度の絶対値和

Fig.4 Worst-case sensitivity of DLF's realizing an all-pole transfer function.

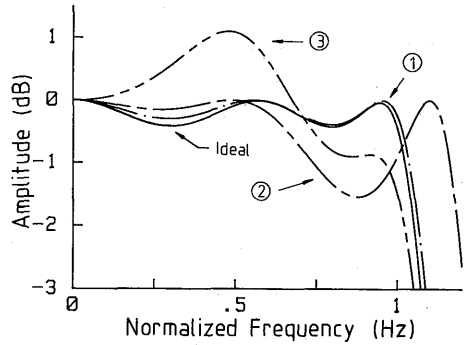


図 5 係数語長を 2 ビットに丸めたときの振幅特性

Fig.5 Amplitude characteristics of the same DLF's as Fig.4 with 2 bit word length.

部を 2 ビットに丸めたときの振幅特性を示す。ただしここでは係数感度の比較が主目的なので簡単のため符号パラメータは全て +1 としてある。図中、①が c=0.010578 として、アダプタの回路を表 1 に従って選択した回路である。なおこれらの図には比較用として同じ c の値を用いているが、反射係数そのものを乗算器係数としている回路②、および c=0 として構成してアダプタの回路の選択を行なった回路の特性③も示されている。②は従来の棒状フィルタから得られる WDF に一致する。

表 2 の反射係数の値を使って①、②の整合点における振幅感度の絶対値和を式(33)~(35)により計算するとそれぞれ 3.5533 および 9.9352 となり、これは図 4 の結果と一致している。そして、通過域内においては振幅感度の周波数依存項が非常に小さい値になっているの

で、図5に示すように①は有限語長における特性の劣化が②と③に比べ極めて少ない。また②は両端抵抗終端形リアクタンス回路の性質を受け継いでいるため、利得が増大する方向には特性の劣化が生じていない。①と②を比べると、式(19)と(20)で与えられる比だけ①の方が振幅感度が下がるので、①はその分特性の劣化が少なくなっている。③は振幅感度の絶対値和が一般的に①より低くなっているが、①のように振幅感度の大部分が利得水準のみ影響を与える項から成っているわけではないので、③の方が①より特性の劣化は大きい。①と②は予想された利得水準の変動が生じていないが、これは各乗算器での変動分が互いに打ち消されたためである。

5.2 有理伝達関数の実現

$$T(z^{-1}) = \frac{0.0154047(1+z^{-1})^3}{1-1.9900z^{-1}+1.5715z^{-2}-0.45831z^{-3}} \quad (37)$$

なる伝達関数を有する正規化標準化周波数1、遮断周波数0.1、通過域リップル0.5 dBの3次チェビシェフ低域通過フィルタを取り上げる。PTR=1となるようにcの値をc=0.011926として式(3)を解くと、

$$N_3(z^{-1}) = 0.77072 - 1.8861z^{-1} + 1.7671z^{-2} - 0.59465z^{-3} \quad (38)$$

$$N_3(z^{-1}) = 0.59465 - 1.7671z^{-1} + 1.8861z^{-2} - 0.77072z^{-3} \quad (39)$$

なる2つの $N_3(z^{-1})$ が得られる。式(3)を解くと単位円上の複素根は重根となるが、実根は単位円の内と外に鏡像の関係で位置しているので、どちらの根を選ぶかによりそれぞれ式(38)か式(39)が得られるのである。そして2.で示した手順により回路を構成すると、反射係数およびタップ乗算器係数値は表4のようにになる。表中、PTR=1(A)が $N_3(z^{-1})$ を式(38)としたときであり、PTR=1(B)が式(39)のときである。また、PTR=0すなわちc=0のときの値も示してある。

表4 反射整数およびタップ乗算器係数値

	PTR=1(A)	PTR=1(B)	PTR=0
α_3	0.77072	0.59465	-0.45831
α_2	-0.86798	-0.90318	0.83486
α_1	0.90318	0.86798	-0.87601
S_0	-0.59465	-0.77072	1
t_3	-0.025906	-0.019987	0.015405
t_2	-0.087366	-0.068246	0.14190
t_1	-1.5048	-1.4385	0.14645
t_0	-0.82711	-0.54764	0.69624

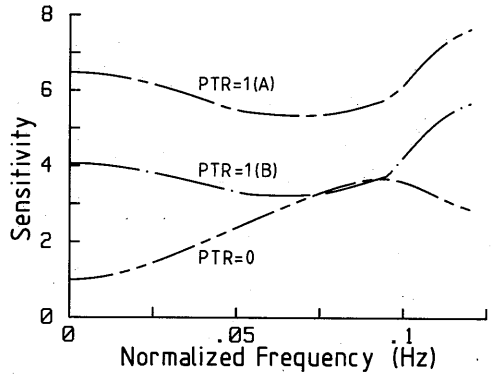


図6 有理伝達関数実現回路の相対振幅感度の絶対値和
Fig.6 Worst-case sensitivity of DLF's realizing rational transfer function.

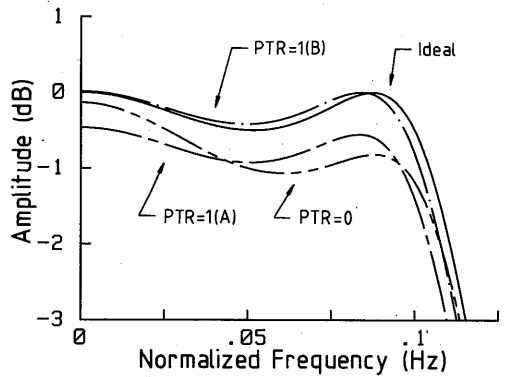


図7 係数語長を4ビットに丸めたときの振幅特性
Fig.7 Amplitude characteristics of the same DLF's as Fig.6 with 4 bit word length.

実現された回路の相対振幅感度の絶対値和および係数語長を仮数部4ビットに丸めたときの振幅特性をそれぞれ図6と図7に示す。ただし全ての回路において全区間の符号パラメータは+1とし、2ポートアダプタの回路は表1に従って選択されている。図6から分かるように、PTRを0とした回路の方が一般的に振幅感度は低くなっているが、通過域内における振幅感度の変動のし方は1とした回路の方が少ない。また、PTR=1(A)はPTR=1(B)から約2だけ振幅感度が持ち上がっている。図7の有限語長でのシミュレート結果では、PTRを1とした方が0とするより優れた特性を示している。PTR=1(B)は特性の劣化が極めて少なく、PTR=1(A)はほとんど利得水準に

のみ影響が表われている。これらのことはPTRを1とすることの妥当性を意味している。

6. むすび

本論文では、DLF構成法の拡張について述べた。タップ乗算器を使用しなくて済む場合の伝達関数に課せられる必要十分条件を導き、その場合を特別な場合として含む統一的な構成法を導出した。そして、低係数感度化のための2ボードアダプタの実現回路の検討を行なうと共に、全極形伝達関数を実現する際のパラメータ c の係数感度の面からみた最適値の決定法を示し、これが有理伝達関数の場合にも適用できることを明らかにした。

本論文で提案した構成法はGray等の構成法を完全に包含した上で低係数感度化がなされているので、非常に有効な構成法であると言えることができる。今後の課題としては、 c を与えて式(3)から $N_n(z^{-1})$ を求めるときの最適な根の組み合わせの考察が残されている。

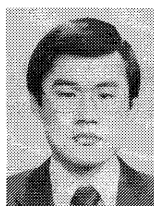
謝辞 日頃から御指導頂き、本研究にも有益な御助言を頂いた東京工業大学の柳沢健教授ならびに藤井信生助教授に感謝する。

文 献

- (1) A. Fettweis: "Digital filter structures related to classical filter networks", Arch. Elek. Übertragung., 25, pp. 79-89 (Feb. 1971).
- (2) B. Sikstrom: "Some aspects on the LSI implementation of wave digital filters", IEEE Proc. ISCAS 1982, pp. 780-783 (May 1982).
- (3) A. H. Gray Jr. and J. D. Markel: "Digital lattice and ladder filter synthesis", IEEE Trans. Audio Electroacoust., AU-21, 6, pp. 491-500 (Dec. 1973).
- (4) 滝沢, 岸, 浜田: "状態変数法によるラティスデジタルフィルタの構成", 信学論(A), J65-A, 4, pp. 363-370 (昭57-04).
- (5) A. Fettweis and K. Meerkötter: "On adaptors for wave digital filters", IEEE Trans. Acoust., Speech & Signal Process., ASSP-23, 6, pp. 516-525 (Dec. 1975).
- (6) H. J. Carlin: "Distributed circuits design with transmission line elements", Proc. IEEE, 59, 7, pp. 1059-1081 (July 1971).
- (7) R. C. Owens and S. P. Chan: "Synthesis of distributed networks using z -transforms", IEEE Proc. ISCAS 1982, pp. 617-621 (May 1982).
- (8) 古賀, 佐藤: "無損失伝送線路の縦続接続に対する時間域における実現条件", 信学論(A), J66-A, 1, pp. 105-106 (昭57-01).
- (9) 渡部英二: "リチャーズの定理に基づくデジタルラティスフィルタの一構成法", 信学技報, CAS84

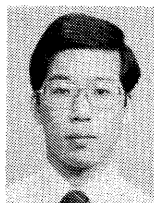
-25 (1984-06).

- (10) 寺田, 滝沢, 浜田: "1パラメータにより生成されるラティスデジタルフィルタ群", 信学論(A), J68-A, 1, pp. 94-95 (昭60-01).
- (11) 古賀, 佐藤: "定常確率過程の回路的表現-格子形デジタルフィルタの一合成法-", 信学技報, CAS82-192 (1983-03).
- (12) A. Nishihara: "Sensitivity reduction in a digital lattice filter", Electron. Lett., 20, 10, pp. 410-411 (May 1984).
- (13) L. Gazsi: "Explicit formulas for lattice wave digital filters", IEEE Trans. Circuits & Syst., CAS-32, 1, pp. 68-88 (Jan. 1985).
- (14) E. Watanabe and A. Nishihara: "Digital lattice filters with reduced number of tap-multipliers", Electron. Lett., 21, 4, pp. 137-138 (Feb. 1985).
- (15) Y. Neuvo and O. Simula: "Coefficient sensitivity of cascaded lattice at zero frequency", IEEE Trans. Acoust., Speech & Signal Process., ASSP-24, 4, pp. 336-339 (Aug. 1976).
- (16) A. Fettweis: "On sensitivity and roundoff noise in wave digital filters", IEEE Trans. Acoust., Speech & Signal Process., ASSP-22, 5, 10, pp. 383-384 (Oct. 1974).
- (17) 渡部英二: "無損失デジタル2ポート回路", 信学技報, CAS83-147 (1983-11).
(昭和60年2月18日受付, 6月18日再受付)



渡部 英二

昭56電通大・電気通信・電波通信卒。昭58同大学院修士課程了。同年東工大大学院博士後期課程入学。現在同課程在学中。低感度デジタルフィルタの研究に従事。



西原 明法

昭48東工大・工・電子物理卒。昭53同大学院博士課程了。同年同大助手。昭60同大理工学国際交流センター助教授。昭58チェコスロバキヤ科学アカデミー無線電子工学研究所客員研究員。アナログおよびデジタル信号処理の研究に従事。工博。56年度学術奨励賞受賞。IEEE会員。