

論文 / 著書情報
Article / Book Information

| | |
|-------------------|---|
| 題目(和文) | |
| Title(English) | Charge Trapping Characteristics of MAHOS Capacitor Structures with High-k Dielectric Materials as Charge Trapping Layers |
| 著者(和文) | RifaiAbdulloh |
| Author(English) | Abdulloh Rifai |
| 出典(和文) | 学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第10027号, 授与年月日:2015年12月31日, 学位の種別:課程博士, 審査員:中村 吉男,史 蹟,小林 能直,村石 信二,三宮 工 |
| Citation(English) | Degree:., Conferring organization: Tokyo Institute of Technology, Report number:甲第10027号, Conferred date:2015/12/31, Degree Type:Course doctor, Examiner:,,,,, |
| 学位種別(和文) | 博士論文 |
| Category(English) | Doctoral Thesis |
| 種別(和文) | 審査の要旨 |
| Type(English) | Exam Summary |

(博士課程)

論文審査の要旨及び審査員

| 報告番号 | 甲第 | 号 | 学位申請者氏名 | Abdulloh RIFAI | | |
|-------------|-------|-------|---------|----------------|------|----|
| 論文審査 審査員 | | 氏名 | 職名 | | 氏名 | 職名 |
| | 主査 | 中村 吉男 | 教授 | | 三宮 工 | 講師 |
| | 審査員 | 史 蹟 | 教授 | 審査員 | | |
| | | 小林 能直 | 教授 | | | |
| | 村石 信二 | 准教授 | | | | |

論文審査の要旨 (2000 字程度)

本論文は「Fabrication and Memory Properties Characterization of MAHOS Capacitors with High- κ Nanolaminates as Charge Trapping Layers for Non-Volatile Memory Application」と題し、英文で6章からなっている。

Chapter 1 「Introduction」では、半導体不揮発性メモリの更なる発展に求められている要求すなわち 10 年に及ぶ記録保持を満たしながら書き込み/消去の高速化、低電圧動作化を両立するには電荷蓄積層 (以下 CTL) として高誘電率材料の使用が不可欠であることを述べ、その候補として本論文では Al_2O_3 と HfO_2 からなるナノ積層を提案し、実際のデバイス作製、構造および電子バンド構造の検証、電気的特性の評価により次世代半導体不揮発性メモリの CTL としての検証を行うという本研究の目的と意義について述べている。

Chapter 2 「Device Fabrication and Structural Properties Characterization」では、本研究に使用した metal gate - Al_2O_3 - high- κ (ナノ積層) - SiO_2 - p-type Si (以下 MAHOS と略記) の設計と試料作製手順および作製されたデバイスの構造評価について記述している。作製された MAHOS キャパシタの断面構造は透過型電子顕微鏡 (TEM) を用いて、化学状態は X 線光電子分光 (XPS) を用いて評価が行われ、その結果、作製された MAHOS 構造中の CTL は表面粗さ 0.5nm 以下であり、十分な平滑を持つ Al_2O_3 と HfO_2 からなるナノ積層 MAHOS 構造が作製されているとしている。

Chapter 3 「Energy Band Alignment of the MAHOS Memory Capacitors」では、作製まおよび熱処理後の MAHOS キャパシタ構造に対し、オージェ分光分析装置を用いた反射電子エネルギー損失分光 (REELS) により各構成層のバンドギャップを測定するとともに、基板 Si 2p の結合エネルギーを基準に XPS 測定を行い、各構成層の価電子帯上端エネルギーを計測することにより MAHOS キャパシタを構成する各層のエネルギーバンドアライメントを決定している。

Chapter 4 「Charge Trapping in Capacitor Structures with as-deposited High- κ Dielectric Materials as Charge Trapping Layers」では、作製ままの MAHOS キャパシタ構造に対し 1 MHz での C-V 測定を行い、電気的特性を評価している。 Al_2O_3 と HfO_2 からなるナノ積層を CTL と

した試料では、 Al_2O_3 や Hf-Al-O 単層を CTL とした試料より多くの電子を蓄積し、その結果ゲート電圧 8V のとき 2.4V と大きなフラットバンドシフトを示すことを明らかにしている。これは、ナノ積層中の HfO_2 の誘電率が高いため電子を蓄積しやすく、一方 Al_2O_3 の伝導帯バンドオフセットが基板 Si に対し高く電子を閉じ込めやすいというナノヘテロ構造に起因する特性であると結論している。さらにリーク電流-印加電圧測定により、Fowler - Nordheim トンネル機構により CTL への電荷移動が行われていると述べている。

Chapter 5 「Charge Trapping in Capacitor Structures with Annealed High- κ Dielectric Materials as Charge Trapping Layers」では、デバイス活性化のために不可欠なプロセスである熱処理した MAHOS 構造の電気的特性を測定し、熱処理に伴う電気的特性の変化を解析している。熱処理により CTL 内の微細構造は大きく変化し、それに伴い電気的特性も大きく変化していた。 Al_2O_3 や Hf-Al-O 単層を CTL とした熱処理した試料では、熱処理前より多くの電子を捕獲し、ゲート電圧 8V の時 2.9V の大きなフラットバンドシフトを示した。しかし熱処理のため high- κ 層が結晶化し多数の欠陥が導入されるため、これを介し金属ゲートへリーク電流が生じてしまうことを明らかにしている。

Chapter 6 「Conclusions and Future Prospects」では、本研究で得られた成果を総括し、加えて今後の課題を述べている。

以上を要するに、本研究は次世代の半導体不揮発性メモリの電荷蓄積層の候補となる Al_2O_3 と HfO_2 からなるナノ積層を提案し、実際に作製を行い、その微細構造評価ならびにバンドアライメントを決定するとともに、熱処理前後の電気的特性評価を通じて、これが高いポテンシャルを有することを明らかにしたもので、工学上ならびに工業上貢献するところが大きい。よって本論文は博士(工学)の学位論文として十分な価値があるものと認められる。

注意：「論文審査の要旨及び審査員」は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。