

論文 / 著書情報
Article / Book Information

題目(和文)	Si及びGeのヘテロ原子層成長法とその原子層超格子への応用に関する研究
Title(English)	
著者(和文)	池田圭司
Author(English)	
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第4680号, 授与年月日:2001年3月26日, 学位の種別:課程博士, 審査員:
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第4680号, Conferred date:2001/3/26, Degree Type:Course doctor, Examiner:
学位種別(和文)	博士論文
Type(English)	Doctoral Thesis

学位論文

Si 及び Ge のヘテロ原子層成長法と
その原子層超格子への応用に関する研究

2001 年 1 月

指導教官 松村 正清 教授

提出者 東京工業大学大学院・理工学研究科

電子物理工学専攻 博士課程

池田 圭司

目次

第 1 章 「序論」

はじめに	1
1-1. Si 集積回路の現状と今後	2
1-2. バンドエンジニアリングの導入	8
1-3. Si/Ge ヘテロ接合デバイス	10
1-4. Si/Ge 原子層超格子	18
1-5. Si/Ge ヘテロエピタキシーにおける問題点	21
1-6. 原子層エピタキシー	27
1-7. 本研究の目的と構成	31
参考文献	33

第 2 章 「Si 原子層エピタキシー」

はじめに	37
2-1. Si-ALE の研究動向	38
2-2. DCS と原子状水素の交互供給による Si-ALE	41
2-2-1. Si-ALE の原理とその成長機構	41
2-2-2. 実験装置	46
2-2-3. 実験方法	48
2-3. Si-ALE の成長特性	51
2-3-1. DCS 照射時間 t_1 依存性	51
2-3-2. 基板温度依存性	53
2-3-3. 原子状水素による吸着 Si 原子のエッチング	54
2-3-4. 成長速度の水素照射圧力依存性	55
2-3-5. 成長速度基板温度依存性	57
2-4. 成長表面モルフォロジーと成長機構の相関	58
2-4-1. 成長特性と表面モルフォロジー	58
2-4-2. 表面凹凸の ALE サイクル数依存性の理論的検討	60
2-4-3. 表面モルフォロジー変化の要因	62
2-5. まとめ	69
参考文献	70

第3章 「Ge 原子層エピタキシー」

はじめに	71
3-1. Ge-ALE の研究動向	72
3-2. DMG と原子状水素の交互供給による Ge-ALE	73
3-2-1. Ge-ALE の原理とその成長機構	73
3-2-2. 実験方法	74
3-3. Ge-ALE の成長特性	77
3-3-1. 基板温度依存性	77
3-4. 成長表面モルフォロジーと成長機構の相関	79
3-4-1. 成長特性と表面モルフォロジー	79
3-5. まとめ	87
参考文献	88

第4章 「ヘテロ原子層エピタキシーの提案とその界面評価法」

はじめに	89
4-1. ヘテロ原子層エピタキシーの提案	90
4-1-1. はじめに	90
4-1-2. Ge 表面へのヘテロエピタキシーにおける Si-ALE の問題点	91
4-1-3. Si ヘテロ原子層エピタキシーの提案	96
4-1-4. Si 表面へのヘテロエピタキシーにおける Ge-ALE の問題点	98
4-1-5. Ge ヘテロ原子層エピタキシーの提案	99
4-2. ヘテロ界面の評価法	101
4-2-1. X 線光電子分光法 (XPS) による評価法	101
4-2-2. 同軸型直衝突イオン散乱分光法(CAICISS)による評価法	111
4-3. まとめ	133
参考文献	134

第5章 「Ge ヘテロ原子層エピタキシー」

はじめに	135
5-1. Si(100)表面への Ge の 1 原子層吸着特性	136
5-1-1. はじめに	136
5-1-2. 実験方法	136
5-1-3. CAICISS、XPS による Si (100) 表面への Ge 初期吸着特性評価	137
5-1-4. CAICISS による吸着形態評価 (TOF スペクトル)	140
5-1-5. CAICISS による吸着形態評価 (散乱強度入射角度依存性)	142
5-1-6. RHEED による結晶性評価	143

5-2. Ge ヘテロ原子層エピタキシーの成長特性	144
5-2-1. はじめに	144
5-2-2. Ge ヘテロ原子層エピタキシー	144
5-2-3. 実験方法	145
5-2-4. DMG による C 汚染の影響	146
5-2-5. 1ML-Ge/Si(100)構造上への Ge-ALE 成長特性	148
5-2-6. DMG 吸着特性	149
5-2-7. Ge hetero-ALE 成長特性	152
5-3. まとめ	153
参考文献	154

第 6 章 「Si ヘテロ原子層エピタキシー」

はじめに	155
6-1. Ge 表面への Si の 1 原子層吸着特性	156
6-1-1. はじめに	156
6-1-2. SiH ₄ 照射時間依存性	156
6-1-3. 基板温度依存性	158
6-1-4. CAICISS による吸着形態の評価	159
6-1-5. H/1ML-Si/Ge(100)構造の熱耐性	163
6-1-6. RHEED による結晶性評価	166
6-2. Si ヘテロ原子層エピタキシーの成長特性	167
6-2-1. はじめに	167
6-2-2. DCS 照射時間依存性	168
6-2-3. DCS 照射時基板温度依存性	169
6-2-4. Si-hetero ALE の Ge 表面偏析抑制効果	170
6-2-5. 2ML-Si/Ge(100)構造の熱耐性	171
6-2-6. 3ML-Si/Ge(100)構造の熱耐性	175
6-2-7. ALE サイクル数依存性	177
6-2-8. RHEED による結晶性評価	178
6-3. Si/Ge ヘテロ界面の評価	179
6-3-1. はじめに	179
6-3-2. 入射角 $\alpha=90^\circ$ TOF スペクトルによる成長初期特性の評価	179
6-3-3. 入射角 $\alpha=35^\circ$ TOF スペクトルによる成長初期特性の評価	184
6-3-4. 散乱強度入射角度依存性による評価	187
6-3-5. 2 次イオン質量分析法(SIMS)によるヘテロ界面急峻性の評価	190
6-3-6. オージェ電子分光法(AES)によるヘテロ界面急峻性の評価	195

6-4. まとめ	207
参考文献	208

第 7 章 「Si/Ge 原子層超格子」

はじめに	209
7-1. Si/Ge 原子層超格子作製プロセス	210
7-2. Si/Ge 原子層超格子の構造評価	213
7-2-1. 断面 TEM 観察による原子層超格子の評価法	213
7-2-2. 断面 TEM 観察像	214
7-2-3. 透過電子線回折像(TED)	215
7-2-4. AES depth profile 測定	216
7-3. まとめ	217
参考文献	218

第 8 章 「結論」

謝辞	220
本論文に関する発表	221

第1章 序論

はじめに

21 世紀をむかえ情報通信技術の進歩は益々加速されている。半導体集積回路技術の進歩により 10 年前をはるかに凌ぐコンピューティングパワーを得た人類はみずからの遺伝子構造の解読をも成し遂げた。また、internet に代表される高速かつ大容量の情報通信のインフラ整備が進むにつれて internet 端末機能付携帯電話等の情報機器の普及は爆発的に進んだ。この普及を支えたのも半導体集積回路技術の進歩による高機能化、小型化、低消費電力化そして低コスト化であった。これら情報機器はようやく日常生活にとけこみはじめ新しい情報化社会を形成する途に就いたばかりであろう。しかし、世界中にいる人と人との距離を縮め、あきらかに社会を変化させ始めている。より洗練された社会を形成していくために、今後も人間を幸せにする科学技術の進歩は必要不可欠である。「より人間にやさしい」科学技術の進歩のためのツールとしてその進歩を根底でささえる半導体集積回路技術は今後も益々その重要性が増すものと考ええる。

1-1.Si 集積回路の現状と今後

半導体集積回路技術の主流である Si 集積回路技術は 1958 年の Kilby によるモノリシック IC (Monolithic integrated circuits)の発明に端を発し、40 年で 1 チップ中の素子数は約 $10^{6\sim 8}$ 倍、動作速度は約 $10^{6\sim 8}$ 倍、そして 1 ビットあたりの単価は $10^{-5} \sim 10^{-7}$ 倍とめざましい進歩を遂げた[1-4]。“産業の米”ともたとえられる Si 集積回路技術の他の産業に類をみない急速な進歩はその微細化による高性能化、多機能化によるものであり、CMOS (Complementary Metal Oxide Semiconductor) IC へとつながるセーフアラインゲート MOS トランジスタの発明といったデバイス物理のより深い理解によるデバイス技術の進歩及び、リソグラフィ技術、エッチング技術といった極微細加工技術の進歩に代表されるプロセス技術の発展によって支えられてきた。

現在では 512Mbit DRAM (Dynamic random access memory) や 1.5GHz の MPU (Micro processor unit) といった 30 年前には想像も出来なかったような超大容量、超高速の LSI (Large scale integration) が市場に出回り始めている。

1970 年代初頭、 $10\mu\text{m}$ であったゲート長は現在では $0.13\mu\text{m}$ 程度まで達している。1990 年代初頭にはゲート長 $0.1\mu\text{m}$ あたりが LSI の微細化限界である[5]という見方が支配的になった時期もあったが、現在では sub 50nm のゲート長まで十分に高性能な MOS トランジスタが実現可能であることが実験的に確認されている[6]。高速化の製品開発競争は益々激化しており、2、3、年後には sub $0.1\mu\text{m}$ のゲート長を有する CMOS LSI が市場に投入されようとしている。

このダウンサイジングによる高性能化および低コスト化による半導体産業の発展は 1965 年にすでに予測されていた。Moore は半導体集積回路 1 チップ上の素子数は 2 年で 2 倍になると予測した。しかし、実際には 1975 年頃には集積度の向上はこのレートを上回る。以降、産業界では 3 年で 4 倍という新たなレートを適用し、現在に至るまでこのレートに沿って開発が進められてきた。このレートは現在でも Moore の法則としてよく引き合いにだされる[2]。過去 30 年間、デバイス・プロセス技術の立場に限って観ると、この微細化だけが Si 集積回路技術の進歩を支えてきたといっても過言ではない。この微細化はこれからもネットワーク産業・IT (Information Technology) 産業といった社会・産業の要求に応えるため、設計、コストの問題を乗り越えて達成しなければならない指導原理のひとつであることは間違いない。

今後の微細化のトレンドはすでに出来上がっている。図 1-1-1.に ITRS(International Technology Roadmap for Semiconductors)[7]を示す。MPU(Micro-Processing Units)のゲート長は 2014 年までに $0.02\mu\text{m}$ までの微細化が予測されている。

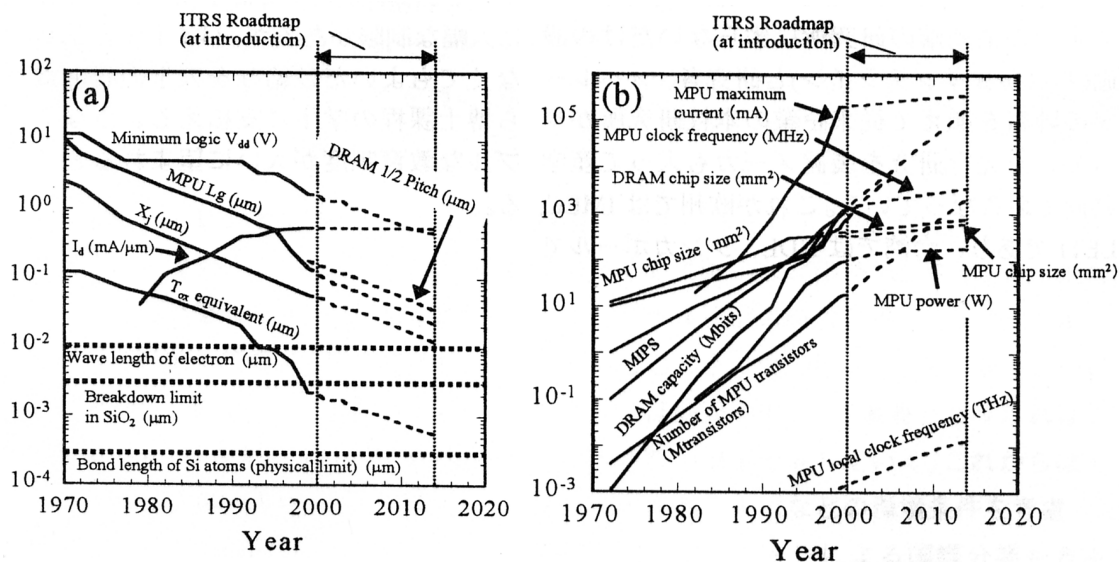


図 1-1-1. International Technology Roadmap of Semiconductor (ITRS)

表 1-1-1.DRAM の一世代での進歩

1chip あたりの bit 数	4.0 倍
線幅 最小加工寸法	0.7 倍
Cell 面積	0.3 倍
Cell 面積の最小加工寸法 に対する比	0.67 倍
Chip 面積	1.3 倍
性能	1.2 倍

DRAM は 1 世代 3 年周期で表 1-1-1. に示す割合で進歩してきた。その開発は半導体技術のテクノロジードライバとして、常に最先端微細加工技術を屈指して行われており、今後も、この大容量化の進展はアプリケーションプログラムの高度化、マルチメディア化による膨大な画像データの処理に伴って増大する処理データ量の増大から、今後もさらに継続していくものと予想される。

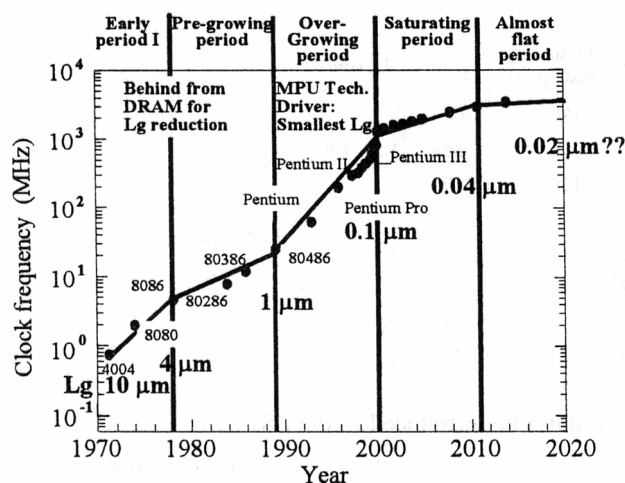


図 1-1-2.MPU clock 周波数の年代推移

図 1-1-2.に MPU の Clock 周波数の年代推移を示す。MPU も、世界最初の MPU である Intel 4004 が発売された 1971 年から 30 年が過ぎようとしている。メインフレームやミニコンといったコンピュータ・アーキテクチャが生まれ、成熟し、そして衰退してきた 30 年のサイクルを MPU は越えようとしている。Intel 4004 の Clock 周波数はわずか 750kHz であった。現在、Intel Pentium4 の Clock 周波数は 1.5GHz に達している。この間、Clock 周波数は実に 2000 倍に増加している。しかし、今後はこの伸びは次第に緩やかになり、3GHz 程度で飽和傾向を示すと予測されている。Chip の端から端までの距離を 3cm と仮定すると、電磁波が真空中を伝播する場合に、この距離を伝播するのに要する時間は 0.1nsec となる。この逆数、10GHz が Clock 周波数の物理限界の目安となる。実際に Chip 内を伝播する電磁波の速度は真空中の値を層間絶縁膜の比誘電率で割った値となる。このため、層間絶縁膜に低誘電率材料を使用して 3GHz 近辺が現時点では Chip 全体の Clock 周波数の上限とみなされている。現在の Clock 周波数がすでに 1.5GHz に到達していることから、今後急速にこの限界値に近づくことが予想される。しかし、MPU としての性能自体は Clock 周波数の増加以外にも命令実行の並列化、On-Chip Cash memory の大容量化などによって向上するであろう。しかし、このような並列化、Cash memory の大容量化には図 1-1-1.の ITRS にあるようなトランジスタ数の増加が必要不可欠である。Chip 内のトランジスタ数を増加させるためには、

- (1) トランジスタの微細化
- (2) 回路レイアウト技術の進歩
- (3) Chip 面積の増大

が必要不可欠となる。集積度の向上は加工技術の進歩による微細化のみならず、回路設計

およびレイアウト技術の向上によるところも大きい。集積回路技術はデバイス、プロセスといった電子デバイス技術と回路設計技術、レイアウト技術といったシステム技術とが相補的に発展してきた。デバイス、プロセス技術の進歩が飽和し始めると回路設計技術の開発が注力される。その逆もしかりである。集積回路技術が現在の活力を保ち、発展し続けていくためには、このどちらの進歩も欠かせない重要な技術であるといえる。集積回路の高性能化はこの2つの技術の進歩によって支えられている。

以下では電子デバイス技術の観点から(1)トランジスタの微細化について検討する。ここではまず、(3)の Chip 面積の増大を抑えた場合を考える。

CMOS を構成する基本素子 MOSFET(Metal-oxide-semiconductor field-effect-transistor)は1974 年、Dennard [8]らにより始めて提唱されたスケーリング則とよばれる規則に沿って、その微細化が進められてきた。MOSFET と配線の縦方向及び横方向のサイズおよび、供給電圧及びしきい値電圧を $1/K$ 倍に縮小する。同時に基板のドーピング濃度も K 倍にすると、トランジスタ数 n は K^2 に増大する。また、縮小された MOSFET の電流 - 電圧特性は元の大きさの MOSFET と同じ比例関係を維持する。これはデバイス内部の電界が一定に保たれているためで、電流、電圧はともに $1/K$ 倍に減少し、ゲート遅延は $1/K$ 倍 (clock 周波数 f は K 倍)に、消費電力は $(1/K)^2$ 倍に低減される。消費電力 P をゲート等の容量の充放電電力とみなすと、Chip の消費電力は $P=fnCV^2/2$ となるのでスケーリング比は 1 となり消費電力 P はスケーリングファクター K に依存しない。つまり、消費電力を増大させることなくトランジスタ数と Clock 周波数を増やすことができる。これは電界一定スケーリングとして知られている。

表. 1-2-2. スケーリング則

パラメータ		スケーリング比
素子寸法		$1/K$
不純物ドーピング濃度	N_a	K
電圧	$V, V_{th},$	$1/K$
電流	I	$1/K$
ゲート容量	C	$1/K$
ゲート遅延時間	VC/I	$1/K$
消費電力	VI	$(1/K)^2$
電力遅延積	V^2C	$(1/K)^3$
消費電流密度	VI/A	1
配線抵抗	$R_L = \rho l/wt$	K
電圧降下	IR_C/V	K
配線上の応答時間	$R_L C$	1
配線の電流密度	$1/wt$	K

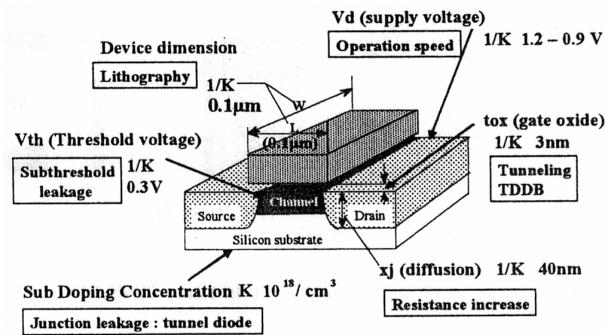


図 1-1-3. $0.1\mu\text{m}$ 以下の
スケーリングの制限要素

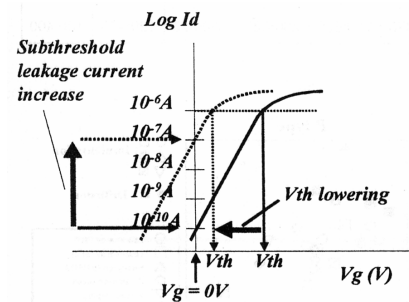


図 1-1-4. サブスレッショルド
リーク特性

しかし、この方法でデバイスのサイズを縮小していくと MOSFET のサイズ縮小の速さに対し、回路設計上の問題から電圧のスケーリングが追いつかず、電圧を維持した状態でのスケーリング（定電圧スケーリング）によってデバイス内部の電界が増加する事が問題となる。この問題を回避するため、実際には Chip 面積を増大させることでトランジスタ数をスケーリングによる増加分以上に増やしてきた。この結果、集積回路の消費電力は世代ごとに増えつつけている。

図 1-1-3. に特に $0.1\mu\text{m}$ 以下の世代へのスケーリング則の適用が困難となる要因を示す。デバイスサイズの縮小はリソグラフィーによって制限される[9]。また、しきい値電圧 V_{th} は 0.3V 程度までさがっている。これ以上のスケーリングをおこなうと図 1-1-4. に示すサブスレッショルドリーク電流の増大が予測されている。このサブスレッショルド特性（傾きは）はスケーリングによって変化しないパラメータである。実際にゲート長が 25 年で $1/50$ に縮小されているのに対し、しきい値電圧は 25 年で 0.8V から 0.3V 程度までしか下がっていない。もし、しきい値電圧が $1/50$ の 15mV まで下がっていたら、しきい値のばらつきを考えるととても許容できる値ではない。また逆にしきい値電圧を下げずに、このまま電源電圧を下げると電流駆動能力は大幅に低下し、電源電圧を下げることで自体が困難になってくる。ゲート絶縁膜 SiO_2 の膜厚 T_{ox} はすでに 3nm となっておりこれ以上薄くすると多大な直接トンネル漏れ電流が流れ、絶縁膜として機能しなくなる。また、ソース・ドレインの拡散層の厚さ x_j もすでに 40nm となっており、これ以上薄くすると大幅なソース・ドレイン抵抗の増大につながる。さらに基板の不純物濃度を増やすと pn 接合がトンネルダイオードとなってソース・基板間やドレイン・基板間の電氣的絶縁が保たれなくなってしまう。

しかし、図 1-1-1 に示した ITRS をみるとこのようなスケーリングの限界に近づいている事実とあらはに、ここ数年、MPU の高速化競争によりゲート長、ゲート絶縁膜厚が急激な低下をみせている。しかし、図 1-1-1 に示すように 2015 年あたりでソース・ドレインの拡

散層の厚さ X_j 、ゲート長 L_g 、は確実に物理的限界である電子の波長 10nm に近づき、ゲート酸化膜厚 T_{ox} はすでに SiO_2 の耐圧限界を越えてしまう。ゲート絶縁膜に SiON 膜を用いることで 2.0nm 程度まで薄膜化が可能であるとの報告[10]があるが、それ以上は ZrO_2 や HfO_2 等の高誘電体材料の導入が検討されている[11]。

以上のようにスケールングの各パラメータは物理的限界に近づき、従来のスケールングによる高性能化は困難となってきた。

1-2. バンドエンジニアリング(Band engineering)の導入

前節で示したように、Si 集積回路はおもに素子のスケーリングによる高速化、高集積化による恩恵を受け、高性能化、低コスト化を実現してきた。しかし、このスケーリングによる高性能化にもかげりが見えはじめている。このスケーリングによる高性能化の物理的限界を突破する新しいテクノロジーとして新たな視点からデバイス性能を向上させる技術が必要不可欠となる。このような観点から、Si と異種材料とのヘテロ接合を利用することで、そのバンド構造に変調を加えるバンドエンジニアリングが提案されてから 20 年近くの年月が経とうとしている。ヘテロ接合では接合にもちいる半導体のバンドギャップの差により接合界面にバンドオフセットと呼ばれるエネルギー障壁が形成される。この障壁によりキャリアの閉じ込め、キャリアと不純物原子との空間分離といったホモ接合では実現できない効果をデバイスに導入することができる。このバンドエンジニアリングを応用した HBT、HEMT[12]に代表されるヘテロ接合デバイスは AlGaAs/GaAs などの化合物半導体すでに実用化されている。しかし Si には GaAs と AlGaAs のような格子定数のほぼ等しい相手材料が存在しない。そこで Si と金属学的性質が最も近く、その混晶 SiGe は全率固溶でバンドギャップが図 1-2-1 に示すように連続的に変化し、歪みの加わりかたで、バンドギャップの変化のしかたが異なる Ge との組み合わせが盛んに研究されてきた。しかしこの Ge との間にも 4.2%の格子不整合が存在する。この大きな格子不整合に起因する結晶成長の難しさが、この Si/Ge ヘテロ構造技術の進歩を妨げてきた。しかし、近年、UHV-CVD、MBE といった結晶成長技術の進歩により SiGe-HBT、MODFET 等の高周波デバイスへの応用がはじまっている。[13]

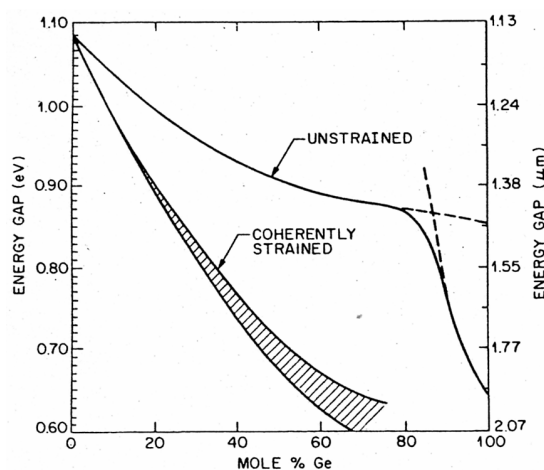


図 1-2-1. SiGe のバンドギャップの Ge 組成依存性

以下にこの SiGe 系におけるヘテロ接合でのバンド構造について説明する。先ほど述べたように、この系のバンド構造は歪みの状態、Ge 組成によって大きく変化するため、研究初期において理論、実験ともに活発に研究された[14-16]。歪みを制御するという観点から、バンド構造を制御する為には良質な緩和 SiGe 層が Si 基板上への仮想基板として必要であることが指摘されている。

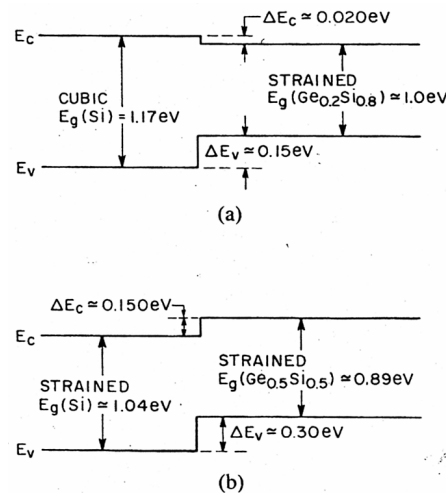


図 1-2-2. Si 基板上に作製した歪み Si、歪み SiGe 層を持つ構造のバンドアライメント

図 1-2-2 に Si 基板上に作製した歪み Si、歪み SiGe 層を持つ構造のバンド構造を示す。1 次元方向のダブルヘテロ構造を考えた場合、基本的なバンド構造は電子、正孔の両キャリアを同一井戸層に閉じ込めることができないタイプ II 構造である。この系では歪みの状態によって井戸に閉じ込められるキャリアは変化し、無歪み Si 層間の歪み(基板 Si 層に pseudomorphic に成長した)SiGe 層(図 1-2-2.(a))は正孔に対する井戸となり、歪み緩和(バルクの格子定数を持つ)SiGe 層間の歪み Si 層(図 1-2-2.(b))は電子の井戸になる。このため、MODFET を作製する為には n 型、p 型それぞれにおいて異なる層構造が必要となる。p 型には Si 層間に歪み SiGe 層を用いればよいが、n 型には仮想基板として歪み緩和 SiGe 層が必要になる。しかし、この仮想基板作製時に緩和 SiGe 膜を直接 Si 基板上に成長すると、 10^{11} から 10^{12} cm^{-2} と大量の貫通転位が成長膜に発生し、デバイスの電気的特性に著しい悪影響を与えることが問題となっている。この問題にたいして研究初期、傾斜組成バッファ[17]が提案され、貫通転位密度を 10^6 cm^{-2} 程度まで低減して効果を上げた。しかし、近年、より貫通転位密度の低減が可能である低温 Si バッファ[18-21]、SOI 上への SiGe 層成長[22-25]、SIMOX 技術の応用等[26-29]が報告され進歩の期待される分野となっている。

1-3.Si/Ge ヘテロ接合デバイス

本節では前節で述べた Si/Ge ヘテロ接合を応用したデバイスの現状を概観する。

Hetero-Bipolar Transistors ;HBTs

最初に Si-CMOS と集積化されたのが SiGe HBTs である。バイポーラトランジスタを高速化する為にはベース幅を縮小すれば良い。しかし、この際にベース抵抗の増大及びパンチスルーを防ぐ為に不純物濃度を上げる必要がある。しかし、このベース濃度をあまり高くすると、高濃度エミッタとの間にトンネルリーク電流を生じるようになる。そのため、ベース濃度には上限があり、したがって、ベース幅には下限がある。しかし、HBT ではエミッタ、ベース界面に形成されるポテンシャル障壁によってこのようなトレードオフに影響されることなくドーピングプロファイルの設計が可能となる。この技術はすでに成熟し、1997 年頃から市場に投入されはじめている。典型的な HBT は n^+ Si コレクタ層に高濃度にドーピングされた極薄 SiGe ベース層、そして poly-Si エミッタ層を積層した図 1-3-1 に示すような構造である。また、ベース層の Ge 組成を傾斜させることで built-in potential を大きくし、キャリアを加速する傾斜組成ベースなどが用いられている[30-32]。

図 1-3-2.に SiGe HBT の周波数特性を示す。研究試作デバイスではすでに f_T は 122GHz、 f_{max} で 163GHz[33]に到達しており、BiCMOS プロセスの量産デバイスにおいても 50~60GHz を達成している。このような SiGe HBT デバイスの重要な課題はいかにして最小の付加コストで通常の Si-CMOS との集積化を実現するかであろう。SiGe HBT を用いた BiCMOS の作製において最大のコスト増大の要因は SiGe の成長工程である。しかし、近年この問題は解決されつつあり、Si バイポーラトランジスタにこの SiGe 成長工程を付加した際のコスト増は 15%程度であるといわれている[34]。すでに AD コンバータ、2.4~5.8GHz 帯の LAN、WAN 等の無線機器への応用がすでに始まっており、III-V 化合物デバイスが主流である超高速周波応用の市場においてシェアを拡大しつつある。

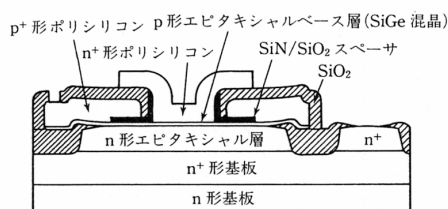


図 1-3-1.SiGe HBT の構造例

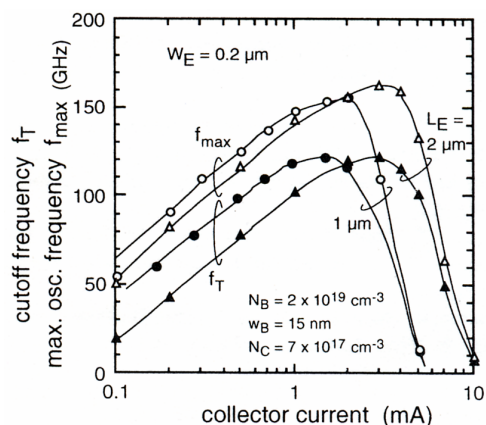


図 1-3-2.SiGe HBT の周波数特性

○:エミッタ面積 $0.2 \times 1 \mu m^2$

△:エミッタ面積 $0.2 \times 2 \mu m^2$

Pseudomorphic SiGe channel MOSFET

Si-CMOS の性能を決定する要因の一つに p 型チャネル MOSFET の性能がある。有効質量の違いから移動度が n チャネル MOSFET の約 40% である為、CMOS は回路でバランスが取れるように設計されている。そのサイズ、性能で n-MOS と同等の p-MOS が実現出来れば、CMOS の性能は飛躍的に向上する。この高移動度 p-MOS を実現するため、図 1-3-3 に示すように酸化膜の下に pseudomorphic に成長した SiGe をチャネルにする。この結果電子移動度とほぼ同等のホール移動度が実現する。

この Heterostructure MOSFET デバイスに関しては数多くの報告がなされている[35-38]。典型的なデバイス構造を図 1-3-2 に示す。このデバイス構造の 2 つの大きな問題点がある。1 つは、通常の CMOS の量産ラインに歪み SiGe 層の成長工程を追加するコストに見合うだけの性能が得られるかということである。これら歪み層の成長は臨界膜厚以下に抑える必要がある。さもないと転位や欠陥の発生によって歩留まり、性能が劇的に劣化する。また、現在の CMOS プロセスでは高温での熱処理が随所に用いられている。しかし、歪み SiGe MOSFET では、この熱処理による歪みの緩和、界面での拡散が問題となる。ふたつめは SiGe と Si の価電子帯のバンドオフセットが、とくに低 Ge 濃度において小さいことである。Ge 濃度は臨界膜厚との兼ね合いから低く抑える必要がある。この結果、二次元ホールガス (2DHG) が Si/SiGe 界面のみならず Si/SiO₂ 界面にも発生し、このパラレルコンダクションによって性能が著しく低下する。

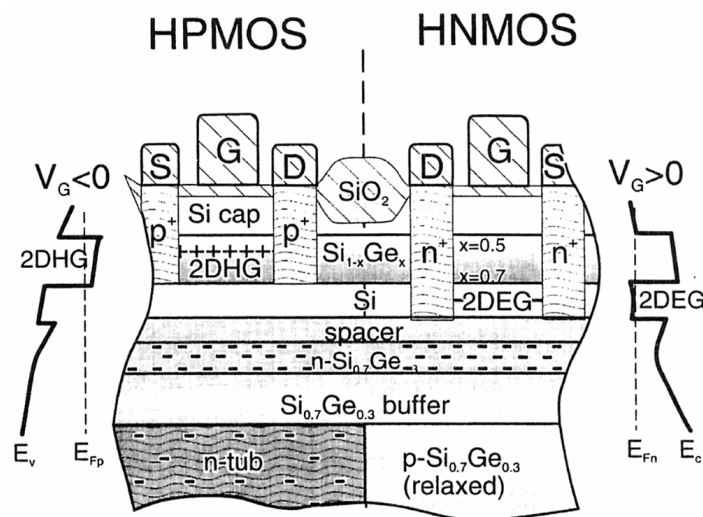


図 1-3-3. SiGe Heterostructure CMOSFET

IBM のグループは CMOS との集積化が可能な SiGe MOSFET を作製したが、その性能は従来の p-MOS 性能を 20% 向上させたただけだった[36]。この結果では従来の p-MOS をスケールアップすることによる性能向上のほうが、エピ工程を追加するよりも安いため、多くの研究グループはこの分野の研究を止めてしまった。このデバイスの室温における移動度は約 $220\text{cm}^2/\text{Vs}$ であった。移動度が $500\text{cm}^2/\text{Vs}$ 程度の性能を実現できれば、コストの問題もクリアできる。しかし、実際に得られる移動度はパラレルコンダクションの問題とサブバンド間の散乱によって低下しているものと考えられる。

しかし、スケールアップによって CMOS のゲート長が縮小されると、ドーパント拡散抑制のため熱処理温度の低下が必要となる。この結果、ある段階で SiGe MOSFET の熱処理温度の問題もクリアされるであろう。このような観点からこの技術は再び注目されつつある。だが、移動度の減少の原因は現在のところまだよくわかっていない。理論計算[39]では室温で高移動度は達成されることが予測されている。しかし、実験的にはいまだ実現されていない。300mK とメタリックな領域であると予測される低温でも理論値 $17000\text{cm}^2/\text{V}$ よりも移動度は低下している[40]。この原因として、合金（混晶）散乱が主要な要因であると考えられているが、ラフネス散乱、クーロン散乱等、さまざまな要因がからみ、まだよくわかっていないのが現状である。

Strained Si-MOSFET

Si MOSFET の高駆動力化の要求は logic LSI を中心に近年高まっている。1-1.でも述べたように、これまでのチャネル長の縮小化、ゲート酸化膜の薄膜化による電流駆動能力の高性能化も 100nm 以降の世代ではこれらのスクーリングが一層厳しくなる。チャネル長の縮小には短チャネル効果やリソグラフィ技術の問題、ゲート酸化膜の薄膜化に対する問題として、直接トンネル電流の増大、反転層容量によるゲート容量の頭打ち現象など本質的な問題が顕在化する。今後も高駆動能力化を推進する為には、さらなるスケーリングに加え、高誘電率ゲート絶縁膜の導入、MOSFET のチャネルそのものを見直すことによる高速化の試みが重要となる。

このような背景から Si/SiGe ヘテロ構造による Heterostructure-MOSFET の研究がおこなわれてきた。先に示した pMOSFET の駆動力向上を目的とした SiGe チャネルの応用の他に、歪み緩和した SiGe 基板上に成長した歪み Si 層をチャネルに用いる MOSFET が最近注目を集めている[41-43]。これは Si 中の引っ張り応力によって、バンド構造が変化し、3次元対称性が破れるため、歪みの無い状態では縮退していた伝導帯端・価電子帯端のバンドが分裂する。(図 1-3-4.)伝導帯の 6 重縮退バレーのうちヘテロ界面に垂直方向の波数軸上にある 2 つのバレー(2 重縮退バレー)が、界面に平行方向にある 4 つのバレー(4 重縮退バレー)よりエネルギー的に低くなる。一方、価電子帯は重い正孔バンドと軽い正孔バンドが分裂し、軽い正孔バンドの方がエネルギー的に低くなる。加えて、有効質量そのものも、歪みにより変化する。この結果、“(1)伝導に寄与するキャリアの(平均値としての)有効質量の減少”および“(2)バンド分裂によるバンド間散乱確率の減少”によって、キャリア移動度が向上することを利用したデバイスである。

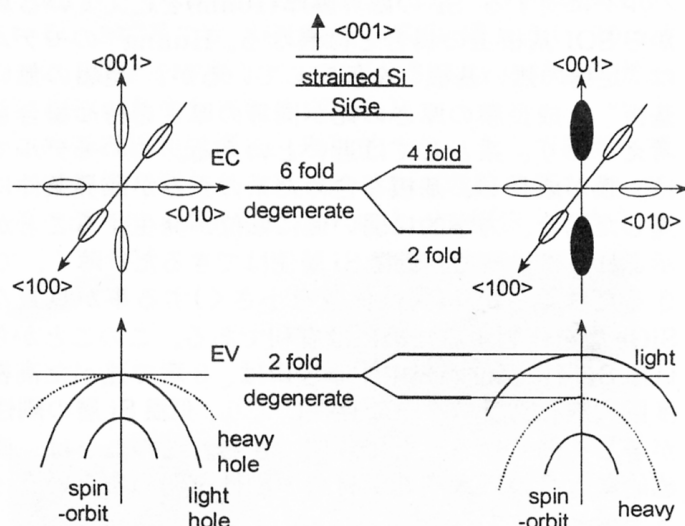


図 1-3-4.引っ張り歪みによる Si バンド構造変調の様子

このデバイス構造の特徴は、歪み Si は歪みの効果によってバンド構造など、電気的な性質は変調されるが、化学的な性質は基本的に Si のままであるため、酸化によって良質なゲート酸化膜を得ることができ、安定な Si/SiO₂ 界面が得られるため、従来のバルク Si-MOSFET の特質を損なうことなく高性能化が期待できる。

以上の原理に基づき、さらに、素子分離などの工程を経ることによるひずみの緩和・転移の発生を抑える目的で絶縁膜上の Strained Si-MOSFET が報告されている[42]。

デバイス構造を図 1-3-5. に示す。このデバイスは SIMOX 工程を応用して作製され、(1) 歪み Si 中の不純物濃度を低く抑えた完全空乏型とすることで、歪みの効果に加え不純物散乱を低減したことによる移動度の向上、(2) 歪み Si/SiGe の薄膜化による短チャンネル効果の抑制、(3) SOI 構造にすることによる Well 分離・素子分離の簡略化、および寄生容量の低減、(4) ソース pn 接合が SiGe 層中にも形成されているためドレイン端においてインパクトイオン化によって生成された正孔をソース端から有効に引き抜く事が可能であり SOI MOSFET で問題となる基板浮遊効果の抑制が可能[44]、といった特徴を持つ。

図 1-3-6. にこの SOI Strained Si-nMOSFET の電流-電圧特性を歪みの無いコントロールデバイスの結果と共に示す。コントロールでデバイスと比較して大きな電流が得られていることがわかる。この電流増大は歪みによる反転層電子移動度の増加によるものである。さらに電子移動度と実効電界の関係の測定結果(図 1-3-7.)を示す。比較のため、Universal mobility[45]も示す。Ge 濃度 10% の SOI Strained Si-nMOSFET では 60% の移動度増大が広い実効電界範囲で得られている。

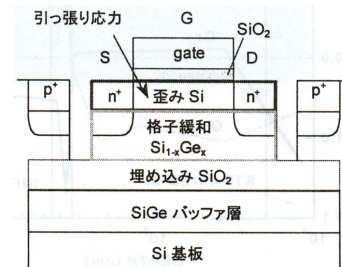


図 1-3-5. 歪み SOI MOSFET.

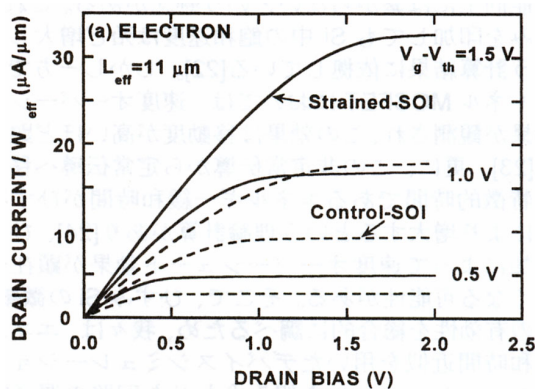


図 1-3-6. ドレイン電流-電圧特性.

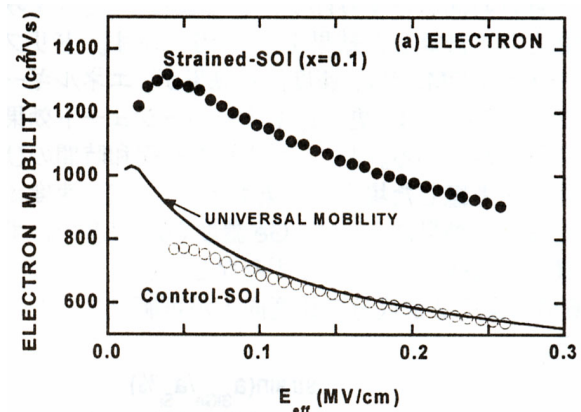


図 1-3-7. 電子移動度の実効電界依存性.

Modulation Doped Field Effect Transistors :MODFETs

現在、SiGe デバイスでもっとも高性能を示しているのは SiGe 仮想基板上に作製された MODFETs [46-51]である。図 1-3-8.に典型的なデバイス構造を示す。このような変調ドーピング構造のデバイスでは、通常ドーピング濃度とともに減少するキャリア移動度が、キャリアと不純物が空間的に分離されていることで、高い移動度を維持することが出来る。

図 1-3-9.にいくつかの高速トランジスタの遮断周波数 f_T ゲート長依存性を示す[58]。図中点線はデバイスサイズのスケーリングに伴う理論値である。実験値が理論値を下回るのは寄生素子効果が増加する為である。

SiGe n-MODFETs のスイッチングスピードは GaAs MESFETs よりも速く GaAs/AlGaAs n-MODFETs と同程度の動作速度を実現している。SiGe p-MODFETs はすべての p 型チャネルトランジスタのなかで最速値を実現している。室温で n-MODFET がキャリア濃度 $2 \times 10^{12} \text{cm}^{-2}$ で移動度 $2830 \text{cm}^2/\text{Vs}$ [48]、p-MODFET がキャリア濃度 $1.5 \times 10^{12} \text{cm}^{-2}$ で移動度 $1300 \text{cm}^2/\text{Vs}$ [49]がそれぞれ報告されている。低温ではより高い移動度が報告されており、400 mK において 2DEG が $390000 \text{cm}^2/\text{Vs}$ [50]、2DHG が 4.2K において $55000 \text{cm}^2/\text{Vs}$ [51]を示している。n チャネルの移動度向上は Strained Si-MOSFET と同様、歪みによる 6 重縮退バレーの分裂によるバレー間散乱の減少と飽和速度の向上によって、p チャネルの移動度向上は重い正孔と軽い正孔のバンドが分裂すること、軽い正孔のバンドの方がエネルギー的に低くなること、有効質量そのものが小さくなることによる。この構造のデバイスの現時点での決定的な問題点は仮想基板からの貫通転位、およびその表面モルフォロジーの劣化による移動度の低下である。

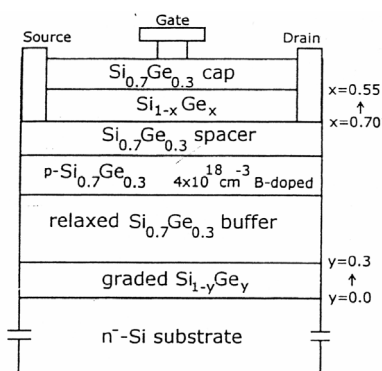


図 1-3-8.SiGe p-MODFETs

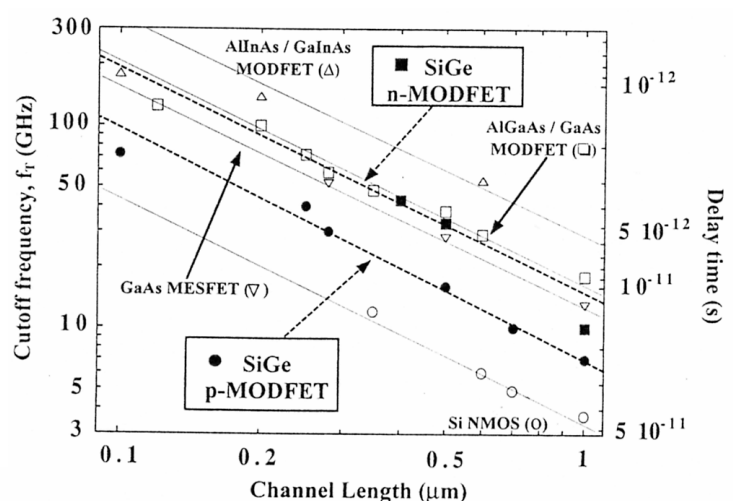


図 1-3-9.遮断周波数 f_T とゲート長の関係

量子効果デバイスへの応用

この10年のあいだに量子効果デバイスについてはおびただしい数の報告がなされている。しかし、市場にはいくつかのⅢ-V化合物のシンプルな超高周波用途のトンネルダイオードが投入されたのみである。このような多くの量子効果デバイスの問題点は超高速でのスイッチングが従回路とうまく接続出来ない。低消費電力での動作が室温で実現出来ないことに起因している。多くの量子効果デバイスは非同期のアーキテクチャとの同期回路と同等までの実質的な低速化が要求される。量子効果デバイスを実用化するためには、これらは従来のCMOS回路と入出力が接続出来るようにしなければならない。特殊用途として77Kでの動作は考えられるが、メインストリームに乗せるためには室温動作は必須である。このような設計思想にもとづく、もっとも市場に近い量子効果デバイスはおそらくRTD(Resonant Tunneling Diodes)であろう。50nW SRAM memory セルがTIによって報告されている。この消費電力は $0.1\mu\text{m}$ CMOS メモリーの1/200のである。通常のリソグラフィーで実現出来る $20\sim 48\mu\text{m}^2$ の素子寸法で12GHzを超える論理動作が実証されている[52]。発振器は712GHzで動作し[53]、いくつかの研究機関がTHz動作を目指し研究を進めている。RTD回路はまた、多値論理によって回路構成素子数を従来のCMOS回路と比較して大幅に減らすことが出来る。CMOSと比較して十分な高速化、低消費電力化が通常の光リソグラフィーで実現可能な素子サイズで達成できる。このようなⅢ-V化合物RTDsの問題点は素子作製時の均一性確保である。トンネル電流はトンネルバリアの僅か数MLの揺らぎで大きく変化してしまう。生産ラインにおける現在のⅢ-V化合物の結晶成長技術での膜厚制御性はこのような許容範囲に達していない。

SiGeにおいてもRTDの低温動作が数多く報告されている[54-56]。しかし、室温での動作報告は限られる[57]。臨界膜厚の問題で使用出来るバンドオフセット量は制限される。カスケード接続による低消費電力メモリーでの使用では問題とはならないが、論理回路としての応用を考える際には問題となる。この問題がSi/SiGe RTDsの実現の大きな障害であろう。PVR(Peak-to-Valley Ratio)が系の熱による揺らぎの5倍以上であればSi/SiGe RTDsは室温において100nWで動作可能である。この消費電力はゲート長 $0.1\mu\text{m}$ のCMOSの1/100である。このようなPVRを実現するためには仮想基板が必須である。仮想基板の欠陥密度の低減と表面ラフネスが改善され、均一性を確保した原子スケールでの膜厚制御が可能である結晶成長技術が確立できれば、このようなデバイスが市場に現れてくるチャンスはある。

図 1-3-10.に Paul によってまとめられた現時点でのデバイス性能比較図を示す[58]。低消費電力化が解決されるに従い、電池駆動型携帯機器が将来の半導体市場で大きなシェアを占めると期待されている。SiGe-HBT はすでに市場に投入され始めているが CMOS と比較して消費電力が大きい為、まだ大きなシェアを得るまでには至っていない。SiGe ヘテロ構造を導入した HCMOS は表面ラフネスによるリソグラフィーの問題、低欠陥密度な仮想基板もしくはバルク SiGe 基板が実現すれば Si-CMOS のスケーリングを 1 世代推し進めることが出来る可能性を秘めている。SiGe MODFETs も先ほど触れたように仮想基板の問題が解決されれば、超高速デバイスとして高い可能性を持つ。

従来の Si-CMOS デバイスとの集積化が可能である SiGe デバイスは、III-V 化合物デバイスと比較して大きなアドバンテージを持ち、将来 III-V 化合物デバイスを超える大きなシェアを獲得すると予測される。低欠陥密度仮想基板、もしくはバルク SiGe 基板の実現は SiGe デバイスの可能性を飛躍的に向上させるであろう。また、今後の高性能化への取り組みに際し、Si/Ge ヘテロ界面の組成急峻性制御、平坦性確保、そして膜厚制御はこのような素子の性能を決定するファクターとして、益々その重要性を増すであろう。

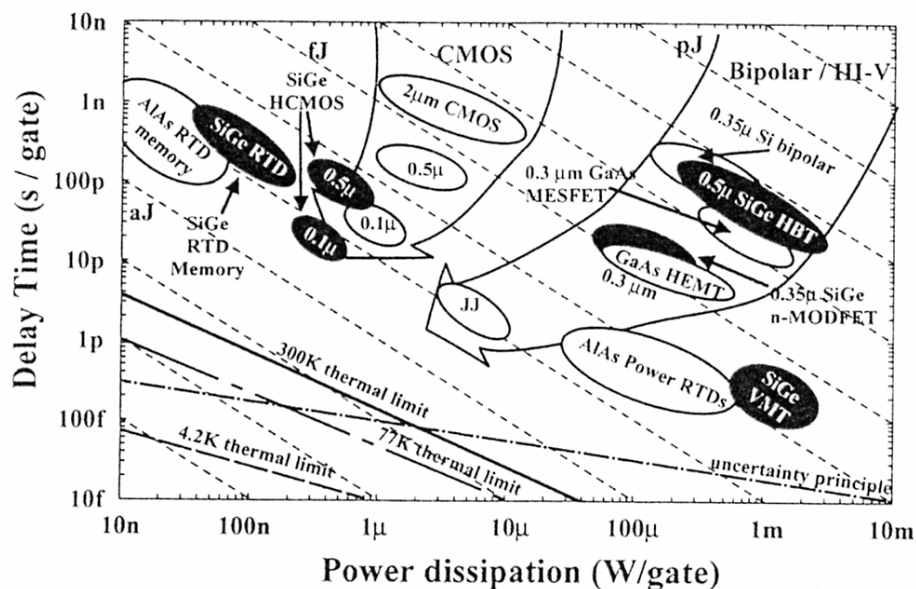


図 1-3-10.各種デバイスの電力_遅延時間の関係

1-4. Si/Ge 原子層超格子

Si と Ge はともに間接遷移型半導体であり、光学的遷移確率が本質的に低い、このことが、Si の光学素子への応用を妨げていた。通常、ダイヤモンド型や閃亜鉛鉱型、ウルツ鉱型の結晶構造をとる半導体では、価電子帯のエネルギー最大の位置はブリルアンゾーンの Γ 点に位置する。一方、伝導帯のエネルギー最小(底)の位置は物質により異なり、この違いが直接遷移型、間接遷移型の違いを生み出す。GaAs のような直接遷移型半導体では伝導帯エネルギー最小は Γ 点に位置し、フォノン等の介在なしに光学的直接遷移が可能である。これに対し、Si では、伝導帯のエネルギー最小は Γ 点と X 点の中間の位置 (Δ 点) に、Ge では L 点に存在し、バンド間遷移のためにはフォノン等の介在を必要とする。

半導体のバンド構造は結晶に加わる歪みの大きさである程度変化させることができる。この方法では対称性の低下によるエネルギーバンドの分離や移動度に対して大きく作用することは前節でも述べた。しかし、バンド構造を大きく変化させるには十分ではない。

SiGe 混晶は基本的には間接遷移であるが、混晶内のミクロな組成の揺らぎによって結晶の対称性がやぶれ、光学遷移の選択則が緩和されてバンド端からの発光が可能となる。実際に SiGe 混晶($x=0.18$; 400°C MBE)からの 0.84eV 付近に発光が報告されている(図 1-4-1)。また Si と SiGe の量子井戸構造からも低温測定でフォノンの放出をとまなう発光の他にバンド端からの発光が観測されている(図 1-4-2)。しかし、室温付近ではバンドオフセットが小さいことに起因する量子井戸への閉じ込め効果が弱まり、バンド端からの発光強度が小さくなるといった問題がある[59]。

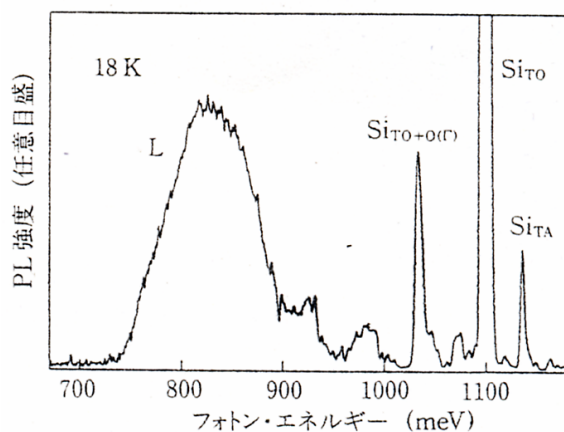


図 1-4-1. 400°C で成長した歪み $\text{Si}_{1-x}\text{Ge}_x$ ($x=0.18$) の PL 発光スペクトル

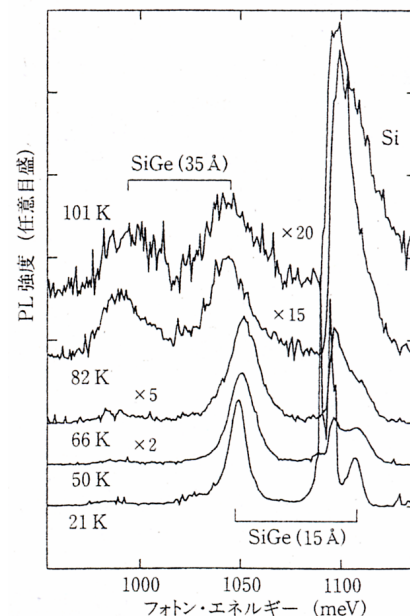


図 1-4-2. $\text{Si}_{0.8}\text{Ge}_{0.2}/\text{Si}(100)$ ($L_z = 15, 35 \text{ Å}$) 歪量子井戸の PL 発光スペクトルの温度依存性

より強いバンド端発光を実現するためには直接遷移化することが望ましい。バンド構造の異なる間接遷移型半導体材料を適切に交互に積層することで、結晶の周期構造に新たに超格子の長周期構造を加えバンド構造を変調することができる。これは波数空間で考えると、超格子の長周期構造に基づいてブリルアンゾーンが縮小することで、元のブリルアンゾーンが折り返される(ゾーンホールディング: Zone-folding)。このゾーンホールディングにより、伝導帯のエネルギー最小を Γ 点に移動することで、直接遷移半導体への転移が可能であることが指摘されている[60-62]。Si の場合、伝導帯の底がブリルアンゾーンの境界に位置しないため、Si と Ge の層数を適切に調節することでバンド構造を直接遷移に近づけることができる。しかし、Si および Ge の層数が増えるほど、光学遷移の行列要素は逆になくなってしまふ。この間接遷移→直接遷移転換の実験的な報告は 1987 に Pearsall らによるエレクトロリフレクタンスによるものが最初である[63]。このエレクトロリフレクタンスは変調分光法の一つで光学定数の特異点を検出でき、通常この方法で検出される光学遷移は直接遷移であると解釈されている。Si (100) 基板上に MBE で作製した $(\text{Ge}_4\text{Si}_4)_5$ 構造の試料のエレクトロリフレクタンススペクトル (図 1-4-4.) が 0.76eV、1.25eV 及び 2.31eV に Si、Ge 及び SiGe 混晶からは見られない信号をしめすことを表し、これが、光学的直接遷移によるものである可能性を指摘した。その後、多くの研究グループ[64,65]より、PL 測定で 0.84eV 付近に直接遷移によるものではないかと思わせる強いルミネッセンスが観測されている。しかし、これらの報告は、そのヘテロ界面の品質や、試料が Si/(SiGe)/Si の量子井戸構造に近いものであるなど、その結果が Si/Ge 原子層超格子による直接遷移型バンド構造によるものかは議論の分かれるところである。この 0.84eV での PL 発光は先ほど示した SiGe 混晶による PL 発光と同じエネルギー位置であり、超格子構造に起因するものであることは特定されていない。以上のように、Si/Ge 超格子では、その結晶成長の困難さからいまだ明確な発光特性は得られていない。

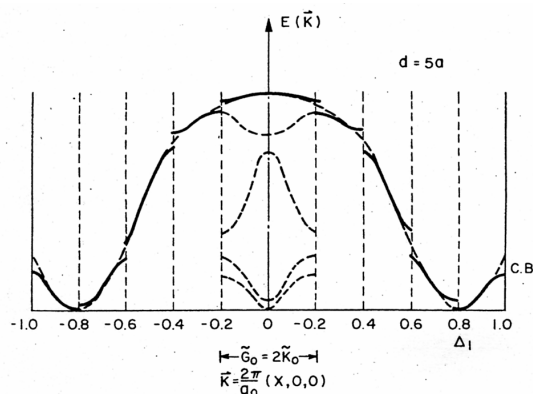


図 1-4-3. ゾーンホールディング
によるバンド構造変調

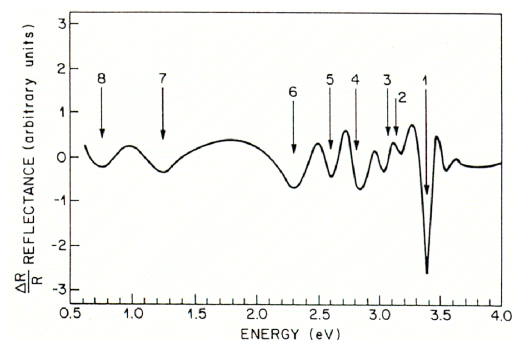


図 1-4-4. Si_4Ge_4 超格子の
エレクトロリフレクタンススペクトル

以上に述べた SiGe 混晶や Si/Ge 超格子に対して、Si および Ge 原子を規則的に配列させた原子層超格子では上述のゾーンホールディングではなく、Si と Ge の規則性のある結合状態によりバンド構造をさらに変調することができる可能性がある[66,67]。この構造では Si と Ge の電子軌道が直接交差するために電子の強い束縛状態を利用することができる。このため、ランダムに Si と Ge を配置した SiGe 混晶や、ほぼゾーンホールディングで決まる電子構造を持つ Si/Ge 超格子では得られない物性を導入できる可能性を持つ。

Sugahara[67]らの理論的検討では[111]方向に Si と Ge を周期的に配置させた Si_2Ge_2 構造は、GaAs に類似した電子構造、電子分布をとることから、直接遷移型半導体への転移が予測されている。また、この構造を応用した $\text{Si}_{14}\text{Ge}_1\text{P}_1$ 構造は疑似狭ギャップとなることを指摘している。

Si 集積回路との適合性が良く、集積化が可能である Si 系発光素子は現在の集積回路が直面している配線遅延の増大による動作速度の低減、消費電力の増大といった問題の解決策の一つである光配線(Optical interconnection)を用いた光電子集積回路(OEIC ; Optoelectronic integrated circuits) [68,69]を実現するための重要なファクターである。そのほかにも、Si/Ge 原子層超格子をもちいた発光素子はシリコンテクノロジーに光デバイス応用への道を開き、シリコンテクノロジーの進歩との相乗効果により、広範囲な光デバイスの普及をもたらす重要な技術であると考えられる。また、疑似狭ギャップ化により、集積回路の論理振幅の大幅な低減が可能であり、低消費電力化にもおおきな役割を果たすと考えられる。

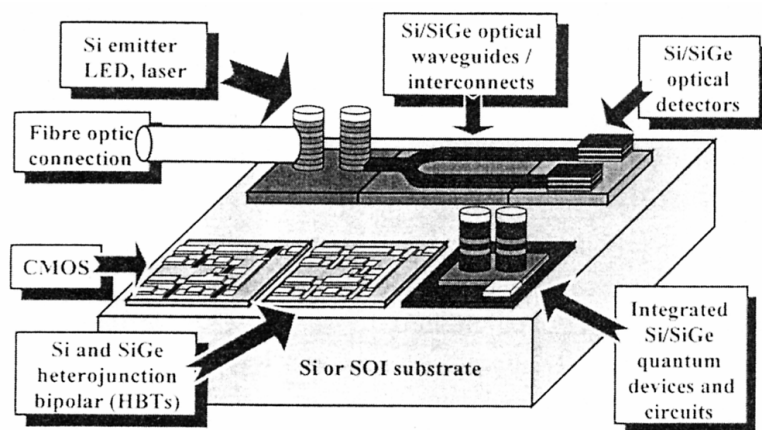


図 1-4-5. Si 系光電子集積回路

1-5. Si/Ge ヘテロエピタキシーにおける問題点

前節までに示した Si/Ge ヘテロ接合デバイス、Si/Ge 原子層超格子を実現するためには原子層単位での正確な膜厚制御、急峻かつ平坦な界面構造を要する。しかし、SiGe 系ヘテロ構造では、先に述べたような界面における欠陥や転位の問題はまだ完全に解決されていない。さらに MBE をもちいた Si/Ge の薄膜成長において、その表面エネルギーの違いに起因する Ge の表面偏析(Surface segregation) により Si 成長膜中へ偏析することが問題となる。これらの現象は良質で、急峻な界面構造を持つヘテロ構造を作製する上で大きな障害となってきた。以下、歪み層と臨界膜厚、そして表面偏析現象について検討をおこなう。

歪み層と臨界膜厚

格子不整合系のヘテロエピタキシャル成長において、成長層は基板の格子定数にそって、成長層本来の格子から歪んだ状態で成長させることができる。Si 基板上に SiGe および Ge を成長させる場合、格子定数は Si と比較して最大 (Ge 組成 100%) で 4.17% 大きい。したがって、SiGe 膜が Si の格子定数に沿って成長すると膜表面に対して水平方向に 2 軸性の圧縮応力がかかり、垂直方向に伸びた構造なる。このような歪み構造を pseudomorphic 構造 (もしくは commensurate) という。このような pseudomorphic な成長は膜厚が増加し、歪みのエネルギーが大きくなると、ある膜厚 (臨界膜厚) で界面にミスフィット転位を発生し歪み緩和が生じる。基板温度などの成長条件および基板の面方位により細部は異なるが、2 次元層状成長から 3 次元島状成長へと変化するこのような成長様式は Stranski-Krastanov(SK)モードと呼ばれている。

図 1-5-1. に $\text{Si}_{1-x}\text{Ge}_x$ 層の臨界膜厚の Ge 組成依存性を示す。[70] 図中点は Bean らによる X 線回折による実験結果である。図中の線は People ら、Matthews らの理論値である。臨界膜厚より小さい膜厚においては、 $\text{Si}_{1-x}\text{Ge}_x$ 膜は pseudomorphic な成長をする。垂直方向の格子定数は基板 Si の格子定数 5.43Å に一致し、垂直方向の格子定数はボアソン比を用いて見積もられる格子定数と良く一致する。図 1-5-1. の結果から $\text{Si}_{1-x}\text{Ge}_x$ 層の臨界膜厚の Ge 組成依存性は People らの理論に説明できるように見えるが、実際の結晶成長は非平衡なプロセスであり、そのようなプロセスに付随しておこる歪み緩和を完全に記述できる理論はまだ無い。

Si (100) 上に Ge を成長させる際の臨界膜厚は多数報告があるが、2~5ML であるといわれている。[71]

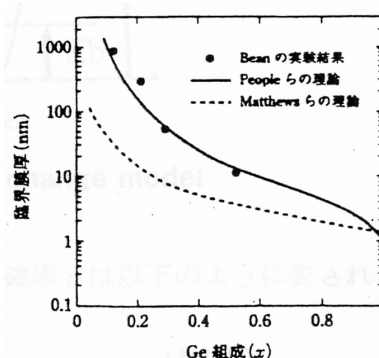


図 1-5-1. Si(100)基板上 SiGe 混晶膜成長の臨界膜厚 Ge 組成依存性

Ge 表面偏析現象 (Surface segregation)

Ge の表面偏析現象は Si/Ge ヘテロ界面のゆらぎを生じ、急峻なヘテロ界面の作製を困難なものにしている。この表面偏析現象は以下に示す Two state exchange model[72]で説明されてきた。図 1-5-2.に Ge に対するポテンシャルエネルギー図を示す。ここで E_d は Ge の表面からの熱脱離の活性化エネルギーである。最表面のエネルギー準位(surface state) は表面第 2 層目のエネルギー準位(subsurface state)より E_b だけ低い。表面第 2 層目の Ge が最表面に偏析するためにはポテンシャルバリア E_a を乗り越えなければならない。最表面を Si とした場合、 E_a 、 E_b はそれぞれ正の値をもつ。この図からもわかるように、最表面は表面第 2 層と比べ E_b だけポテンシャルが低い、つまり表面にいるほうが Ge はより安定である。Ge の表面偏析はこのポテンシャルエネルギーの差 E_b に起因している。

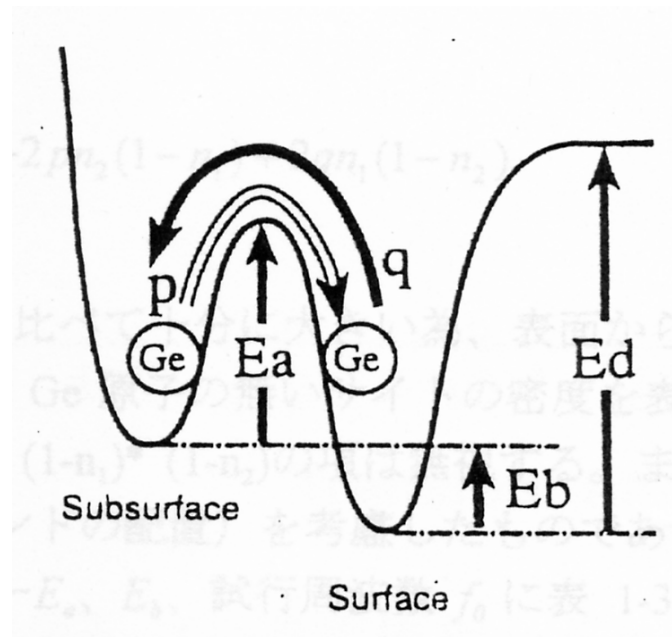


図 1-5-2. Two state exchange model

Ge 原子の表面第 2 層から最表面への偏析確率 p は以下のように表される

$$p = f_0 \exp(-E_a / kT) \quad (1-5-1.)$$

ここで、 k はボルツマン定数、 f_0 は試行周波数である。

逆に最表面から表面第2層への逆過程は

$$q = f_0 \exp[-(E_a + E_b)/kT] \quad (1-5-2.)$$

となる。速度論的な扱いのみを考えれば以上の式でよいが、図 1-5-3.に示すように、既に表面に Ge が偏析しているその下の Ge 原子は偏析することが出来ない。つまりセルフリミット作用が働く。表面の Ge 原子密度を n_1 、基板第2層の Ge 原子密度を n_2 として Ge(100)面を考えると以下のようなモデルが考えられる。

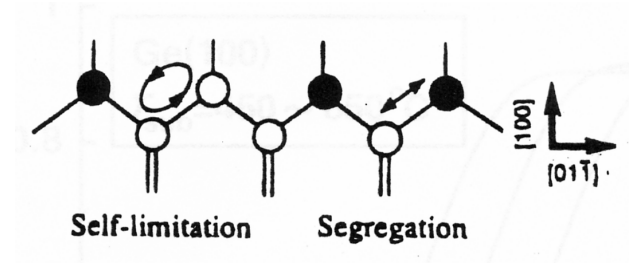


図 1-5-3.表面偏析のセルフリミット

$$\frac{dn_1}{dt} = -2qn_1(1-n_2) + 2pn_2(1-n_1) \quad (1-5-3.)$$

$$\frac{dn_2}{dt} = -2pn_2(1-n_1) + 2qn_1(1-n_2) \quad (1-5-4.)$$

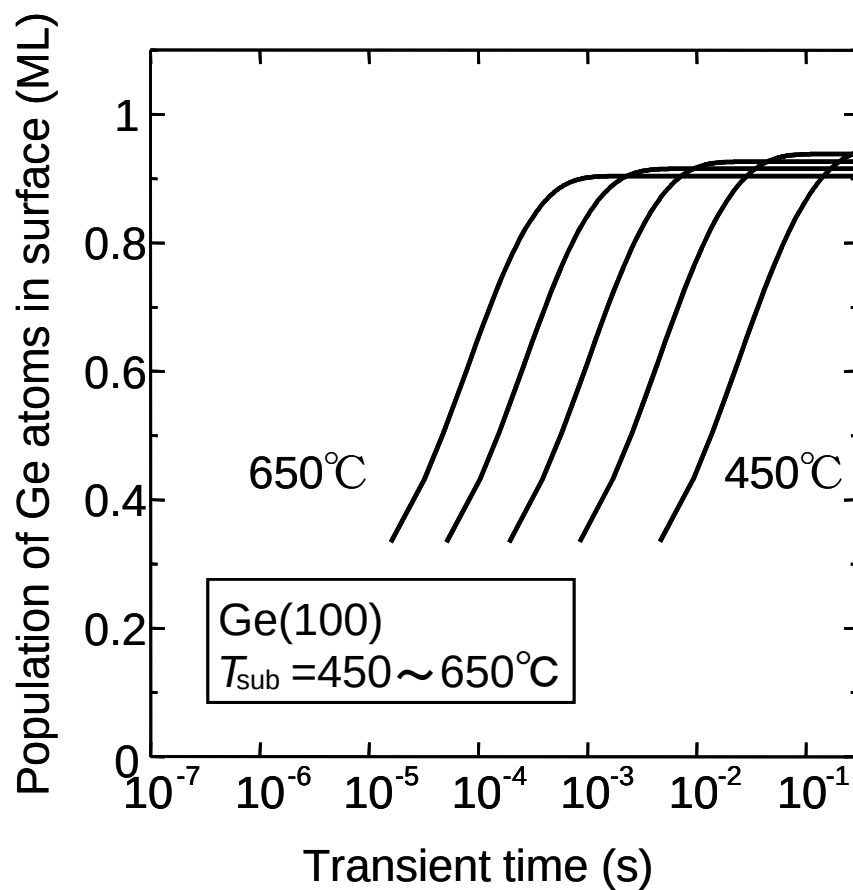
ここで、 E_d は E_a 、 E_b に比べて十分に大きい為、表面からの Ge の脱離は無視している。 $(1-n_1)$ 、 $(1-n_2)$ は Ge 原子の無いサイトの密度を表しており。セルフリミット作用により $n_1 \cdot n_2$ 、 $(1-n_1) \cdot (1-n_2)$ の項は無視する。また係数の 2 は(100)面における偏析のパス（ボンドの配置）を考慮したものである。

ポテンシャルエネルギー E_a 、 E_b 、試行周波数 f_0 に表 1-5-1.に示した値 [72]を用いて基板温度 450℃から 650℃の範囲で 50℃おきに計算した結果を図 1-5-4.に示す。

表 1-5-1.

Desorption barrier	$E_d = 2.5$ (eV)
Kinetic barrier	$E_a = 1.63$ (eV)
Segregation potential	$E_b = 0.28$ (eV)
Jump trial frequency	$f_0 = 5 \times 10^{12}$ (1/s)

計算結果から、遷移時間 10^{-3} s から 10^{-1} s のオーダーで完全に表面に偏析する事がわかる。



1-5-4.Ge 表面偏析シミュレーション

表面偏析をおさえるためには式(1-5-1.)において

- (a) ポテンシャルエネルギーの差 E_b を減らす。
- (b) 試行周波数 f_0 を下げる。
- (c) ポテンシャルバリア E_a を上げる。

といった方法が考えられる。

ポテンシャルエネルギーを変調する方法として表面偏析傾向が Ge よりも大きい物質を表面に 1 原子層程度付着させて、表面のポテンシャルを変調する手法がある。この Ge よりも表面偏析傾向の大きい物質は Surfactant (Surface-active - agent からの造語) とよばれ、このような成長法を Surfactant-mediated-growth ; SMG と呼んでいる。Surfactant は成長中、常に表面に偏析し、成長原子 (ここでは Ge) は Surfactant のしたに潜り込みバルク中と同じ結合状態になるため、成長表面における Ge の表面偏析は抑制される。Sb[73]、Bi[74]、As[75]、などいくつかの元素でその効果が報告されている。図 1-5-5. に固体ソース MBE により 3ML の Ge と 30nm の Si を交互に 8 周期積層した超格子の SIMS による Depth profile を示す[76]。5 周期目の Ge 層にのみ Sb を 0.75ML 堆積し、以降の成長をおこなった結果、Sb 吸着後、Ge の分布は急峻になっており Ge の表面偏析が抑制されていることがわかる。また、Surfactant は成長表面の平坦化にも有効であることが報告されている。図 1-5-6. に Si (100) 基板上に Ge を成長させた場合の RHEED 強度振動を (a) 通常の MBE、(b) 基板表面に Bi 添加後成長をおこなった SMG、とを比較したものである。[77] (a) では 6 周期の RHEED 振動が観察されるのに対して、(b) では RHEED 振動は 12 周期にも達し、2 次元核成長の膜厚が増加している。この結果は (a) の場合、Si (100) 基板上での

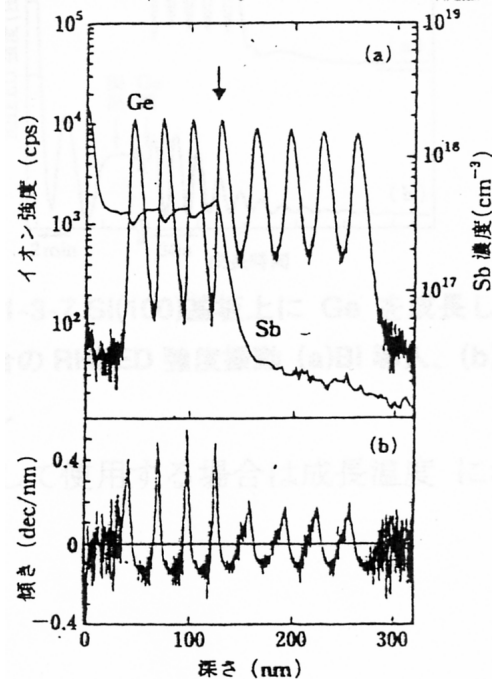


図 1-5-5. 3ML の Ge と 30nm の Si を 8 周期積層した超格子の (a) SIMS depth profile 及び (b) 傾き。5 周期目の Ge 層上にのみ Sb を 0.75ML 堆積

Ge 成長の臨界膜厚は 5ML であり、歪み成長後、臨界膜厚を越えて Si/Ge ヘテロ界面にミスフィット転位を導入して 3 次元島状成長に移行しているのに対して、(b) では Surfactant として Bi を添加することでミスフィット転位が導入された後も、2 次元核成長が持続すると考えられている。しかし、これら Surfactant が膜中に残留するとドーパントとして働き、電気的特性の変化が無視できないといった問題がある。

Si₂H₆ や GeH₄ をもちいたガスソース MBE や CVD において原料分子中に含まれる水素の Surfactant 効果が報告されている。[78,79] 原子状水素添加 MBE においても水素の Surfactant 効果が確認されている。[80,81] 水素は膜中に取り込まれても Sb、Bi といった元素に比べ、結晶欠陥や不純物によるトラップ準位密度など電気的特性に及ぼす悪影響が乏しく

Surfactant に非常に適している。しかし、水素の Surfactant 効果のメカニズムは他の Surfactant とは異なる。水素は 500℃程度で Si 表面から脱離する。[82]このため成長温度の低減が必要である。また Ge の 3 次元島状成長の抑制効果も基板温度 320℃程度で Ge 表面から水素が脱離してしまうため、320℃以上ではその効果がみられないといった報告がある。[83]水素を Surfactant として使用する場合は成長温度 に注意する必要がある。

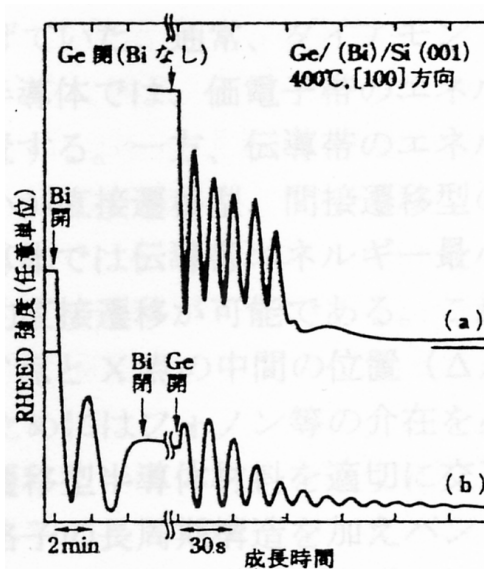


図 1-5-6.Si(100)基板上に Ge を成長した場合の RHEED 強度振動 (a)Bi 導入、(b)Bi なし

1-6. 原子層エピタキシー (Atomic Layer Epitaxy ; ALE)

Si/Ge 原子層超格子のような、わずかに数原子層で組成の切り替えが必要な極限微細構造の作製には、1 原子層単位での膜厚制御性、原子層スケールでの急峻な界面構造の実現が重要となる。前節で述べたように、Surfactant 効果をもちいた MBE や GS-MBE では、急峻な界面構造は実現されるが、Surfactant によるドーピング効果、1 原子層での正確な膜厚制御が困難であるといった問題がある。また CVD (Chemical vapor deposition) においても表面偏析を抑制する効果が期待できるが、比較的成長速度が速く、その膜厚制御は困難である。このように、原料分子のランダムな吸脱着現象に基づく従来の結晶成長法では、Si/Ge 原子層超格子の作製は困難である。これに対し、原料分子の飽和吸着、表面被覆種の完全脱離といった極限状態を繰り返すことで、正確に 1 原子層での膜厚制御を実現する原子層エピタキシー (Atomic layer Epitaxy ; ALE) は現時点において最も有効な結晶成長法であると考えられる。ALE はもともと、1974 年にフィンランドの Lohja 社において EL ディスプレイ (Electro-luminescence display) にもちいる II -VI 族化合物半導体 ZnS 薄膜の大面积基板への成膜のため Suntola[84-87]らにより考案された結晶成長法である。以下にこの ZnS を例にとり、ALE の基本原理の説明をおこなう。

従来の化合物半導体の CVD において構成元素からなる原料ガスを同時に流し、基板上あるいはその近傍で反応が生じることを利用していたものを、原料ガスを同時ではなく交互に流し、吸着効果を巧みに利用することで ALE を実現する。ALE には、MBE に近い方法と、CVD に近い方法の二つに分類できる。

まず MBE 法に近い方法について示す (図 1-6-1.)。この方法は原料として構成単位元素を使用し、平衡蒸気圧の違いを利用する方法である。ZnS の ALE では、原料として Zn と S₂ を用いる。

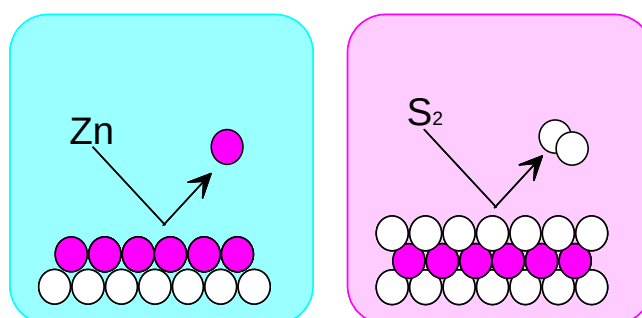
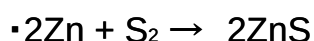


図 1-6-1. ZnS の ALE (I)

Zn 及び S₂ の平衡蒸気圧は化合物 ZnS の平衡蒸気圧に比べ十分に高いため基板表面で反応し化合物 ZnS を形成すると基板には ZnS のみが吸着する。従って基板表面が Zn で覆われている状態では、過剰な Zn は再蒸発し、これ以上の吸着は起こらない。このような現象は自己停止機能（セルフリミット）と呼ばれている。ここに S₂ の照射をおこなう。S₂ の平衡蒸気圧は ZnS に比べ十分に高いため、S は1原子層のみ吸着し過剰な S₂ は再蒸発する。逆に基板表面が S で覆われている状態では、同様に Zn の1原子層のみの吸着が起こる。このように ALE は1原子層（1分子層）のみの飽和吸着現象を巧みに利用することで正確な1原子層での膜厚制御を実現している。

次に、CVD 法に近い ALE 法について示す（図 1-6-2.）。この方法は原料として構成元素を含む原料ガス、ZnCl₂、H₂S を用いる。基板表面が S 原子で覆われている状態で ZnCl₂ を照射すると表面を塩素で終端した状態で1分子層で吸着は停止する。（セルフリミットの実現）、ここで過剰な ZnCl₂ を排気した後、H₂S を照射すると以下の化学反応により基板表面の塩素原子が HCl として脱離し（表面被覆種の脱離）ZnS が1分子層のみ形成される。

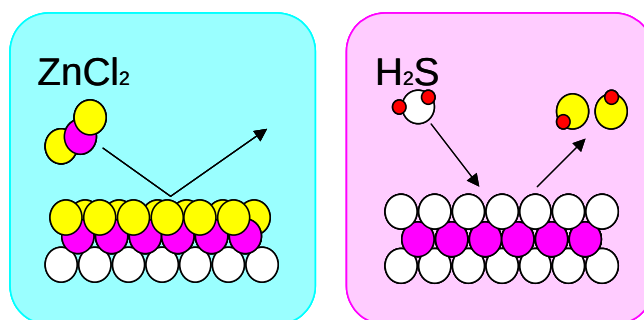
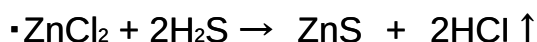
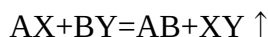


図 1-6-2. ZnS の ALE（Ⅱ）

Zn と S は互いに相補的な役割を演じ、このようにガスの吸着、排気、吸着、・・・というプロセスを繰り返すことで、飽和吸着、表面被覆種の脱離を繰り返し、その回数に応じた膜厚が得られる。

このように ALE は原料ガスの飽和吸着(セルフリミット)と、その解除を時間的に分離、制御する結晶成長法である。そのため、原料分子の組み合わせがその成長特性を決定する。化合物 AB に対して、原料ガス AX と BY が次のような化学反応で



化合物を形成する際の化合物 AB、原料分子 AX、BY および反応副生成物 XY の物理化学的な性質(蒸気圧、反応性等)を巧みに利用している。また、飽和現象を用いているため 1 原子層での成長特性を得るための成長条件にある程度の許容範囲(ALE-window)が存在する。このため、原料照射条件、成長温度といったの成長条件に揺らぎが生じてても、この許容範囲内であれば正確に 1 原子層での成長が実現される。すなわち、大面積にわたり均一な成膜が可能であるといった特徴をもつ。このような優位性から、ALE は 1980 年代に II-VI、III-V 族化合物半導体を中心に盛んに研究がおこなわれた。以下、GaAs の例(図 1-6-3.)を示す[88,89]。GaAs の ALE は $\text{Ga}(\text{CH}_3)_3$ Trimethylgallium : TMG と AsH_3 の交互供給によって実現される。

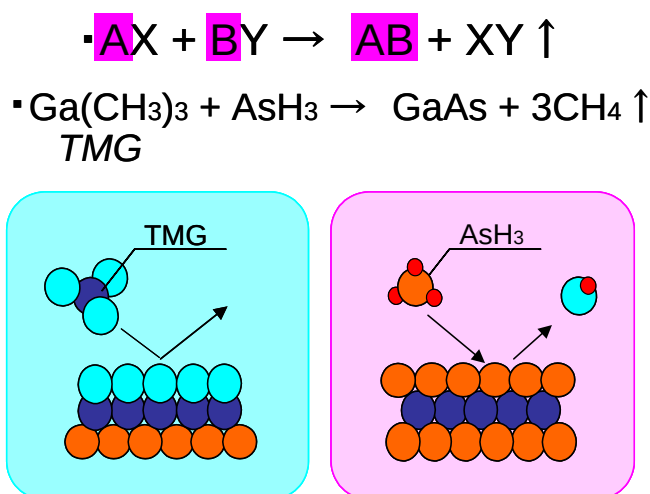


図 1-6-3. GaAs の ALE

はじめに As 表面に TMG を照射することで、Ga 原子を As 表面に吸着させながらメチル基で表面を被覆する。この飽和吸着(セルフリミット)により Ga の過剰成長はおこらない。つぎに AsH_3 照射により表面を被覆しているメチル基を還元しながら As を堆積し、GaAs を形成する。(セルフリミットの解除) このとき、表面を水素で終端しなくても、V 族元素の

蒸気圧が化合物 **GaAs** を形成した状態と比較してはるかに高いので過剰に吸着した **As** は際蒸発する。このため、過剰成長はおこらず正確に1原子層の **GaAs** が形成される。

このように原理的には構成元素を切り替えることで異種半導体の積層も可能であり、適当なサイクルで原料を切り替えることで、1原子層単位で組成の変化するヘテロ構造の形成が期待できる。また **ALE** では原料分子に含まれる表面被覆種が **Surfactant** として作用するため、表面偏析抑制効果も期待でき、急峻なヘテロ界面実現の可能性を持つ。以上のような特徴から前節で述べた **Si/Ge** 原子層超格子の作製には **Si** および **Ge** の **ALE** の実現が重要である。しかし、応用上最も重要であるこのIV族半導体の **ALE** の報告は少ない。

1-7. 本論文の目的と構成

本論文の目的は第1に、原料分子の基板表面における飽和表面反応と表面被覆種の脱離を時間的に分離、制御することで1原子層単位での正確な膜厚制御が大面積にわたり均一に行える特徴をもつ原子層成長法（Atomic-Layer-Epitaxy：ALE）をSiおよびGeのヘテロ成長に適用して、ヘテロ界面制御を実現することである。第2にこの手法のSi/Ge原子層超格子への応用を試みることである。図1-7-1に本論文の構成を示す。

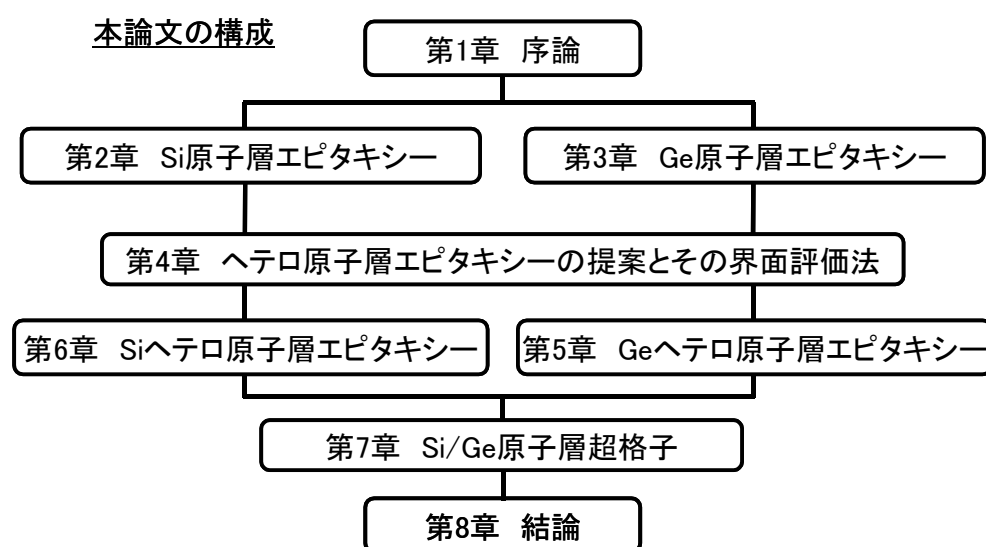


図1-1.本論文の構成

以上、第1章「序論」につづき、第2章「Siの原子層エピタキシー」において SiH_2Cl_2 (DCS)と原子状水素の交互供給法によるSi原子層成長法の原理とその成長特性を示す。そして、本法により、Si(100)、(111)両表面上において約70℃と広い温度範囲にわたり1ML/cycleの理想的な成長速度を実現することに成功したこと、さらにAFMによる表面モルフォロジー観察による表面モルフォロジーとALE成長条件との相関から成長機構の解明を試みた結果について述べる。

第3章「Geの原子層エピタキシー」では、 $\text{Ge}(\text{CH}_3)_2\text{H}_2$ (DMG)と原子状水素の交互供給法によるGe-ALEの成長特性とAFMによる表面モルフォロジー観察により成長条件の最適化をおこなった結果について述べた。特に表面平坦性は成長基板温度に強く依存することを明らかにした。

第4章「ヘテロ原子層エピタキシーの提案とその界面評価法」では、SiおよびGeの原子層成長法のヘテロエピタキシーへの応用を提案した。ALEは飽和表面反応を巧みに利用した結晶成長法であるため、対象となる試料の表面状態に強く依存する。このため、Si及び

Ge のホモ ALE をそのまま異種基板に適用することは困難であり、ヘテロエピタキシー初期のプロセス（第1層の制御）が非常に重要となる。ここではそれぞれの表面への1原子層のヘテロ成長とその上へのホモ ALE を組み合わせたヘテロ ALE を提案した。さらにその成長特性及び、界面構造の評価法として低エネルギーイオン散乱法の一つで組成分析、及び表面構造解析が同時に行える特徴をもつ同軸型直衝突イオン散乱分光法 (Co-Axial-Impact-Collision-Ion-Scattering-Spectroscopy:CAICISS)による評価法を提案した。また、CAICISS 測定によって得られる TOF (Time of flight) スペクトルをリファレンスとしてサンプルの TOF スペクトルとの差をとることで表面での弾性散乱に起因する成分の変化を抽出する差スペクトル (Subtracted TOF Spectrum: STS) によって、より表面に敏感な測定が可能であることを示した。

第5章「Ge ヘテロ原子層エピタキシー」では、第4章で提案した GeCl_4 (GTC) と原子状水素の交互供給法による Si (100) 表面への Ge の1原子層吸着特性およびその吸着形態を CAICISS により明らかにした。さらに DMG と原子状水素の交互供給法による Ge-ALE による連続成長を行いその Ge ヘテロ ALE の成長初期過程を CAICISS ,XPS により評価した。

第6章「Si ヘテロ原子層エピタキシー」では、Ge (100) 表面への SiH_4 による Si の1原子層吸着と DCS と原子状水素の交互供給法による Si ホモ ALE とを組み合わせた Si ヘテロ ALE の成長特性を述べた。Ge 表面への Si のヘテロエピタキシーをおこなう際の大問題は Ge の表面偏析現象である。この課題は提案する Si ヘテロ ALE により大幅に抑制されて、従来の結晶成長技術では実現し得ない原子スケールでの界面急峻性、及び平坦性を有する Si/Ge ヘテロ界面が実現できたことを示した。形成した Si/Ge ヘテロ界面の熱耐性は以降のプロセスにおいて非常に重要なパラメータとなる。そこで CAICISS によるその場観察によるヘテロ界面の耐熱性の評価もおこなった。本法によって形成した Si/Ge ヘテロ界面は 550°C と従来法では得られていない、高い耐熱限界温度を示した。

第7章「Si/Ge 原子層超格子」では、以上で提案した Si ヘテロ ALE および Ge ヘテロ ALE を組み合わせることで、Si(100)表面上に Si_7Ge_3 の原子層超格子の作製した。作製した原子層超格子を断面 TEM 観察によって評価した結果、わずか数 Å で急峻に組成が変化する超格子構造に起因する周期構造の観測に成功した。平坦かつ急峻な界面構造から従来の結晶成長法と比較し、ヘテロ ALE 法の優位性を示すことができた。

第8章「結論」では、以上の研究成果をまとめた。

参考文献

- [1] P.S.Peercy : Nature, 406(2000)1023.
- [2] G.E.Moore : Electronics, 38(1965)114.
- [3] M.T.Bohr : Appl. Surf. Sci., 100/101(1996)534.
- [4] Y.Nishi : Extended abstracts of the 1997 Int. Conf. on Solid State Devices and Materials, Hamamatsu, 1997, 4.
- [5] T.Sugano : Jpn. J. Appl. Phys. 32(1993)261.
- [6] M.Ono, M.Saitoh, T.Yoshitomi, C.Fierna, T.Ohguro and H.Iwai : IEEE Trans. Elec. Dev., ED-42(1995)1822.
- [7] International Technology Roadmap for Semiconductors <http://www.itrs.net/ntrs/publntrs.nsf>
- [8] R.H.Dennard, F.H.Gaensslen, H.N.Yu, V.L.Rideout, E.Bassous and A.R.LeBlanc : IEEE J. Solid-State Circuits SC-9(1974)256.
- [9] T.Ito and S.Okazaki : Nature, 406(2000)1027.
- [10] 岩井, 大見 : 応用物理 69(2000)4.
- [11] A.I.Kingon, J.P.Maria and S.K.Streiffer : Nature, 406(2000)1032.
- [12] S.M.Sze : “High-Speed Semiconductor Devices”, Wiley, New York, 1990.
- [13] U.Konig : Mat. Res. Soc. Symp. Proc., 533(1998)3.
- [14] C. G. van de Walle and R.M.Martin : Phys. Rev., B34(1986)5621.
- [15] G. Abstreiter, H.Brugger, T.Wolf, H.Jorke and H.J. Herzog : Phys. Rev. Lett., 22(1985)2441.
- [16] C.G.van de Walle : “Properties of Strained and Relaxed Silicon Germanium”, emis Data Review Series 12 (ed K.Kasper)
- [17] E.A.Fitzgerald, Y.-H.Xie, M.L.Green, D.Brasen, A.R.Kortan, J.Michel, Y.-J.Mil and B.E.Weir : Appl. Phys. Lett., 59(1991)811.
- [18] H.Chen, L.W.Guo, Q.Cui, Q.Hu, Q.Huang and J.M.Zhou : J. Appl. Phys., 79(1996)1167.
- [19] J.H. Li, C. S. Peng, Y. Wu, D.Y. Dai, J.M.Zhou and Z. H. Mai : Appl. Phys. Lett., 71(1997)3132.
- [20] K.K.Linder, F.C.Zhang, J.-S.Rieh and P.Bhattacharya : J. Cryst. Growth, 175/176(1997)499.
- [21] C.S.Peng, Z.Y.Zhao, H.Chen, J.H.Li, Y.K.Li, L.W.Guo, D.Y.Dai, Q.Huang, J.M.Zhou, Y.H.Zhang, T.T.Sheng and C.H.Tung : Appl. Phys. Lett., 72(1998)3160.
- [22] A.R.Powell, S.S.Iyer and F.K.LeGoues : Appl. Phys. Lett., 64(1994)1856.
- [23] M.O.Tanner, M. A. Chu, K. L. Wang, M. Meshkinpour and M. S. Goorsky : J. Cryst. Growth, 157(1995)121.
- [24] Z.Yang, J. Alperin, W.I.Wang, S.S.Iyer, T.S.Kuan and F.Semendy : J. Vac. Sci. & Technol., B16(1998)1489.
- [25] K.Brunner, H.Dobler, G.Abstreiter, H.Schafer and B.Lustig : Thin Solid Films, 321(1998)245.
- [26] S.Fukatsu, Y.Ishikawa, T.Saito and N.Shibata : Appl. Phys. Lett., 72(1998)3485.

- [27] Y.Ishikawa, T.Saito, N.Shibata, S.Fukatsu : Nucl. Instr. and Meth. in Phys. Res., B147(1999)43.
- [28] N.Sugiyama, T.Mizuno, S.Takagi, M.Koike and A.Kurobe : Thin Solid Films, 369(2000)199.
- [29] 杉山 : 応用物理 69(2000)1315.
- [30] D.L.Harame, J.H.Comfort, J.D.Cressler, E.F.Crabbe, J.Y.-C.Sun, B.S.Mayerson and T.Tice : IEEE Trans. Elec. Dev., ED-42(1995)455.
- [31] D.L.Harame, J.H.Comfort, J.D.Cressler, E.F.Crabbe, J.Y.-C.Sun, B.S.Mayerson and T.Tice : IEEE Trans. Elec. Dev., ED-42(1995)469.
- [32] A.Schuppen and H.Dietrich : J. Cryst. Growth, 157(1995)207.
- [33] K.Washio : Extended abstracts of the 2000 Int. Conf. on Solid State Devices and Materials, Sendai, 2000, 386.
- [34] M.Dion and D.Houghton : SiGe Microsystem Inc.
- [35] F.Schaffler : Thin Solid Films 321(1998)1.
- [36] S.Verdonckt-Vandebroek, E.F.Crabbe, B.S.Meyerson, D.L.Harame, P.J.Restle, J.M.C.Stork and J.B.Johnson : IEEE Trans. Elec. Dev., ED-41(1991)90.
- [37] A.Sadek, K.Ismail, M.A.Armstrong, D.A.Antoniadis and F.Stern : IEEE Trans. Elec. Dev., ED-43(1996)1224.
- [38] T.Tsuchiya, K.Goto, M.Sakuraba, T.Matsuura and J.Murota : Thin Solid Films 369(2000)379.
- [39] B.Laikhtman and R.A.Kiehl : Phys. Rev., B47(1993)10515.
- [40] D.J.Paul, N.Griffin, D.D.Arnone, M.Pepper, C.J.Emeleus, P.J.Phillips and T.E.Whall : Appl. Phys. Lett., 69(1996)2704.
- [41] N.Sugii, K.Nakagawa, S.Yamaguchi, M.Miyao : Appl. Phys. Lett., 75(1999).
- [42] T.Hatakeyama, K.Matsuzawa and S.Takagi : Extended abstracts of the 2000 Int. Conf. on Solid State Devices and Materials, Sendai, 2000, 62.
- [43] K.Rim, J.L.Hoyt and J.F.Gibbons : IEEE Trans. Elec. Dev., ED-47(2000)1406.
- [44] M.Yoshimi, M.Terauchi, A.Nishiyama, O.Arisumi, A.Murakoshi, K.Matsuzawa, N.Shigyo, S.Takeno, M.Tomita, K.Suzuki, Y.Ushiku and H.Tango : IEEE Trans. Elec. Dev., ED-44(1997)423.
- [45] S.Takagi, A.Toriumi, M.Iwase and H.Tango : IEEE Trans, Elec. Dev., ED-41(1994)2357.
- [46] T.P.Pearsall and J.C.Bean : IEEE Elec. Dev. Lett., EDL-7(1986)308.
- [47] U.Konig, A.J.Boers, F.Schaffler and E.Kasper : Electron. Lett., 28(1992)160.
- [48] K.Ismail, S.F.Nelson, J.O.Chu and B.S.Meyerson : Appl. Phys. Lett., 63(1993)660.
- [49] U.Konig and F.Schaffler : IEEE Elec. Dev. Lett., EDL-14(1993)205.
- [50] K.Ismail, M.Arafa, K.L.Saenger, J.O.Chu and B.S.Meyerson : Appl. Phys. Lett. 66(1995)1077.
- [51] Y.H.Xie, D.Monoroe, E.A.Fitzgerald, P.J.Silverman, F.A.Thiel and G.P.Watson : Appl. Phys. Lett., 63(1993)2263.
- [52] W.Williamson, III, S.B.Enquist, D.H.Chow, H.L.Dunlap, S.Subramaniam, P.L.Gray and

- G.H.Bernstein : IEEE J. Solid-State Circuits, 32(1997)222.
- [53] E.R.Brown, J.R.Soderstrom, C.D.Parker, L.J.Mahoney, K.M.Molvar and T.C.McGill : Appl. Phys. Lett., 58(1991)2291.
- [54] S.S.Rhee, J.S.Park, R.P.G.Karunasiri, Q.Ye and K.L.Wang : Appl. Phys. Lett., 53(1988)204.
- [55] J.S.Park, R.P.G.Karunasiri, K.L.Wang, S.S.Rhee and C.H.Chern : Appl. Phys. Lett., 54(1989)1564.
- [56] D.X.Xu, G.D.Shen, M.Willander, G.V.Hansson, J.F.Luy and F.Schaffler : Appl. Phys. Lett., 58(1991)2500.
- [57] K.Ismail, B.S.Mayerson and P.J.Wang : Appl. Phys. Lett., 59(1991)973.
- [58] D.J.Paul : Thin Solid Films 321(1998)172.
- [59] 深津,白木 : 固体物理, 27(1992)998.
- [60] U.Gnutzmann and K.Clausecker : Appl. Phys., 3(1974)9.
- [61] R.People and S.A.Jackson : Phys. Rev., B36(1987)1310.
- [62] R.People : IEEE Journal of Quantum Electronics, QE-22(1986)1696.
- [63] T.P.Pearsall, J.Bevk, L.C.Feldman, J.M.Bonar, J.P.Mannaerts and A.Ourmazd : Phys. Rev. Lett., 58(1987)729.
- [64] R.Zachai, K.Eberl, G.Abstreiter, E.Kasper, and H.Kibbel : Phys. Rev. Lett., 64(1990)1055.
- [65] H.Okumura, K.Miki, S.Misawa, K.Sakamoto, T.Sakamoto and S.Yoshida : Jpn. J. Appl. Phys., 28(1989)L1893.
- [66] M.Ikeda, K.Terakura and T.Oguchi : Phys. Rev., B48(1993)1571.
- [67] S.Sugahara, O.Sugiura and M.Matsumura : Jpn. J. Appl. Phys., 32(1993)384.
- [68] I.Hayashi : Jpn. J. Appl. Phys., 32(1993)266.
- [69] H.Presting : Thin Solid Films 321(1998)186.
- [70] 古川静二郎、雨宮 好仁 「シリコン系ヘテロデバイス」 丸善.
- [71] M.Diani, D.Aubel, J.L.Bischoff, L.Kubler and D.Bolmont : Surf. Sci. 291 (1993) 110.
- [72] S.Fukatsu, K.Fujita, H.Yaguchi, Y.Shiraki and R.Ito : Appl. Phys. Lett. 59 (1991) 2103.
- [73] S.Fukatsu, N.Usami and Y.Shiraki : Jpn. J. Appl. Phys. 32 (1993) 1502.
- [74] N.Ohtani, S.M.Mokler, M.H.Xie, J.Zhang and B.A.Joyce : Ext. Abstr. 1993 Int. Conf. Solid State Devices and Materials (1993) 249.
- [75] M.Copel, M.C.Reuter, E.Kaxiras and R.M.Tromp : Phys. Rev. Lett. 63 (1989) 632.
- [76] K.Fujita, S.Fukatsu, H.Yaguchi, T.Igarashi, Y.Shiraki and R.Ito : Jpn. J. Appl. Phys. 29 (1990) L1981.
- [77] K.Sakamoto, K.Kyoya, K.Miki, H.Matsuhata and T.Sakamoto : Jpn. J. Appl. Phys. 32 (1993) L204.
- [78] S.Zaima, K.Sato, T.Kitani, T.Matsuyama, H.Ikeda and Y.Yasuda : J. Cryst. Growth 150 (1995) 944.

- [79] N.Ohtani, S.M.Mokler, M.H.Xie, J.Zhang and B.A.Joyce : Surf. Sci. 284 (1993) 305.
- [80] K.Nakagawa, A.Nishida, Y.Kimura and T.Shimada : J. Cryst. Growth 150 (1995) 939.
- [81] G.Ohta, S.Fukatsu, Y.Ebuchi, T.Hattori, N.Usami and Y.Shiraki : Appl. Phys. Lett. 65 (1994) 2975.
- [82] P.A.Coon, M.L.Wise and S.M.George : J. Cryst. Growth 130 (1993) 162.
- [83] A.Sasaki and T.Tatsumi : Appl. Phys. Lett. 64 (1994) 52.
- [84] T.Suntola and M.J.Antson : U.S.Patent 4058430(1977).
- [85] T.Suntola : Mat. Sci. Rep. 4(1989)261.
- [86] T.Suntola : Thin Solid Films,216(1992)84.
- [87] C.L.Goodman and M.Pessa : J. Appl. Phys., 60(1986)R65.
- [88] J.Nishizawa, H.Abe and T.Kurabayashi : J. Electrochem. Soc. 132(1985)1197.
- [89] A.Usui : Proc. IEEE 80(1992)1641.

第2章 Si 原子層エピタキシー

はじめに

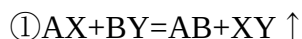
本章では、ジクロロシラン(SiH_2Cl_2 ;DCS)と原子状水素の交互供給法による Si-ALE の成長特性及び成長表面のモルフォロジー変化からその成長機構の解明を試みた。

Si(100)および(111)表面上において 540°Cから 610°Cと広い温度範囲にわたって 1ML/cycle の理想的な成長速度が実現できた。また、成長表面モルフォロジーの原子間力顕微鏡 (Atomic Force Microscopy: AFM) 観察により、表面モルフォロジー変化は ALE 成長条件との相関から、ALE の各プロセス中の過剰成長、エッチング及び吸着 Si 原子の表面マイグレーションといったミクロな動的過程に支配されており、それらのバランスによって決定されていることを明らかにした。ALE100cycle 成長後の表面ラフネスの増加は最適条件において 0.1Å 程度と原子スケールで平坦な表面が実現することができた。

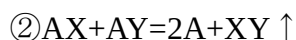
2-1. Si-ALE の研究動向

原料の飽和吸着反応とその完全な解除を分離・実現する原子層成長法(ALE)[1-3]では、大面積にわたり広い Process-window で原子層スケールでの堆積膜厚制御が可能であるため、ULSI 応用を目指した超精密加工技術としてだけではなく、Si/Ge 原子層超格子[4,5]のような極薄膜積層構造の作製法としても有望である。このため、さまざまな原料ガスを用いた Si-ALE が報告されてきた。

ALE は原料ガスの飽和吸着(セルフリミット)と、その解除を時間的に分離、制御する結晶成長法である。そのため、原料分子の組み合わせがその成長特性を決定する。序論で述べたように、II-VI及びIII-V族化合物半導体の ALE では、化合物 AB に対して、原料ガス AX と BY が次のような化学反応で化合物を形成する際の化合物 AB、原料分子 AX、BY および反応副生成物 XY の物理化学的な性質(平衡蒸気圧差、反応性等)を巧みに利用している。



このアナロジーを用いて Si の ALE をおこなう為には、IV族の元素半導体である Si は構成元素が1つのみなので A、B はともに Si となるため



といった原料分子に含まれる表面被覆種どうしの化学反応によるセルフリミットの解除をおこなう方法が考えられる。GaAs の ALE の際には有機金属原料である TMG が使用されたが、Si と CH₃ 基との結合の還元が比較的困難である為、Si の ALE では原料分子として、水素化物、ハロゲン化物が使用される。以下にいくつかの報告例を示す。

Si₂Cl₆ と Si₂H₆ の交互供給法[6-8]では図 2-1-1 に示すように Si₂Cl₆ 照射後、表面での Si の被覆率は 1/3ML で吸着は停止する。しかし、次の Si₂H₆ 照射フェーズにおいて、この Si₂H₆ に含まれる水素による表面被覆塩素の還元反応が進行しにくい。Si₂H₆ 照射量を増加することで、2ML/cycle の成長速度を実現する領域が存在するが、この領域は Si₂H₆ 照射量の増加につれて SiH₂ の挿入反応によって崩れるため、明確なセルフリミット特性が得られず、完全な ALE プロセスとはならない。表面被覆塩素の Si₂H₆ に含まれる水素による表面被覆塩素の還元反応を利用して、この反応による還元性の低さから挿入反応の影響を除去できない。

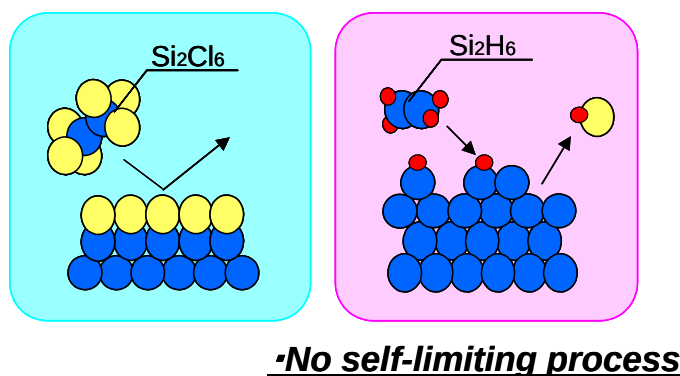
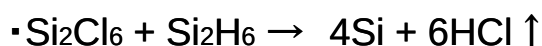
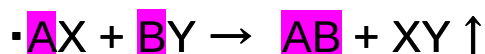
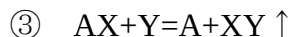


図 2-1-1. Si_2Cl_6 と Si_2H_6 の交互供給法による Si-ALE

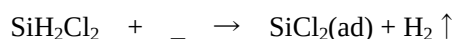
この問題を回避するため、構成原子を含む原料分子 AX の飽和吸着(セルフリミット)とその解除を繰り返す手法が提案された。この表面被覆種の脱離法(セルフリミット解除)として熱エネルギー、フォトン照射などの物理化学的な作用をもちいる報告がいくつかなされている。熱エネルギーを用いる手法としては基板温度変調による熱脱離法[9,11]が、このほかに、基板温度を変調する必要のないフォトン照射の例としてエキシマレーザーを用いた加熱法[10]が報告されている。しかし、エキシマレーザーでの温度変調は局所的であるため、大面積への適用は困難である。さらに水素化物である SiH_4 [9]、 Si_2H_6 [10]、 Si_3H_8 [11]といった原料分子による ALE で飽和吸着を実現するためには原料分子照射を Si 表面から水素が熱脱離しない低温でおこなう必要がある。しかし、これらの手法では原料分子の解離吸着によって原料分子に含まれる水素が表面を被覆するために Si の吸着量は 1ML に達しない。原料ガスを高次にするほど原料分子中に含まれる水素の割合が低くなるため、Si の被覆率は増加するが 1ML には達しない。また、塩化物である DCS または Si_2H_6 照射とシンクロトロン放射光励起による表面被覆種の脱離[12-14]、He リモートプラズマ照射による表面被覆種の脱離[15]をもちいた ALE においても表面被覆種の脱離効率が低く 1ML/cycle の成長速度は実現できていない。

この他に、構成原子を含む原料分子 AX の飽和吸着(セルフリミット)とその解除をおこなう分子との組み合わせである

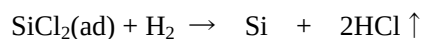


といった化学反応をもちいた手法が報告された。Nishizawa ら[16-18]による DCS と H₂ の交互供給法である。

DCS は Si 表面に以下のような反応式で飽和吸着する。



この表面被覆塩素を分子状水素照射による以下のような還元反応を利用することでセルフリミットを解除する。



この方法によって 1ML/cycle の成長速度を持つ Si-ALE がはじめて実現された。しかし、H₂ 分子による Cl の還元性が低い為 850°C 程度と高い温度が必要となる。しかし、このような高い基板温度では SiCl₂ の安定な飽和吸着状態を維持することが出来ない。安定な飽和吸着状態を実現するためには基板温度の低減が必要不可欠となる。次節では本研究でもちいた化学的に活性である原子状水素を用いた方法について述べる。

2-2. DCS と原子状水素の交互供給法による Si-ALE

2-2-1. Si-ALE の原理とその成長機構

低温での安定したセルフリミット吸着の維持により ALE-window の拡大を実現する手法として、DCS をもちいた飽和吸着(セルフリミット)と化学的に活性であり高い内部エネルギーをもつ原子状水素によるセルフリミットの解除を繰り返す方法が Imai らによって提案された[19]。

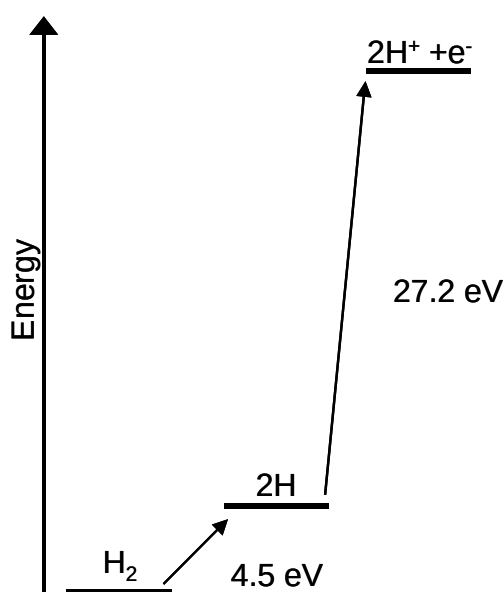
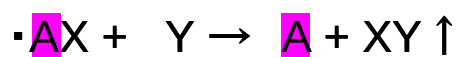


図 2-2-1. 原子状水素の
内部エネルギー(相対値)

セルフリミットを解除する原子状水素は図 2-2-1 に示すように、水素分子に比べ 4.5 eV も内部エネルギーが高いために比較的低温において Si-Cl 結合を切り、セルフリミットを解除することが可能である。原子状水素による塩素の引き抜き反応の活性化エネルギーは $0.091 \pm 0.00867(\text{eV})$ であり、ほとんど温度依存性がない引き抜き反応がおこる。この内部エネルギーは水素中の電子に蓄えられており、H 原子がイオン化した H^+ ほどはエネルギーが高くないため、プラズマダメージは少ないと考えられる。この原子状水素は約 2000K に加熱した W filament に水素分子を照射し、水素分子を熱乖離させることで生成する[20-22]。

本研究で実験をおこなった Si-ALE の原理図を図 2-2-2 に示す。
DCS をもちいた飽和吸着(セルフリミット)と化学的に活性であり高い内部エネルギーをもつ原子状水素によるセルフリミットの解除を繰り返すことで Si(111)面上に理想的な成長速度である 1ML/cycle が実現できることが報告されている[19,24,25]。



A: Si X: Cl Y: H

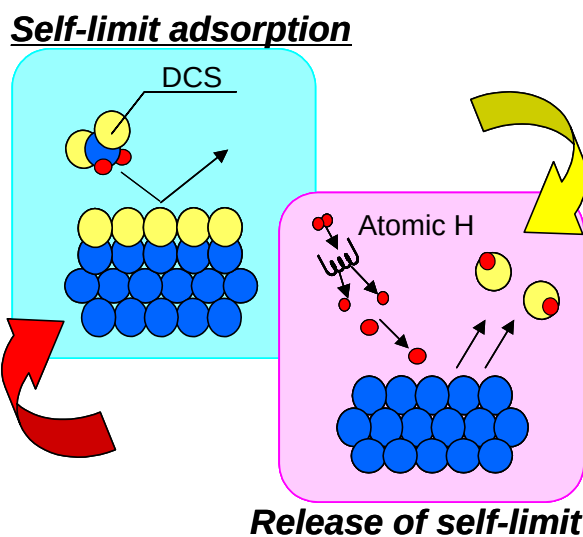
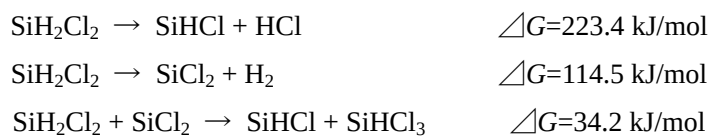
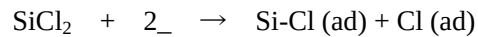


図 2-2-2. DCS と原子状水素の
交互供給法による Si-ALE

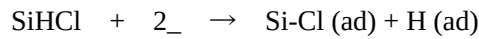
ここで吸着量が 1ML で飽和するのは DCS の気相反応によって支配的な吸着種が SiHCl であるためである。SiH₂Cl₂ の気相反応による分解には以下のような反応が考えられる。



ここで ΔG は室温での Gibbs の自由エネルギーである。上記の気相反応を考慮した場合、DCS 照射による吸着種は SiH_2Cl_2 の他に SiCl_2 と SiHCl が考えられる。Si 表面での塩素の吸着形態は基板温度 600℃程度では Si(100)、(111)両面方位においてモノクロライドであることが報告されている[23]。ここで支配的な反応前駆体が SiH_2Cl_2 もしくは SiCl_2 の場合、それぞれ反応前駆体中に塩素を 2 つ含んでいるため、ひとつの塩素は表面のフリーサイトを占めることから表面での反応は以下のように進行し、飽和吸着状態で Si の吸着量は 0.5ML で飽和する。



これに対し SiHCl に含まれる塩素はひとつであるため、表面での反応は以下になる。



基板温度を水素の熱脱離温度以上、塩素の熱脱離温度以下に維持することで選択的に水素のみを熱脱離させる。さらに、水素の熱脱離によって生成されるフリーサイトに SiHCl の解離吸着を繰り返すことで 1ML での Si-Cl の飽和吸着を実現できる。

この SiHCl の生成は熱分解した SiCl_2 と SiH_2Cl_2 の 2 次反応であるため、低照射圧力下では生成しにくい、しかし、高照射圧力下では自由エネルギー ΔG が小さいこともあり 500℃以上では支配的となることが報告されている[24]。

この気相反応の制御は原料ガスの滞留時間に大きく依存することが Hasunuma らによって報告されている[25]。この滞留時間は

$$\tau = \frac{PV}{F} \quad (\text{s}) \quad (2-2-1)$$

で定義されている。ここで P はチャンバー内圧力(Pa)、 V はチャンバーの容積(cc)、 F は原料ガスの流量(cc/s)である。この滞留時間は原料ガスがチャンバー内に滞留する時間である。実際の気相反応は基板表面付近でのよどみ層でおこっていると考えられ、このよどみ層での滞留時間はチャンバー内滞留時間 τ よりも短い、しかし両者は比例関係にあるので上記で定義した τ でこの気相反応が制御可能である。本研究ではこの Hasunuma らの報告をもとに原料ガスの滞留時間 τ を決定している。

図 2-2-3 にこの Si-ALE のタイムシーケンスと表面状態の模式図を示す。具体的には(i)DCS 照射フェーズ t_1 、(ii)DCS 排気フェーズ t_2 、(iii)原子状水素照射フェーズ t_{AH} 、(iv)水素排気フェーズ t_3 の 4 ステップで構成される。DCS 照射フェーズでは DCS の気相反応によって生成された吸着種 SiHCl の Si 清浄表面への解離吸着が生じて、表面はまず Si-Cl と Si-H によって完全に被覆される。基板温度を Si-H 結合の解離温度よりも高く、Cl の脱離温度よりも低く保っているため、Si-H 結合が熱解離して、そこに生じた Si 表面のフリーサイトに SiHCl が新たに解離吸着する。この繰り返しの結果、最終的に表面は 1 ML の Si-Cl で被覆され、成長は自動的に停止する。次の DCS 排気フェーズにおいて DCS ガスを完全に除去してから、原子状水素(AH)照射フェーズにおいて高い内部エネルギーをもつ AH によって表面を被覆する Cl を HCl として除去する。過剰な AH により生じた表面吸着 H は次の水素排気フェーズ内に熱脱離するので、清浄な Si 表面が回復する。以上を 1 サイクルとして繰り返せば、1ML/cycle の成長速度を達成できる。

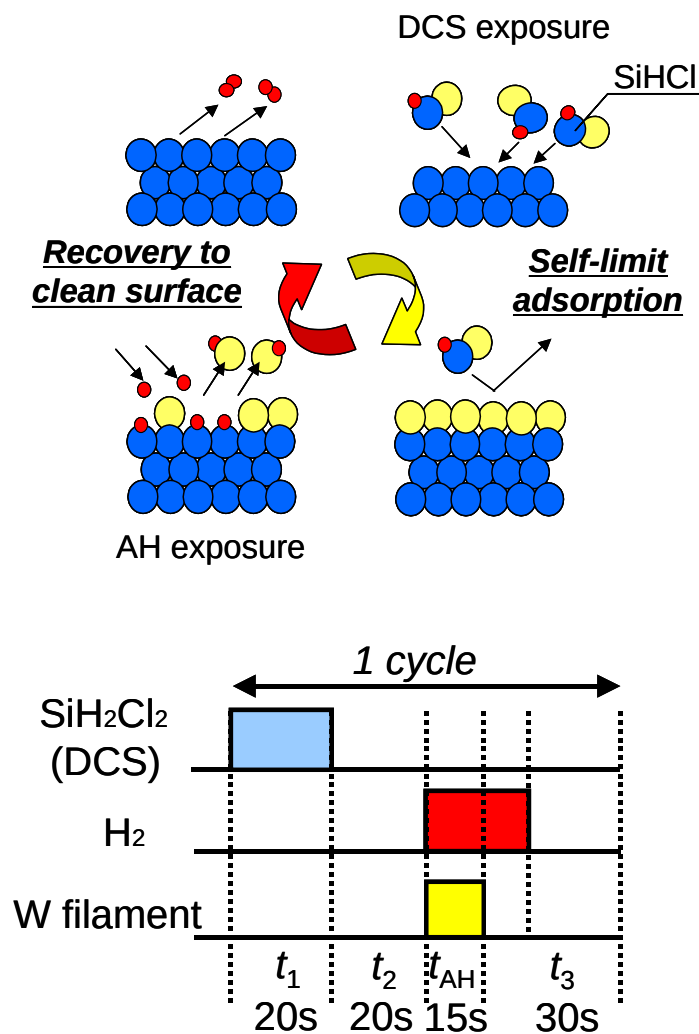


図 2-2-3. Si-ALE のタイムシーケンス

本手法によって Si(111)表面上では基板温度 540～610℃と広い温度範囲にわたり理想的な成長速度 1ML/cycle が実現されている[19,25]。しかし、本研究の開始時には、Si-ULSI 応用上重要である Si(100)表面における ALE は実現されていなかった。また、Si/Ge ヘテロ接合デバイス、原子層超格子等作製の際の重要なパラメータとなる成長表面平坦性の維持といった応用上の課題が残されていた。次節以降においてこれらの課題に対して実験的に検証をおこなった結果について述べる。

2-2-2.実験装置

実験装置を図 2-2-4.に示す。チャンバーはロードロックチャンバー、搬送チャンバー、分析チャンバー、成長チャンバーの 4 室構成となっており、真空中でサンプルを搬送することで分析チャンバーにおいて RHEED、CAICISS、搬送チャンバーにおいて AES のその場観察が可能となっている。成長チャンバー、搬送チャンバー、分析チャンバーは $<4 \times 10^{-9}$ Torr、ロードロックチャンバーは $<4 \times 10^{-7}$ Torr 程度の到達真空度を実現している。サンプルはロードロック、搬送チャンバーを介して成長チャンバーに導入される。

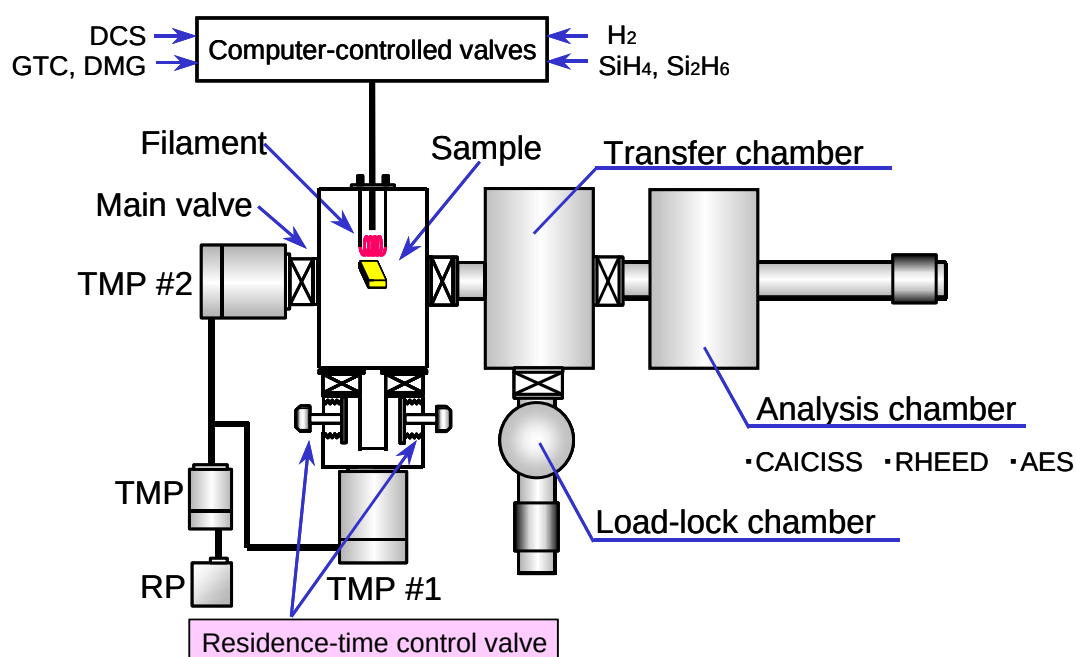


図 2-2-4.実験装置

チャンバーはすべてステンレス製で成長チャンバーにはコンピュータ制御の SiH_2Cl_2 (DCS)、 SiH_4 、 Si_2H_6 といった Si 原料ガスおよび GeH_4 、 $\text{Ge}(\text{CH}_3)_2\text{H}_2$ (DMG)、 GeCl_4 (GTC) といった Ge 原料ガスさらに H_2 のガス系が接続されている。成長チャンバーは DCS および H_2 の成長チャンバー中での滞留時間をそれぞれ独立に制御するため、2 つのコンダクタンスバルブを介し、160 l/s のターボ分子ポンプで排気されている。また、瞬時にガス排気が行えるよう、これらとは独立にコンピュータ制御されたバルブを介してターボ分子ポンプをもう一台設置している。このバルブはメインバルブと呼んでおり、ガス排気フェーズにおいてのみ開くようにしている。原子状水素はガス導入口から約 1cm、サンプル上約 4cm

の位置に設置したタングステンフィラメントを約 2000K に加熱した状態で水素分子を照射し、水素分子の熱乖離によって生成している[20-22]。このタングステンフィラメントは原子状水素照射時のみ加熱する。

サンプルは成長チャンバーにおいて Ta 電極によって支持され、通電加熱方式によって基板温度を制御している。

ここで DCS の滞留時間は

DCS 照射圧力	$P_{\text{DCS}} = 17 \text{ mTorr}$
チャンバーの容積	$V = 1037 \text{ cc}$
DCS 流量	$F = 2.68 \text{ sccm} = 0.0446 \text{ cc/s}$

より式(2-2-1.)から $\tau = 0.517 \text{ s}$ で実験をおこなった。

2-2-3.実験方法

成長膜厚測定サンプルには Si(100)および(111)を用い表 2-2-1 に示すような洗浄工程をおこなった後、図 2-2-5.に示す手順で実験をおこなった。

はじめに、マスク用の熱酸化を行う。形成された酸化膜を通常の写真リソグラフィ工程によってライン&スペースパターンを形成し、5% HF 処理後ロードロックチャンバーに導入する。DCS と原子状水素の交互供給法による ALE 成長では選択成長が実現しており、Si 表面が露出した領域にのみ膜成長がおこる。通常 ALE100cycle 成長後チャンバーから取り出し、マスクである酸化膜を 5% HF 処理によって除去した後、触針段差計により膜厚測定を行う。標準実験条件を表 2-2-2 に示す。

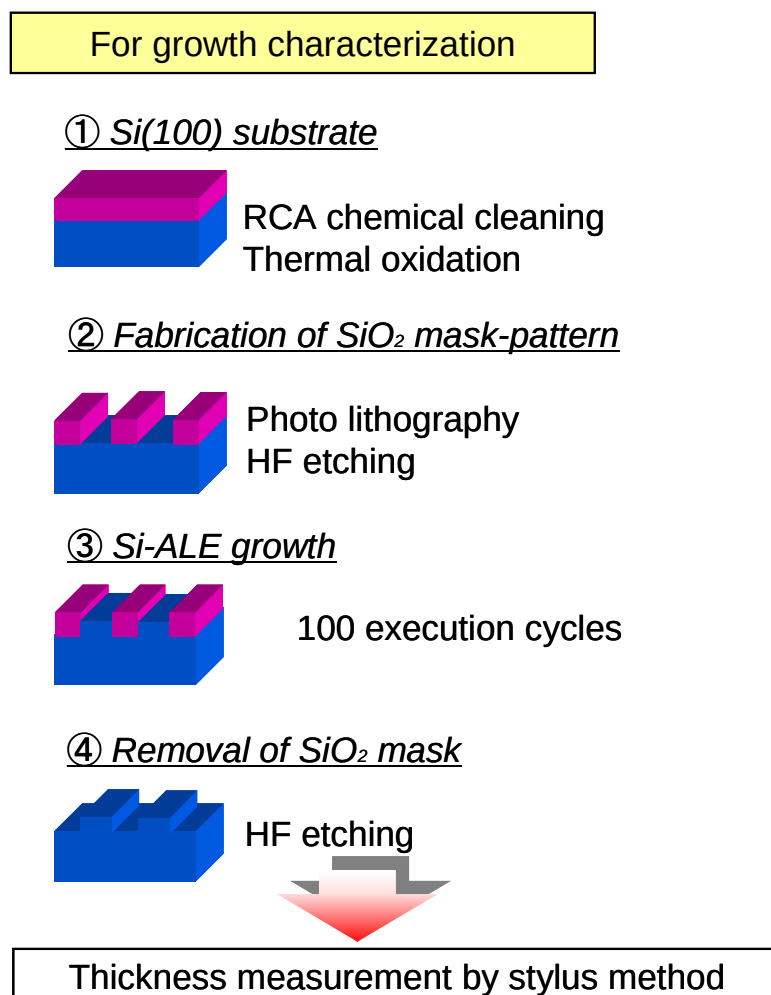


図 2-2-5.膜厚測定実験手順

AFM による表面モルフォロジー観察を行うサンプルに関しては、表 2-1 の洗浄工程後、Dry 酸化をおこなわず、ただちにロードロックチャンバーに導入する。さらに清浄かつ平坦な表面を得るために Si_2H_6 による GS-MBE によって Buffer 層を堆積している。図 2-2-6.に実験手順を示す。

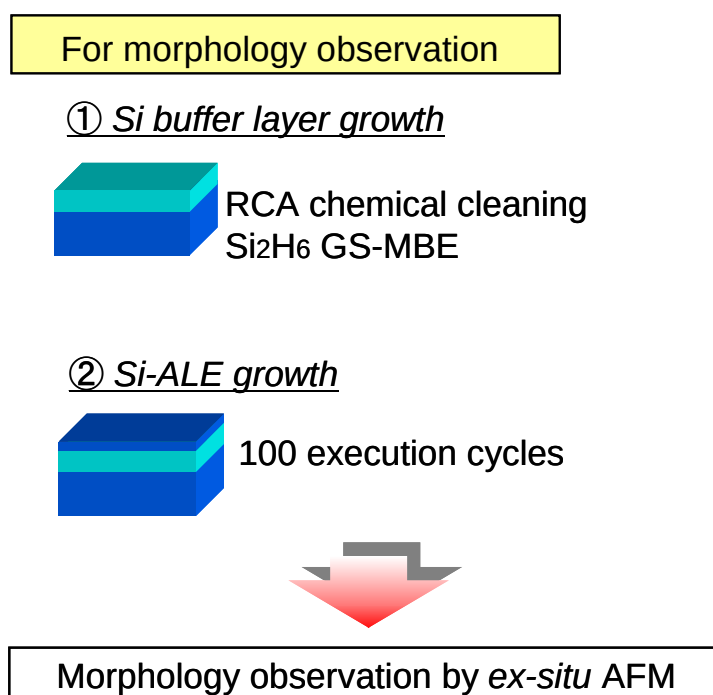


図 2-2-6.表面モルフォロジー観測手順

表 2-2-1. Si 基板洗浄工程

1. 純水	U.S.	1 min. × 3
2. アセトン	Boil	3 min.
3. トリクレン	Boil	5 min.
4. アセトン	U.S.	2 min.
5. 純水	U.S.	1 min. × 3
6. 5% B-HF	Dip.	5~10 min.
7. 純水	U.S.	1 min. × 3
8. アンモニア過水		
$\text{H}_2\text{O} : \text{H}_2\text{O}_2 : \text{HN}_4\text{OH} = 6 : 1 : 1$	Boil(80°C)	10 min.
9. 純水	U.S.	1 min. × 3
10. 5% HF	Dip.	10 min.
11. 純水	U.S.	1 min. × 3
12. 塩酸過水		
$\text{H}_2\text{O} : \text{H}_2\text{O}_2 : \text{HCl} = 6 : 1 : 1$	Boil(80°C)	10 min.
13. 純水	U.S.	1 min. × 3
14. 5% HF	Dip.	10 min.
15. 純水	U.S.	1 min. × 3
16. Dry 酸化	1100°C	60 min.

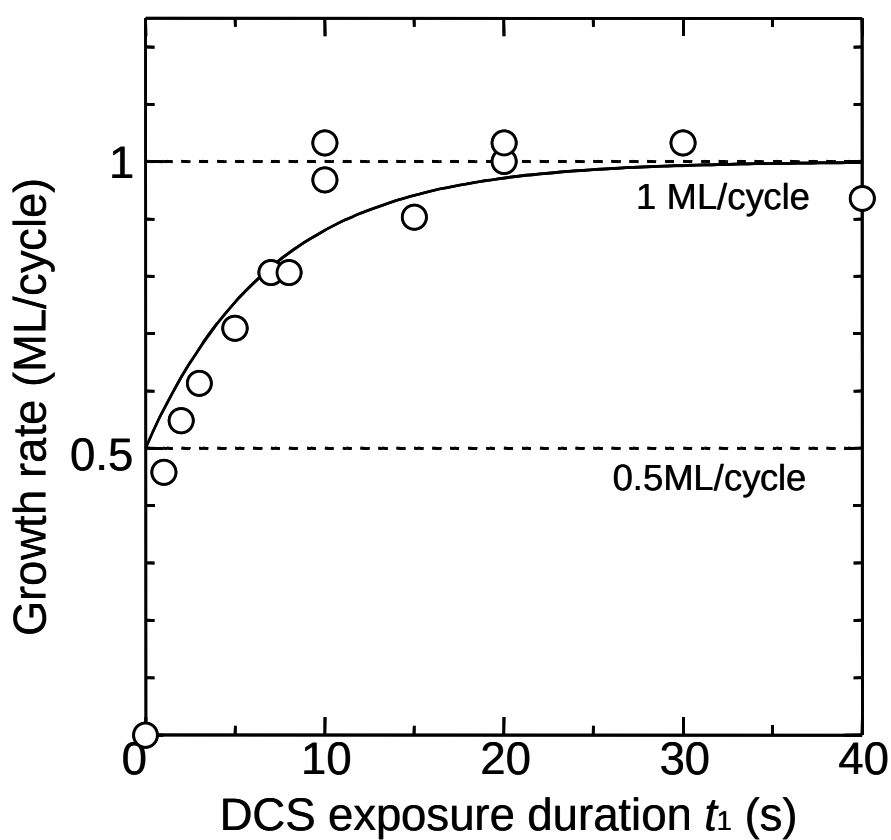
表 2-2-2. 標準実験条件

Substrate temperature T_{sub}	575 °C
DCS pressure P_{DCS}	1.7×10^{-2} Torr
DCS exposure duration t_1	20 s
DCS evacuation duration t_2	20 s
H_2 pressure P_{H_2}	5.0×10^{-4} Torr
W filament temperature T_{fil}	2000 K
Atomic H exposure duration t_{AH}	15 s
H_2 evacuation time t_3	30 s

2-3.Si-ALE の成長特性

2-3-1.DCS 照射時間 t_1 依存性

図 2-3-1 に成長速度の DCS 照射時間 t_1 依存性を示す。成長速度は照射時間 $t_1=1$ s 以下で瞬時に 0.5 ML/cycle に達する。(ここで DCS 照射時間 t_1 の最小値は装置の制約上 1s である。)以降、DCS 照射時間 t_1 の増加とともに成長速度は緩やかに増加し 15s 以上において 1ML/cycle で飽和特性を示した。この結果はこの条件下において DCS の気相反応によって生成する SiHCl の生成が十分であることを示している[24,25]。

図 2-3-1.DCS 照射時間 t_1 依存性

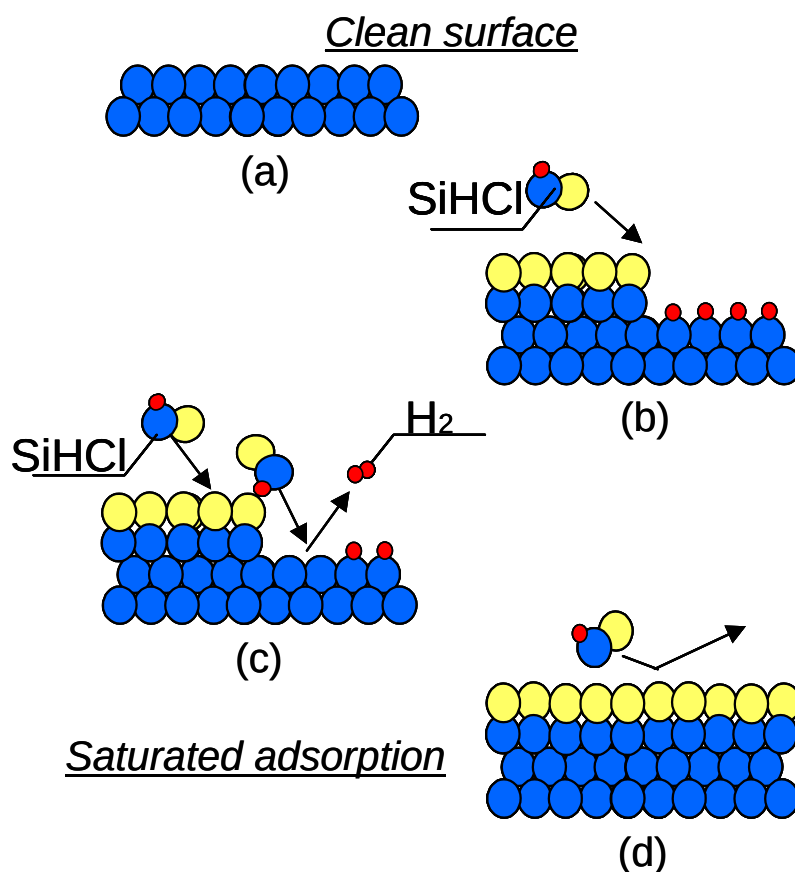
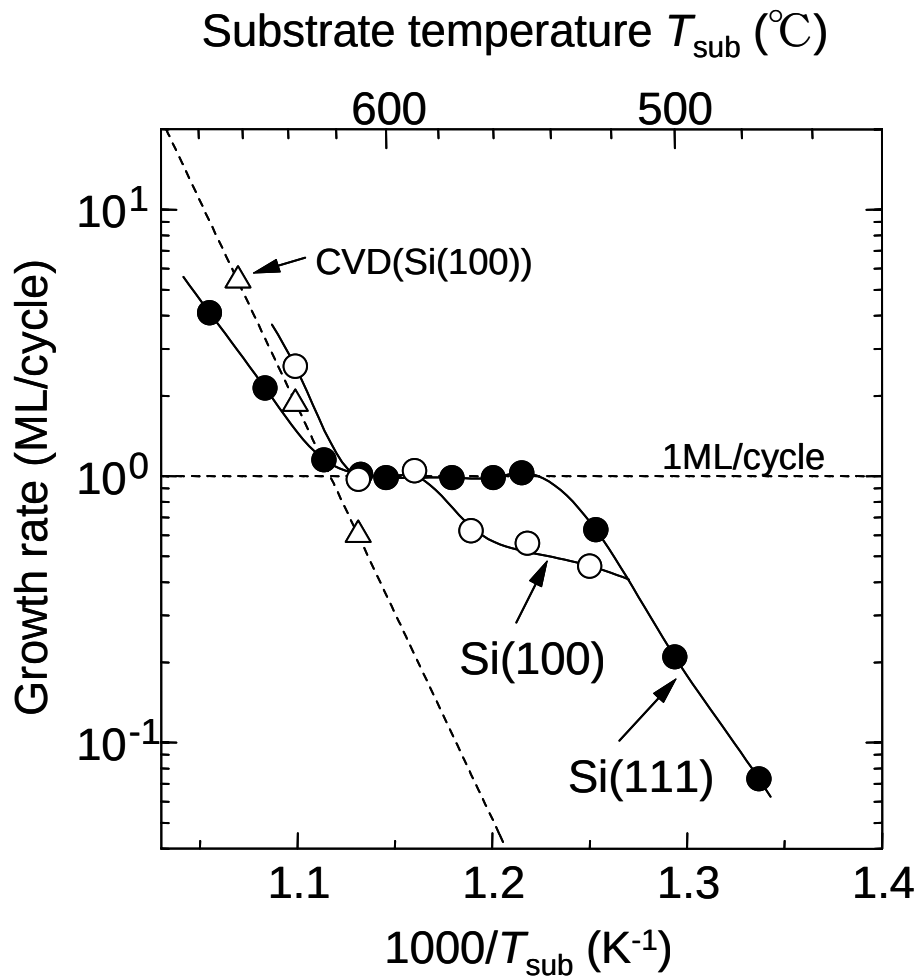


図 2-3-2 .DCS 照射時表面状態模式図

図 2-3-2 に表面状態の模式図を示す。清浄 Si 表面に DCS を照射すると気相反応によって生成した SiHCl が表面に解離吸着する。この際、ALE が実現されている温度領域では Si 表面への水素及び塩素の吸着形態はモノハイドライド、モノクロライドであることが知られており[23]、Si-Cl および H の表面でそれぞれの被覆率は 0.5 ML となる（図 2-3-2 (b)）。基板温度が水素の熱脱離温度よりも高いため水素の熱脱離によって表面には Si のフリーサイトが生成される。このフリーサイトには連続的に SiHCl の解離吸着がおこり（図 2-3-2(c)）、Si-Cl の被覆率が緩やかに増加していく。SiHCl の解離吸着は Si-Cl の被覆率が 1ML に達したところで（飽和吸着状態）自動的に停止する（図 2-3-2 (d)）。ここで、Si-Cl の飽和吸着に必要な DCS 照射時間は DCS の照射量に律速されているのではなく、Si 表面でのフリーサイトの生成速度、つまり Si 表面からの水素の熱脱離速度によって律速されている。

2-3-2.基板温度依存性

図 2-3-3 に Si(100)及び(111)表面上における成長速度の基板温度依存性を示す。ここで原子状水素照射フェーズにおける水素照射量は $P_H=3.2\times 10^{-3}$ Torr である。黒丸で示す Si(111)表面上では基板温度 540℃から 610℃の広い温度範囲にわたり理想的な成長速度 1ML/cycle を実現している。ALE-window 高温側は SiCl_2 の熱脱離により生じる DCS の CVD 成長に、低温側は表面を被覆する水素の熱脱離速度の低下にそれぞれ律速されている。これに対し、白丸で示す Si(100)表面への結果は ALE-window が 30℃程度と非常に狭くなった。また、水素の熱脱離速度の低下による成長速度低下の領域以前に成長速度が下がる領域が観測された。この成長速度の低下の原因は原子状水素照射による吸着 Si 原子によるものと推測した。

図 2-3-3 .基板温度 T_{sub} 依存性

2-3-3.原子状水素による吸着 Si 原子のエッチング

原子状水素照射により、バックボンドに水素が吸着していくと吸着 Si は SiH_2 の形態で脱離しエッチングがおこる。このエッチングは原子状水素のバックボンドへの到達速度と吸着した水素の熱脱離速度とのバランスで決まる。原子状水素のバックボンドへの到達速度は水素の照射圧力に比例する。図 2-3-4 に示すように Si(111)面において Si 原子はバックボンドを 3 本持つのに対し、Si(100)面ではバックボンドは 2 本となる。(100)面においてバックボンドが 2 本ともアタックされ、エッチングが生じるような条件においても(111)面ではバックボンドが 3 本なのでエッチングレートは(100)面に対して遅くなる。したがって原子状水素によるエッチングは

基板温度が同じ	→	(100)面
基板面方位が同じ	→	低温(水素の熱脱離速度低下)
基板温度、面方位が同じ	→	高水素圧力下

においてエッチングが起こりやすくなる。

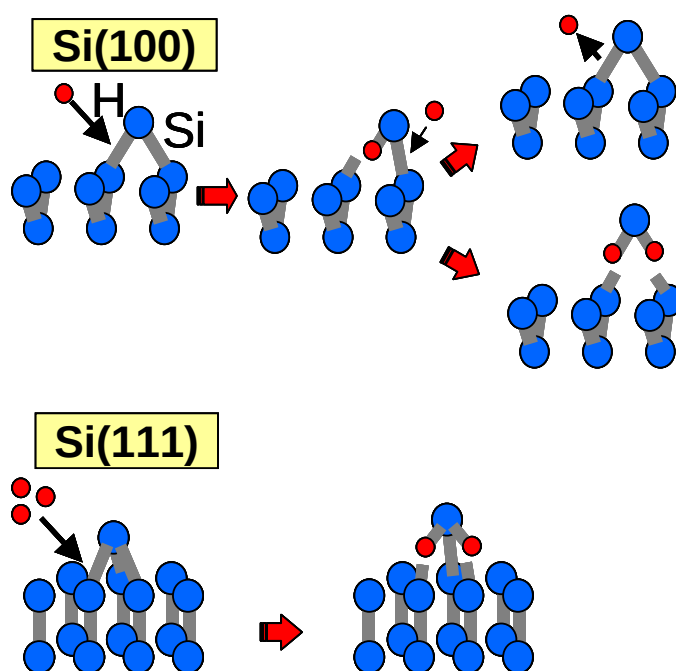
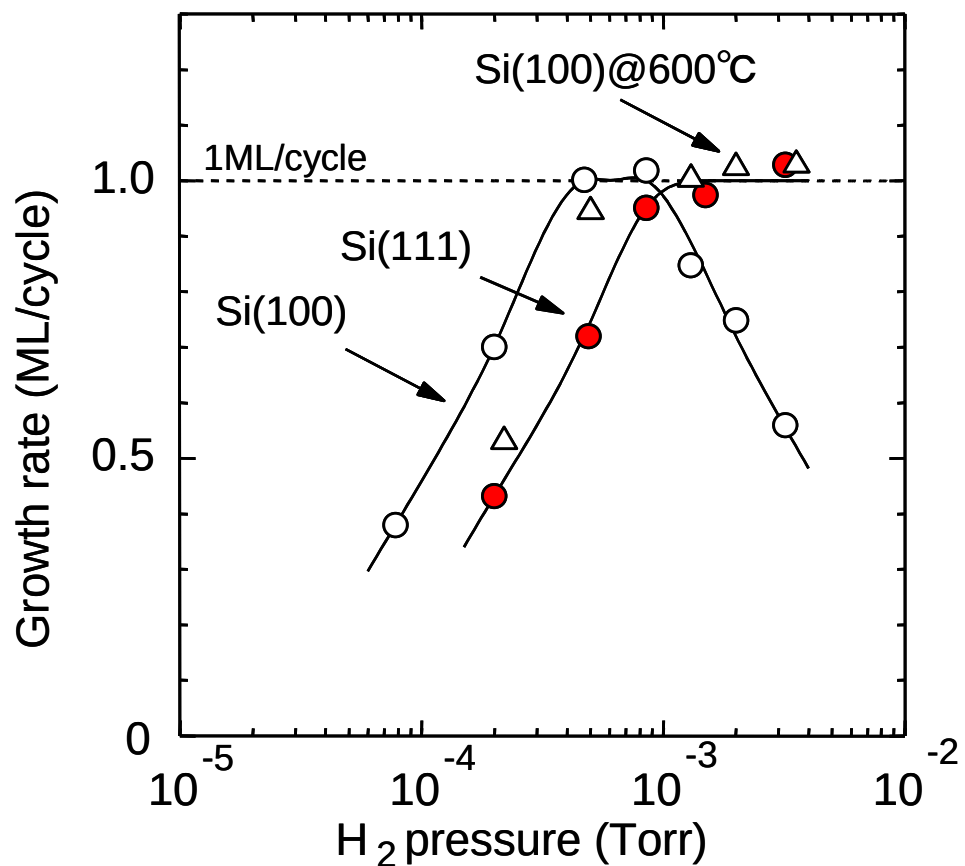


図 2-3-4.原子状水素による吸着 Si 原子のエッチング

2-3-4. 成長速度の水素照射圧力依存性

図2-3-5に低温側550°Cにおける成長速度の水素照射圧力 P_H 依存性を示す。赤丸にSi(111)、白丸にSi(100)表面での結果をそれぞれ示す。(111)、(100)両面方位とも低水素圧力側では水素照射圧力の増加とともに表面を被覆するClの原子状水素による引き抜き反応が促進され、成長速度が増加する。成長速度はSi(100)面では約 5.0×10^{-4} Torrで、Si(111)面では約 1.0×10^{-3} Torrで1ML/cycleに達する。しかし、さらに水素照射圧力を増加すると(111)面では1ML/cycleで飽和特性を示すのに対し、(100)面では原子状水素によるエッチングによる成長速度の低下が観測された。

図 2-3-5. 水素照射圧力 P_H 依存性

さらに、図 2-3-5.には、Si(100)面で基板温度 600℃における結果を三角で示した。原子状水素による塩素の引き抜き反応は原子状水素の高い内部エネルギーにより進行し、温度に依存しないため成長速度は 550℃の結果と同様に水素照射圧力約 5.0×10^{-4} Torr で 1ML/cycle に達した。さらに水素照射圧力を増加させていくと、高温側 600℃では 1ML/cycle での飽和特性を示すのに対し、低温側 550℃では成長速度の低下がみられた。この結果は高温側での水素の熱脱離速度の増加(Si-H 結合の熱解離)によって原子状水素によるエッチングが抑制された結果であると考えられる。以上の結果から Si(100)面においても原子状水素照射条件を最適化することで、Si(111)面とほぼ同じ ALE-window が得られることが予測される。

2-3-5. 成長速度基板温度依存性

図 2-3-6 に水素照射圧力 $P_H = 5.0 \times 10^{-4}$ Torr における成長速度の基板温度依存性を示す。水素照射圧力の最適化により、540°C から 610°C と広い温度範囲にわたり 1ML/cycle の成長速度を持つ ALE-window を実現することが出来た。図中実線は SiHCl の解離吸着に伴い生じる表面被覆水素の熱脱離に律速されるとし、水素脱離の活性化エネルギーを 2.4eV、前指数因子を $7.5 \times 10^{13} \text{ s}^{-1}$ を仮定した場合の計算結果である。計算結果は実験値とよく一致した。仮定した活性化エネルギー及び前指数因子は文献値[26]と良い一致を示した。

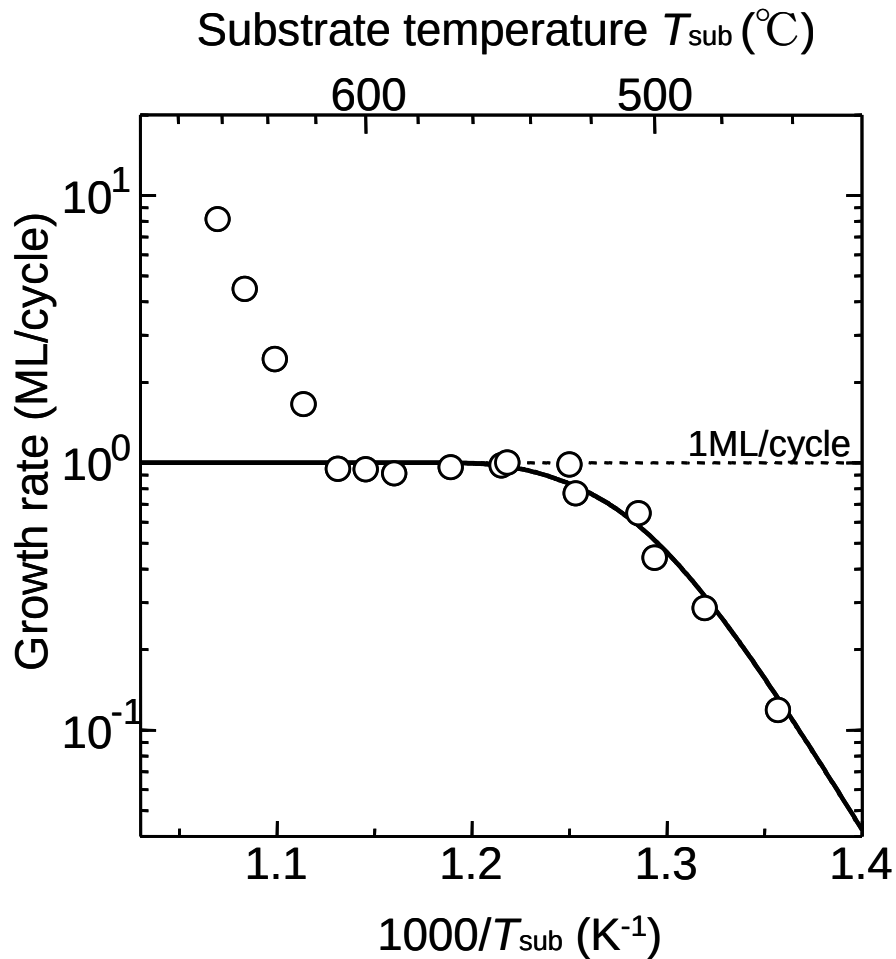


図 2-3-6. 基板温度依存性 ($P_H = 5.0 \times 10^{-4}$ Torr)

以上の結果より、(100)、(111)の両表面において 50°C 以上の温度範囲にわたって 1ML/cycle の成長速度が実現された。この結果から Si-ALE の高い膜厚制御性、広いプロセスマージンの一端が窺える。以下ではその成長表面のモルフォロジー変化と成長パラメータとの相関から成長機構の解明を試みた結果を示す。

2-4. 成長表面モルフォロジーと成長機構の相関

2-4-1. 成長特性と表面モルフォロジー

実際に 1ML/cycle の成長速度が実現されている 600°Cにおいて、ALE サイクル数を変化させ、その表面モルフォロジーを観察した。清浄基板表面に Si_2H_6 -CVD によって Buffer 層を形成後、ALE を行っている。Buffer 層の AFM 像を図 2-4-1(a)に、50cycle と 150cycle の ALE 成長をおこなった後の AFM 像をそれぞれ図 2-4-1(b)と(c)に示す。サイクル数の増加に伴って表面凹凸が増加した。

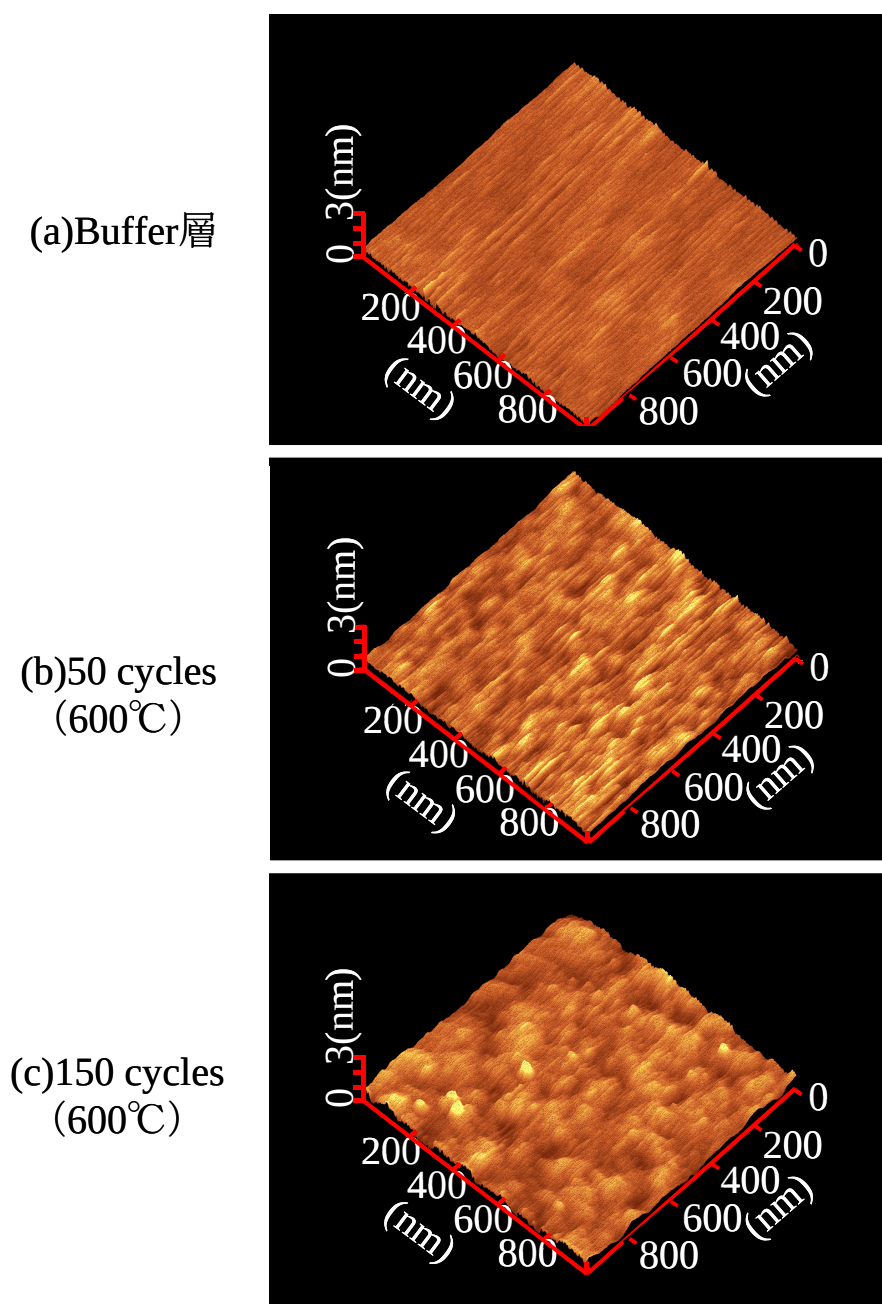


図 2-4-1. ALE による表面モルフォロジーの変化

凹凸の自乗平均平方根(rms) Δ は以下のように定義した。

$$\Delta = \sqrt{\Delta_{ex}^2 + \Delta_{buffer}^2} \quad (2-4-1)$$

ここで Δ_{ex} は ALE 成長による表面凹凸の増加、 Δ_{buffer} は Buffer 層の表面凹凸を表している。

図 2-4-2 に成長特性の基板温度依存性と ALE100cycle 成長後の表面凹凸 Δ の基板温度依存性をあわせて示す。ALE-window の高温側では表面凹凸は 1ML(=1.35 Å)以下で抑えられ、100cycle 成長後も原子スケールで平坦な表面を維持していた。また、この領域内では、温度上昇によって凹凸はわずかながら大きくなる傾向があった。

これに対し、ALE-window 内低温側では急激な表面凹凸の増加が確認された。また ALE-window 高温限界以上の温度領域も急激な表面凹凸の増加が観測された。

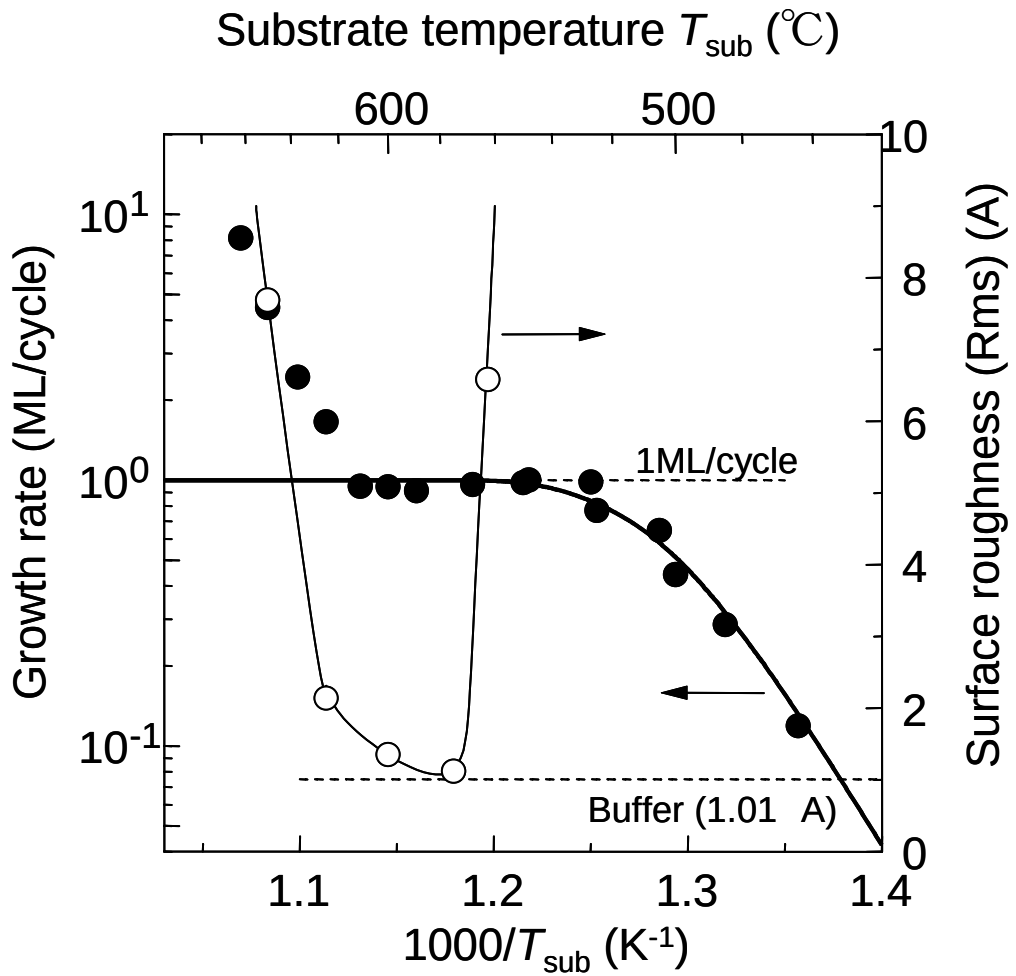


図 2-4-2. ALE100cycle 成長後の表面凹凸 Δ の基板温度依存性

2-4-2.表面凹凸の ALE サイクル数依存性の理論的検討

表面凹凸を1サイクルごとの成長速度の理想値(1ML/cycle)からのずれ x を仮定して1cycle あたりの被覆率を $(1+x)$ ML とすると N cycle 成長後の膜厚が理想値(N ML)から n ML だけずれる確率 $P(n)$ は図 2-4-3.に示すようにまず 1cycle 終了後では理想成長膜厚よりも 1ML 厚い部分は全体の $x\%$ 、2cycle 終了後では理想成長膜厚よりも 1ML 厚い部分は ${}_2C_1 \times x \times (1-x)\%$ 、2ML 厚い部分は $x^2\%$ になる。以上を一般化すると

$$P(n) = {}_N C_n \times |x|^n (1 - |x|)^{n-N} \quad (2-4-2)$$

となる。一方、平均成長膜厚を m ML と表せば、 m は

$$m = (1 + x)N \quad (2-4-3)$$

である。したがって、 N cycle 後の表面凹凸 (Rrms) は

$$\Delta_{ex} = \sqrt{1.35^2 \times \sum_{n=1}^N \{n - m\}^2 \times P(n)} \quad (2-4-4)$$

で与えられる。ここで 1.35 は Si(100)表面における 1ML の膜厚に相当する。

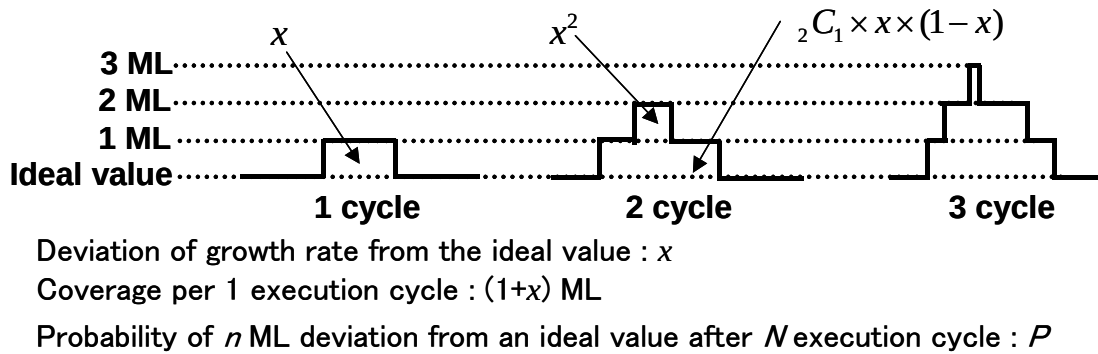


図 2-4-3.表面凹凸のサイクル数依存性理論計算概念図

図 2-4-4.に ALE サイクル数と表面凹凸の関係を示す。表面凹凸はサイクル数とともに増加する傾向を示した。理論計算した結果を破線で示す。実験結果は $x=0.5\%$ の理論曲線と良い一致をみた。以上の結果から、1 サイクルごとの成長速度の理想値からのずれは約 0.5% であると推測される。

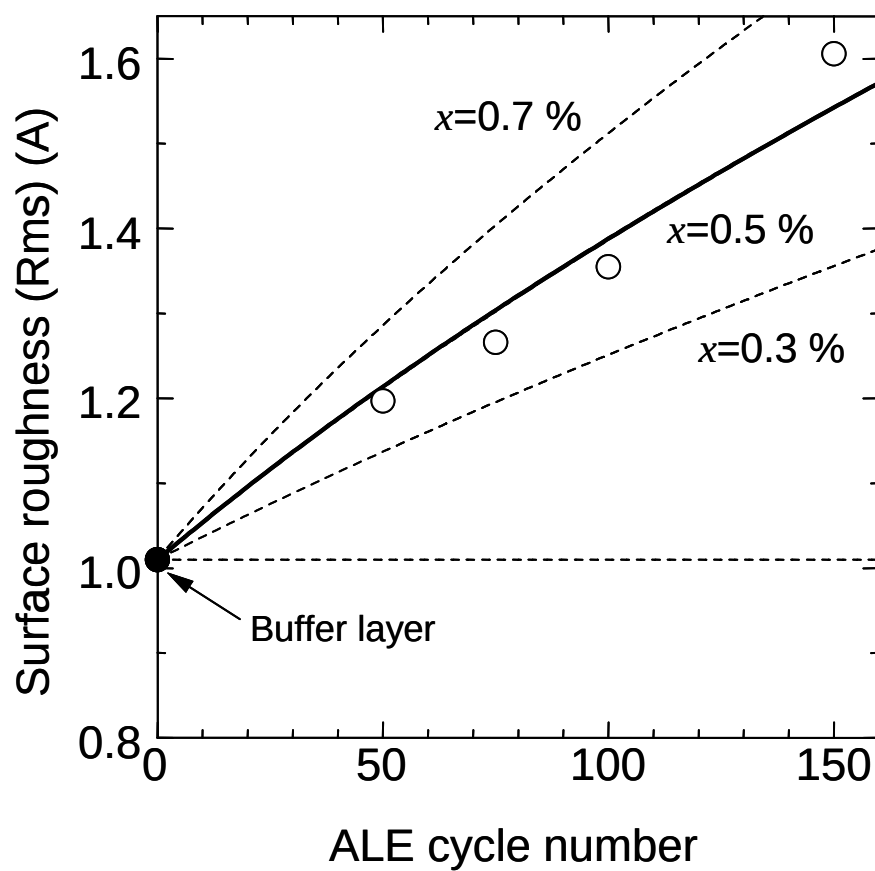


図 2-4-4.表面凹凸の ALE サイクル数依存性

2-4-3. 表面モルフォロジー変化の要因

Si-ALE に限らず、一般に ALE では、その成長速度は動的機構で律速されている。例として、Si 清浄表面に DCS を長時間照射した場合（DCS 吸着フェーズに対応）について、その吸着 Si 量の変化を図 2-4-5 に概念的に示す。照射直後に、表面が Si-Cl と等量の H で被覆されるので、吸着 Si 量は 0.5 ML となる。表面 Si-H 結合が次々と熱解離して、生じた Si フリーサイトに新たに Si-Cl（または H）が吸着する。このため、吸着 Si 量は急速に 1ML に近づき、同時に表面がほぼ完全に Cl で覆われた飽和吸着状態が出現する。この過程は表面を被覆する H の脱離に律速される。さらに時間 t の経過につれて、表面被覆 Cl が SiCl_2 もしくは HCl の形態で僅かずつ脱離して、そこに新たに生じたフリーサイトに Si-Cl が吸着するので、吸着 Si は t と共に直線的に増加する。この増加は DCS を用いた Si の CVD 成長における成長速度に対応する。

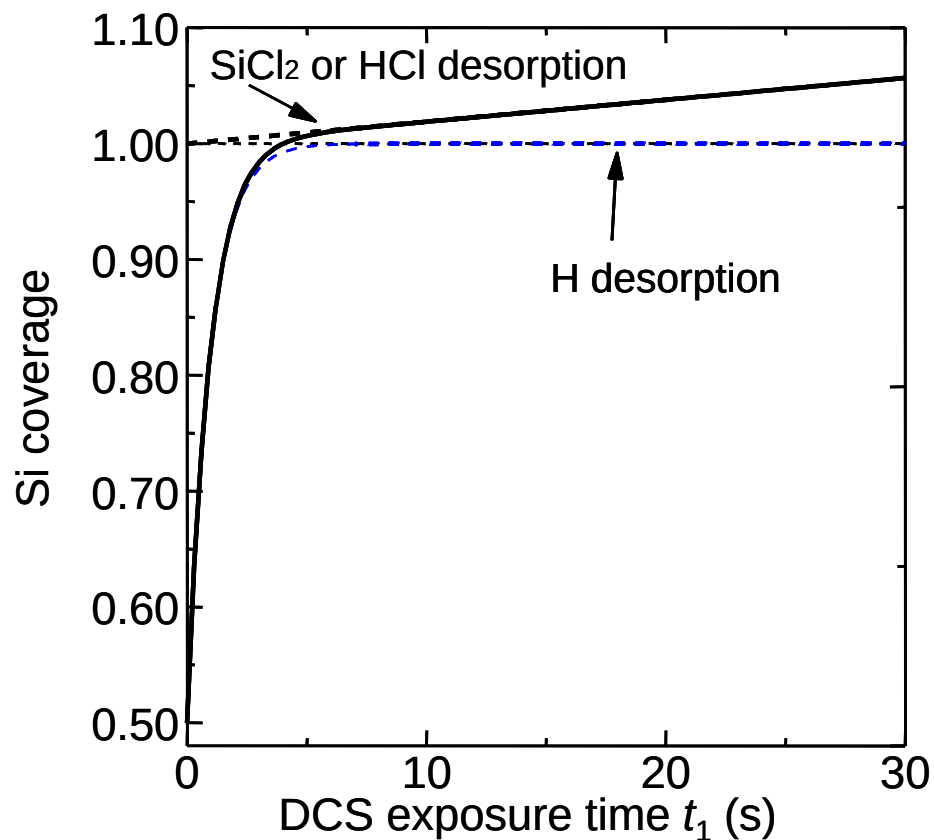


図 2-4-5.Si 吸着量の DCS 照射時間依存性

Si-ALE におけるこのような動的過程には、以下の機構が挙げられる。

・DCS 照射フェーズ

- ① 表面被覆水素の熱脱離不足
- ② SiCl_2 の脱離により生じたフリーサイトへの SiHCl の解離吸着による過剰成長
- ③ HCl の脱離により生じたフリーサイトへの SiHCl の解離吸着による過剰成長

・DCS 排気フェーズ

- ④ SiCl_2 の脱離によるエッチング

・AH 照射フェーズ

- ⑤ AH 照射量不足による Cl の脱離不足
- ⑥ AH 照射量過多によるエッチング

・水素排気フェーズ

- ⑦ Si 原子の表面マイグレーション

AH 照射フェーズにおける⑤と⑥の過程に関して検討して、水素照射圧力にも ALE-window が存在することを前節で示した。この ALE-window 内において 600°C 程度の高温領域では、⑥の過程は無視できる。そこで、①～④および⑦の過程について実験的に検討した。実験では、特に述べる限り、Buffer 層上に以下の条件で ALE 成長させてから、AFM 観察により凹凸の自乗平均平方根を求めた。なお、Buffer 層の凹凸は $1.01\text{\AA}$ であった。表面モルフォロジー観察の実験は表 2-4-1 に示す標準実験条件のもとでおこなった。

表 2-4-1. 表面モルフォロジー観察実験標準条件

Substrate temperature T_{sub}	600 °C
DCS pressure P_{DCS}	1.7×10^{-2} Torr
DCS exposure duration t_1	20 s
DCS evacuation duration t_2	20 s
H_2 pressure P_{H_2}	5.0×10^{-4} Torr
W filament temperature T_{fil}	2000 K
Atomic H exposure duration t_{AH}	15 s
H_2 evacuation time t_3	30 s

DCS 照射フェーズ

①の過程は図 2-4-6(a)に示すように SiHCl の解離吸着によって生じた表面 Si-H 結合が Si-Cl のさらなる吸着を阻害するために生じる。②および③の過程では図 2-4-6(b)に示すように表面はほぼ Cl で被覆されている。表面から SiCl_2 が脱離して生じた 2 個のフリーサイトに Si-Cl と H が解離吸着する過程(②)、および、表面吸着 Cl がわずかに残留する H によって HCl の形で脱離し、生じた 2 個のフリーサイトに Si-Cl と H が解離吸着する過程 (③) が考えられる。これらの結果、図 2-4-5 に模式的に示した過剰成長を生じる。

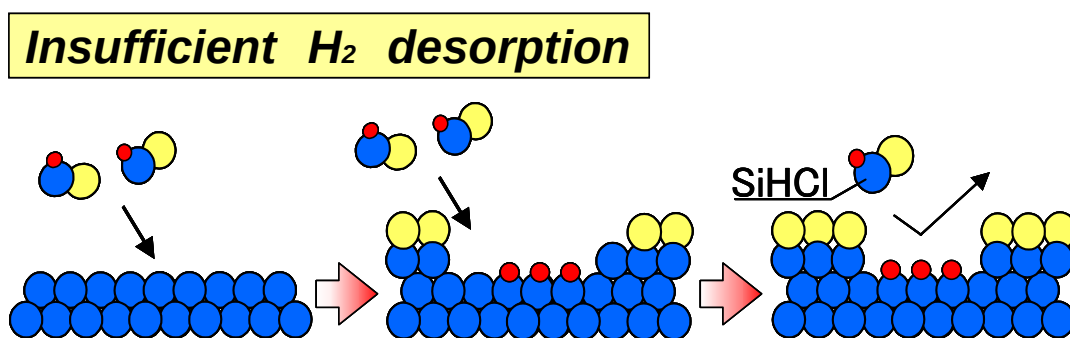


図 2-4-6 (a).DCS 照射時の表面モルフォロジー変化の要因
(水素の熱脱離不足)

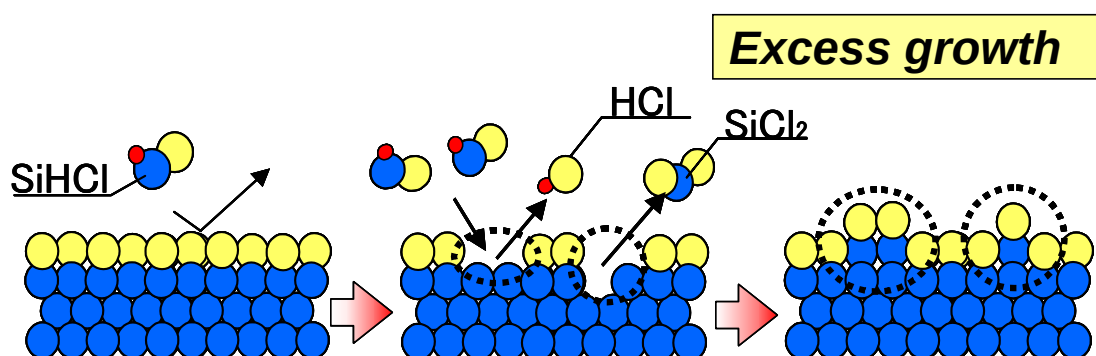


図 2-4-6 (b). DCS 照射時の表面モルフォロジー変化の要因
(DCS の CVD 成長)

DCS 照射時間依存性を図 2-4-7 に示す。DCS 照射時間が 5s の場合に表面は最も平滑でそれよりも照射時間が短くても、また長くても、表面凹凸は増加した。5s 以下では①の過程による Si-Cl の吸着阻害が、また 5s 以上では②または③の過程による過剰成長が表面モルフォロジーの劣化をもたらしている。実験値から計算により求めた Si の被覆率を白丸で示す。ここでは、DCS 照射時間 $t_1 = 5$ s 以下では Si-Cl の吸着が表面を被覆する水素によって阻害される為、被覆率が 1ML 以下であると仮定する。表面凹凸 Δ から(4)式を用い、水素脱離の活性化エネルギーおよび前指数因子が図 2-3-7 で用いた値に等しいとして計算した Si の被覆率を太線で示す。計算結果は $t_1 < 5$ s で実験結果と良い一致を示した。これに対し、 $t_1 > 5$ s では Si の被覆率は時間 t_1 の増加とともに増加した。DCS の CVD 成長を仮定した被覆率の変化を点線で示した。実験結果は計算値と同様の傾向を示しているが、ここで仮定した SiCl_2 および HCl の速度定数は DCS の CVD 成長によって予測される値の 1/100 程度であった。この結果から、ALE サイクル中において何らかの表面平滑化機構が働いていることが予測される。

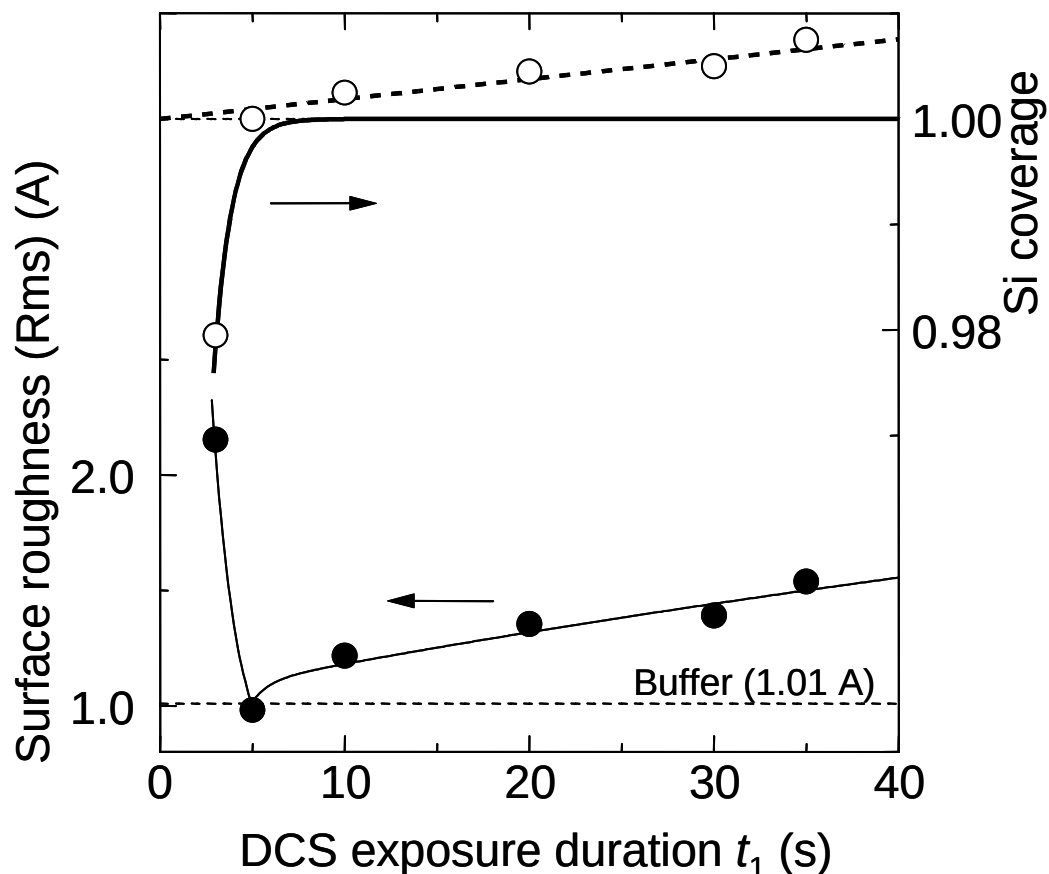


図 2-4-7. 表面凹凸の DCS 照射時間依存性

DCS 排気フェーズ

DCS 排気時には、表面を被覆する Cl が SiCl_2 となって脱離することにより、表面 Si がエッチングされる（(図 2-4-8) ④）。表面凹凸の DCS 排気時間依存性を図 2-4-10 に示す。表面凹凸は DCS 排気時間を延ばすにつれて減少し、90s 付近で最小値をとり、さらにのばすと増加に転じた。最小の凹凸値は Buffer 表面と同程度であった。後に述べるように、水素排気フェーズには表面マイグレーションが生じており、この結果、図 2-4-9 に示すように表面が平坦化される。平坦化作用は、正味の成長量が 1ML の場合に最も著しい。したがって、④の過程によるエッチングによって、約 90 s で DCS 照射フェーズでの過剰成長分とのバランスによって正味の吸着量が 1ML に達しているものと推測される。

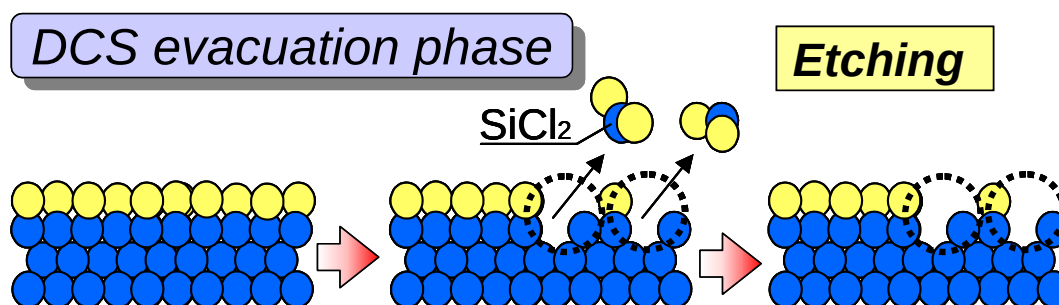
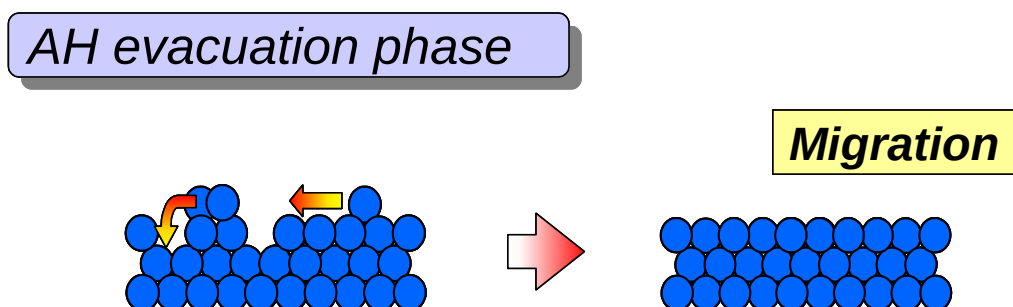


図 2-4-8. DCS 排気時の表面モルフォロジー変化の要因

図 2-4-9. H_2 排気時の表面モルフォロジー変化の要因

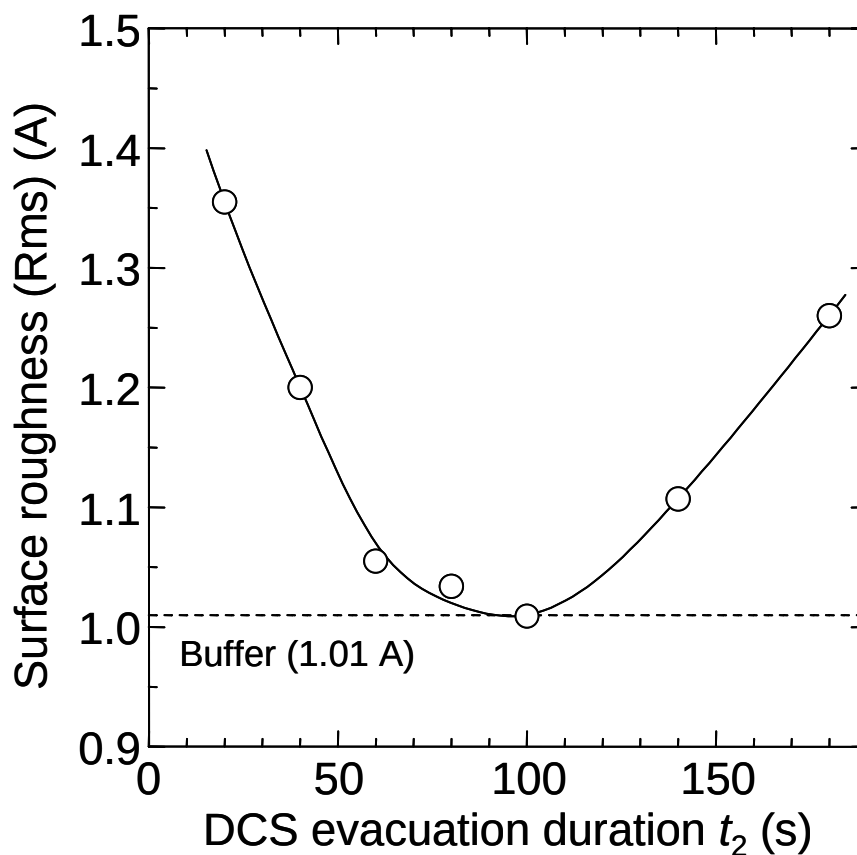


図 2-4-10. 表面凹凸の DCS 排気時間依存性

実験では DCS 照射時間を 20s に固定した。DCS 照射フェーズでの過剰成長機構が②の SiCl_2 脱離のみであると仮定すれば、 Si-H が脱離するのに要する実効時間（約 5 秒）を除いて、15s の DCS 排気時間において過不足がバランスするので表面凹凸は最小値をとることが予測される。しかし、結果は約 6 倍の長い排気時間を必要とした。このことから、DCS 照射時には②の SiCl_2 脱離ではなく、③の HCl 脱離による過剰成長が支配的であると推測される。

水素排気フェーズ

水素排気フェーズの時間を変えて、表面凹凸を調べた。横軸に水素排気時間の平方根を、縦軸に凹凸値の増加分 Δ_{ex} を対数でプロットした結果を図 2-4-11 に示す。

平均的な成長速度は常に 1ML/cycle であった。したがって、過剰成長による表面凹凸が時間とともに指数関数的に減少する様子は、拡散現象が顕著に現れていることを示唆している。

水素排気フェーズでは、他のフェーズと異なり、清浄表面が露出している。このことは、表面吸着 Si 原子が表面を拡散できることを意味する。実験結果と合わせると、この水素排気フェーズにおける原子のマイグレーションが ALE 成長表面の平滑化に大きな影響を持っていると結論できる。

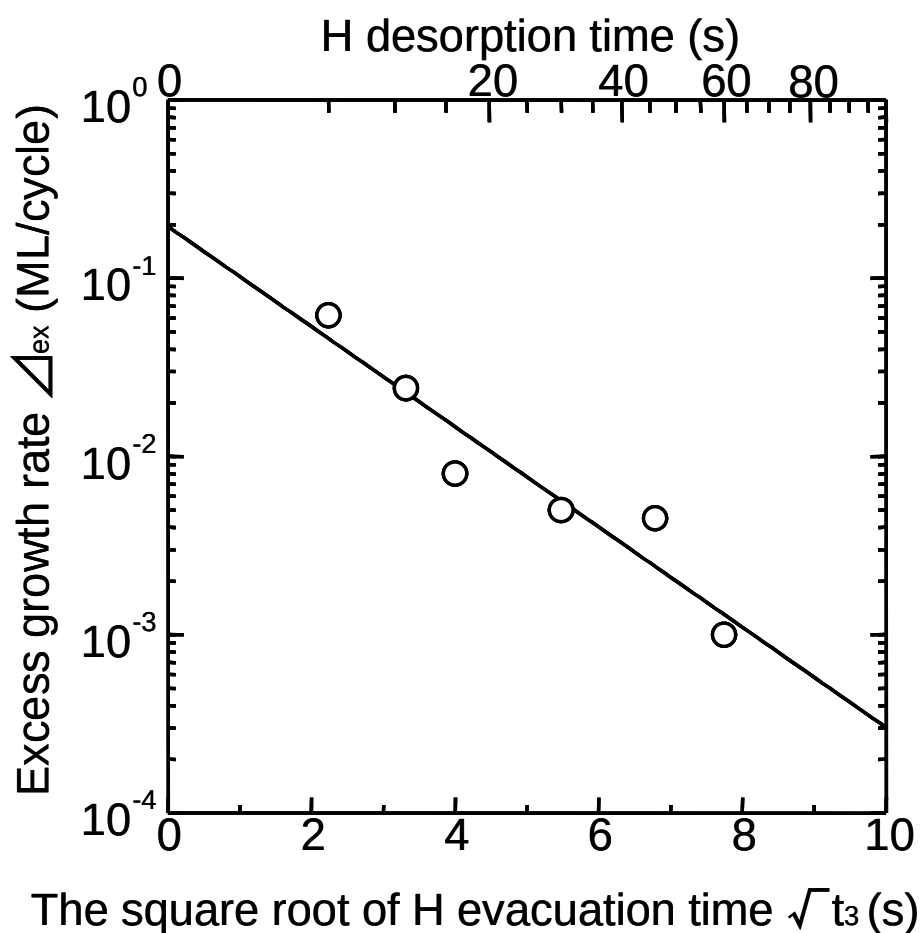


図 2-4-11. 表面凹凸の増加分 Δ_{ex} の水素排気時間依存性

2-5.まとめ

Si 原子層成長法の成長特性

- (1) Si(111)、Si(100)面では原子状水素によるエッチング特性がことなり、水素照射圧力にも ALE-window が存在する。
- (2) 水素照射圧力を最適化することで Si(100)、(111)両面方位において 1ML/cycle の理想的な成長速度を持つ Si-ALE を 540℃から 610℃と約 70℃にわたる温度範囲にわたり実現することに成功した。

表面モルフォロジー変化の要因

Si-ALE 成長表面の AFM 観察した結果をもとに Si-ALE の成長機構について詳細に検討をおこなった結果、以下の知見を得た。

- (1) ALE-window 内において DCS 照射時の過剰成長と DCS 排気時の SiCl_2 脱離によるエッチングが表面凹凸の増加の主要因である。この際、過剰成長は HCl の脱離によるものが支配的である。
- (2) 水素排気フェーズにおいて生じる表面マイレーションが成長表面を平滑化している。
- (3) ALE ウインドウ内でも温度が低い場合には Si 原子の表面マイグレーションが押さえられて、表面平滑化が働かない。この場合には、DCS 吸着フェーズと DCS 排気フェーズによる表面荒れがそのまま表面に影響するので、凹凸は大きくなる。

以上の結果より成長表面平坦化への成長パラメータ最適化の指針を得た。

100cycle 成長後の表面凹凸の増加が 0.1A 程度と原子層スケールでの平坦性制御を実現した。

参考文献

- [1] T.Suntla and M.J.Antson : U.S. Patent, 4058430(1977).
- [2] T.Suntla : Mater. Sci. Rep.,4(1989)261.
- [3] C.H.L.Goodman and M.V.Pessa : J. Appl. Phys.,60(1986)R65.
- [4] T.Pearsall, J.Bevk, L.C.Feldman, J.M.Bonar, P.Mannaerts and A.Ourmazd : Phys. Rev. Lett.,58(1987)729.
- [5] S.Sugahara, O.Sugiura and M.Matsumura : Jpn. J. Appl. Phys.,32(1993)384.
- [6] D.D.Koleske and S.M.Gates : J.Appl. Phys., 72(1992)4073.
- [7] D.D.Koleske and S.M.Gates : J. Appl. Phys., 74(1993)4245.
- [8] D.D.Koleske and S.M.Gates : Appl. Surf. Sci., 82/83(1994)344.
- [9] F.Hirose, M.Suemitsu and N.Miyamoto : Appl. Surf. Sci., 60/61(1992)592.
- [10] D.Lubben, R.Tsu, T.R.Bramblett and J.E.Greene : J. Vac. Sci. Technol., A9(1991)3003.
- [11] S.Imai, S.Takagi, O.Sugiura and M.Matsumura : Jpn. J. Appl. Phys.,30(1991)3646.
- [12] Y.Takahashi and T.Urisu : Jpn. J. Appl. Phys.,30(1991)L209.
- [13] H.Akasawa : Appl. Surf. Sci., 82/83(1994)394.
- [14] H.Akasawa : Phys. Rev. B54(1996)10917.
- [15] A.Mahajan, J.Irby, D.Kinosky, R.Qian, S.Thomas, S.Banerjee, A.Tasch and T.Picraux : Thin Solid Films, 225(1993)177.
- [16] J.Nishizawa, K.Aoki, S.Suzuki and K.Kikuchi : J. Cryst. Growth,99(1990)502.
- [17] J.Nishizawa, K.Aoki, S.Suzuki and K.Kikuchi : J. Electrochem. Soc.,137(1990)1898.
- [18] F.G McIntosh, P.C.Colter and S.M.Bedair : Thin Solid Films, 225(1993)183.
- [19] S.Imai, T.Iizuka, O.Sugiura and M.Matsumura : Thin Solid Films 225(1993)168.
- [20] C.C.Cheng, S.R.Lucas, H.Gutleben, W.J.Choyke and J.T.Yates, Jr. : J. Am. Chem. Soc. 114(1992)1249.
- [21] K.H.Bornscheuer, S.R.Lucas, W.J.Choyke, W.D.Partlow and J.T.Yates,Jr. : J.Vac. Sci. & Technol. A11(1993)2822.
- [22] D.D.Koleske and S.M.Gates : J. Chem. Phys.,99(1993)8218.
- [23] J.A.Yarmoff, D.K.Shuh, T.D.Durbin, C.W.Lo, D.A.Lapiano-smith, F.R.McFeely and F.J.Himpsel : J. Vac. Sci. & Technol. A10(1992)2303.
- [24] S.Sugahara, E.Hasunuma, S.Imai and M.Matsumura : Appl. Surf. Sci. 107(1997)161.
- [25] E.Hasunuma, S.Sugahara, S.Hoshino, S.Imai, K.Ikeda and M.Matsumura : J. Vac. Sci. & Technol. A16(1998)679.
- [26] L.A.Okada, M.L.Wise and S.M.George : Appl. Surf. Sci. 82/83(1994)410.

第3章 Ge 原子層エピタキシー

はじめに

本章ではDMGと原子状水素の交互供給法によって広いALE-windowを持ち1ML/cycleの成長速度を有するGeのALEが実現出来たことを示す。成長特性およびその成長表面モルフォロジー変化から成長機構の解明を試みた結果を示す。Ge(100)表面において、成長後の表面平坦性はある臨界温度以降で急激に劣化することがわかった。

3-1.Ge-ALE の研究動向

Ge の原子層成長法にはこれまでにいくつかの報告例がある。Takahashi らは Ge の原料分子として Diethylgermane($(\text{C}_2\text{H}_5)_2\text{GeH}_2$:DEG)をもちい、吸着温度 $100^\circ\text{C}\sim 300^\circ\text{C}$ において Ge(100)表面への飽和吸着反応と IR ランプを用いた基板加熱による表面被覆エチル基の脱離を繰り返す手法[1]、のちに Ar レーザによる基板加熱による手法[2]によってそれぞれ 1ML/cycle の成長速度を実現している。また Ishii らは原料に Dimethylgermane($(\text{CH}_3)_2\text{GeH}_2$)をもちい、吸着温度 R.T. $\sim 400^\circ\text{C}$ において DMG の飽和吸着反応と UV 光励起による表面被覆メチル基の脱離を繰り返す手法を提案している[3]。しかし、この手法では UV 光によるメチル基の光励起脱離の効率が低くセルフリミットの解除が十分におこらない。Sakuraba らは原料に GeH_4 をもちい、セルフリミットの解除法として Xe フラッシュランプをもちいた手法を提案している[4]。しかし、成長速度は 1ML/cycle となるが ALE-window は 10°C 程度と狭い。これに対し、Sugahara らは DMG と化学的に活性である原子状水素との交互供給法[5-8]により Ge(100)表面において 420°C から 530°C 、Ge(111)表面上において 490°C から 520°C と広い温度範囲にわたって 1ML/cycle の成長速度をもつ理想的な ALE を実現している。ここでは、その成長特性とともに、AFM による成長表面モルフォロジー観察により成長パラメータとモルフォロジー変化との相関から成長機構の解明を試みている。

3-2. DMG と原子状水素の交互供給法による Ge-ALE

3-2-1. Ge-ALE の原理とその成長機構

図 3-2-1 に Ge-ALE のタイムシーケンスと表面状態模式図を示す。清浄 Ge 表面に DMG を照射すると、DMG は基板表面で解離吸着する。このときの Ge の吸着形態は Ge にメチル基が 2 個ついた状態となる[3]。DMG に含まれる水素も Ge 表面に解離吸着するが、基板温度を水素の熱脱離温度よりも高く、メチル基の熱脱離温度より低く保つことで熱脱離させる。水素の熱脱離によって生じたフリーサイトには DMG が連続的に解離吸着するため、表面はメチル基で終端された 1 原子層の Ge が飽和吸着し成長は自動的に停止する(セルフリミット)。続いて DMG 排気フェーズにおいて DMG を完全に除去したのち、原子状水素照射(AH)フェーズにおいて化学的に活性である原子状水素の引き抜き反応によって表面を被覆するメチル基を CH_4 の形態で除去する(セルフリミット解除)。過剰な原子状水素によって生じた表面吸着水素は次の水素排気フェーズにおいて熱脱離するため、清浄な Ge 表面が回復する。以上を 1 cycle として繰り返すことで 1ML/cycle の成長速度を実現できる。

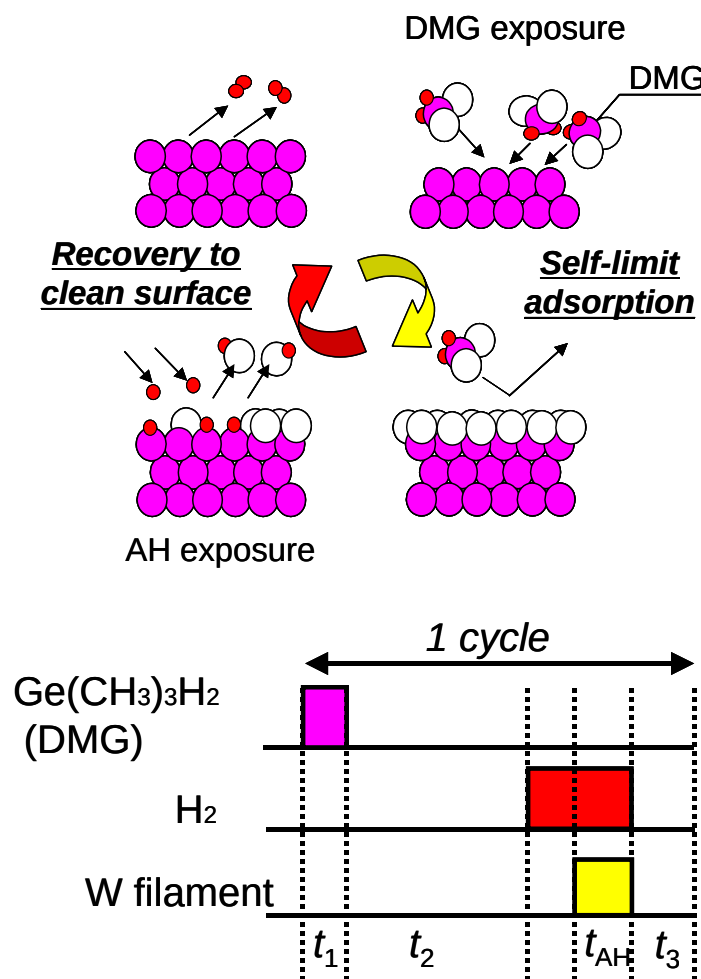


図 3-2-1. Ge-ALE のタイムシーケンス

3-2-2.実験方法

基板には Ge(100)を用い表 3-2-1 に示すような洗浄工程をおこなった後、図 3-2-2 に示す手順で実験をおこなった。マスク用に真空蒸着法によって約 1000Å の SiO を蒸着する。この蒸着はソースに石英を用い EB 加熱によって約 10^{-9} Torr 程度の超高真空中で石英を昇華させることでおこなう。

蒸着した SiO 膜に通常のフォトリソグラフィ工程によってライン&スペースパターンを形成し、5%HF 処理によって約 700Å エッチングする。この状態でサンプルを保存することで表面の酸化、汚染を完全に防ぐことができる。実験直前に 5%HF 処理によって残り(約 300Å)の SiO 膜をエッチングすることで図 3-2-2 に示すような SiO 膜のパターンを残した状態で Ge 表面を一部露出させることが出来る。この状態でロードロックチャンバーに導入する。DMG と原子状水素の交互供給法による ALE 成長では選択成長が実現しており、Ge 表面が露出した領域にのみ膜成長がおこる。通常 ALE100cycle 成長後チャンバーから取り出し、マスクである SiO を除去した後、触針段差計により膜厚測定を行う。

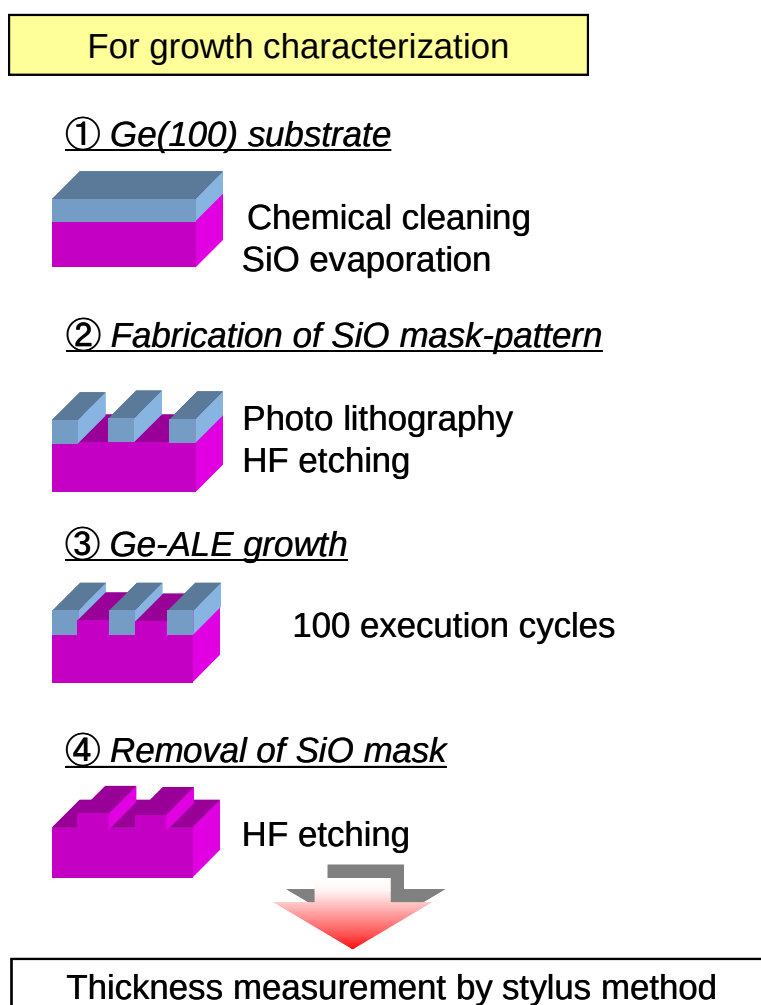


図 3-2-2.膜厚測定実験手順

AFM による表面モルフォロジー観察を行うサンプルに関しては、表 3-2-1 の洗浄工程後ただちにロードロックチャンバーに導入する。さらに清浄かつ平坦な表面を得るために GeH_4 による GS-MBE によって Buffer 層を堆積している。Buffer 層の凹凸の自乗平均平方根 (rms) は 1.5Å と原子スケールで平坦な表面を実現している。この Buffer 層の上に通常 ALE100cycle の連続成膜をおこない大気に取り出した後に AFM 観察をおこなっている。実験手順を図 3-2-3 に示す。また標準実験条件を表 3-2-2 に示す。

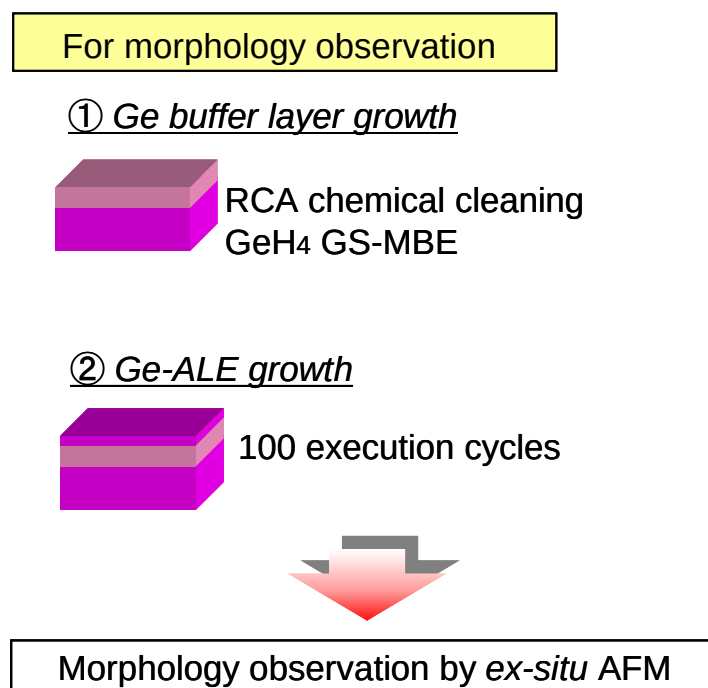


図 3-2-3.表面モルフォロジー観測手順

表 3-2-1. Ge 基板洗浄工程

1. 純水	U.S.	1 min. × 3
2. アセトン	Boil	3 min.
3. トリクレン	Boil	5 min.
4. アセトン	U.S.	2 min.
5. 純水	U.S.	1 min. × 3
6. 塩酸過水		
$\text{H}_2\text{O} : \text{H}_2\text{O}_2 : \text{HCl} = 1000 : 1 : 1$	Dip	30 sec.
7. 純水	U.S.	1 min. × 3
8. アンモニア過水		
$\text{H}_2\text{O} : \text{H}_2\text{O}_2 : \text{HN}_4\text{OH} = 1000 : 1 : 1$	Dip	30 sec.
9. 純水	U.S.	1 min. × 3
10. 5% HF	Dip.	10 min.
11. 純水	U.S.	1 min. × 3
12. SiO ₂ EB 蒸着(約 1000Å)		

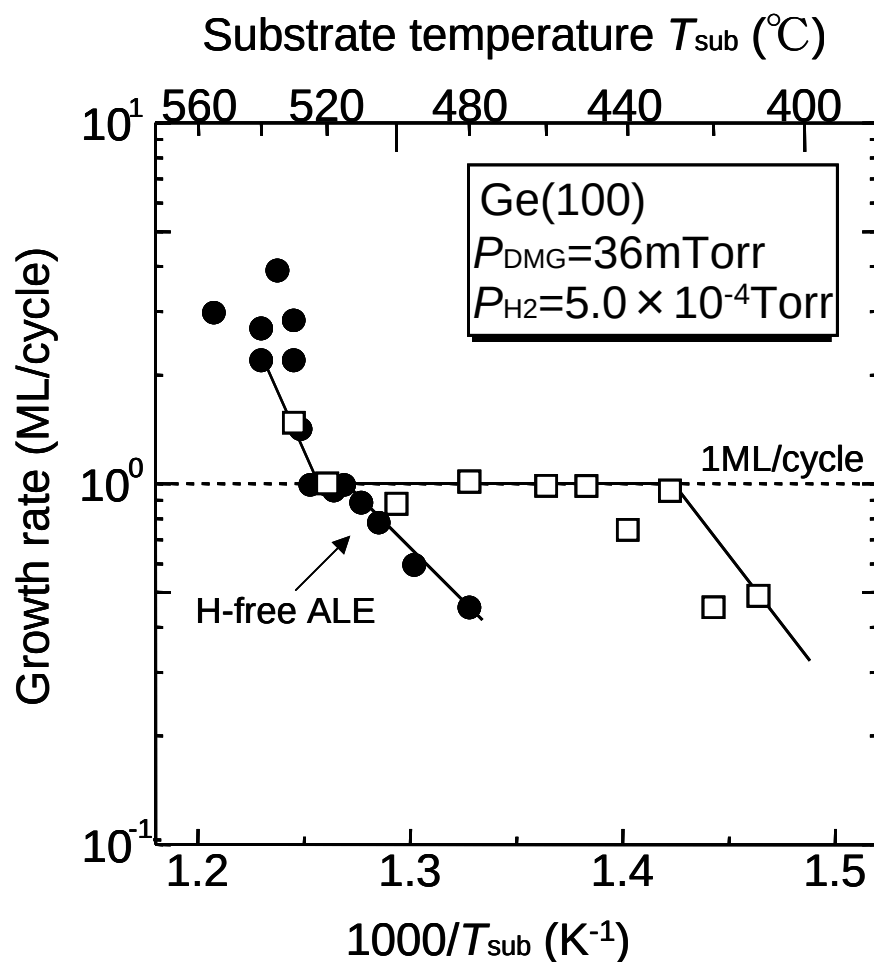
表 3-2-2. 標準実験条件

Substrate temperature T_{sub}	430 °C
DMG pressure P_{DMG}	3.6×10^{-2} Torr
DMG exposure duration t_1	1 s
DMG evacuation duration t_2	70 s
H ₂ pressure P_{H_2}	5.0×10^{-4} Torr
W filament temperature T_{fil}	2000 K
Atomic H exposure duration t_{AH}	20 s
H ₂ evacuation time t_3	10 s

3-3.Ge-ALE の成長特性

3-3-1.基板温度依存性

図 3-3-1 に Ge(100)表面上における成長速度の基板温度依存性を示す。黒丸に示すのは原子状水素を照射しない水素フリーALEの結果である。水素フリーALEはDMG排気フェーズにおけるメチル基の熱脱離によってセルフリミットの解除をおこなっている為、その成長特性は強く基板温度に依存する。このため実現されるALE-windowは20℃程度と狭くなる。これに対し、原子状水素の引き抜き反応を利用するGe-ALEは基板温度430℃~530℃と広い温度範囲にわたり1ML/cycleの理想的な成長速度を実現している。また、530℃以上では表面被覆種であるメチル基の熱脱離に伴う急激な過剰成長が見られ、430℃以下では成長速度の低下がみられた。

図 3-3-1.基板温度 T_{sub} 依存性

この低温側の成長速度低下の原因については

- ① 原子状水素による Ge のエッチング
- ② 表面被覆水素の脱離不足
- ③ 表面メチル基の脱離不足

といった原因が考えられる。Ge(100)表面からの水素の熱脱離の活性化エネルギーは 1.8eV[9]程度であり、この温度範囲では水素の熱脱離速度は十分である。実験結果の低温側で求めた活性化エネルギーは約 3.2eV となり、何か別の機構によるものと考えられる。

以上の考察から表面被覆水素の残留は無いものと考えられ、①、②は成長速度の低下の原因ではない。Sugahara らは Ge(111)表面上への DMG と原子状水素の ALE において原子状水素によるメチル基の引き抜き反応が気相中の原子状水素が直接 Ge 表面を被覆しているメチル基と反応することで基板温度にほとんど依存しない Eley-Rideal(ER)機構(原子状水素の高い内部エネルギーによって反応が進むために基板温度依存性が低い)によって進行するのではなく、表面に吸着した Precursor H が表面をマイグレーションした後にメチル基と反応する Modified Eley-Rideal(MER)機構によって反応が進むことを報告している[8]。この MER 機構では Precursor H が吸着するサイトがある一定の量(0.3ML 程度)存在しないと原子状水素による反応が全く進まない。このサイトは DMG 排気時間のメチル基の熱脱離に律速されている。Ge(100)表面においても MER 機構でメチル基の引き抜き反応が進むと仮定すると、低温側での成長速度低下は DMG 排気フェーズでのメチル基の熱脱離不足によって Precursor H が吸着するサイトが不足しているためにメチル基の引き抜き反応が制限された③の結果によるものと推測されるが、詳細についてはさらなる実験的検討が必要である。

3-4.成長表面モルフォロジーと成長機構の相関

3-4-1.成長特性と表面モルフォロジー

理想的な成長速度 1ML/cycle の成長が実現されている ALE-window 430°C~520°C、および過剰成長が始まった直後の 540°C において基板温度を変化させて、その成長表面モルフォロジー変化を観測した。清浄 Ge 表面に GeH₄-CVD によって Buffer 層を約 300Å 形成後、ALE を 100cycle おこなっている。Buffer 層の AFM 像を図 3-4-1(a).に、基板温度 430°C、445°C、460°C、480°C、520°Cそして 540°Cを 3-4-1(b)、(c)、(d)、(e)そして(f)にそれぞれ示す。基板温度 445°Cをさかいに表面平坦性は急激に劣化した。

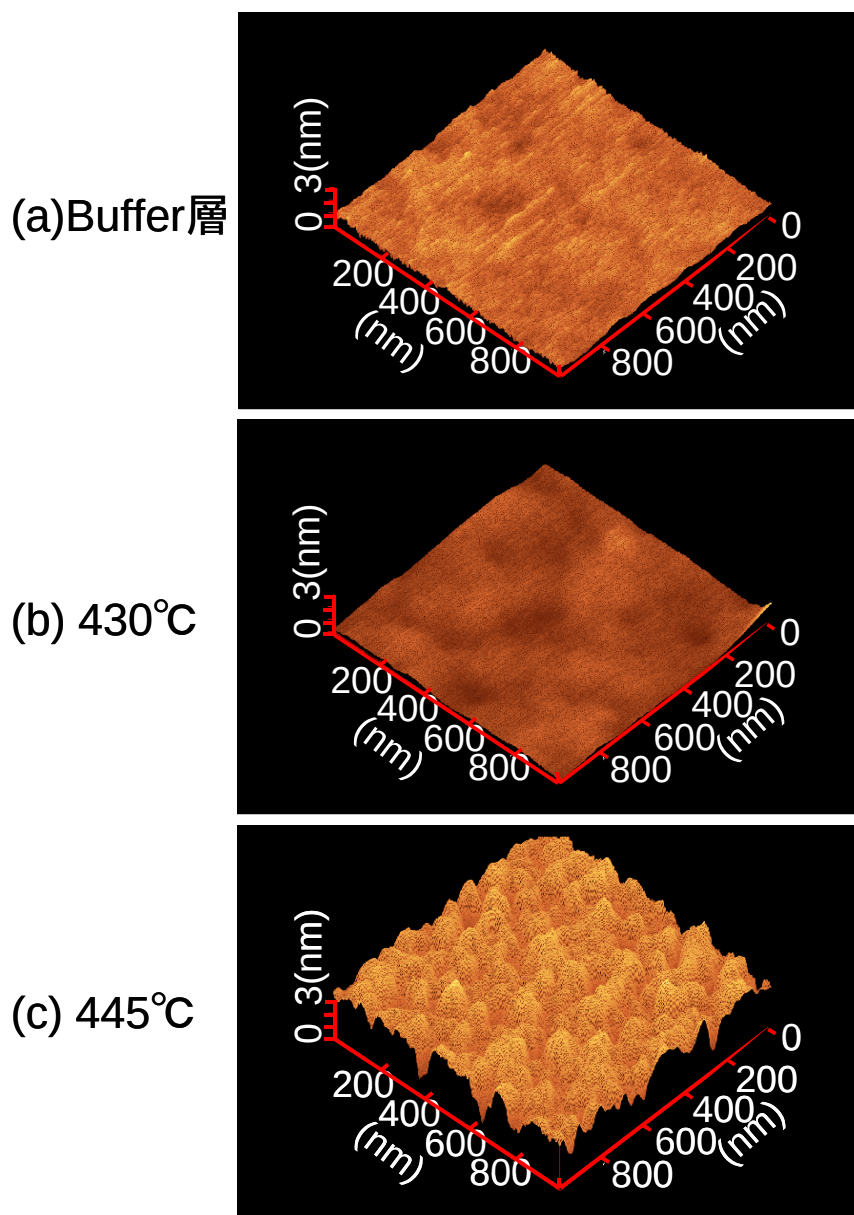


図 3-4-1.表面モルフォロジー変化(基板温度依存性)

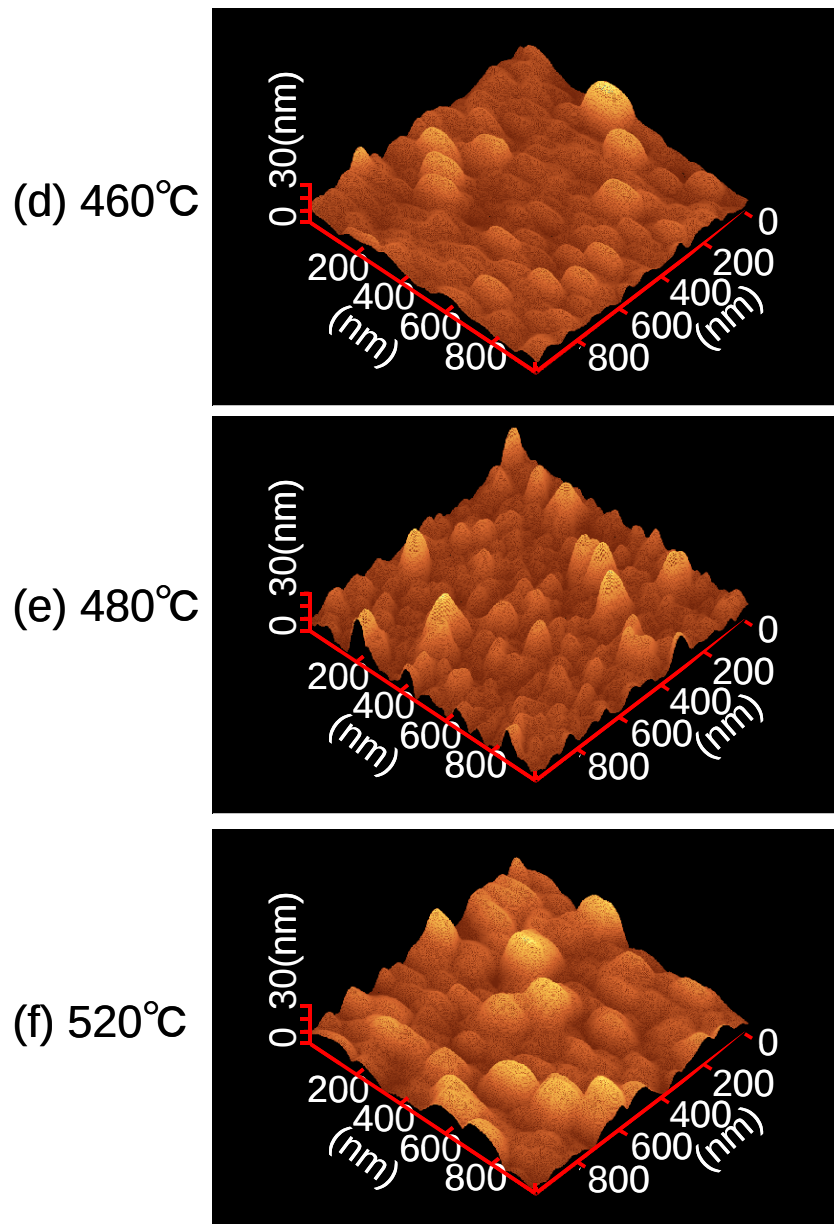


図 3-4-1.表面モルフォロジー変化(基板温度依存性)

445°C以降で表面モルフォロジーは2次元成長から3次元島状成長に変化している。また、局所的に成長していない領域が存在していることが明らかになった。

図 3-4-2.に成長特性の基板温度依存性と ALE100cycle 成長後の表面凹凸基板温度依存性をあわせて示す。表面凹凸は 445°C 付近から急激に増加する強い温度依存性を示す。1ML/cycle の成長速度を維持した状態において原子スケールで平坦な表面を実現できる領域は 430°C ~440°C と非常に狭い範囲に限られる結果となった。成長速度が 1ML/cycle に達していない 410°C においても平坦な成長表面が実現しているのに対し、高温側では 440°C~480°C の範囲で急激に表面平坦性は劣化し、480°C 以上では過剰成長が生じる 540°C においても平坦性はほぼ一定の値を示した。

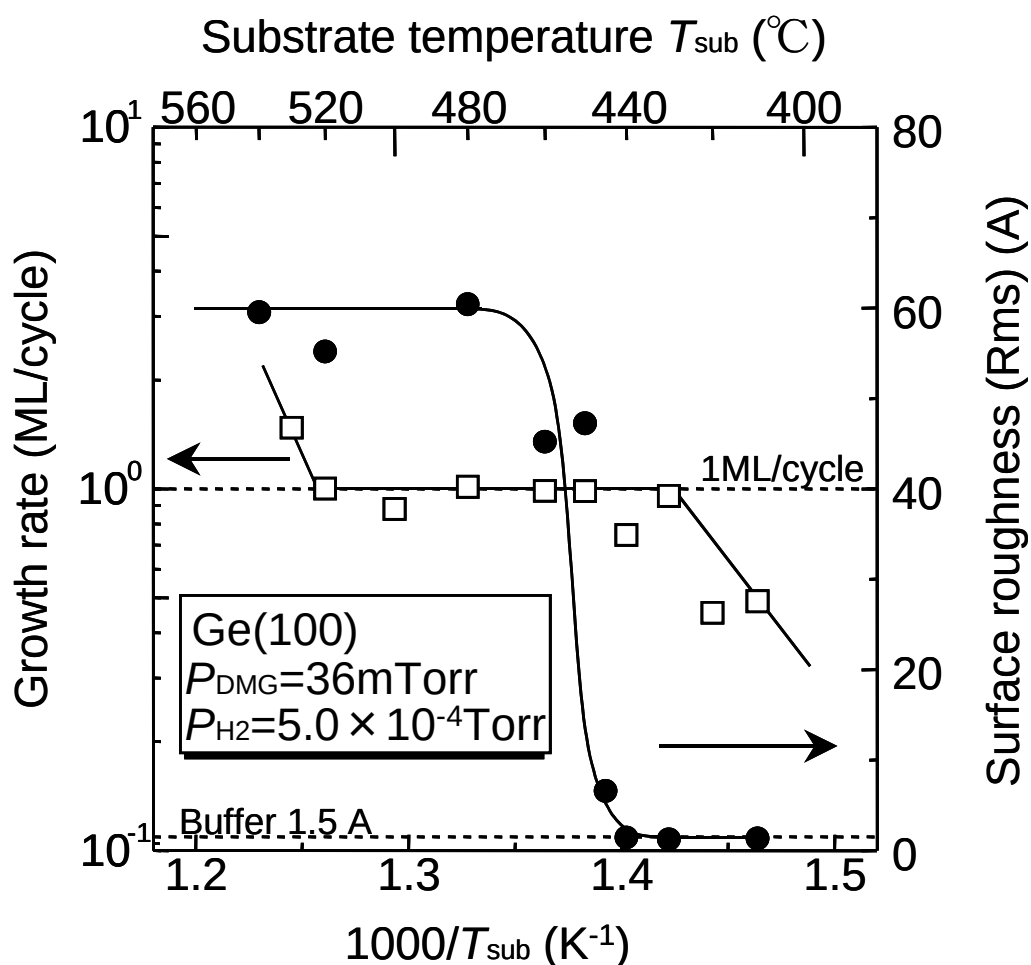


図 3-4-2. ALE100cycle 成長後の表面凹凸の基板温度依存性

図 3-4-2 のような急激な表面平坦性の劣化には

- ① 原子状水素によるエッチング
- ② Ge 表面マイグレーションによる凝集
- ③ 原料分子 DMG の影響

等が考えられる。

まず①の原子状水素のエッチングは低温側で生じやすく、前節でも述べたように 440℃以上では水素の熱脱離速度は十分速く、エッチングは生じないと考えられる。実際に 480℃において Buffer 層成長後、原子状水素の連続照射をおこなったが、表面平坦性は変化しなかった。また②の Ge 表面マイグレーションによる凝集の効果を確認するために、図 3-4-3 に示すような低温(330℃)での GeH_4 照射による 1ML 程度の成長と基板温度を昇温して ALE1cycle にあたる時間のアニールとを交互に繰り返すシーケンスによって 100ML 程度の成長をおこなったのち、AFM によって成長表面の観察をおこなった。 GeH_4 によって成長した膜表面は図 3-4-5 に示すように非常に平坦(rms 2.2Å)であり、アニール時の表面マイグレーションによる凝集等の効果も観測されなかった。以上の結果から表面平坦性劣化の原因は③の原料分子 DMG の影響が考えられる。そこで、この DMG の影響を確認するために ALE 成長膜の SIMS による組成分析をおこなった。

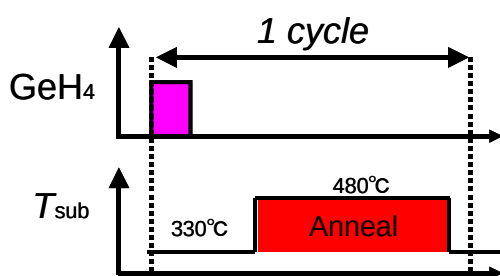


図 3-4-3. GeH_4 CVD & anneal
タイムシーケンス

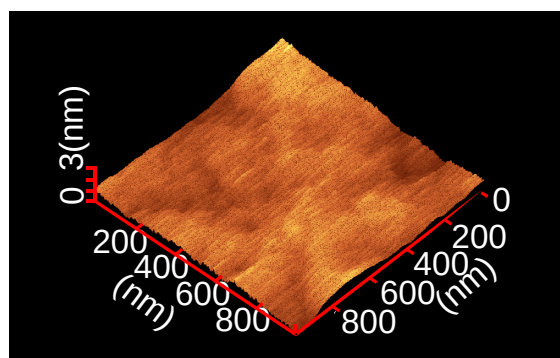


図 3-4-4. GeH_4 CVD & anneal
AFM 観察像

表面汚染層の影響を除去して、安定に2次イオンの信号が観測できるように、サンプル表面には Si_2H_6 -MBEにより約600ÅのSi capping layerを形成した。SIMS測定手順を図3-4-5に示す。

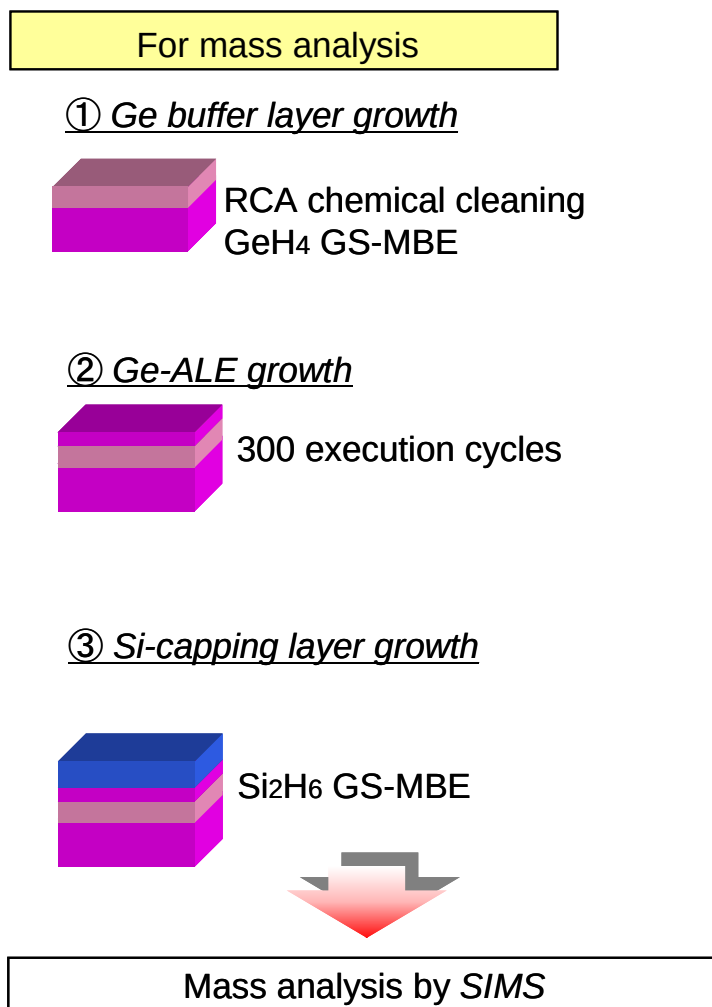


図 3-4-5.SIMS 測定手順

図 3-4-6.に平坦な成長表面が実現している 430°Cにおいて ALE をおこなったサンプルの SIMS 測定結果を示す。

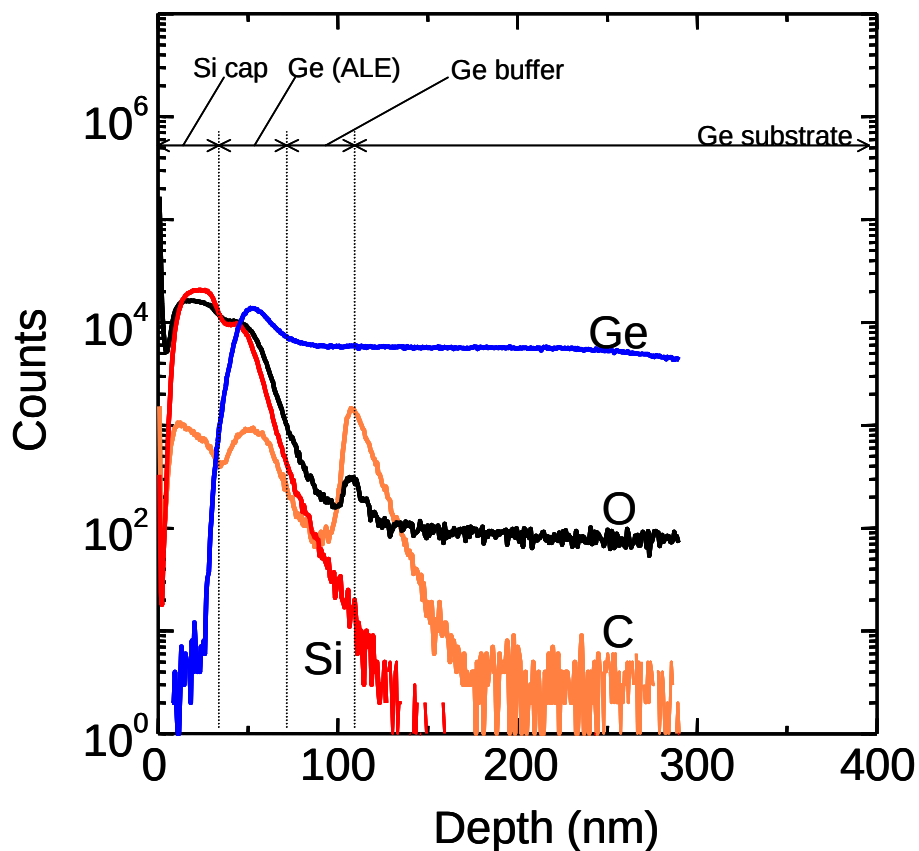


図 3-4-6.SIMS 測定結果(基板温度 430°C)

SIMS 測定には CAMECA IMS-4f を使用し、 Cs^+ イオンを 1 次イオンとして、1 次イオン加速電圧 10keV、2 次イオン引出し電圧 4.5keV で測定をおこなった。SIMS 測定法の詳細については第 6 章 6-3-5 にて述べるが、SIMS のマトリックス効果により界面位置の同定が、また各測定元素の感度が異なるために定量分析は困難である。

基板温度 480℃において ALE をおこなったサンプルの SIMS 測定結果を図 3-4-7 に示す。

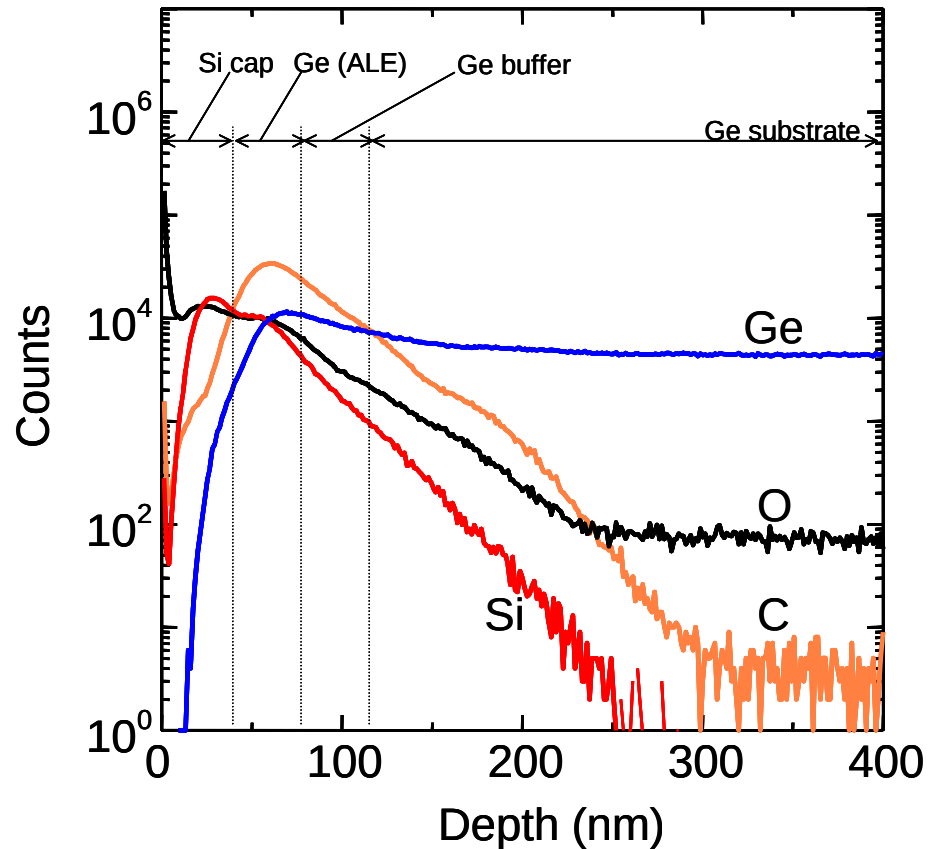


図 3-4-7.SIMS 測定結果(基板温度 480℃)

基板温度 480℃で成膜したサンプルには 430℃で成膜したサンプルの濃度約 20 倍程度で C の含有が確認された。1 次イオンに Cs^+ を用いた場合の 2 次イオン放出確率は Ge を 1 とすると C、O、Si はそれぞれ 40,150,40 である[10]。この値を感度として見積もると 480℃のサンプルには 5%程度の C が含有している結果となった。これは DMG に含まれる C が膜中に取り込まれている事を示している。430℃で成膜したサンプルは C が非常に少ないことから、表面平坦性の測定結果とあわせ、450℃程度から、原料である DMG に含まれるメチル基が表面で分解し C が膜中に取り込まれていることが推測される。この C が表面において結晶成長を阻害し、表面平坦性を劣化させているものと考えられる。Kanzawa らの $\text{SiH}_3(\text{CH}_3)$ 、 GeH_4 、 Si_2H_6 を原料ガスにもちいた SiGeC 混晶の UHV-CVD の実験でも成長温度 490℃程度

から結晶性が急激に劣化するといった報告がある[11]。彼らは成長表面での C 原子の挙動が結晶性劣化をもたらすと推測している。Ge-ALE においても同様に DMG に含まれる C が結晶性劣化の原因であると推測される。この問題を解決する為には、成長温度の低減が不可欠となる。しかし、理想的な成長速度 1ML/cycle を実現している ALE-window の下限は 430°C であり、平坦な表面を得ることの出来る window は 20°C 程度と非常に狭くなってしまう結果となった。安定した広いプロセスマージンを実現するためには、DMG 排気時間及び、原子状水素照射時間の延長により ALE-window の低温側を拡大する手法の検討が必要であろう。

Si-ALE のアナロジーから、ハロゲン系の原料クロロゲルマン GeH_xCl_y の使用によって、C 汚染の問題は解消することが予測される。しかし、Sugahara らによる反応の熱力学的考察に基づいた理論解析によって、この原料系では表面に吸着した H と Cl の会合反応による脱離によって飽和吸着特性が得られないことが予測されている[7]。また、Ge 系の原料ガスは Si と比較して需要が少ないため開発が遅れており入手出来なかった。このため、実験的検証を行うことが出来なかった。

3-5.まとめ

Ge 原子層成長法の成長特性

ジメチルゲルマン(DMG)と原子状水素の交互供給法により Ge(100)表面上へ理想的な成長速度 1ML/cycle を持つ Ge-ALE を実現した。

実現温度範囲(ALE-window) 430～520℃

表面モルフォロジー変化の要因

成長パラメータと成長表面モルフォロジーとの相関から、成長表面平坦化の条件を検討した。

成長表面モルフォロジーは成長温度 445℃以上で急激に劣化する。これは DMG に含まれる C の取り込みに原因していることを SIMS による組成分析によってあきらかにした。この C が成長表面で結晶成長を阻害する為に平坦性が劣化する。成長表面の平坦化には成長基板温度の低減が必須である。

基板温度 430℃～440℃において原子層スケールでの平坦性制御を実現した。

参考文献

- [1] Y.Takahashi, H.Ishii and K.Fujinaga : J. Electrochem. Soc., 136(1989)1826.
- [2] Y.Takahashi, Y.Sese and T.Urisu : Jpn. J. Appl. Phys., 28(1989)2387.
- [3] H.Ishii, Y.Takahashi and K.Fujinaga : J. Electrochem. Soc., 142(1995)1952.
- [4] M.Sakuraba, J.Murota, N.Mikoshiha and S.Ono : J. Cryst. Growth, 115(1991)79.
- [5] S.Sugahara, T.Kitamura, S.Imai and M.Matsumura : Appl. Surf. Sci., 82/83(1994)380.
- [6] S.Sugahara, M.Kadoshima, T.Kitamura, S.Imai and M.Matsumura : Appl. Surf. Sci., 90(1995)349.
- [7] S.Sugahara and M.Matsumura : Appl. Surf. Sci., 112(1997)176.
- [8] S.Sugahara, K.Hosaka and M.Matsumura : Appl. Surf. Sci., 130-132(1998)327.
- [9] M.P.D'Evelyn, Y.L.Yang, S.M.Cohen : Chem. Phys., 101(1994)2463.
- [10] H.A.Storms, K.F.Brown and J.D.Stein : Analytical chemistry, 49(1977)2023.
- [11] 神澤、能澤、齋藤、久保: 応用物理 69(2000)1450.

第4章 ヘテロ原子層エピタキシーの提案と その界面評価法

はじめに

前章までにおいて Si および Ge の原子層エピタキシー(ALE)を実験的に検証し、1ML/cycle の理想的な成長速度を、原子層スケールでの平坦性を維持した状態で実現可能な成長条件を示した。本章ではこの Si、Ge それぞれの ALE のヘテロエピタキシーへの適用について議論する。4-1.において Si 及び Ge の ALE をヘテロエピタキシーに適用した際の問題点を概説し、その解決法として 1 原子層吸着と ALE を組み合わせたヘテロ原子層エピタキシーの提案をおこなう。このような原子層スケールのヘテロエピタキシーの成長特性および界面構造の解析にはその測定法も非常に重要な要素となる。そこで、4-2.では本研究でもちいた X 線光電子分光法 (XPS) および同軸型直衝突イオン散乱分光法(CAICISS)によるヘテロ界面の評価法について述べる。

4-1. ヘテロ原子層エピタキシーの提案

4-1-1. はじめに

ヘテロ界面構造の制御は原子層超格子の物性およびヘテロ構造デバイスの特性を決定する最重要課題である。しかし、Si/Ge 系ヘテロエピタキシーでは、序論でも述べたように、その 4.2%におよぶ格子不整合と表面エネルギーの差に起因する Ge 表面偏析現象およびインターミキシングが急峻なヘテロ界面を実現する上で大きな障害となっている。この問題に対し、

(1) 飽和吸着反応とその解除を時間的に分離・制御することで原子層スケールでの膜厚制御が可能である。

(2) 飽和吸着状態における吸着種の Surfactant 効果により急峻な界面構造が実現可能である。

といった特徴をもつ Atomic-Layer-Epitaxy (ALE)が Si/Ge ヘテロ界面の制御に有効である。しかし、ALE は表面と原料分子との化学反応を巧みに利用した結晶成長技術であるために、原料分子の吸着および表面被覆種の脱離といった表面反応がヘテロ界面の下地によって変化することに留意する必要がある。以下では Si および Ge の ALE をヘテロエピタキシーに適用した際の問題点を述べ、図 4-1-1 に示すような各表面への 1 原子層吸着と homo-ALE を組み合わせた hetero-ALE プロセスを提案する。

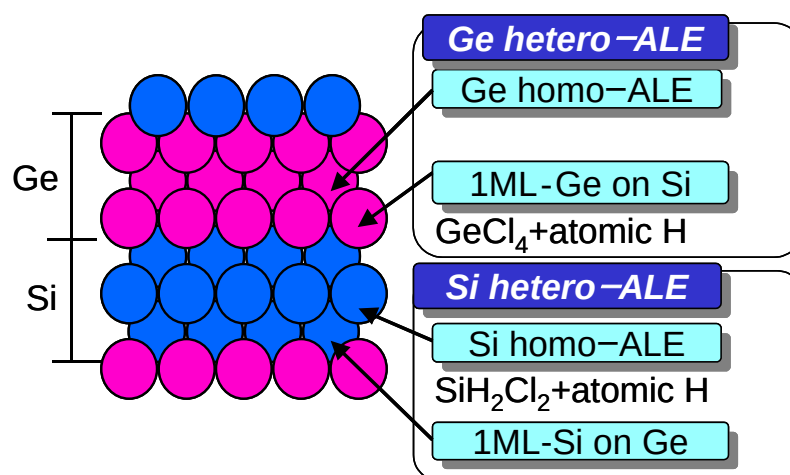


図 4-1-1. Si、Ge hetero-ALE プロセス

4-1-2.Ge 表面へのヘテロエピタキシーにおける Si-ALE の問題点

第2章で述べたSi-ALEはDCSを約20mTorrと比較的高圧力で照射することにより、DCSの気相反応を促進し、理想的な1ML吸着に必要である反応前駆体SiHClの生成を実現している。この気相反応により生成されるSiHClの飽和吸着によるセルフリミットの働いた1原子層吸着と、原子状水素照射による表面被覆塩素引き抜き反応をもちいてセルフリミットの解除をくりかえすことで、理想的な成長速度1ML/cycleを実現している。

しかし、本法をGe表面に適用した場合、ALEは飽和表面反応を利用した結晶成長技術であるためにその成長特性は下地の表面の変化に大きく依存することが容易に予測できる。さらにGe表面へSiヘテロエピタキシーを行う際、SiとGeの表面エネルギーの違いに起因するGeの表面偏析によりSi/Geヘテロ界面の急峻性は大きく劣化する。ここでは、第2章でしめたSi-ALEがGe表面に適用可能であるかをDCSのGe(100)表面への吸着特性を実験的に検証することで確認する。

Ge(100)表面への DCS 吸着特性

DCS により、Ge 表面への Si の 1 原子層吸着をおこなうためには、Ge 表面への DCS の吸着特性を調べる必要がある。DCS 中に含まれる塩素が Ge 表面に解離吸着したのち、 GeCl_2 の形態で熱脱離することでエッチングが生じることが報告されており[1,8]、この問題は 1 原子層吸着を妨げる。ここでは、清浄 Ge 表面の基板温度を一定に保ち、DCS を連続照射することで、Ge 表面と DCS との反応を検討した。

具体的には、表 4-1-1.に示す条件において DCS の連続照射を行い、触針段差による段差測定により、エッチング反応の有無を調べた。

表 4-1-1. DCS 照射条件

基板	Ge(100)
基板温度	350°C～600°C
DCS 照射時間 t_a	2000 s
DCS 流量	6.33 sccm
DCS 照射圧力	17 mTorr
滞留時間 τ	0.394 s

Ge(100)表面へのDCS照射基板温度依存性を図4-1-2に示す。図中黒丸がエッチングを、白丸がSi堆積をそれぞれ示している。

550℃以下においてエッチング反応がみられた。このエッチングは GeCl_2 の熱脱離によるものであると考えられる。エッチング速度は350℃において約0.02A/Sであり、基板温度の上昇とともに、エッチング速度は減少傾向を示し、475℃付近で最小値をとる。しかし、550℃付近からSi反応前駆体の連続吸着によるSiの堆積が確認されたことから400℃～500℃の温度範囲では、エッチング反応とSiの吸着反応が同時に進行し、エッチング速度とSi堆積速度が相殺している可能性が考えられる。

以上の結果より、エッチング速度、Si堆積速度がともに低い温度領域400℃～500℃を確認した。

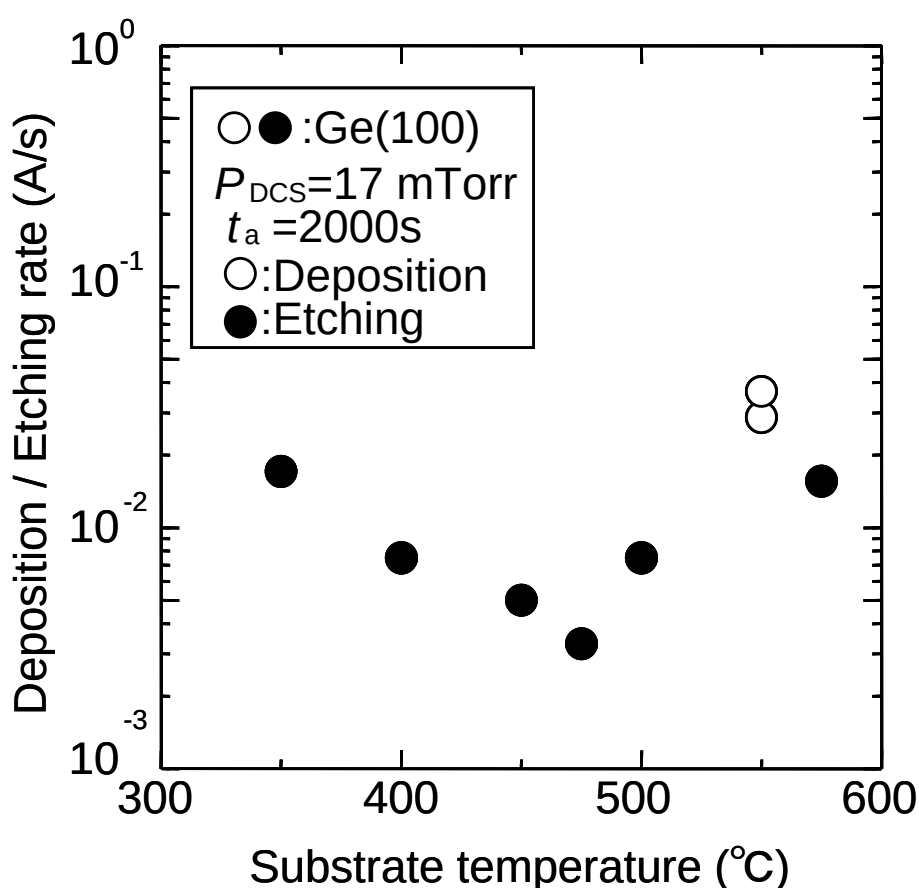


図4-1-2. Ge(100)表面へのDCS照射基板温度依存性

DCS 照射時間依存性

前節の結果から DCS 照射時間が十分短時間であればエッチングの影響が無視できると考えられる 400℃において Si 被覆率 DCS 照射時間依存性を調べた。

DCS 照射条件を表 4-1-2.に示す。

表 4-1-2. DCS 照射条件

基板	Ge(100)
基板温度	400℃
DCS 照射時間 t_a	3 s ~ 120 s
DCS 流量	6.33 sccm
DCS 照射圧力	17 mTorr
滞留時間 τ	0.394 s

Si の被覆率は *ex-situ* XPS による Si_{2p} と Ge_{3d} の光電子強度比 I_{Si2p}/I_{Ge3d} により評価した。サンプルは Ge(100)基板を用い、成長チャンバーに導入後、700℃程度まで昇温しサーマルクリーニングをおこなった後、GeH₄による CVD で約 1000Å の Buffer 層堆積、再びサーマルクリーニングをおこない表面に残留している水素を完全に熱脱離させ、清浄表面を露出させてから実験を行った。

DCS 照射時間依存性を図 4-1-3.に示す。

Si 被覆率は DCS 照射時間の増加とともに緩やかに増加するが、DCS 照射時間 120 s 付近から 0.4ML 程度で飽和し始める。

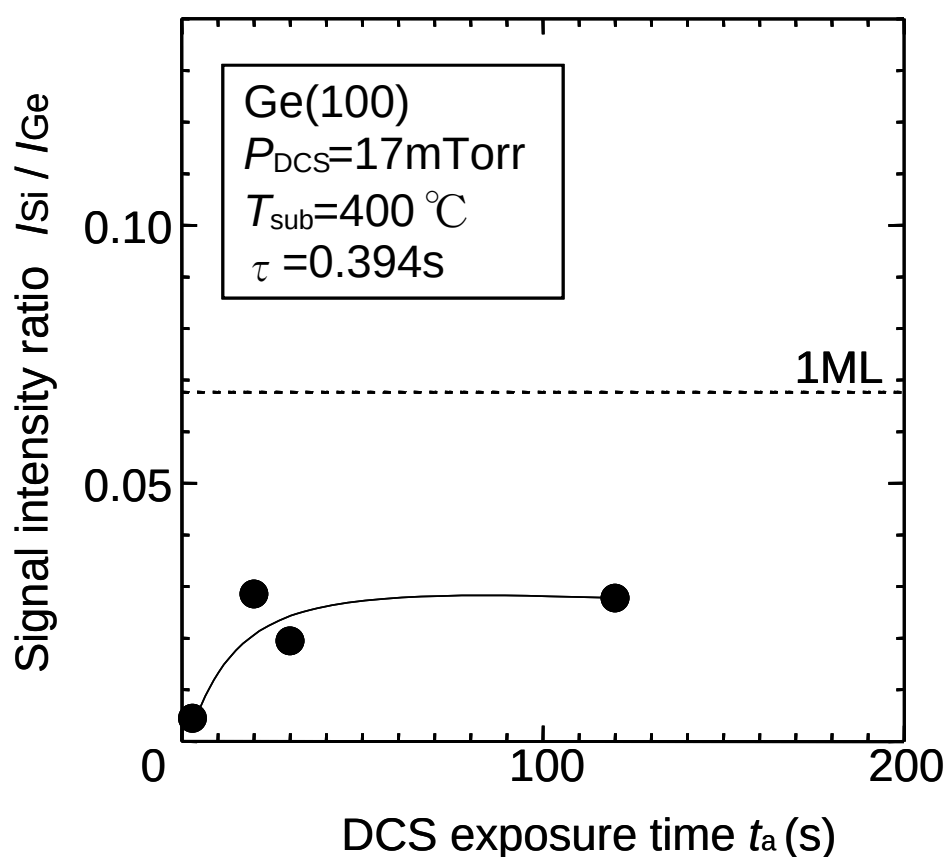


図 4-1-3. Ge(100)表面への DCS 照射時間依存性

Takahashi [2]らは Ge(100)表面へ照射圧力 90mTorr、120 s (1.1×10^7 L)において DCS 照射をおこない XPS によって評価した結果を報告している。基板温度 0°C から 400°C の温度範囲で同様な飽和特性を示し、我々の実験結果と非常に良く一致している。この報告においてこの飽和特性は 400°C 以上で崩れ、Si の連続成長が始まってしまうことが報告されており、DCS による Ge(100)表面への Si の 1ML 吸着は実現されていない。

なんらかの方法で1MLの塩素終端されたSiの1ML吸着が実現されたとしても次のような問題が残る。表面状態の模式図を図4-1-4.に示す。Ge表面に1MLのSi-Clが飽和吸着した状態から、続く原子状水素照射のフェーズにおいても塩素が引き抜き反応によって脱離したの

ち瞬時に水素が吸着するため、水素のSurfactant効果によってGeの表面偏析は抑制できる。以上のプロセスではGeの表面偏析は抑制出来ると考えられる。しかし、次の水素排気フェーズにおいてSurfactantである水素が表面から脱離しまう。このため水素の熱脱離によってGeの表面偏析がはじまり、ヘテロ界面の急峻性が劣化する。

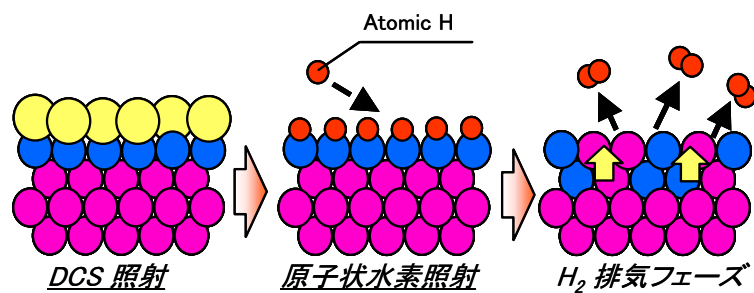


図 4-1-4. Ge(100)表面への Si-ALE の問題点

以上みてきたように Ge 表面へ Si-ALE は直接適用することは出来ない。Ge 表面へ Si/Ge ヘテロ界面の急峻性を維持したまま Si hetero-ALE を実現するためにはプロセス期間中に Surfactant 効果を維持できる新たな手法が必要となる。

次節において、この要求を満たす、Si hetero-ALE の提案をおこなう。

4-1-3. Si hetero-ALE の提案

Si hetero-ALE のタイムシーケンスおよび各フェーズにおける表面状態の模式図を図 4-1-5. に示す。

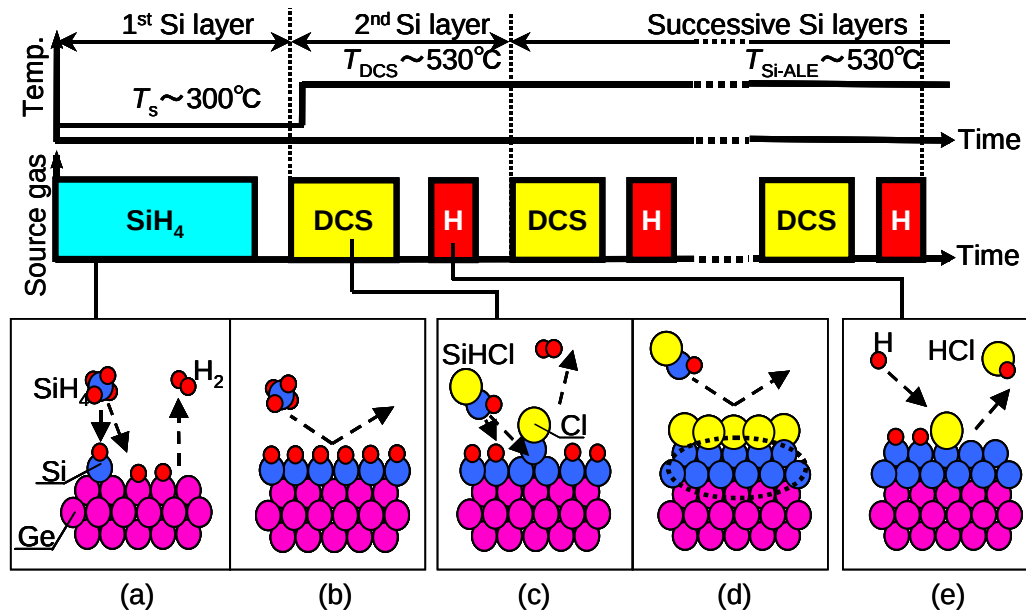


図 4-1-5. Si hetero-ALE タイムシーケンス

Ge(100)表面へのSiの1原子層成長はSakurabaらにより、 300°C 程度といった低温での SiH_4 照射による熱CVD法が報告されている[3]。

第1ステップとして、この手法によって 300°C 程度に加熱した清浄Ge表面に SiH_4 を照射することで水素終端された1原子層のSi層を形成する。Ge表面で SiH_4 は解離吸着し、表面はHと Si-H_x で覆われる。(図4-1-5. (a)) Ge-H結合とSi-H結合の結合エネルギーの違いから、Ge表面からの水素の熱脱離は 270°C 程度からおこる[4]のに対し、Si表面からの水素の熱脱離は 450°C 程度からおこる[5]。このため、表面を覆う水素はGe表面からのみ、連続的に脱離する。すなわち、 SiH_4 はGe表面からの水素の熱脱離によって生じたサイトのみ解離吸着する。最終的にGe表面は1原子層の Si-H_x で覆われる。(図4-1-5. (b))

以上の第1ステップの全期間にわたり成長Si層は水素で終端されており、水素のSurfactant効果によりGeの表面偏析はおこらない。

次に第2ステップではDCSを高原料圧力の下で照射しつつ基板温度を 530°C 程度まで昇温する。Si-H結合の熱解離によって生じたサイトにはDCSの気相反応により生成される反応前駆体 SiHCl が瞬時に解離吸着する。この際、反応前駆体中の水素原子は解離吸着により他のSiサイトに吸着する。(図4-1-5. (c)) しかし、この水素原子は表面に吸着している他

の水素原子とともに水素分子として熱脱離する。これに対し、Si-Cl 結合は Si-H 結合より熱的に安定であるため、反応前駆体中の塩素は表面に残留する。表面を塩素終端することで、連続的な Si の成長は阻害され、表面はさらに 1 層の Si-Cl_x で覆われる。(図 4-1-5. (d)) この結果 Ge 表面にはあわせて 2 原子層の Si 層が形成される。2 原子層の Si 層が形成されることで、Si がネットワークを形成し、これ以降の Si 層の成長において、もはや Ge の表面偏析はおこらない。よって界面の急峻性を維持したまま Si-ALE、GS-MBE といったプロセスの適用が自由におこなえる (図 4-1-5. (e))。

以上のプロセス中、水素終端された 1 原子層の Si 層形成後、DCS 吸着のフェーズにおいて、表面を終端している水素が脱離してから反応前駆体 SiHCl が吸着するまでに Surfactant 効果の途切れる期間が存在する。図 4-1-6. に示すように、この期間中に限り Ge は表面偏析が可能である。しかし、この期間は実際には非常に短い。DCS 照射圧力は 20 mTorr と高く、吸着確率を 1 と仮定すると表面被覆水素脱離後 10⁻⁴s 程度で反応前駆体の吸着が終了する。これに対し、GS-MBE では原料照射圧力は 10⁻⁵Torr 程度と低く、反応前駆体の吸着が終了するまでに平均 0.1s 程度の時間を要する。以上の考察から、Si hetero-ALE は GS-MBE と比較して 3 桁程度大きな Ge 表面偏析抑制効果が期待される。

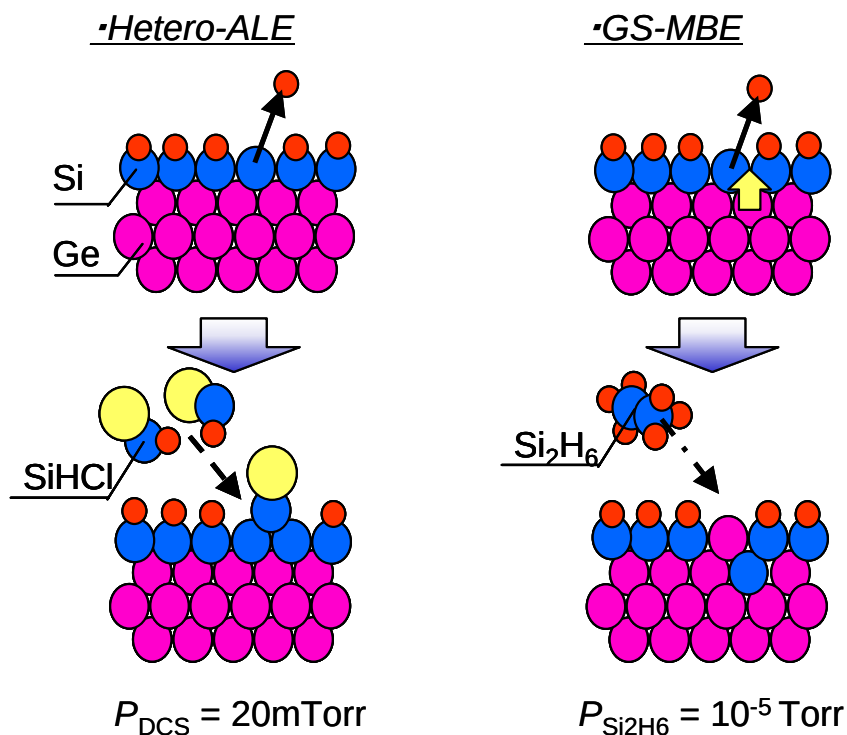


図 4-1-6. Si hetero-ALE の表面偏析抑制効果

4-1-4. Si 表面へのヘテロエピタキシーにおける Ge-ALE の問題点

Si表面へのGe-ALEも同様に、飽和表面反応を利用した結晶成長技術であるために、その成長特性は下地の表面の変化に大きく依存することが容易に予測できる。Ge hetero-ALEの第一ステップであるDMGのSi表面への吸着特性についてはSugaharaらによって検討されており、520°CにおいてGeの1ML吸着を実現している。しかし、この方法の実現温度範囲は低温側はDMGの解離吸着によって生じた表面吸着水素によるDMGの吸着阻害に、また高温側はGeを被覆するメチル基の熱脱離による連続成長にそれぞれ律速されており、実現温度が非常に狭くなっている[6]。また、表面を被覆するメチル基に原因するSi表面のC汚染が問題となる。

Si-ALEと同様、塩素系のクロロゲルマン GeH_yCl_x を使用することで、C汚染の問題は解決すると考えられるが、この原料系では表面に吸着したHとClの会合反応による脱離によって飽和吸着特性が得られないことが反応の熱力学的考察に基づいた理論解析によって予測されている[7]。また、このような原料は現時点において入手不可能であった。これに対し、 GeCl_4 (Germanium tetrachloride ; GTC) とラジカルである GeCl_2 はHClの会合反応による脱離はおこらず、飽和吸着特性が得られる。しかし、その飽和吸着量は1MLに達しない[7]。このGeの吸着量を増加させる試みとしてCoonらはGTC照射と表面被覆Clの SiCl_2 の形態での熱脱離とを連続的に繰り返す手法で実験を行った[8]。しかし、この手法ではGeの被覆率が低いところで GeCl_2 の脱離とGeの吸着がバランスしてしまう為、理想的な1ML吸着は実現出来ない。さらに SiCl_2 の脱離によるエッチングは表面平坦性の劣化をもたらす。さらにLapiano-SmithらによってSi表面へのGTCと原子状水素の交互供給によるhetero-ALEが報告されている[9]。しかし、この手法ではGTCの選択分解効果[10]によってGe表面上にはGTCが吸着しない為、Layer-by-layerでの成長が実現出来ない。しかし、この問題はSi表面に1MLのGe層を形成した後、第3章で示したDMGと原子状水素の交互供給によるALEを行うことで解決される。Si表面には1MLのGe層が形成されているため、DMGに含まれるC汚染の影響は回避できるものとする。次節においてこのGe hetero-ALEの提案を行う。

4-1-5. Ge hetero-ALE の提案

Ge hetero-ALE の第一ステップとなる GTC 照射、原子状水素照射、基板昇温による表面被覆水素の脱離を繰り返す Si 表面への Ge の 1ML 吸着タイムシーケンスおよびそれぞれのフェーズにおける表面状態の模式図を図 4-1-7. に示す。

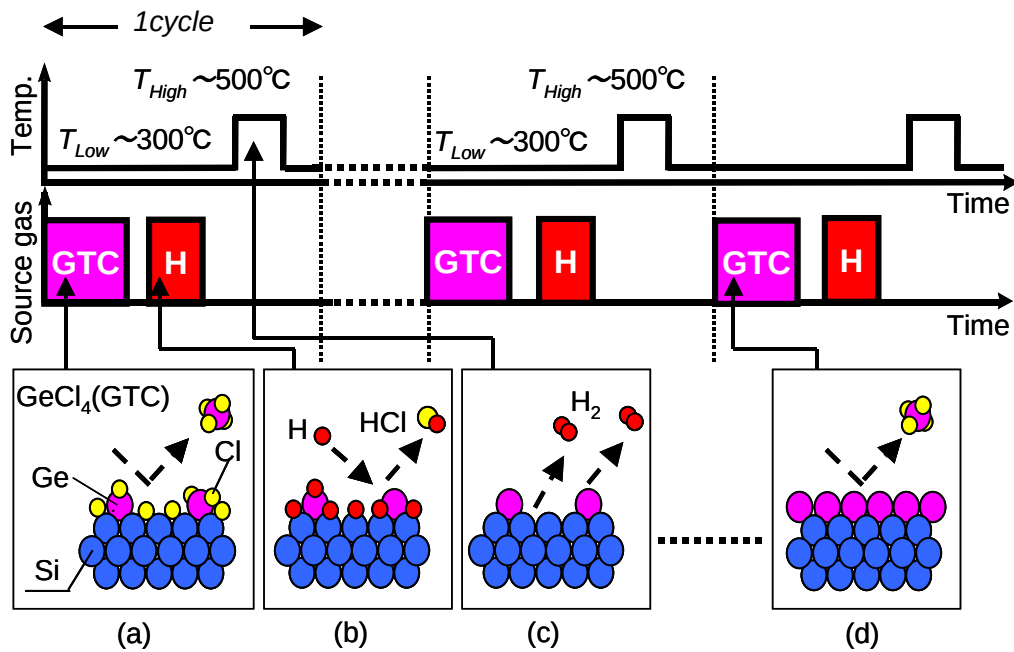


図 4-1-7. Ge hetero-ALE のタイムシーケンス

清浄 Si 表面に GTC を照射すると GTC は解離吸着する。基板温度を低温に維持することで、Cl の表面から脱離を抑える。このとき GTC は表面に形成される Si-Cl、および Ge-Cl_x の吸着阻害によって過剰成長はおこらない。さらに Cl によって終端されていない Ge 上にも GTC の選択分解効果[10]によって吸着はおこらない。この結果、表面には Sub-monolayer の Ge、および Ge-Cl_x、Si-Cl が形成される(図 4-1-7. (a))。

GTC 排気後、続く原子状水素照射フェーズにおいて、表面を被覆する Cl は高い内部エネルギーを持つ原子状水素の引き抜き反応によって HCl の形態で完全に除去される。この際、基板温度が低温に維持されている為、Cl 除去後、表面は水素で終端される(図 4-1-7. (b))。

水素排気後、続く水素脱離フェーズでは、基板温度を Ge および Si 表面からの水素の熱脱離温度よりも高温まで昇温することで飽和吸着状態を解除する(図 4-1-7. (c))。

以上のプロセスを繰り返すことで、Si 表面にのみ選択的に GTC が解離吸着していくことから最終的に Ge の被覆率は 1ML に達する(図 4-1-7. (d))。

この手法により、Si 表面には C 汚染のない 1ML の Ge 層が形成できる。この表面には、第3章で述べた DMG と原子状水素の交互供給による Ge-ALE が適用可能である。以上2つのプロセスを組み合わせたものを Ge hetero-ALE と定義する。

4-2.ヘテロ界面の評価法

4-2-1. X線光電子分光法 (XPS) による評価法

本節では、Ge 表面上にヘテロ成長した Si および Si 表面上への Ge の被覆率測定にもちいた XPS の原理及び被覆率測定法について述べる。

X線光電子分光法 X-ray Photoelectron Spectroscopy (XPS)

光電子分光は物理学者によって開発され、化学、金属学および表面科学の広い分野にその応用がすすめられている。一定のエネルギーを持つ X 線や光を分子あるいは固体表面に照射したとき、光電効果によって放出される光電子のエネルギー分光をおこなうことで、物質内部にある電子のさまざまなエネルギー準位を探り、電子の束縛エネルギー、物質内原子の結合状態から物質の元素同定をおこなう。

歴史的にはスウェーデンの Uppsala 大学の Siegbahn らによって確立された手法でかれらによって ESCA(Electron Spectroscopy for Chemical Analysis)と命名された。この名称は現在でも一般的に用いられている。しかし、光源として Al もしくは Mg の特性軟 X 線を使用していることから、この手法を XPS(X-ray Photoelectron Spectroscopy)と呼ぶのが次第に普及してきている。放出された光電子の物質表面からの脱出深さ (Escape Depth) は数 Å と非常に短いため、XPS で検出される光電子はおもに表面数原子層から放出され、表面の状態のみを測定することが可能である。XPS の原理図[11,12]を図 4-2-1. に示す。

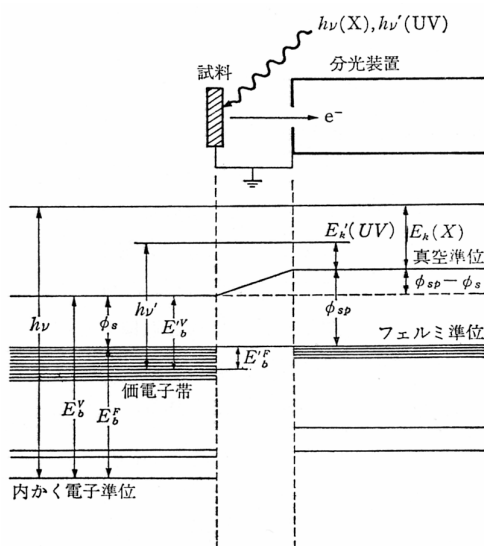


図 4-2-1. XPS の原理図

光電子スペクトル測定の実理

照射する X 線の光量子エネルギーを $h\nu$ 、放出された光電子の運動エネルギーを E_k 、注目する電子の束縛エネルギーを E_B とすると次の関係が成立する。

$$E_B^V = h\nu - E_k - (\phi_{sp} - \phi_s) \quad (4-1)$$

ここで E_B^V は真空準位から測った束縛エネルギーであり、 ϕ_s および ϕ_{sp} はそれぞれサンプル及び分光器の仕事関数である。フェルミ準位 E_F から測った束縛エネルギー E_B と E_B^V との間には次の関係が成り立つ。

$$E_B^V = E_B + \phi_s \quad (4-2)$$

以上の関係より、電子の運動エネルギー E_k の測定により内殻準位にある電子の束縛エネルギーを求めることが出来る。半導体及び絶縁体ではフェルミ準位の位置を決定するのが困難であるため、真空準位を基準にする場合が多い。得られる束縛エネルギーは注目する原子の結合状態によって変化する。内殻準位にある電子の場合には、これらの電子は結合にほとんど寄与しないが、価電子状態の変化や配位子との相互作用によって生じる電荷分布や静電ポテンシャルの変化によりスペクトルには、ケミカルシフトと呼ばれるシフトした成分が生じる。このシフト量から化学結合状態を推定することが出来る。ケミカルシフトは価電子の電子分布に強く影響される為、電子のたかよりが強くなる電気陰性度の大きな元素との結合ではケミカルシフトが大きくなる傾向がある。また、ケミカルシフトは注目する元素の価数を反映することが多い。また結晶場や不対電子との相互作用によって準位の分裂が生じる等、種々の原因によって起こるエネルギー損失の結果、メインピークの他にエネルギーの異なるサテライトピークを生じる。光電子スペクトルにはこのような要因が絡んだ複雑なスペクトルが得られるが、このスペクトルを解析、同定することで電子状態および構造の情報を得ることが出来る。

光電子放出過程

XPS 測定における光電子放出過程は 1)光吸収による電子の励起、2)放出された光電子の固体表面への移動、3) 表面ポテンシャル場からの飛び出し の3段階に分けて考えることが出来る。3) の過程はケミカルシフトに関係し、2)の過程は電子の脱出深さと運動エネルギーの関係に深く関与する。

照射 X 線によって固体内部で励起された光電子は 2)の過程で非弾性散乱を繰り返し、エネルギーを損失していく。これらの光電子のうち、非弾性散乱を受けずに 3)の過程を経た電子がピークとして観測される。非弾性散乱を受けた電子の大部分はサンプル中で吸収されるが、その一部が 3)の過程を経てバックグラウンドを形成する。

固体内部で励起された光電子の検出可能な深さ、つまり放出された光電子が非弾性散乱を受けずに表面から脱出することが出来るの深さを表すものとして、脱出深さ λ (Escape depth)がある。これは光電子が非弾性散乱によるエネルギー損失を受けずに脱出できる確率が $1/e$ になる表面からの垂直距離で定義される。放出された光電子の平均自由行程は運動エネルギー E_k によって異なる。この関係を図 4-2-2 に示す。

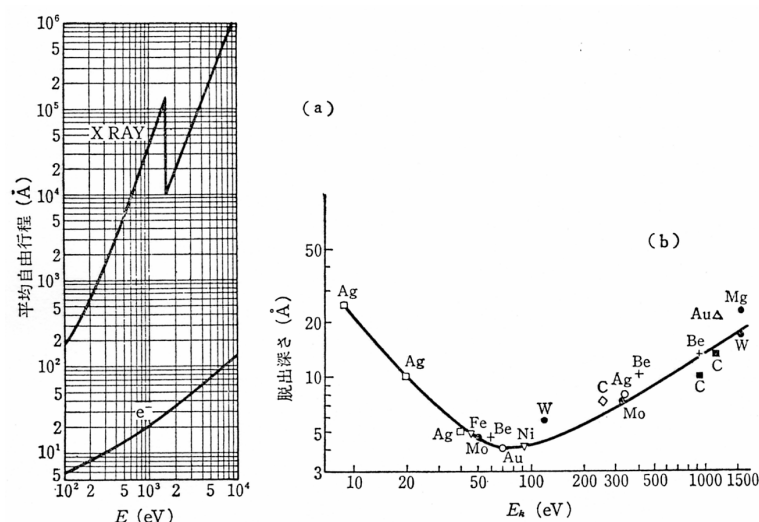


図 4-2-2. (a)Al 中での X 線と電子のエネルギーと平均自由行程の関係
(b)各種物質からの光電子のエネルギーと脱出深さの関係[11]

この脱出深さ λ は検出器の幾何学的配置を考慮して検出器とサンプル表面の法線となす角 θ によって変化し、減衰長 AL (Attenuation Length) と以下の関係で結ばれる。

$$\lambda = AL \cos \theta \quad (4-3)$$

ここで減衰長 AL とは弾性散乱の効果を無視することが出来ると仮定したモデルを用いて実験的に求めた電子が二つの非弾性散乱間に進む平均距離である。しかし、この減衰長 AL

のデータはまだ不十分であり、その測定値は誤差も大きく正確な減衰長 AL の決定は困難である。このため、減衰長 AL の代わりに非弾性平均自由行程 (IMFP; Inelastic Mean Free Path) を用いることが多い。IMFP はあるエネルギーをもった電子が二つの非弾性散乱間に進む平均距離と定義され、光学データから決定したエネルギー損失関数を使用して理論的に算出できる。実験誤差の大きい AL と比較し、IMFP のほうが信頼性の高いデータを得ることが出来る。この IMFP の算出には Tanuma, Powell, Penn[13]により示された IMFP に関する一般式をもちいて求めた。

一般式を (4-4) に示す。

$$\lambda = \frac{E}{E_p^2 \left\{ \beta \ln(\gamma E) - \frac{C}{E} + \frac{D}{E^2} \right\}} \quad (4-4)$$

β	$\beta = -0.10 + \frac{0.944}{(E_p^2 + E_g^2)^{0.5}} + 0.069\rho^{0.1}$
γ	$\gamma = 0.191\rho^{-0.50}$
E_p	$E_p = 2.88 \left(\frac{N_v \rho}{M} \right)^{0.5}$
C	$C = 1.97 - 0.91U$
D	$D = 5.34 - 20.8U$
U	$U = \frac{N_v \rho}{M}$

表 4-2-1. IMFP の計算にもちいるパラメータ

	Si	Ge
ρ [g/cm ³]	2.329002	5.3234
M	28.0855	72.61
N_v	4	4
E_g [eV]	1.1242	0.664
Lattice constant [Å]	5.43102018	5.6579060
E_p	16.5689	15.5962
E_{bd} [eV]	(Si2p)99.2	(Ge3d)29.3
$E = h\nu - E_{bd}$ [eV]	1387.4	1457.3
U	0.331702	0.293260
C	1.66815	1.70313
D	46.5006	47.3002
γ	0.125155	0.0827826
β	0.0318692	0.0420310

N_v は価電子数、 M は原子量、 ρ は密度、 E_g は非伝導帯でのバンドギャップである。Si および Ge から放出される光電子の運動エネルギー E は $E = h\nu - E_{bd}$ で与えられる。X線源には AlK α 線を使用したので、 $h\nu = 1486.7$ eV である。 E_{bd} は束縛エネルギーで、観測する Si2p、Ge3d の値をもちいた。計算に用いたパラメータを表 4-2-1.に、IMFP の計算結果を表 4-2-2. に示す。

表 4-2-2. IMFP 計算結果

	λ_{Si}^{Si}	λ_{Ge}^{Ge}	λ_{Si}^{Ge}	λ_{Ge}^{Si}
TPP-2M [Å]	30.9049	29.9110	28.7813	32.1424

添字は Ge 層で放出された光電子が Si 層を通過するときの λ を λ_{Ge}^{Si} と表記してある。

光電子スペクトル分離

本研究ではサンプル成膜装置から取り出し、*ex-situ* XPS によって測定をおこなっている。測定には PHI-5500MT(ULVAC-PHI)の non - monochrometer モードおよび JPS90SX(JEOL)を用いた。光電子の励起には AlK α 線 ($h\nu=1486.7\text{eV}$) を用い、Si_{2p}、Ge_{3d}、C_{1s}、O_{1s} の内殻準位スペクトルを測定した。観測されるスペクトルには Si_{2p}、Ge_{3d}、C_{1s}、O_{1s} のスペクトルがそれぞれ 99.2eV、29.3eV、284.9eV、532.2eV 付近にスペクトルが得られる。これらのスペクトルは、バルク成分のスペクトルとともに、ケミカルシフトしたスペクトルとの合成スペクトルとして観測される。実際の測定では、いずれのスペクトルも 2 次電子および非弾性散乱成分に起因するバックグラウンド成分を除去した後に、それぞれのケミカルシフト量をしらべ、合成スペクトルを分離した。

スペクトル測定例を図 4-2-3 に示す。Si_{2p} 内殻準位スペクトルはバルク成分と大気暴露することに起因する酸化による、酸素原子との結合を 1 つから 4 つ持つ Si 原子のケミカルシフト成分(Si¹⁺、Si²⁺、Si³⁺、Si⁴⁺)に分解した。ケミカルシフト量は Si¹⁺、Si²⁺、Si³⁺、Si⁴⁺をそれぞれ 0.95eV、1.75eV、2.48eV、3.6eV とした[14]。non - monochrometer の AlK α 線を使用しているため、スピン相互作用によるスペクトルの分裂を考慮せず、単一の Gaussian ピークでフィッティングした。それぞれの成分の半値幅(FWHM)は水素終端 Si(100)表面の Si_{2p} スペクトルのバルク成分の値(FWHM=1.23eV)をもちいて処理をした。また、Si-Ge 結合を形成している Si 原子によるケミカルシフト成分はエネルギー位置がバルク Si_{2p} と重なる[15]ため、Si-Ge 結合成分の分離はおこなっていない。同様に Si-C 結合を形成している Si 原子によるケミカルシフト成分もエネルギー位置が酸化による成分と重なる為[16]、Si_{2p} スペクトルからの分離は行っていない。Si-C 結合成分については C_{1s} スペクトルから評価をおこなった。

Ge_{3d} 内殻準位スペクトルも大気暴露による酸化によって生じる酸素原子との結合を 1 つから 4 つ持つ Ge 原子のケミカルシフト成分(Ge¹⁺、Ge²⁺、Ge³⁺、Ge⁴⁺) に分解した。ケミカルシフト量を Ge¹⁺、Ge²⁺、Ge³⁺、Ge⁴⁺をそれぞれ 0.85eV、1.70eV、2.55eV、3.40eV と定義して[17]、スペクトル分離をおこなった。ここで半値幅(FWHM)は Ge(100)表面の Ge_{3d} スペクトルのバルク成分の値(FWHM=1.4eV)をもちいて処理をした。

C_{1s} 内殻準位スペクトルには大気暴露の影響による C-C 結合に起因するスペクトルに C-Si 結合及び C-Ge 結合によるケミカルシフトが加わったブロードなスペクトルとなる。C-Si 結合によるケミカルシフトは-2.0eV[18]、C-Ge 結合によるケミカルシフトは-1.4eV[19]でありこれらによってスペクトル分離をおこなった。ここで半値幅(FWHM)は Ge(100)表面の C_{1s} スペクトルの C-C 結合成分の値(FWHM=1.6eV)をもちいて処理をした。

O_{1s} 内殻準位スペクトルも同様、大気暴露の影響による酸化によって、O-Ge 結合、O-Si 結合によるケミカルシフトによって Si、Ge の酸化の影響を確認できる。O-Si および O-Ge 結合のシフト量は 1.2eV[20]であり観測したスペクトルにも確かに酸化の影響が確認された。

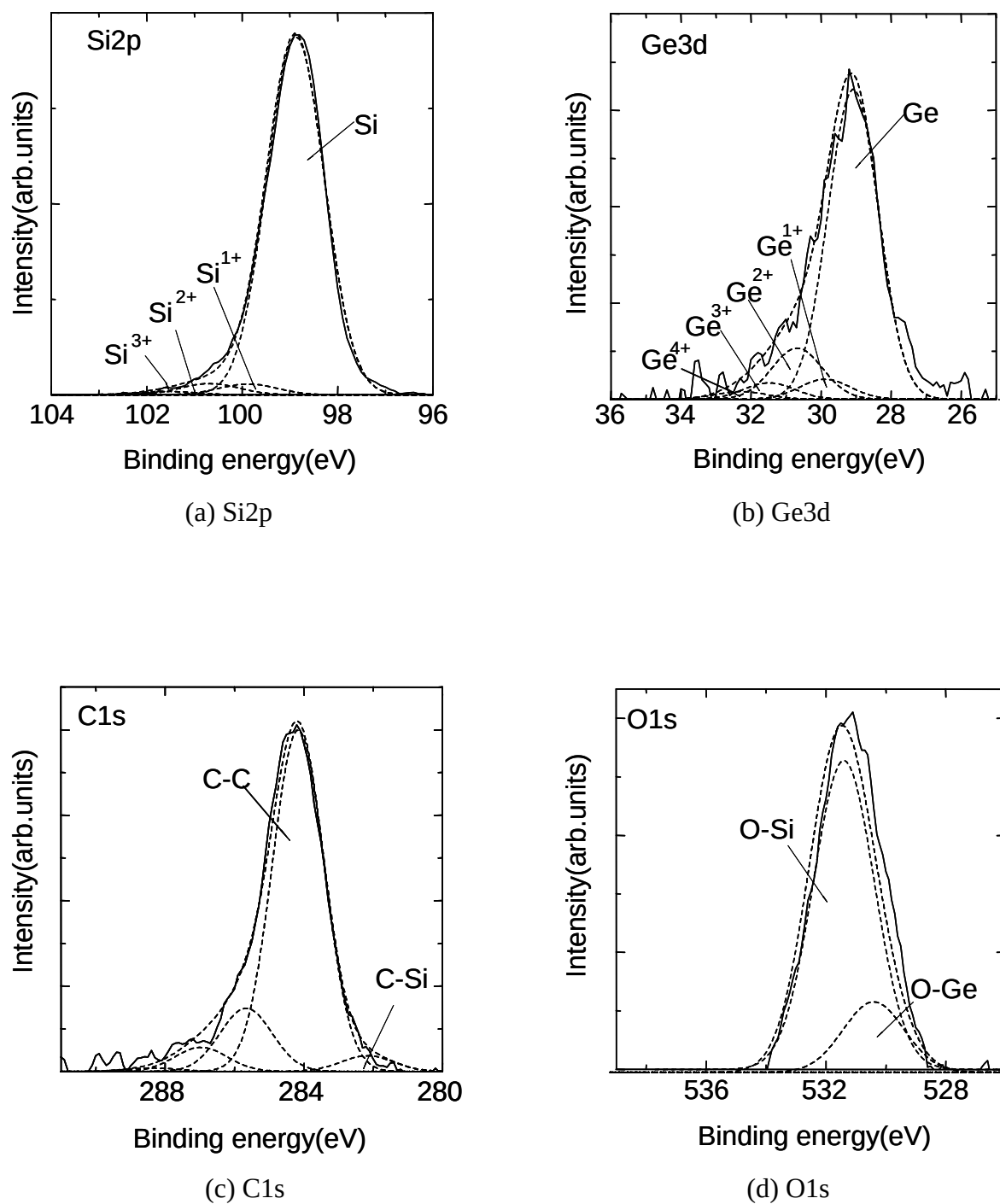


図4-2-3. XPS光電子スペクトル測定例 (2ML-Si/Ge(100))

(a) Si2p (b) Ge3d (c) C1s (d) O1s

Si/Geヘテロ構造計算モデル

束縛エネルギー E_B を評価する際、式(4-1)のように分光器の仕事関数 ϕ_{sp} が含まれるため、測定値は絶対値を使用せず、ピークとピークとの差や、ケミカルシフト量により評価する。また、得られたピーク強度（Intensity）も絶対値で評価するのではなく、基準とする物質との信号強度比（Intensity ratio）によって評価する方法が一般的である。本研究ではケミカルシフトを含めた Si_{2p} および Ge_{3d} の信号強度 $I_{\text{Si}2p}$ 、 $I_{\text{Ge}3d}$ の強度比をもちいてヘテロ構造の評価を行っている。

ヘテロ成長層が数原子層の構造を扱うためSi、Geをそれぞれ連続体ではなく原子層単位で分割したモデルを考える。[21] Si/Geヘテロ構造計算モデルを図4-2-4. に示す。各原子層で放出された光電子は表面に到達するまでに上に積層した層を通過するために減衰される。

$A_{\text{Si}0}$ 、 $A_{\text{Ge}0}$ はそれぞれSiとGeの表面第1層からの光電子強度、 d_{Si} 、 d_{Ge} はSi、Geそれぞれの格子面間隔である。 λ は光電子脱出深さである。添え字はGe層で放出された光電子がSi層を通過するときの λ を $\lambda_{\text{Ge}}^{\text{Si}}$ と表記してある。基板であるGeの厚さは脱出深さ λ に対して十分に厚いのでGeの層数は無限大とみなせる。Si層数を n とすると Si_{2p} と Ge_{3d} の光電子強度 $I_{\text{Si}2p}$ 、 $I_{\text{Ge}3d}$ は各層の強度の和をとることで求めることが出来る。[式（4-5）、（4-6）]

$$I_{\text{Si}} = \sum_{i=1}^n A_{\text{Si}0} e^{[-(i-1)d_{\text{Si}}/\lambda_{\text{Si}}^{\text{Si}}]} = A_{\text{Si}0} \frac{1 - e^{(-nd_{\text{Si}}/\lambda_{\text{Si}}^{\text{Si}})}}{1 - e^{(-d_{\text{Si}}/\lambda_{\text{Si}}^{\text{Si}})}} \quad (4-5)$$

$$I_{\text{Ge}} = \sum_{j=1}^{\infty} A_{\text{Ge}0} e^{[-(j-1)d_{\text{Ge}}/\lambda_{\text{Ge}}^{\text{Ge}}]} \cdot e^{(-nd_{\text{Si}}/\lambda_{\text{Ge}}^{\text{Si}})} = A_{\text{Ge}0} \frac{e^{(-nd_{\text{Si}}/\lambda_{\text{Ge}}^{\text{Si}})}}{1 - e^{(-d_{\text{Ge}}/\lambda_{\text{Ge}}^{\text{Ge}})}} \quad (4-6)$$

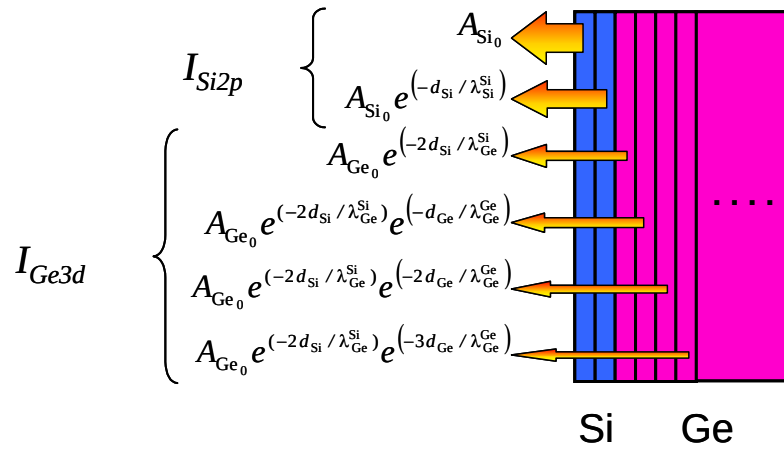


図 4-2-4. Si/Ge ヘテロ構造計算モデル

表面第1層からの光電子強度、 A_{Si0} 、 A_{Ge0} は

SiH_4 照射時間依存性において実験的に1MLでの飽和特性を示した結果、 $I_{Si2p} / I_{Ge3d} = 0.067637$ から、これをGe(100)表面へSiが1ML吸着したときの信号強度比であると定義し、式(4-5)、(4-6)で $n=1$ として算出した。またSi表面へのGeの吸着量を求める際にはSi(100)表面にDMGを室温照射すると0.5MLのGeが飽和吸着することが報告されている[22]。この報告をもとに室温でDMGを飽和吸着させたサンプルの測定結果は $I_{Ge3d} / I_{Si2p} = 0.0305$ であった。この値から式(4-5)、(4-6)より1MLを $I_{Ge3d} / I_{Si2p} = 0.0626$ と定義した。

さらに、Ge基板上にSiを成長する際、成長モードをStranski-Krastanovモードとして、最表面のSiの被覆率を θ'_{Si} ($0 < \theta'_{Si} < 1$) とすると、図4-2-5. に示すような θ'_{Si} の割合でSiが $(n+1)$ ML成膜され、 $(1 - \theta'_{Si})$ の割合でSiが n ML成膜されているモデルが考えられる。このモデルをもちいて式(4-5)、(4-6)を一般化する。

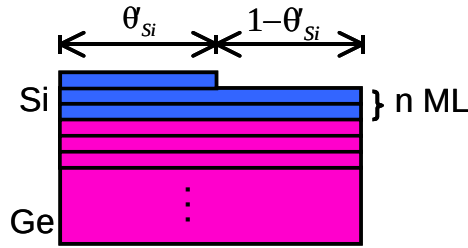


図 4-2-5. Si/Ge ヘテロ構造計算モデル(一般式)

$$\begin{aligned}
 I_{Si} &= (1 - \theta'_{Si}) \sum_{i=1}^n A_{Si0} e^{[-(i-1)d_{Si} / \lambda_{Si}^{Si}]} + \theta'_{Si} \sum_{i=1}^{n+1} A_{Si0} e^{[-(i-1)d_{Si} / \lambda_{Si}^{Si}]} \\
 &= (1 - \theta'_{Si}) A_{Si0} \frac{1 - e^{(-nd_{Si} / \lambda_{Si}^{Si})}}{1 - e^{(-d_{Si} / \lambda_{Si}^{Si})}} + \theta'_{Si} A_{Si0} \frac{1 - e^{-(n+1)d_{Si} / \lambda_{Si}^{Si}}}{1 - e^{(-d_{Si} / \lambda_{Si}^{Si})}} \\
 &= \frac{A_{Si0}}{1 - e^{(-d_{Si} / \lambda_{Si}^{Si})}} \left[1 - e^{(-nd_{Si} / \lambda_{Si}^{Si})} \left\{ 1 - \left(1 - e^{(-d_{Si} / \lambda_{Si}^{Si})} \right) \theta'_{Si} \right\} \right] \quad (4-7)
 \end{aligned}$$

$$\begin{aligned}
 I_{Ge} &= (1 - \theta'_{Si}) e^{\left(-nd_{Si} / \lambda_{Ge}^{Si}\right)} \sum_{j=1}^n A_{Ge_0} e^{\left[-(j-1)d_{Ge} / \lambda_{Ge}^{Ge}\right]} \cdot e^{\left(-nd_{Si} / \lambda_{Ge}^{Si}\right)} \\
 &\quad + \theta'_{Si} e^{\left(-(n+1)d_{Si} / \lambda_{Ge}^{Si}\right)} \sum_{i=1}^{n+1} A_{Ge_0} e^{\left[-(i-1)d_{Ge} / \lambda_{Ge}^{Ge}\right]} \\
 &= (1 - \theta'_{Si}) A_{Ge_0} \frac{e^{\left(-nd_{Si} / \lambda_{Ge}^{Si}\right)}}{1 - e^{\left(-d_{Ge} / \lambda_{Ge}^{Ge}\right)}} + \theta'_{Si} A_{Ge_0} \frac{e^{\left[-(n+1)d_{Si} / \lambda_{Ge}^{Si}\right]}}{1 - e^{\left(-d_{Ge} / \lambda_{Ge}^{Ge}\right)}} \\
 &= \frac{A_{Ge_0}}{1 - e^{\left(-d_{Ge} / \lambda_{Ge}^{Ge}\right)}} \left[1 - e^{\left(-nd_{Si} / \lambda_{Ge}^{Si}\right)} \left\{ 1 - \left(1 - e^{\left(-d_{Si} / \lambda_{Ge}^{Si}\right)} \right) \theta'_{Si} \right\} \right] \quad (4-8)
 \end{aligned}$$

一般化した式はそれぞれ式(4-7)、(4-8)で与えられる。Ge基板上のSiの被覆率 θ はそれぞれの光電子強度の比をとることで評価している。

$$\theta = \frac{I_{Si}}{I_{Ge}} \quad (4-9)$$

これらの算出に際し、電子の脱出深さ λ (Escape depth)は前節で述べた非弾性平均自由行程 (IMFP; Inelastic Mean Free Path)をもちいて算出している。

4-2-2.同軸型直衝突イオン散乱分光法(CAICISS)による評価法

本節ではヘテロ界面の評価法として、量子力学的波動性を持つ電子や X 線の干渉、回折を利用する手法とは対照的に古典力学的粒子であるイオンの原子による弾性散乱を利用する手法であるイオン散乱法による評価法を提案する。前者の手法の多くが逆空間法であるのに対し、イオン散乱法は実空間法である。イオン散乱法では表面近傍の原子の相対的位置関係あるいは表面原子とバルク原子との相対的位置関係が解析される。また、もうひとつの大きな特徴は表面構造の解析だけではなく、その構造を構成している原子の元素同定が同時に可能であるところにある。

本研究ではイオンの加速エネルギーが数 keV と非常に低エネルギーである為に表面数層の分析が可能である同軸型直衝突イオン散乱分光法(Co-axial impact collision ion scattering spectroscopy : CAICISS)をもちいて Si/Ge ヘテロ界面の構造解析を行った。ここでは CAICISS の原理およびヘテロ界面の評価法について述べる。

イオン散乱法

イオン散乱法による表面の構造解析は図 4-2-6 に示すように、一定の運動エネルギーをもったイオンの平行ビームをある方向からサンプルに入射し、サンプルから散乱されてくるそのイオンの運動エネルギースペクトルをある方向において測定する。測定されるスペクトルは図 4-2-6 に模式的に示すようにいくつかのピーク(または広がった構造)からなる。それらのピークのエネルギーはイオンの散乱に寄与したサンプル中の原子の種類、すなわち質量に対応し、それらの強度は基本的にそれぞれの種類の原子の濃度に比例する。つまり、イオン散乱法によって得られる最も基本的な情報はサンプルを構成している元素の種類とそれらの元素の相対的組成である。しかし、イオンの入射方向や検出方向を変えることでそれぞれのピーク強度は顕著に変化する。その強度変化はサンプルの表面近傍における原子の位置関係を反映している。このため、逆にこの強度変化から表面の構造解析が可能である。

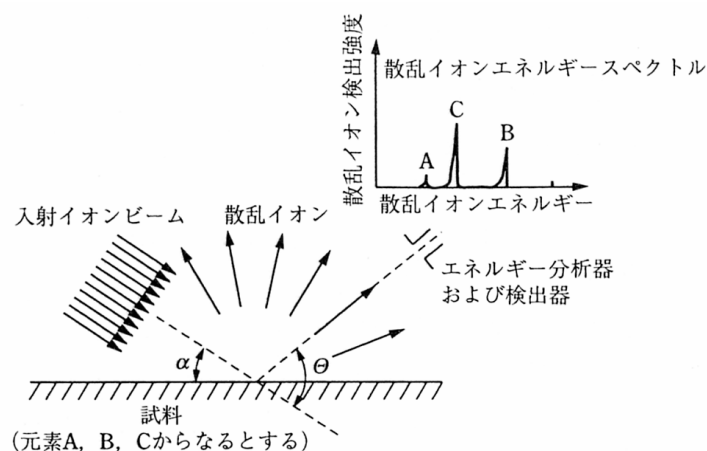


図 4-2-6. イオン散乱分光法の模式図[23]

イオン散乱法は散乱イオンのエネルギースペクトルの測定を基本としているため、イオン散乱分光法とも呼ばれる。イオン散乱分光法は入射イオンのエネルギーの大きさによって次の3つに大別される。1~5keV 程度の低エネルギー領域における低エネルギー(低速)イオン散乱分光法(Low energy ion scattering spectroscopy ; LEISS)、20~100keV 程度の中エネルギー領域における中エネルギー(中速)イオン散乱分光法、1MeV 程度の高エネルギー領域におけるラザフォード後方散乱分光法(Rutherford back scattering spectroscopy ; RBS)である。これらのイオン散乱分光法におけるイオン散乱の基本過程は本質的に同じであるが、それぞれのエネルギー領域における物理現象の相対的な重要性がエネルギーに大きく依存するので、これらの方法によって得られる情報はかなり異なる。一般的に入射イオンのエネルギーが増大するとイオンはサンプル表面からより深くまで内部に侵入することが可能になるため、イオンの散乱はより深い領域においても起こる。このため、LEISS では表面から2~3 原子層程度の浅い領域の情報が得られるのに対し、高エネルギーイオンを用いる RBS では表面から数 μm 程度の深さまでの情報が得られる。RBS では、サンプルの深い位置まで入射したイオンはサンプル中の原子や電子との非弾性相互作用によってより多くのエネルギーを損失するため、測定される散乱イオンのエネルギースペクトルにおいて、特定のエネルギーに着目すれば、それに対応する特定の深さの情報を抽出することが出来る。このときの深さ方向の分解能は 10nm 程度である。このため、この程度の厚さにわたって平均化された情報しか得られないため、RBS は原子の位置関係を決定する必要がある表面構造解析には不適當である。これとは対照的に LEISS は表面から2~3 原子層程度の浅い領域の情報しか与えないため表面構造解析には有利である。中エネルギーイオンを用いる MEISS は LEISS と RBS の両方の特徴を兼ね備えているともいえるが、表面もしくは深さ方向に対して、それぞれ LEISS もしくは RBS の持つ分解能に劣る。本研究で解析をおこなう僅か数原子層のヘテロ構造の解析には LEISS で用いる低エネルギー領域でのイオン散乱分光法がその表面での分解能の高さから有効であると考ええる。

以下ではイオン散乱の基本過程を簡単に説明した後、LEISS の発展系である CAICISS の原理、質量分解能について述べた後、実験に使用した測定系、測定装置について説明する。続いてヘテロ界面の評価法の提案をおこなう。

イオン散乱の基本過程

数 keV の入射イオンと固体表面原子との衝突過程は古典力学の範囲での単純な 2 体衝突で記述できる。実験室系で示した衝突の様子を図 4-2-7 に示す。エネルギー保存則(4-10)と運動量保存則(4-11-1),(4-11-2)から ϕ 、 E_2 を消去することで、散乱因子 K (式(4-12)) を得る。散乱因子 K は入射イオンが衝突によってどれだけのエネルギーを失うかを表している。ここで M_1 、 M_2 は入射粒子および標的粒子の質量、 E_0 は衝突前の入射粒子のエネルギー、 E_1 、 E_2 は衝突後の入射粒子、標的粒子のエネルギー、 b は衝突パラメータと呼ばれる距離で、 θ と ϕ はそれぞれ図 4-2-7 で示した実験室系での粒子の散乱角と反跳角を示す。

$$E_0 = E_1 + E_2 \quad (4-10)$$

$$\sqrt{M_1 E_0} = \sqrt{M_1 E_1} \cos \theta + \sqrt{M_2 E_2} \cos \phi \quad (4-11-1)$$

$$\sqrt{M_1 E_1} \sin \theta = \sqrt{M_2 E_2} \sin \phi \quad (4-11-2)$$

$$K = \frac{E_1}{E_0} = \left[\frac{M_1}{M_1 + M_2} \right]^2 \left[\cos \theta \pm \left(\frac{M_2^2}{M_1^2} - \sin^2 \theta \right)^{\frac{1}{2}} \right]^2 \quad (4-12)$$

ここで $\theta < \pi/2$ 、 $\theta > \pi/2$ の場合をそれぞれ前方散乱、後方散乱と呼び、前方散乱において θ が小さい場合を小角散乱、後方散乱を含む θ の大きい場合を大角散乱という。

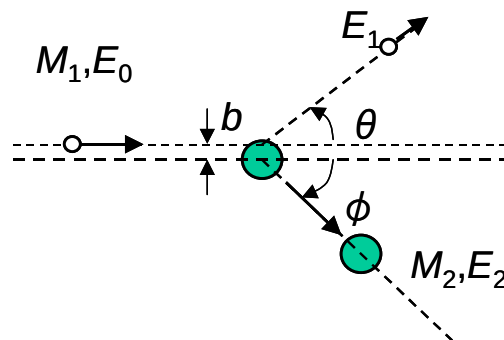


図 4-2-7. 入射イオンと固体原子の 2 体衝突

固体表面に入射したイオンはこのような2体散乱を繰り返しながら運動するが、イオン散乱分光法において検出される散乱イオンは少なくとも1回は大角散乱を起こしてサンプル表面から脱出したイオンである。低エネルギーを用いる LEISS のエネルギー領域では表面近傍において1回の大角散乱を起こしたイオンが主に観測される。(2回以上の大角散乱を起こしたイオンは、その散乱の全断面積(確率)が小さく、また観測されるスペクトルが十分に低エネルギー側にあるために、通常の議論では無視できる。)この1回散乱の場合、入射イオンの M_1 と E_0 が既知であれば任意の散乱角 θ の方向に検出器をおいて、散乱されてくるイオンのエネルギー E_1 を測定することでイオンの散乱に寄与した原子の質量 M_2 を求めることが出来る。(固体中の原子は孤立しておらず、周辺の原子と結合している。しかし、そのポテンシャルエネルギーは入射イオンのエネルギーと比較して十分に小さいため、この効果は無視できる。)これがイオン散乱分光法による元素分析の基本的原理である。

(4-12)式中の複号は $(M_2/M_1) > 1$ (軽い粒子を重い粒子に衝突させる場合) で正、 $(M_2/M_1) < 1$ (重い粒子を軽い粒子に衝突させる場合) では両符号をとる。両符号をとるのは $\sin \theta < (M_2/M_1)$ かつ $|\theta| < \pi/2$ のとき、つまり極端な前方散乱のときに限られる。したがって、イオン散乱分光法では、入射イオンより質量の小さい原子によるイオンの散乱を観測することは困難である。このため、 H^+ 、 He^+ 、 Ne^+ といった軽イオンが入射イオンとして多用される。

イオンと原子との相互作用ポテンシャルと Shadow cone の形成

前節のようなクーロン力によるイオン散乱過程においてイオンの入射エネルギーが十分に高く、原子核どうしの最近接距離が原子の電子雲を通り抜け、原子核に近づく場合にはこれらの散乱は原子核どうしの散乱として取り扱いが可能である。これに対し、入射イオンのエネルギーが低くなり、最近接するときの距離が内殻(K殻)電子軌道よりも外側にある場合、原子核の電荷の影響は電子雲に遮蔽されてしまい、原子核どうしの散乱という取り扱いは正確ではなくなる。このように電子で遮蔽された核間のクーロンポテンシャル(Screened Coulomb potential)は式(4-13)のように記述される。ここで Z_1, Z_2 はそれぞれイオンと原子の原子番号、 e は陽子の電荷、 r はイオンと原子核の距離、 $f(r/a)$ は電子による核間ポテンシャルの遮蔽を表す遮蔽関数で a は遮蔽距離と呼ばれている。

$$V(r) = f(r/a) \frac{Z_1 Z_2 e^2}{r} \quad (4-13)$$

この遮蔽関数 $f(r/a)$ については多くの理論的研究が行われ、実験的な検証による経験式が用いられている。通常、この遮蔽関数 $f(r/a)$ はイオンの運動エネルギー領域によって使い分けられるが、この領域では Moliere による近似式(4-14)が用いられる。

$$f(r/a) = 0.35 \exp(-0.3 \frac{r}{a}) + 0.55 \exp(-1.2 \frac{r}{a}) + 0.10 \exp(-6.0 \frac{r}{a}) \quad (4-14)$$

また、遮蔽距離 a には Firsov による遮蔽距離

$$a = 0.8853(Z_1^{1/2} + Z_2^{1/2})^{-2/3} a_B \quad (4-15)$$

を用いる。ここで a_B はボーア半径である。

イオンの散乱軌道は図 4-2-7 に示す E_0 、 M_1 、 M_2 、 b 、および式(4-13)で与えられる相互作用ポテンシャルで古典力学的に決定される。図 4-2-8 に $E_0=2\text{keV}$ の He^+ イオンが Ti 原子によって散乱された場合の散乱軌道をさまざまな b に対して、相互作用ポテンシャルに上述の Moliere の近似式をもちいて計算した結果が報告されている[24]。イオンの散乱軌道は原子の後方にイオンが侵入できない（散乱断面積がゼロとなる）円錐状の影を形成する。この影を Shadow cone と呼んでいる。また、この Shadow cone の外周では散乱したイオンの軌道が密集するため、相対的な入射イオン密度が高くなる。この効果は Focusing 効果と呼ばれており、Shadow cone とともに表面構造解析において重要な役割を果たす。

この Shadow cone の大きさは入射イオン及び原子の原子番号が大きければ大きいほど大きく、入射イオンのエネルギーが大きいほど小さい。図 4-2-9 に He^+ イオンが Ni 原子によって散乱される際の入射エネルギー変化による Shadow cone 形状の変化を計算した報告[25]の計算結果を示す。Shadow cone 半径は入射エネルギーが数 keV 程度の時には 0.1nm のオーダーであるのに対し、数十 keV 程度では 0.01nm のオーダー、数 MeV 程度では 0.001nm のオーダーに変化している。この結果からも、数 keV の低エネルギーイオンは表面近傍の原子層で散乱されずに通過する確率が小さいことがわかる。

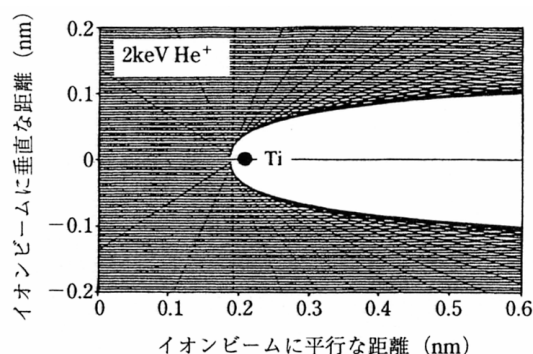


図 4-2-8. 2keV He^+ イオンが Ti 原子に対して形成する Shadow cone

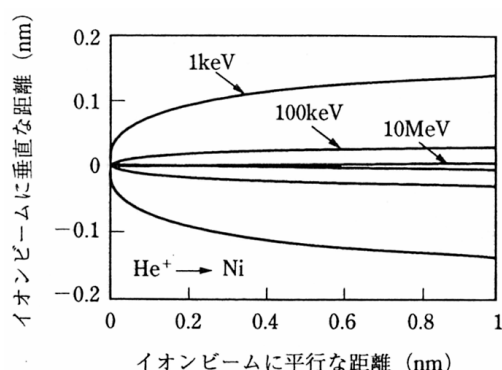


図 4-2-9. 1keV、100keV、1MeV の He^+ イオンが Ni 原子に対して形成する Shadow cone

Shadowing 効果、Blocking 効果、Focusing 効果

図4-2-10に固体表面に入射したイオンの散乱軌道の模式図を示す。原子Aに着目すると、その右下には入射イオンの侵入出来ない Shadow cone が形成される。このため、この Shadow cone 内部に隠される原子Bはイオン散乱に寄与しない。このため、検出方向を変化させても原子Bは観測されない。この効果を Shadowing 効果という。一方、原子Cは入射イオンをさまざまな方向に散乱しているが、それらの散乱イオンは原子Dの右上には侵入できない。このとき、原子Dの右上に出来る円錐状の影を Blocking cone と呼ぶ、原子Dの Blocking cone が張る立体角の内部において散乱イオンを検出する場合、入射イオンの入射方向を変化させても原子Cは観測されない。この効果を Blocking 効果という。

入射イオンの入射方向を変化させる場合、原子Aの Shadow cone の周端が原子Bの位置に一致するときに原子Bからの散乱強度は極大となる。また、散乱イオンの検出方向を変化させる場合には検出方向が原子Dの Blocking cone の周端に一致するとき、原子Cからの散乱強度は極大で観測される。これは、Shadow cone および Blocking cone の周端で散乱イオン軌道が密集し、相対的にイオン密度が増大するため、いずれも Focusing 効果と呼ばれている。

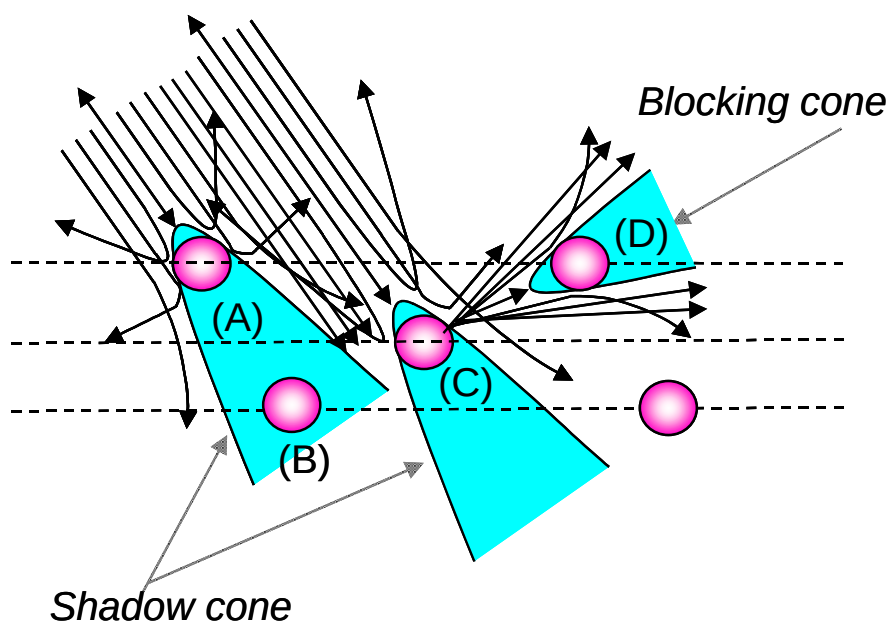


図 4-2-10. 固体試料に入射したイオン散乱軌道の模式図

これらの効果によって散乱強度のイオン入射角度、もしくは散乱イオン検出角度依存性を測定した場合に生じる散乱強度変化は表面構造を反映している。イオン散乱が表面近傍に限定され、かつ、Shadow cone や Blocking cone の大きさが原子半径程度と大きい低エネルギー領域($\sim$ keV)のイオン散乱においてはこの強度変化を解析することで表面構造解析が可能となる。通常の LEISS ではこの解析によって表面構造解析が試みられてきたが、Shadowing 効果と Blocking 効果が共存している為、両方の効果を考慮した解析は非常に複雑となる。この問題を解決するため Aono ら[26]によって考案されたのが直衝突イオン散乱分光法 ICISS (Impact collision ion scattering spectroscopy) である。直衝突イオン散乱分光法(ICISS)は LEISS において検出方向を散乱角 $\theta = 180^\circ$ の近傍にとるという特殊化を行ったもので観測される散乱イオンは表面原子と直衝突(正面衝突)して、入射軌道をほぼ逆にたどってきたものだけになる。このため、Blocking 効果の影響は激減する。この結果、表面構造の定量的な解析が容易となった。ICISS において散乱角 θ は 180° にとることが理想ではあるが、イオン源とエネルギー分析器を同じ方向に置くことは困難なため、実際には $\theta = 135^\circ \sim 170^\circ$ の値が用いられた。散乱角 θ が完全に 180° ではない為に、入射イオンと散乱イオンの軌道が一致していないため、表面から下の原子層からの散乱を観測する際に表面の原子による Blocking 効果が生じてしまう問題が残った。この問題は ICISS の表面構造解析における定量性向上の課題であった。この問題に対し、Katayama らは飛行時間(Time of flight)型の検出器をイオン源と同軸上に配置することで散乱角 $\theta = 180^\circ$ を実現した同軸型直衝突イオン散乱分光法(Co-axial impact collision ion scattering spectroscopy ; CAICISS)[27]を開発した。次節では、この CAICISS の原理、装置構成について述べる。

CAICISS の原理

同軸型直衝突イオン散乱分光法(CAICISS)は低エネルギーイオン源(~keV)と飛行時間(Time of flight ;TOF)型エネルギー分析器とを同軸上に配置することによって散乱角 $\theta = 180^\circ$ を実現した低速イオン散乱分光法である。図 4-2-11 に CAICISS の概念図を示す。

低エネルギーイオン源を出たイオンビームはチョッピング偏向器とチョッピングアパーチャーによってパルス化されてマイクロチャンネルプレート(MCP)の中央に空けられた小孔を通過してサンプルに照射される。サンプル表面において散乱された粒子のうち、サンプル表面の原子と直衝突(散乱角 θ がほぼ 180°)して入射イオンとほぼ逆の軌道をたどって戻ってきた粒子(イオンと中性粒子)が MCP によって検出される。これらの後方散乱粒子のエネルギー分析は、それらがサンプル表面から MCP に達する飛行時間(TOF)を測定することによって行っている。この目的のために入射イオンはパルス化されている。

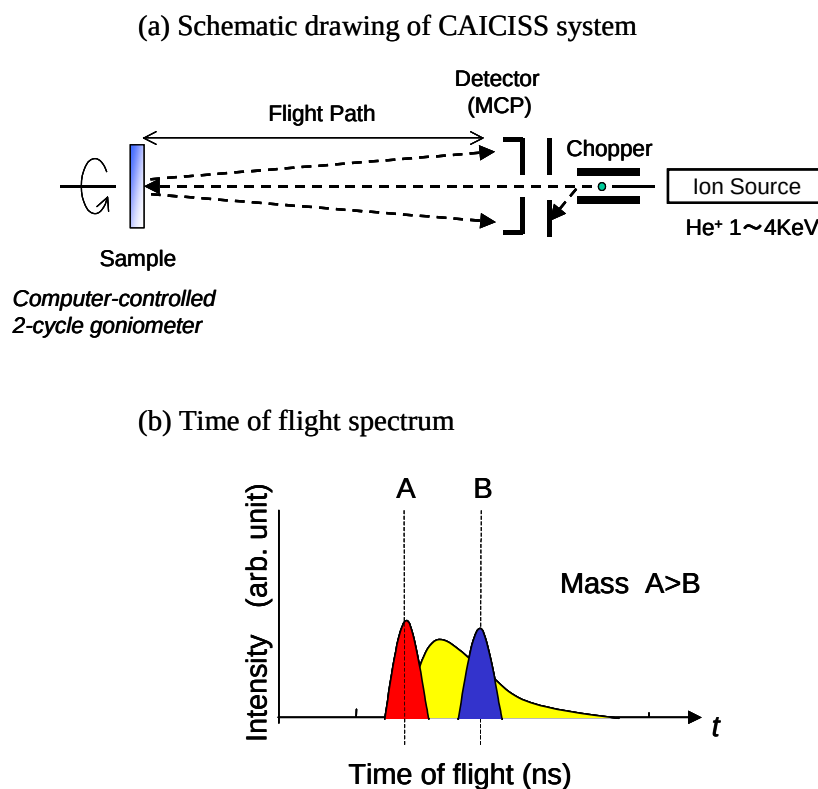


図 4-2-11. CAICISS 模式図

散乱角が 180° の場合では式(4-12)は簡単になって、

$$E_1 = E_0 K = E_0 \left(\frac{M_1 - M_0}{M_1 + M_0} \right)^2 \quad (4-16)$$

ここで、入射エネルギー E_1 がわかれば、表面原子の質量 M_1 が求まり元素分析が可能となる。実際には散乱粒子の飛行時間を測定しているので飛行距離を L とすれば、 E_1 と飛行時間 T_1 とのあいだに

$$T_1 = \frac{L}{\sqrt{\frac{2E_1}{M_0}}} \quad (4-17)$$

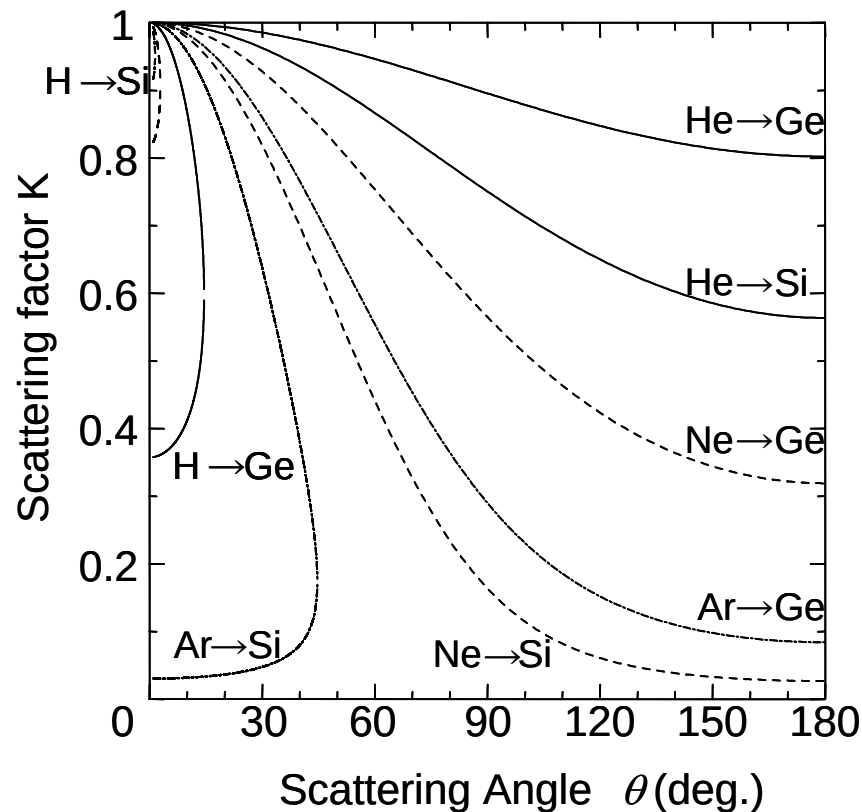
の関係が成り立つ。よって、図 4-2-11(b)に示すように、重い原子によって散乱されたイオンは飛行時間の早い側にピークを形成し、軽い原子によって散乱されたイオンは遅い側にそれぞれピークを形成する。以上の原理で元素分析を行うことが可能である。

CAICISS の特徴は

- ① 実験の散乱角が 180° であるために質量分解能が最良である。
 - ② 2回散乱の解析が容易であるために表面吸着原子とそれに隣接する原子の位置関係が決定できる。
 - ③ 入射軌道と散乱軌道が同一であるため、解析が直視的に行える。
- といった点にある。以下、それぞれの特徴について検討する。

TOF スペクトルの質量分解能

図 4-2-12 に式 (4-12) から求めた入射イオンに H^+ 、 He^+ 、 Ne^+ 、 Ar^+ を用いた場合の Si 及び Ge に対する散乱因子 K の散乱角度依存性を示す。散乱因子 K はイオンのエネルギーの散乱前と散乱後の比で散乱による入射イオンのエネルギー損失の割合を示しており、散乱因子 K が小さいほど散乱によるエネルギー損失が大きい。入射イオンに H^+ を用いた場合、及び入射イオンに Ar^+ を用いて Si を観測する場合を除いて、散乱因子 K は散乱角の増加とともに減少し散乱角 $\theta = 180^\circ$ で最小値をとる。これは散乱角 $\theta = 180^\circ$ においてイオンのエネルギー損失が最大であることを示している。TOF スペクトルの質量分解能は前節で述べたようにイオンのエネルギー差によって決まる。よって、エネルギー損失が最大である散乱角でイオンを検出する CAICISS は他の散乱角でイオンを検出する手法と比較して質量分解能が最良である。

図 4-2-12. 散乱因子 K の散乱角度依存性

ここで、入射イオンに H^+ を用いた場合、及び入射イオンに Ar^+ を用いて Si を観測する場合について、散乱因子 K が図 4-2-12 のような曲線を描くのは $(M_2/M_1) < 1$ となる為に後方散乱がおこらないことを示している。入射イオンよりも軽い元素は衝突時に反跳され入射イオンは前方散乱される為、本法による測定は出来ない。

次に (4-12) 式において散乱角 θ を CAICISS の測定条件である $\theta = 180^\circ$ に固定し、 He^+ 、 Ne^+ 、 Ar^+ それぞれに対する散乱因子 K の標的原子質量依存性を計算した結果を図 4-1-13 に示す。図 4-2-13 のカーブは、衝突による入射イオンのエネルギー損失の標的原子質量依存性であり、傾きが大きければ大きいほどその質量数範囲での質量分解能が高いことを意味している。

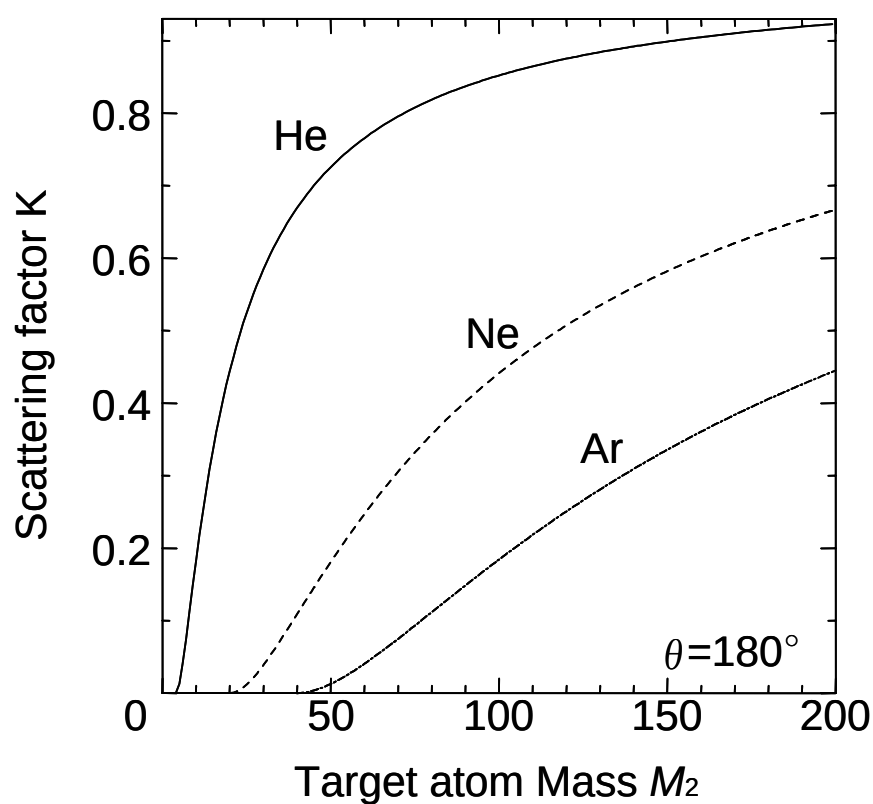


図 4-2-13. 散乱因子 K の標的原子質量依存性($\theta = 180^\circ$)

Si、Ge の質量数は表 4-2-3 に示すようにそれぞれ $M_{\text{Si}}=28.0855$ 、 $M_{\text{Ge}}=72.59$ である。図 4-2-13 より、入射イオンとして He^+ より質量数の大きい Ne^+ 、 Ar^+ を用いることで Si、Ge との衝突において入射イオンのエネルギー損失が大きくなる。このとき $\Delta K=K_{\text{Ge}}-K_{\text{Si}}$ は He^+ で 0.2381、 Ne^+ で 0.2896 となり、この質量数範囲では入射イオンに Ne^+ 、 Ar^+ をもちいることで質量分解能が向上することが期待出来る。しかし、入射イオンに Ar^+ を用いた場合 Si に対しては $M_2/M_1 < 1$ となる為に後方散乱はおこらないことがわかる。入射イオンよりも軽い元素は衝突時に反跳され入射イオンは前方散乱される為、先ほど述べたように本法による測定は出来ない。このため、 Ne^+ を用いた場合も同様に C、O 等の測定が不可能となる。また、固体表面原子との衝突によるエネルギー損失の増加に伴い、後方散乱されるイオンの量も減少することが予測される。そこで本研究では入射イオンとして He^+ を用いる事とした。

表 4-2-3. 入射イオンと標的原子との質量比

入射イオン	標的原子	M_2/M_1
He^+ ($M_1=4.0026$)	H ($M_2=1.00794$)	0.25182
	Si ($M_2=28.0855$)	7.01681
	Ge ($M_2=72.59$)	18.1357
Ne^+ ($M_1=20.179$)	H	0.04995
	Si	1.39182
	Ge	3.59730
Ar^+ ($M_1=39.948$)	H	0.02523
	Si	0.70305
	Ge	1.81711

TOF スペクトルによる表面構造解析(2 回散乱の解析)

図 4-2-12 に示した散乱因子 K (エネルギー損失) の散乱角度依存性から多数回散乱による入射イオンのエネルギー損失が計算出来る。低速イオンを用いる CAICISS のエネルギー領域では表面近傍において 1 回の大角散乱を起こしたイオンが主に観測される。(2 回以上の大角散乱を起こしたイオンは、その散乱の全断面積 (確率) が小さいために、通常の議論では無視できる。) そこで、ここでは 2 回散乱で後方散乱 (2 回の散乱で $\theta_{\text{total}}=180^\circ$) になる場合について検討する。

図 4-2-14 に示すように Si (100) 表面に入射角 $\alpha=90^\circ$ 、 $E_0=2\text{keV}$ で He^+ を入射した場合を考える。Si-Si の結合角は約 35° であるため、はじめに表面第 1 層の Si 原子に衝突し $\theta_1=55^\circ$ の散乱角で前方散乱したイオンが表面第 2 層目の Si 原子に衝突することが出来る。このとき図 4-2-12 から、散乱因子 $K=0.89$ なので入射イオンは衝突によるエネルギー損失によって、 $E_1=K \times E_0=1.78\text{keV}$ で表面第 2 層目の Si 原子に入射する。CAICISS 測定では第 2 層目の原子と衝突し $\theta_2=125^\circ$ で散乱したイオンのみが検出される ($\theta_{\text{total}}=\theta_1+\theta_2=180^\circ$)。図 4-2-12 から散乱因子 $K=0.63$ なので $E'_1=K \times E_1=1.12\text{keV}$ となる。1 回の衝突で $\theta_{\text{total}}=180^\circ$ となる場合も図 4-2-12 から $K=0.56$ であるため $E_1=K \times E_0=1.12\text{keV}$ となり、2 回散乱した結果と等しいことがわかる。このように、同種原子であれば 2 回散乱と 1 回散乱ともに同じ位置に TOF スペクトルが観測されることがわかる。

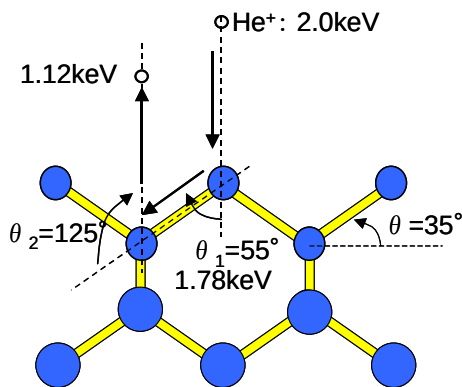


図 4-2-14. Si(100)表面での 2 回散乱による He^+ イオンのエネルギー損失

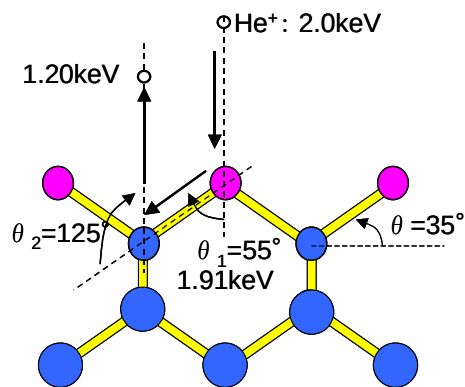


図 4-2-15. 1ML-Ge/Si(100)表面での 2 回散乱による He^+ イオンのエネルギー損失

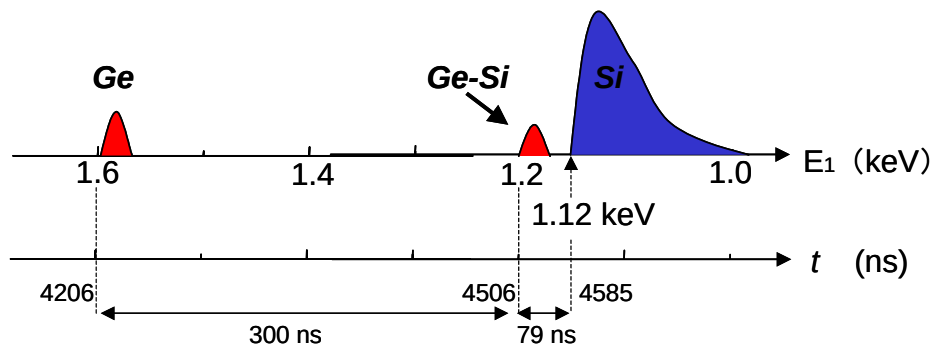


図 4-2-16. 2 回散乱による He^+ イオンのエネルギー損失の
TOF スペクトル位置関係

次に、図 4-2-15 に示すように最表面に Ge 原子が吸着した Si(100)表面の場合を考える。入射角 $\alpha=90^\circ$ 、 $E_0=2\text{keV}$ で入射した場合、Ge-Si の結合角を 35° と仮定すると先ほどと同様に、はじめに表面第 1 層の Ge 原子に衝突し $\theta_1=55^\circ$ の散乱角で前方散乱した原子が表面第 2 層目の Si 原子に衝突することが出来る。このとき図 4-2-12 から、散乱因子 $K=0.95$ なので入射イオンは衝突によるエネルギー損失によって、 $E_1=K \times E_0=1.91\text{keV}$ で表面第 2 層目の Si 原子に入射する。第 2 層目の Si 原子と衝突し $\theta_2=125^\circ$ で散乱したイオン ($\theta_{\text{total}}=\theta_1+\theta_2=180^\circ$) は図 4-2-12 から散乱因子 $K=0.63$ なので $E'_1=K \times E_1=1.20\text{keV}$ となり Si 原子のみに散乱された場合に比べてエネルギー損失は小さくなる (TOF スペクトルでは速い時間に観測される)。Ge 原子に 1 回の衝突で $\theta_{\text{total}}=180^\circ$ となる場合、図 4-11 から $K=0.80$ であるため $E_1=K \times E_0=1.6\text{keV}$ となる。以上の関係を図 4-2-16 にまとめる。図 4-2-16 に示すように Si-Ge と異種原子によって 2 回散乱されたイオンは TOF スペクトルにおいて同種原子に散乱された場合のあいだに観測される。3 回以上の散乱の結果、散乱角が 180° になる場合には、同一原子による散乱であっても、大きなエネルギー損失が生じる。内部に侵入したイオンはそこにある原子との多数回の散乱を受けて、その一部は表面から垂直に脱出して直衝突したイオンと共に検出器にもどる。これはバックグラウンドノイズとなる成分で非弾性散乱成分として大きなエネルギー損失を受けている。

測定装置、測定条件

本研究での CAICISS 測定には SHIMAZU TALIS-9700 をもちいた。以下に簡単にその仕様をまとめる。

イオン源、チョッピング系

イオン種	He ⁺ または Ne ⁺
形式	電子衝突型
加速電圧	1~3keV
ビームチョッピング	1 軸方向
チョッピング周波数	100kHz または 50kHz
パルス幅	150 ns または 100ns
ビーム径	3mm φ 以下
ビーム電流	10nA 以上(試料電流)

測定系

検出器	MCP+アノードプレート
TDC(Time Digital Converter)分解能	10 nsec
飛行距離(Flight pass) L	705 mm

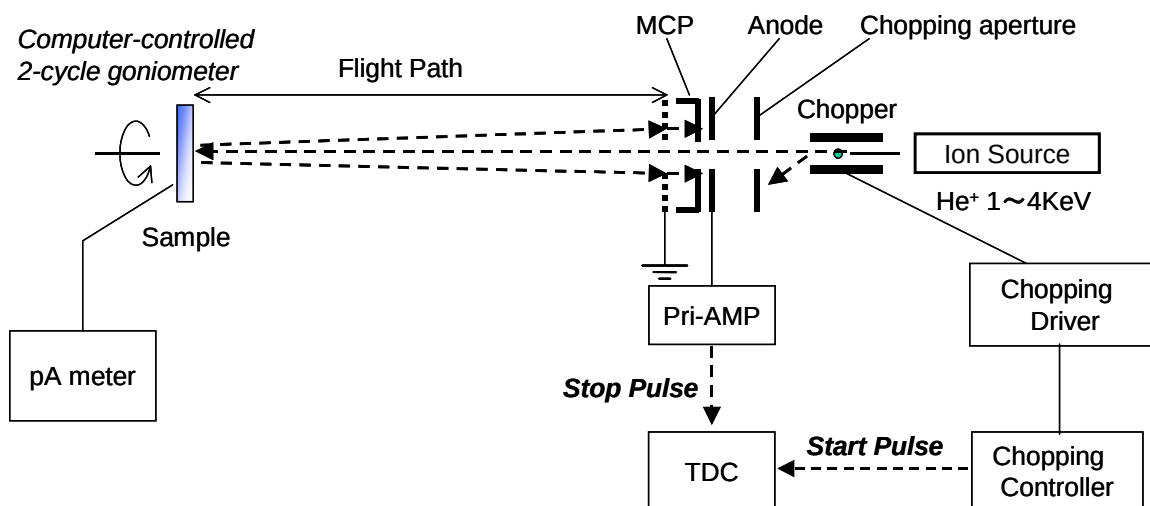


図 4-2-17. CAICISS 装置構成図

入射ビームは図 4-2-17 に示すようにチョッピング偏向器で偏向されチョッピングアパーチャ上を1軸方向に周期的に走査することによって、パルスイオンビーム化される。

検出器には中央に小孔のあいた MCP とその後面に配置したアノードプレートで構成されている。MCP には-2kV の高電圧が印加されているため、小孔を通過するイオンが無電界中を進行するように MCP 前面に接地条件に近い+20~30V が印加されたメッシュのグリッドが置かれている。

散乱粒子の飛行時間(TOF)スペクトルを測定するためには、イオンビームのチョッピングに同期したスタート信号と検出器(MCP)からのストップ信号との時間差を測定しそれらを各々の時間ごとに計数(ヒストグラミング)する必要がある。この手法として本装置では時間デジタル変換器(TDC : Time Digital Converter)を用いている。この方式では時間差をデジタル信号に変換し、この信号のデジタル処理によりヒストグラミングを行う。この時間分解能は処理系の周波数によって決定される。スタート信号とストップ信号の間でデジタル計数しているので1つのスタート信号に対して多数個のストップ信号を対応させることが出来る。したがって多現象測定には非常に有効である。本装置では8チャンネルのTDCを使用しているため、1つのスタート信号に対して、8つのストップ信号まで観測できる。

実際の CAICISS 測定では散乱断面積の計算から1つのスタート信号あたりのストップ信号数は平均1つ以下と考えられる為、多現象測定の必要はないが、多現象測定が可能であればノイズ等による実信号の読み落としを防ぐことが出来る。

測定中の試料電流はサンプルホルダー裏面からゴニオメーターを介して端子に引き出し、pA メータ(ADVANTEST R8240)によって測定した。この測定電流を TOF スペクトル測定時に制御信号と同期させ、積算するシステムを構築することで TOF スペクトルを試料電流(打ち込みイオンビーム電流)で規格化することが可能になっている。

本研究では以下の条件で測定を行った。

表 4-2-4. CAICISS 測定条件

イオン種	He ⁺
加速電圧	2 keV
チョッピング周波数	100 kHz
パルス幅	150 ns
飛行距離(Flight pass) <i>L</i>	705 mm

TOF スペクトル

Ge(100)表面および Si(100)表面にイオンを垂直に入射させた場合の TOF スペクトル ($\text{He}^+ : 2\text{keV}$)を図 4-2-18(a)および図 4-2-18(b)に示す。それぞれの TOF スペクトルは試料電流によって規格化されている。Ge(100)表面の TOF スペクトルは 4280ns 付近にピークをもつ表面近傍 Ge との直衝突による弾性散乱信号と Ge バルクでの多重散乱に起因する、遅れてピークを持つ信号との合成スペクトルとなる。すでに述べたように、この弾性散乱信号は表面原子と 1 回または 2 回の弾性散乱で散乱角が 180° になったイオンによる。同様に Si(100)表面からの TOF スペクトルは 4660ns 付近にピークを持つ表面近傍 Si からの弾性散乱信号と多重散乱信号分との合成スペクトルとなる。なお、Ge からのスペクトルと Si からのスペクトルの強度差は Si と Ge の散乱断面積の違いに原因している。

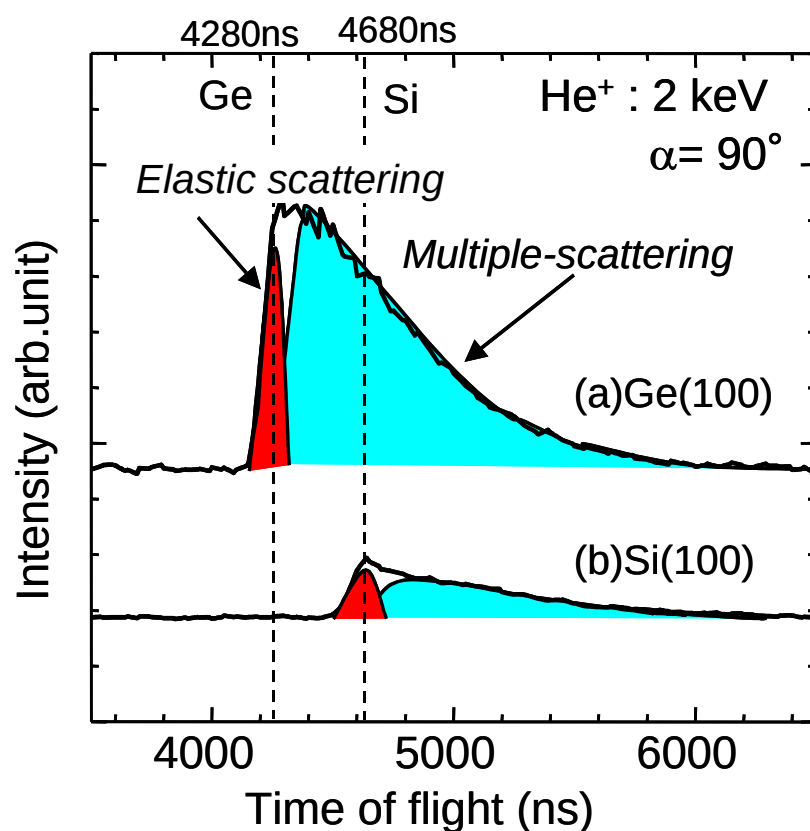


図 4-2-18. TOF スペクトル

Shadow cone 形状

固体表面にイオンを入射した際に形成される Shadow cone 形状は表面構造解析の基礎となる。そこで本研究でもちいた測定系、および測定元素を対象に Shadow cone の形状を検討する。入射イオン種を変化させた場合 Shadow cone 形状の変化を計算した。固体表面原子とイオンとの間に働く相互作用ポテンシャルとして Moliere の近似式を仮定して計算される Shadow cone 半径とクーロン散乱のみを仮定して計算した Shadow cone 半径との関係を経験式で表すことで、Moliere の近似式を仮定した相互作用ポテンシャルを考慮した Shadow cone 半径を入射イオンと原子の原子番号 Z_1 、 Z_2 と入射イオンの入射エネルギー E_0 から算出出来る Oen[28]の式によって計算をおこなった。

加速電圧 2keV の He^+ イオンによって形成される Shadow cone の形状を H,C,Cl,Si および Ge について計算した結果を図 4-2-19 に示す。

先ほども述べたように、Shadow cone の形状は原子とイオンとの遮蔽クーロンポテンシャルによって決まる。このため質量数の大きい Ge は Si に比べて大きな Shadow cone を形成する。2keV で加速した He^+ イオンに対して Ge 原子が形成する Shadow cone の大きさは 6Å 後方で半径が約 1 Å である。

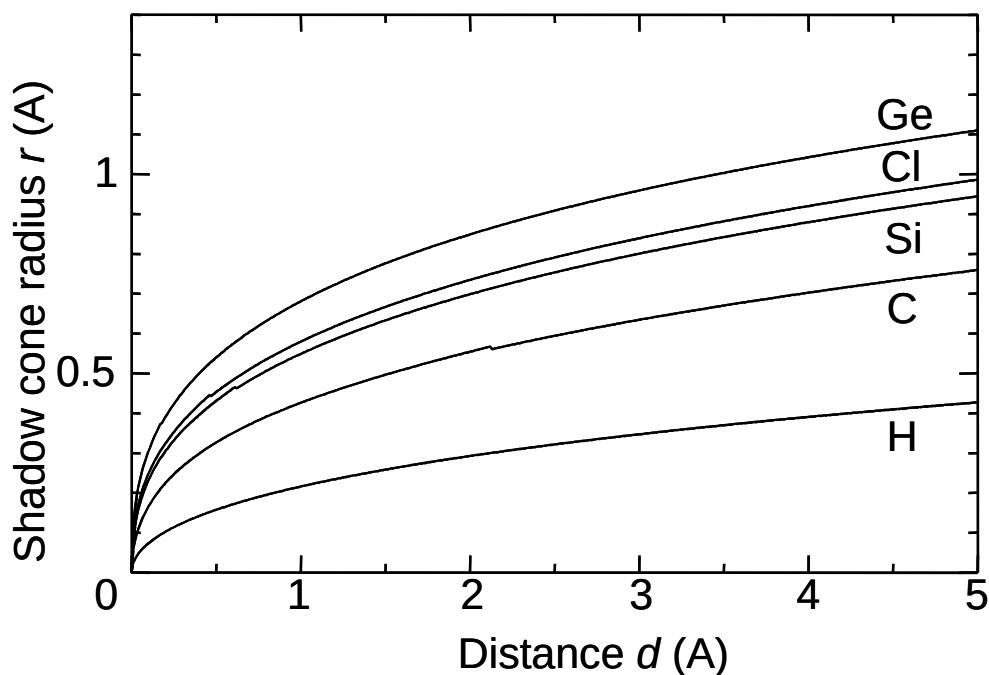


図 4-2-19. Shadow cone 半径計算結果 (He^+ :2keV)

散乱強度入射角度依存性

Si(100)表面についてイオンの入射角 α を面内[110]方向にそって連続的に変化させた場合について散乱強度の入射角度依存性を図 4-2-20 に示す。散乱強度は弾性散乱成分のみを用いた。

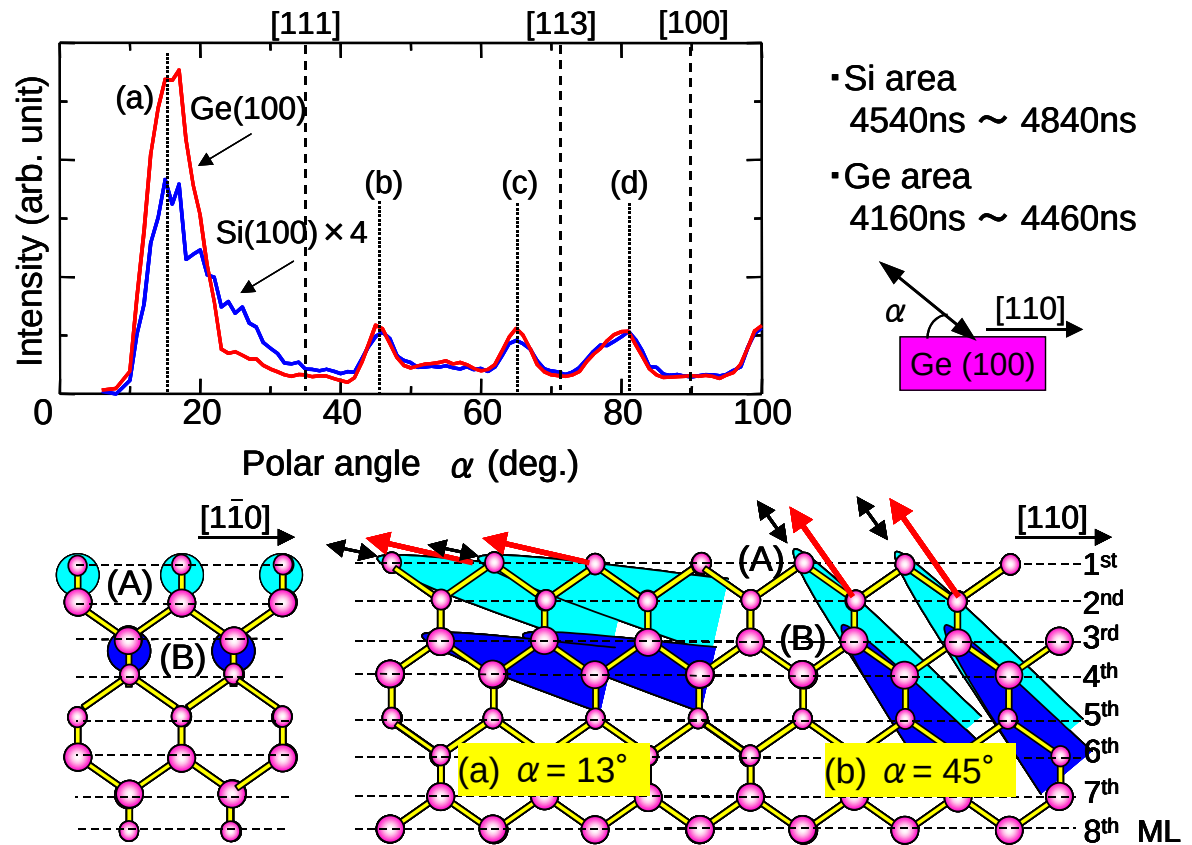


図 4-2-20. 面内[110]方向における散乱強度入射角 α 依存性

Si がダイヤモンド構造の結晶であるために、入射角依存性には Shadowing によるディップと Focusing によるピークが現れる。第 1 のディップは $\alpha = 35^\circ$ で生じており、これはイオンが[111]方向から入射した状態である。第 2 のディップは $\alpha = 71^\circ$ 、第 3 のディップは $\alpha = 90^\circ$ でそれぞれ[113]方向、[100]方向に対応する。これらディップの両側の適当な角度では Shadow cone のエッジに下層原子がある状態、すなわち、Focusing 効果が現れる。(a)に示したピークは最表面原子群によって形成された Shadow cone の上側の端が同一平面上の原子

に Focusing されたことによる。なお、このピークがブロードになっているのは Shadow cone の下側の端が表面第 2 層の原子群に Focusing されたことによるピークと重なっているためである。また、表面には単原子層高さのステップが無数に形成されと考えられる。ステップによって 1 原子層だけ下がったアンチフェイズドメインが全体の 50% の割合で存在すると仮定すると、入射角依存性で観測されるスペクトルは面内で 90° 回転した方向、すな

わち $[1\bar{1}0]$ 方向にそって入射角を変化させた場合(ステップ下段に相当)に得られるスペクトルが面内 $[110]$ 方向にそって入射角を変化させた場合(ステップ上段に相当)に得られるスペ

クトルに加わる。言い換えれば、面内 $[110]$ 方向および面内 $[1\bar{1}0]$ 方向にそって得られるスペクトルは等価であるといえる。面内 $[110]$ 方向から原子配列をながめれば、図 4-2-20 に示すように原子(A)だけではなく原子(B)も入射イオンに対して”表面“原子とみなせる。

(b) に示したピークは Shadow cone の上側の端がそのすぐ下層の原子群に Focusing されたことによる。(c) のピークは Shadow cone の下側の端が 3 層下の原子に Focusing されることによる。また (d) に示すピークは Shadow cone の上側の端が 3 層下の原子に Focusing されることによるピークと Shadow cone の下側の端が 4 層下の原子に Focusing されたピークとの合成である。 $[100]$ 軸に対して結晶は 4 回対称である。したがって、(d) と同様のピークが $\alpha = 100^\circ$ 近傍に生じる。このようにイオンの入射角度を変えて Shadow cone の向きを変化させることで散乱強度が変わることは、CAICISS によってこまかな結晶構造を評価出来ることを意味する。CAICISS ではイオン源と検出器が同軸上に配置されているため、従来の LEIS や RBS で問題となる Blocking 効果による構造解析時の複雑さが解消され、よりシンプルな構造解析が可能となっている。

図 4-2-20 には Ge(100) 表面からのスペクトルも示してある。Ge もダイヤモンド構造であるから信号のディップは Si (100) の場合と全く同じ位置に現れる。しかし、散乱断面積が大きいので信号の変化分が大きくなる。また Shadow cone 半径が大きいため、信号がピークをとる角度が若干異なる。

ヘテロ界面の評価法

以上でしめした TOF スペクトルの特徴をもとに以下ではヘテロ界面の評価法について具体的に説明する。

①入射角 $\alpha=90^\circ$ における TOF スペクトル

Shadow cone が下層にある原子を隠す適当な角度では下層からの弾性散乱成分を最小限に抑えられるので、表面に敏感な測定が可能となる。(100)表面に入射角 $\alpha=90^\circ$ において He^+ を入射した場合を例として図 4-2-21 に示す。表面再配列の効果を無視すると約 $6\text{\AA}$ (4ML) 後方で Shadow cone の半径は約 $1\text{\AA}$ である。[110] 方向に沿った原子間隔は約 $4\text{\AA}$ であって、1 層分つまり $1.41\text{\AA}$ だけ下層の原子とも $2\text{\AA}$ の間隔がある。したがって表面第 4 層までの原子は Shadow cone に隠れないので、弾性散乱にほぼ同程度に寄与することができる。しかし、5 層目以下はそれぞれ、1~4ML までの原子によって形成される Shadow cone の影に入るため、弾性散乱に寄与しない。よって、この角度では表面 1~4ML までの原子の変化のみをダイレクトに観測することが出来る。すなわち、この角度における TOF スペクトルの変化からヘテロ界面の成長初期における組成変化を調べることが出来る。

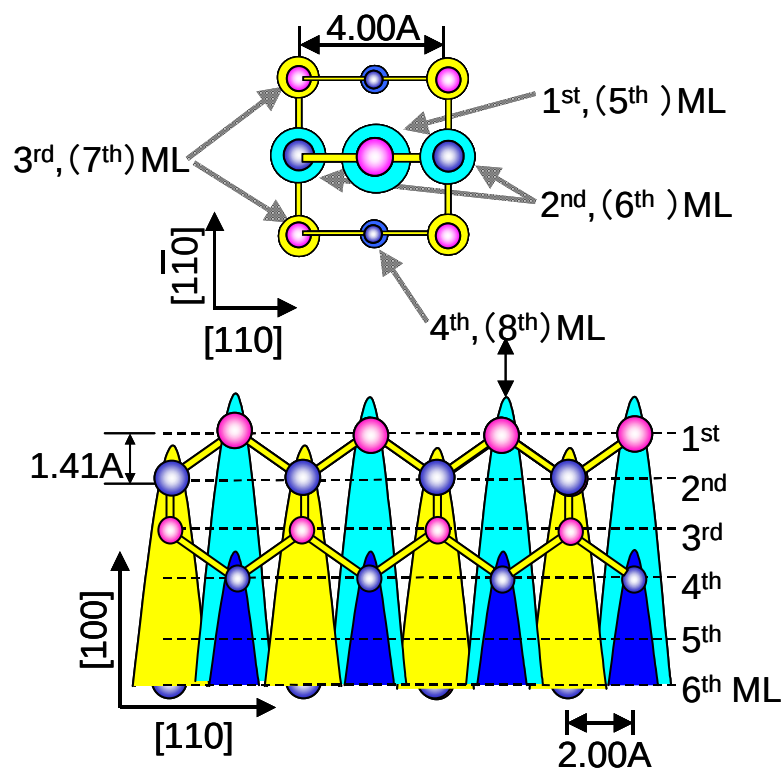


図 4-2-21. 入射角 $\alpha=90^\circ$ における TOF 測定

②TOF 差スペクトル

Ge(100)表面に成長した Si 層の評価法の概念図を図 4-2-22 に示す。表面 4ML の一部に Si が堆積してあるので、堆積前に表面 4 ML 内にあった Ge の一部が新たに堆積した Si の形成する Shadow cone 内に隠れる。このため、(a)に示すように Si の弾性散乱信号が生じると同時に Ge の弾性散乱信号は、Shadow cone に隠れた分だけ減少する。Si の散乱断面積は Ge の散乱断面積の 20%程度であるので、Ge の信号の減少分は Si の信号の増加分より大きい。また、Ge の多重散乱信号は内部 Ge に起因するのでほとんどそのまま残ると考えられる。

弾性散乱信号の変化分だけを抽出するために Ge 基板測定 TOF スペクトルとの差をとることを提案する。この差スペクトルは(c)に示すように、表面 Ge のピーク位置には表面 Ge 成分の変化分のみを、また表面 Si のピーク位置には表面 Si の変化分のみをそれぞれ抽出することが出来る。

実際のスペクトルでは Ge によって多重散乱されたイオンは表面 Si あるいは Ge 層を通過する必要がある。イオンはその際にも散乱されるので、検出器に戻る多重散乱されたイオンの量には表面組成が影響する。すなわち、バックグラウンドノイズは表面が Ge から Si に変わるにつれて減少する。したがって表面 Si の弾性散乱信号を正確に抽出するためには、表面 Si による内部多重散乱信号成分のダンピング効果を考慮する必要がある。このプロセスとしては、まず測定 TOF スペクトルの大きさを Ge 基板の TOF スペクトルの大きさと同一になるように拡大(γ 倍だけ)する。この拡大後の波形から Ge 基板の TOF スペクトルを引いて多重散乱成分を除去し、ついで得られた差スペクトルにおいて表面 Si 成分について $1/\gamma$ に大きさを戻す。同様な処理が Ge/Si 構造においても可能である。

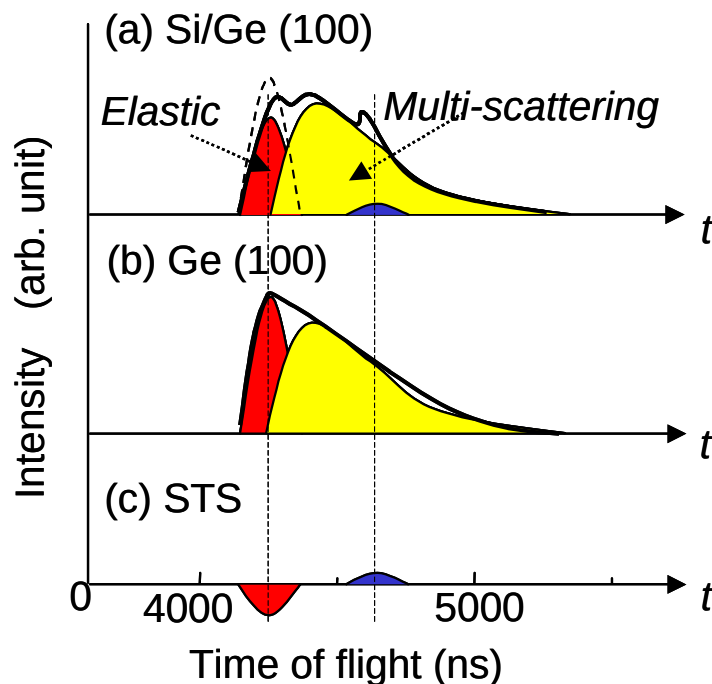


図 4-2-22. TOF 差スペクトル概念図

4-3.まとめ

ヘテロ原子層エピタキシーの提案

Si および Ge の新しいヘテロエピタキシー法として 1 原子層吸着（第 1 層の制御）と原子層成長法を組み合わせたヘテロ原子層成長法を提案した。

1.Si ヘテロ原子層成長法

Ge 表面への SiH_4 の飽和吸着による Si の 1 原子層吸着

+

ジクロロシランと原子状水素の交互供給法による Si 原子層成長法

2.Ge ヘテロ原子層成長法

Si 表面への GeCl_4 と原子状水素による Ge の 1 原子層吸着

+

ジメチルゲルマンと原子状水素の交互供給法による Ge 原子層成長法

以上の方法では 1 原子層単位での膜厚制御性が実現されるだけでなく、原子層成長法の特徴である飽和吸着状態において表面被覆種が Surfactant として働く。このため、インターミキシング、Ge 表面偏析を抑制した急峻なヘテロ界面制御も期待される。

ヘテロ界面の評価法

提案したヘテロ原子層エピタキシーの成長特性、およびヘテロ界面の評価法として、XPS による被覆率測定法および同軸型直衝突イオン散乱分光法(CAICISS)によるヘテロ界面の評価法を提案した。

CAICISS 測定によって得られる TOF スペクトルの表面での弾性散乱に起因する成分の変化を抽出する Subtracted TOF spectrum : STS を提案し、より表面に敏感な測定が可能であることを示した。

参考文献

- [1] K.Ikeda, S.Imai and M.Matsumura : Appl. Surf. Sci., 112(1997)87.
- [2] Y.Takahashi and T.Urisu : Jpn. J. Appl. Phys., 30(1991)L209.
- [3] M.Sakuraba, J.Murota, T.Watanabe, Y.Sawada and S.Ono : Appl. Surf. Sci., 82/83(1994)354.
- [4] A.Sasaki and T.Tatsumi : Appl. Phys. Lett., 64(1994)52.
- [5] P.A.Coon, M.L.Wise and S.M.George : J. Cryst. Growth, 130(1993)162.
- [6] S.Sugahara, T.Kitamura, S.Imai, Y.Uchida and M.Matsumura : Appl. Surf. Sci., 107(1996)137.
- [7] S.Sugahara and M.Matsumura : Appl. Surf. Sci., 112(1997)176.
- [8] P.A.Coon, M.L.Wise and S.M.George : Surf. Sci., 278(1992)383.
- [9] D.A.Lapiano-Smith and F.R.McFeely : Thin Solid Films, 225(1993)187.
- [10] J.M.Heitzinger, J.M.White and J.G.Ekerdt : Surf. Sci., 299/300(1994)892.
- [11] 大西孝治、堀池靖浩、吉原一絃 編: 「固体表面分析 I」 講談社サイエンティフィク
- [12] 染野壇、安盛岩雄 編: 「表面分析」 講談社サイエンティフィク
- [13] S.Tanuma, C.J.Powell and D.R.Penn : Surface. Interface Analysis, 21(1994)165.
- [14] F.J.Himpsel, M.R.McFreely, A.Taleb-Ibrahimi, J.A.Yarmoff and G.Hollinger : Phys. Rev., B38(1988)6084.
- [15] M.R.Arghavani, R.Braunstein, G.Chalmers, D.Shinrun and P.Yang : Solid State Communications, 71(1989)599.
- [16] T.Aoyama, T.Sugii and T.Ito : Appl. Surf. Sci., 41/42(1989)584.
- [17] D.Schmeisser, R.D.Schnell, A.Bogen, F.J.Himpsel and D.Rieger : Surf. Sci., 172(1986)455.
- [18] E.Sadayuki, S.Imai and M.Matsumura : Jpn. J. Appl. Phys., 34(1995)6166.
- [19] M.Wittmer, D.Ugolini and P.Oelhafen : J. Electrochem. Soc., 137(1990)1256.
- [20] G.Boishin, G.Tyuliev and L.Surnev: Surf. Sci., 303(1994)333.
- [21] S.Sugahara, T.Kitamura, S.Imai, Y.Uchida and M.Matsumura : Appl. Surf. Sci., 107(1996)137.
- [22] H.Namba, T.Yamaguchi and Haruo Kuroda : Surf. Sci., 283(1993)132.
- [23] 八木克道 編: 「表面の構造解析」 丸善
- [24] M.Aono, Y.Hou, R.Souda, C.Oshima, S.Otani, Y.Ishizawa, K.Matsuda and R.Shimizu : Jpn. J. Appl. Phys., 21(1982)L670.
- [25] D.J. O'Conner : Mikrochim. Acta, 120(1995)159.
- [26] M.Aono, C.Oshima, S.Zaima, S.Otani and Y.Ishizawa : Jpn. J. Appl. Phys., 20(1981)L829.
- [27] M.Katayama, E.Nomura, N.Kanekama, H.Soejima and M.Aono : Nucl. Instr. and Meth., B33(1988)857.
- [28] O.S.Oen : Surf. Sci., 131(1983)L407.

第5章 Ge ヘテロ原子層エピタキシー

はじめに

本章では第4章で提案した Ge hetero-ALE を実験的に検証する。はじめに Ge hetero-ALE の第一ステップである Si(100)表面への Ge の1原子層吸着特性を XPS、CAICISS によって評価し、理想的な1原子層吸着が実現可能な条件をあきらかにした。つづいて、Ge hetero-ALE についても 1~4ML までの成長初期特性を XPS によって評価し、Layer-by-layer での成長特性が実現可能な条件とその限界(臨界膜厚)をあきらかにした。さらに、この Ge hetero-ALE で成長したヘテロ界面を CAICISS によって評価した。

5-1.Si(100)表面への Ge の 1 原子層吸着特性

5-1-1. はじめに

Si(100)表面に 1 原子層の Ge 層を形成する手法として、ここでは第 4 章で提案した GeCl_4 (Germanium tetra chloride :GTC)と原子状水素の交互供給による 1ML-Ge/Si(100)構造の形成を実験的に検証する。

5-1-2 .実験方法

図 5-1-1 に Ge の 1 原子層吸着のタイムシーケンスを、表 5-1-1 に標準実験条件を示す。ここでは CAICISS および XPS をもちいて Ge の 1 原子層吸着特性の評価をおこなった。

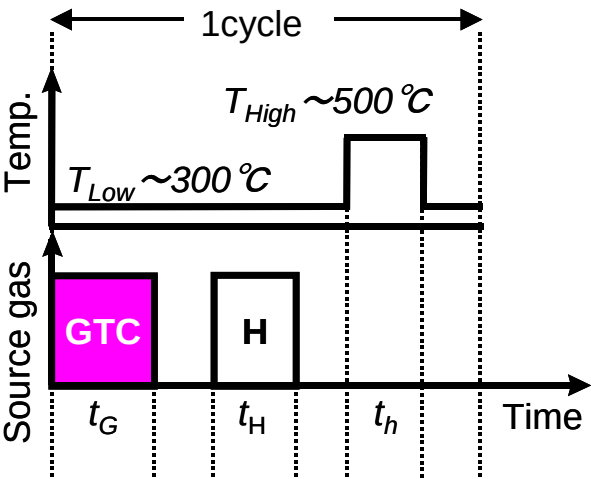


図 5-1-1.Ge の 1 原子層吸着タイムシーケンス

表 5-1-1.標準実験条件

<u>・GTC adsorption</u>		<u>・AH exposure</u>	
Substrate temperature	$T_{Low}=300^{\circ}\text{C}$	Substrate temperature	$T_{Low}=300^{\circ}\text{C}$
GTC pressure	$P_G=30\text{ mTorr}$	H_2 pressure	$P_{\text{H}_2}=5.0\times 10^{-4}\text{ Torr}$
GTC exposure time	$t_G=3\text{ s}$	AH exposure time	$t_H=20\text{ s}$
		Filament temperature	2000K
<u>・H desorption</u>			
H desorption temperature	$T_{High}=500^{\circ}\text{C}$	Number of cycle	$n=15$
H desorption time	$t_h=30\text{ s}$		

5-1-3 .CAICISS、XPS による Si(100)表面への Ge 初期吸着特性評価

Si(100)表面へ図 5-1-1 に示したシーケンスによって 1 ML の Ge を成長した際のサイクル数による TOF スペクトルの変化を図 5-1-2 に示す。Si(100)表面からのピークに最表面に存在する Ge による 4280ns 付近のピークが加わったスペクトルが観測され、サイクル数とともにこのピーク強度は増加し 15 サイクル以上で飽和した。

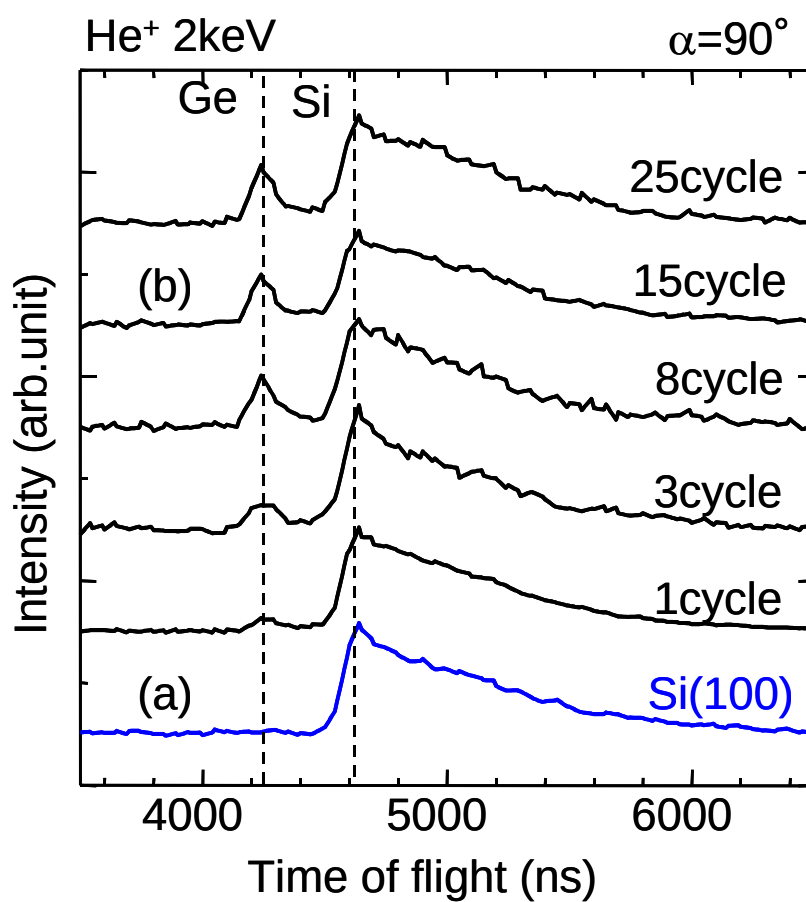


図 5-1-2. サイクル数による TOF スペクトルの変化

この GTC 照射による sub-monolayer 吸着サイクルを繰り返した際のサイクル数による TOF スペクトルの Ge 信号強度（面積）の変化と XPS による Si_{2p} と Ge_{3d} の光電子強度比により求めた Ge の被覆率との関係を図 5-1-3 に示す。Ge の被覆率はサイクル数とともに増加し、12 サイクル以上において 1ML で飽和した。また、CAICISS による測定と XPS の結果は良い一致をみた。

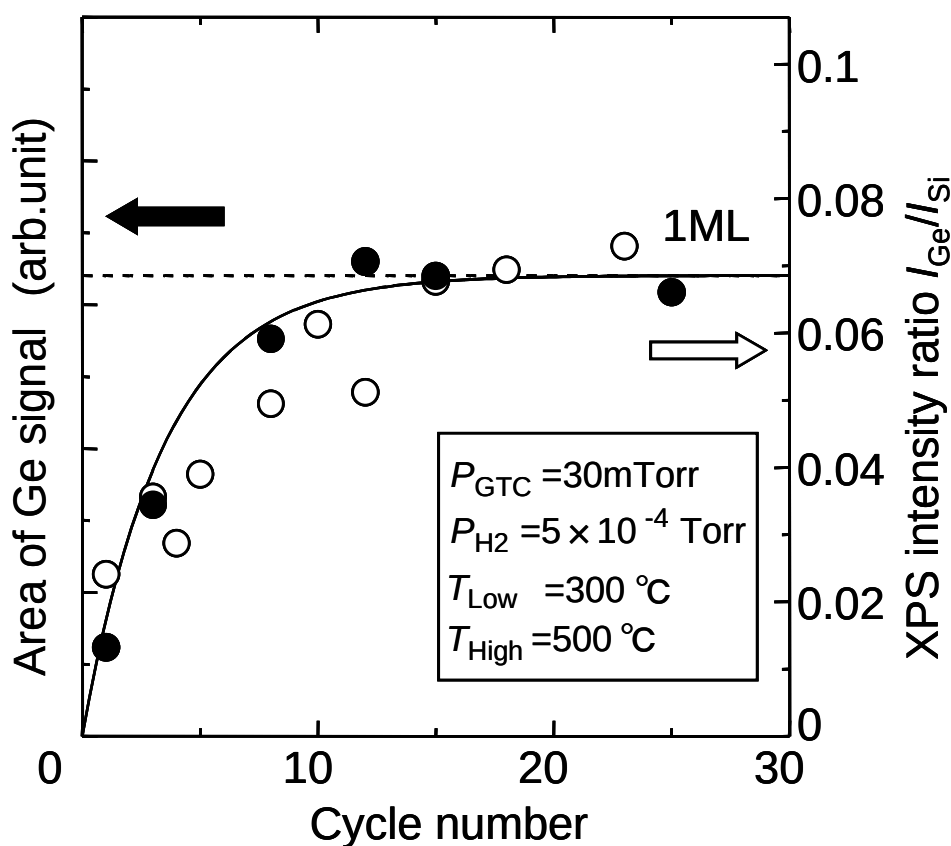


図 5-1-3.CAICISS 測定での Ge ピークの変化と
XPS 測定による Ge 被覆率との関係

図 5-1-2 に示した 1ML-Ge/Si(100)から得られるスペクトルと Si(100)表面から得られるスペクトルの差をとる TOF 差スペクトル法(γ を考慮)により表面からの弾性散乱成分の変化を抽出した結果を図 5-1-4 に示す。Ge および Si のそれぞれのピーク位置には表面が Si から Ge に変化したことに起因する Ge の正の成分(図 5-1-4(a))と Si の負の成分(図 5-1-4(b))が観測された。しかし、Si の変化は、Ge の変化分に比べて明確性が劣る。しかし、この測定はすべて入射角 $\alpha=90^\circ$ であることから組成変化は少なくとも表面 4ML 内で完了していると考えられる。そこで、以下では 1ML 分の Ge 原子が表面 4ML 内にどのように分布しているかについて検討した。

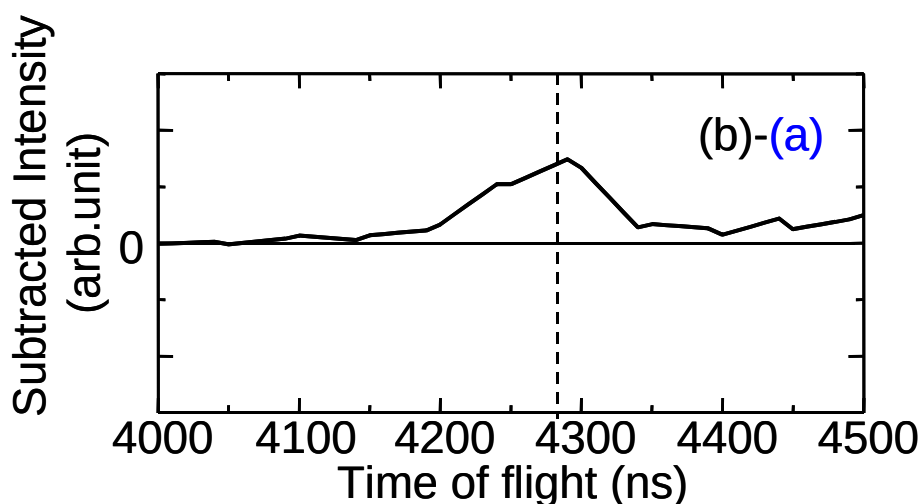


図 5-1-4(a).TOF 差スペクトル(Ge 成分)

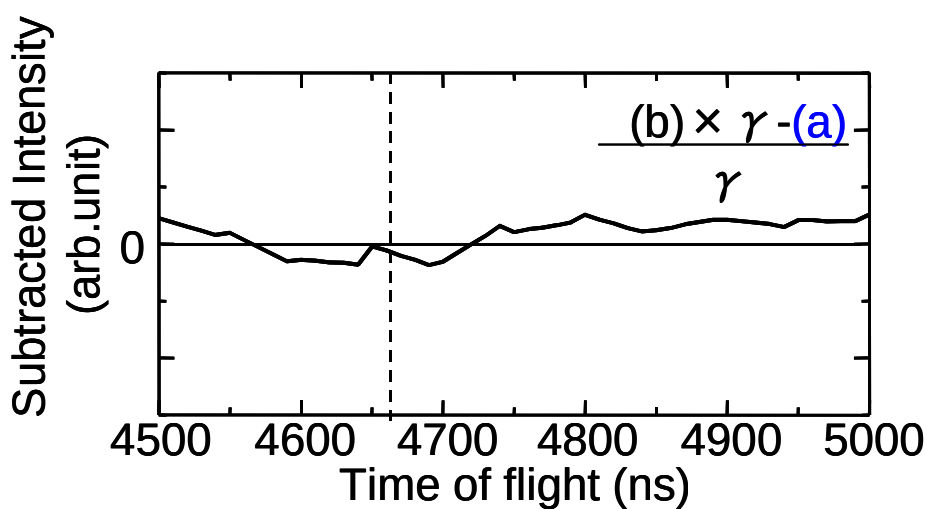


図 5-1-4(b).TOF 差スペクトル(Si 成分)

5-1-4 .CAICISS による吸着形態評価 (TOF スペクトル)

まず Ge 原子が凝集し局所的に集まって存在する可能性について以下のように評価した。もし、局所的に Ge が凝集している場合には、 $\alpha=90^\circ$ で入射したイオンが、図 5-1-5(a)に示すように最表面の Ge 原子によって前方散乱した後に凝集によってできた下層の Ge によって後方散乱して検出器に戻る成分が生じる。このときのイオンのエネルギー損失は第 4 章で述べたように、最表面の Ge と 1 回の直衝突によって後方散乱した場合と等しいので、ピークは同じ位置に観測される[1]。これに対し、Ge 原子が同一平面に配列している場合には、入射したイオンは図 5-1-5(b) に示すように最表面の Ge 原子によって前方散乱した後、表面第 2 層の Si によって後方散乱して検出器に戻る。あるいは図 5-1-5(c)に示すように、上層 Si で前方散乱された後 Ge で後方散乱されて検出器に戻る。この場合 Si との衝突によるエネルギー損失が大きいため TOF スペクトルが後方にシフトする。

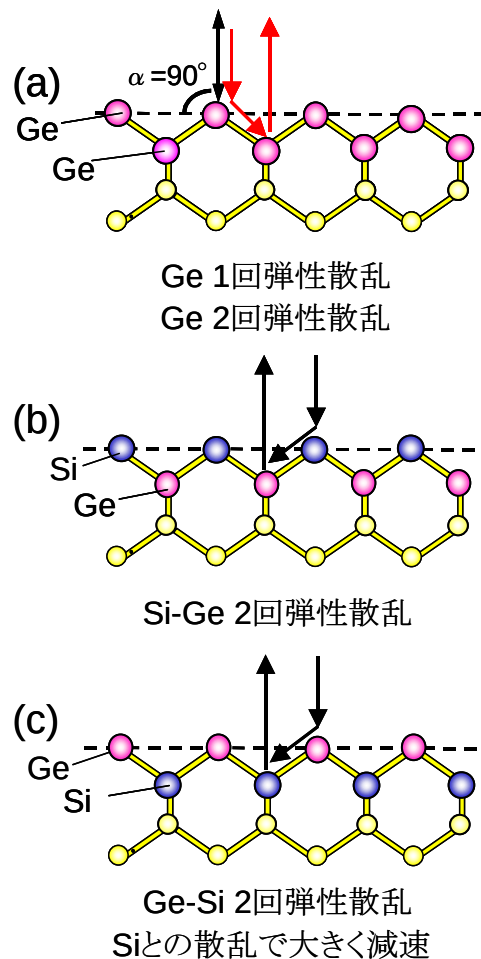


図 5-1-5. 2 回散乱によるエネルギー損失

この関係を用いて、Si(100)表面に GTC を 1 回照射して Ge を sub-monolayer 吸着した試料からの TOF スペクトルと 1ML 吸着した試料からの TOF スペクトルを XPS により測定した Ge の被覆率で規格化し、TOF スペクトルの 2 回散乱成分の変化を比較する。

結果を図 5-1-6.に示す。Sub monolayer 吸着の試料では、試料作製温度が低いこと、Ge 原子が統計的に集合しにくいこと、から、1 ML 吸着した試料に比べて Ge のクラスターは格段に少ないと考えられる。したがって、1 ML 吸着した試料に Ge のクラスターが形成されて、2 原子層以上の Ge が表面に存在すると仮定すれば、2 個の Ge 原子との 2 回散乱によって後方に散乱される成分が直衝突の成分に加わる。また、その分だけ Si と Ge とによって(大きなエネルギー損失を伴いながら)後方に弾性散乱される成分が減少する。しかし、Ge 被覆率で規格化した Sub monolayer 吸着した試料の差スペクトルは、両者の成分共に、1ML 吸着した試料のそれに一致した。以上の結果から Ge 原子が平面状に配列されていることがわかった。

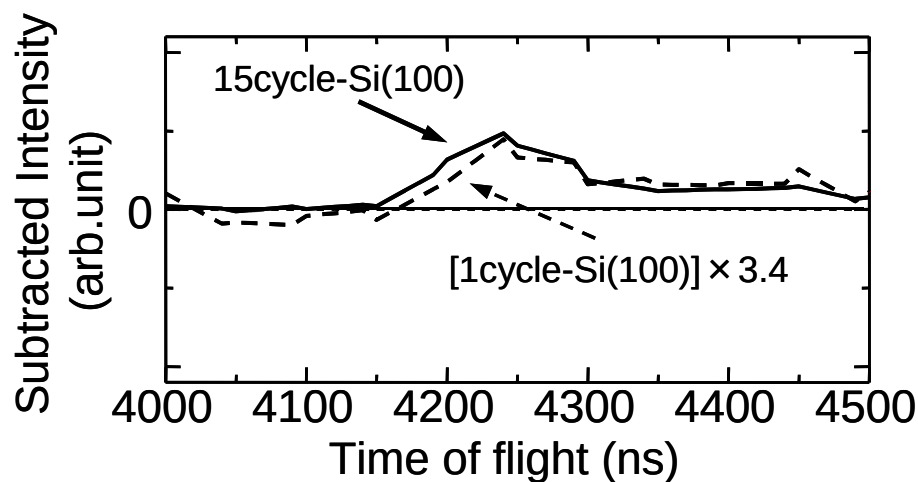


図 5-1-6. 2 回散乱成分の比較

5-1-5 .CAICISS による吸着形態評価 (散乱強度入射角度依存性)

散乱強度入射角依存性によって平面状に配列した Ge の位置について評価した。1ML-Ge/Si(100)構造の Si および Ge の散乱強度入射角度依存性を図 5-1-7 に示す。基板 Si からの散乱強度は Focusing、Shadowing による散乱強度の振幅がみられるのに対し、吸着 Ge からの散乱強度には $\alpha=15^\circ$ 付近の最表面に存在する Ge 原子への Focusing によるピークが観測される以外、表面第 2 層以降への Focusing に起因するピークは全く観測されなかった。Ge 原子層が最表面に存在するとすれば、Ge 原子層は他の原子が形成する Shadow cone による Shadowing 効果および Focusing 効果を受けない。よって Ge の散乱強度入射角依存性には散乱強度の振幅は観測されない。一方、もし、Ge 原子層が表面第 2 層以下に存在するとすれば、上層の Si が形成する Shadow cone からの Shadowing 効果および Focusing 効果によって Ge の散乱強度入射角依存性には散乱強度の振幅が観測されるはずである。したがって、1ML の Ge 層は最表面を形成していると結論した。このことは、 $\alpha=15^\circ$ において Ge の Focusing 効果によるピークが存在することも説明できる。

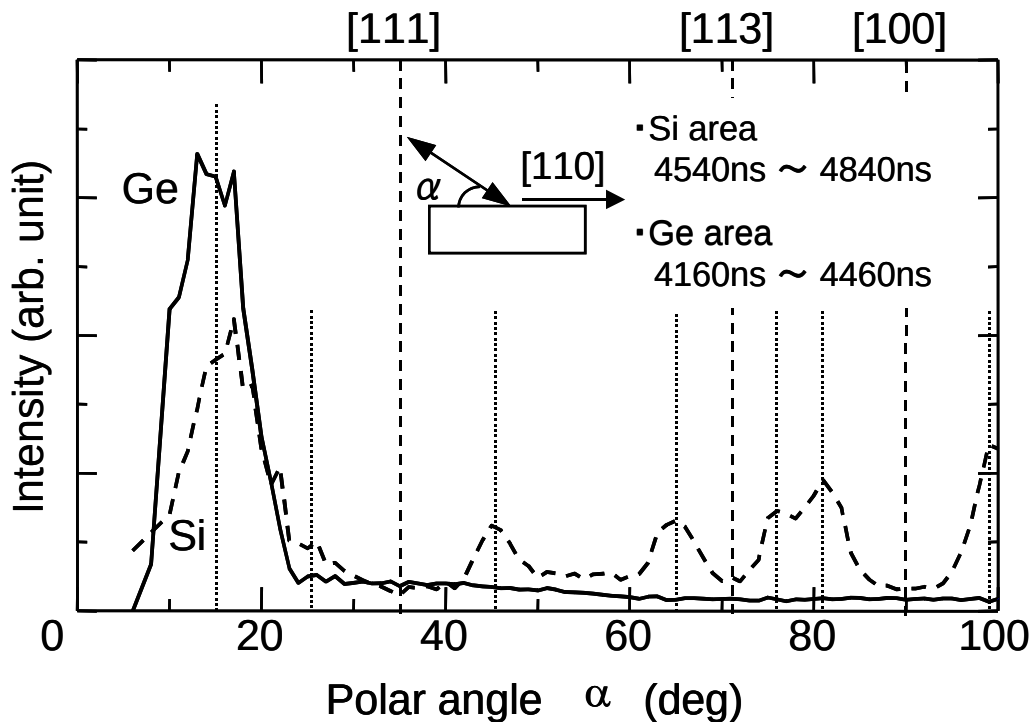


図 5-1-7. 1ML-Ge/Si(100)構造 TOF スペクトル散乱強度入射角度依存性

以上の結果から、Ge hetero-ALE のプロセスによって Ge のクラスタリング、インターミキシングを抑制した 1ML-Ge/Si(100)構造が作製出来たことを確認した。この結果はプロセス温度が 500°C と低温であること、塩素および水素の Surfactant 効果[2]によるものと考えられる。

5-1-6 .RHEED による結晶性評価

成長膜の結晶性を RHEED によって評価した。図 5-1-8.に Si(100)表面に Si_2H_6 の GS-MBE により Buffer 層を成長した直後の RHEED 像を示す。RHEED 像にはストリークと菊地帯が観測され、平坦で清浄な Si(100)表面の実現が確認できた。

図 5-1-9.にこの表面に GTC と原子状水素の交互供給法によって 1 原子層の Ge を形成した表面の RHEED 測定結果を示す。RHEED 像にはストリークと菊地帯が観測され平坦に結晶性の膜が成長していることがわかった。

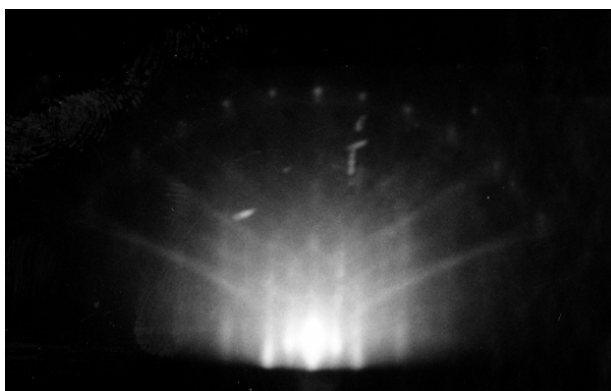


図 5-1-8. RHEED 像(Si buffer 層)

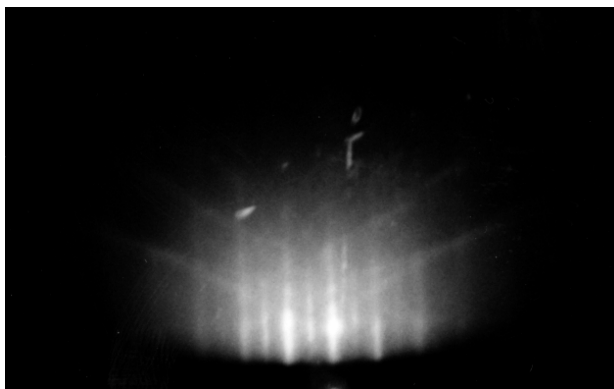


図 5-1-9. RHEED 像(1ML-Ge/Si(100))

5-2. Ge ヘテロ原子層エピタキシーの成長特性

5-2-1.はじめに

ここでは第4章で提案した Si(100)表面への Ge ヘテロ原子層エピタキシーを実験的に検証した結果を述べる。Ge hetero -ALE では Si 基板の下地の効果が Ge 吸着種の吸着特性に大きく影響する。しかし、1 原子層単位の Layer-by-layer 成長特性は Ge の膜厚が臨界膜厚に達するまで維持された。

5-2-2.ヘテロ原子層エピタキシー

図 5-2-1 に Ge hetero-ALE のタイムシーケンスを示す。前節で述べた Si(100)表面への 1 原子層吸着[3]、および第 3 章で述べた Ge-ALE を組み合わせることで化学的性質が異なる Si(100)表面上に Ge-ALE による Layer-by-layer での成長が可能となる。

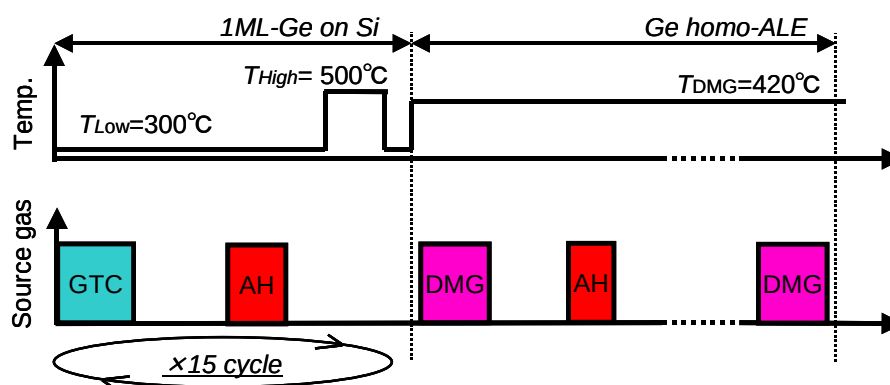


図 5-2-1.Ge hetero-ALE タイムシーケンス

1ML-Ge/Si 及び Ge-ALE については 5-1 節および第 3 章で詳細に検討した。ここでは 1ML-Ge/Si 構造への Ge-ALE の成長特性について実験的に検証した結果を述べる。

5-2-3.実験方法

標準実験条件を表 5-2-1.に示す。Ge の被覆率は *ex-situ* XPS 測定による Si_{2p} と Ge_{3d} の光電子強度比、および CAICISS 測定によって評価した。また有機原料である DMG による C 汚染の影響を調べるため XPS 測定での C_{1s} ピークに観測される C-Si 結合によってケミカルシフトした成分を評価した。

表 5-2-1.標準実験条件

<i>•1ML-Ge growth on the Si(100) surface</i>			
<u>•GTC adsorption</u>		<u>•AH exposure</u>	
Substrate temperature	$T_{\text{Low}}=300^{\circ}\text{C}$	Substrate temperature	$T_{\text{Low}}=300^{\circ}\text{C}$
GTC pressure	$P_{\text{G}}=30 \text{ mTorr}$	H ₂ pressure	$P_{\text{H}_2}=5.0 \times 10^{-4} \text{ Torr}$
GTC exposure time	$t_{\text{G}}=3 \text{ s}$	AH exposure time	$t_{\text{H}}=20\text{s}$
		Filament temperature	2000K
<u>•H desorption</u>			
H desorption temperature	$T_{\text{High}}=500^{\circ}\text{C}$	Number of cycle	$n=15$
H desorption time	$t_{\text{h}}=30 \text{ s}$		
<i>•Ge homo-growth on the 1ML-Ge/Si(100) surface</i>			
<u>•DMG adsorption</u>		<u>•AH exposure</u>	
Substrate temperature	$T_{\text{homo}}=420^{\circ}\text{C}$	AH exposure time	$t_{\text{H}}=30\text{s}$
DMG pressure	$P_{\text{DMG}}=30 \text{ mTorr}$		
DMG exposure time	$t_{\text{DMG}}=20 \text{ s}$		

5-2-4.DMG による C 汚染の影響

XPS 測定における C_{1s} スペクトルは表 5-2-2. に示すように C-C 結合、C-Si 結合および C-O 結合による 5 つの成分に分離される。ここで半値幅は 1.9eV に固定した。

表 5-2-2. C_{1s} スペクトルのケミカルシフト

	Peak position (eV)	Chemical shift (eV)
C-C	284.6	--
C-O	286.1	1.5
C-O	287.4	2.8
C-O	288.8	4.2
C-Si	282.6	-2.0

図 5-2-2(a)にリファレンスとして Ge(100)表面に Ge-ALE によって 100ML の Ge を成長させた試料の XPS 測定による C_{1s} のスペクトルを示す。スペクトルは C-C 結合と C-O 結合に起因するピークに分離される。この際 C-C 結合ピークと C-O 結合ピークとの強度比は清浄 Ge(100)表面ピークで観察される強度比にほぼ等しい。この結果から C-C 結合ピークおよび C-O 結合ピークは大気暴露による汚染であると考えられる。Ge-C 結合に起因するケミカルシフト成分は C-C 結合ピークから -1.4eV の位置に観測されることが予測されるが、スペクトルには低エネルギー側にそのようなピークは観測されなかった。これは DMG に含まれるメチル基が原子状水素によって完全に除去されていること示唆している。

図 5-2-2(b)に Si(100)表面に GTC と原子状水素によって形成した 1ML-Ge/Si 構造の XPS 測定による C_{1s} スペクトルを示す。図 5-2-2(a)同様、スペクトルには C-C 結合成分と C-O 結合成分のみが観測され、その強度比もリファレンスとほぼ等しかった。この結果から、1ML-Si/Ge 構造では C 汚染は無いと結論した。

図 5-2-2(c)に Ge hetero-ALE により形成した 2ML-Ge/Si 構造の XPS 測定による C_{1s} スペクトルを示す。なお、 $T_{\text{homo}}=500^{\circ}\text{C}$ とした。大気暴露に起因する C-C 結合によるピーク、および高エネルギー側に C-O 結合に起因するケミカルシフト成分が観測された。さらに低エネルギー側のかたに C-Si 結合によるケミカルシフト成分が観測された。この結果から有機金属原料である DMG によって 1ML-Ge/Si 構造上においても C 汚染が生じることがわかった。

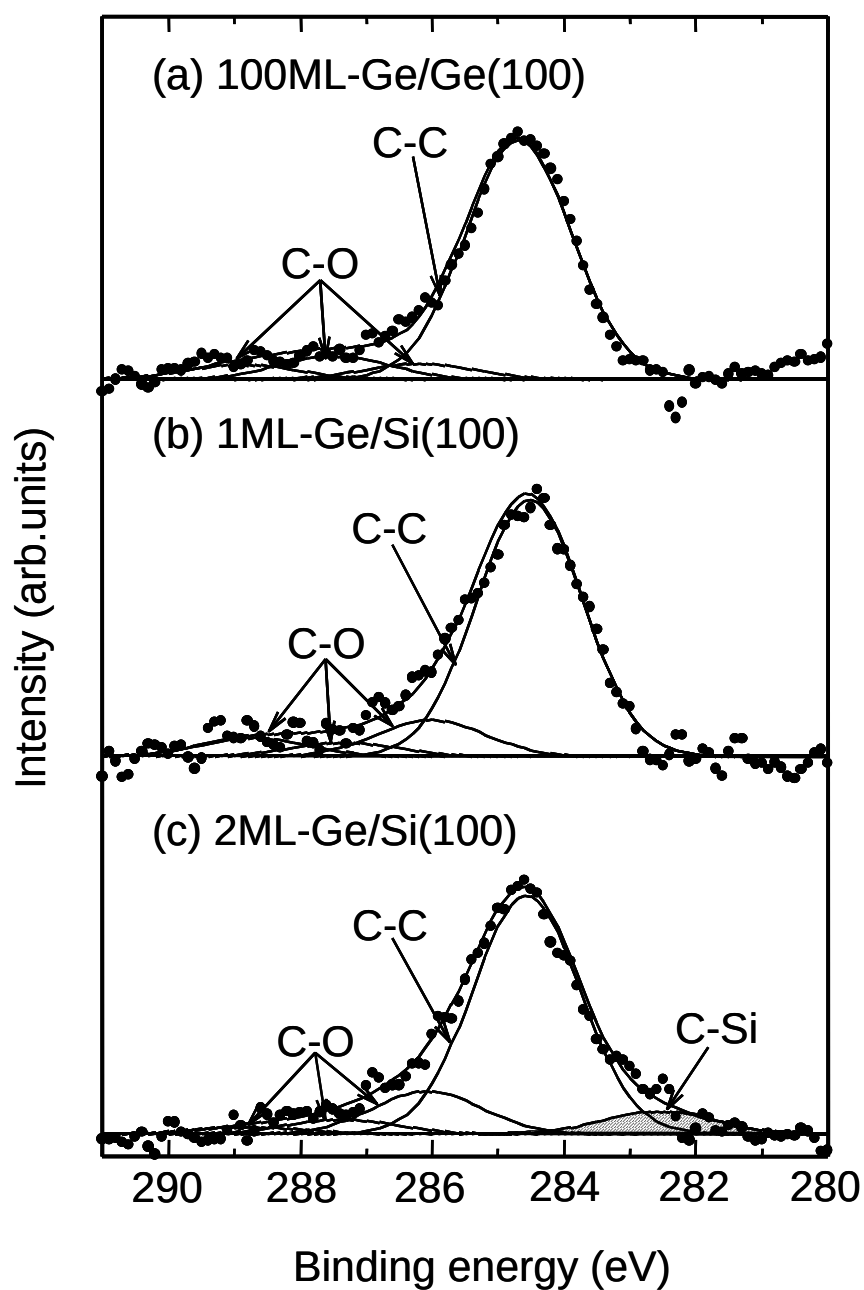


図 5-2-2.C1s XPS スペクトル

(a) Ge-ALE で成長した 100ML-Ge/Ge(100)

(b) GTC と AH で成長した 1ML-Ge/Si(100)

(c) Ge hetero-ALE で成長した 2ML-Ge/Si(100) ($T_{\text{homo}}=500^{\circ}\text{C}$)

5-2-5.1ML-Ge/Si(100)構造上への Ge-ALE 成長特性

図 5-2-3 に XPS 測定による Ge_{3d} と Si_{2p} の光電子強度比 γ_G から求めた Ge 被覆率の基板温度 T_{homo} 依存性を示す。DMG 照射時間 t_{DMG} は 5s とした結果を図中黒丸で示す。Ge の被覆率は基板温度とともに増加し 460°C 以上で 2ML で飽和する。この飽和吸着特性の低温側は 1ML-Ge/Si 構造表面からの水素の熱脱離速度によって律速されている。 $T_{\text{homo}}=510^\circ\text{C}$ 以上で過剰成長が観測され 2ML での飽和吸着が維持される温度範囲は 460°C から 500°C であった。

図中白丸に XPS 測定による C_{1s} と Si_{2p} の光電子強度比 γ_C の基板温度 T_{homo} 依存性を示す。C-Si 結合は 460°C 以上において明確に観測されはじめた。Ge 表面上において DMG は C 汚染をもたらさないことが報告されている[4,5]。しかし、1ML-Ge/Si 構造ではヘテロ界面のインターミキシングやディフェクトの影響で Si-C 結合が発生する可能性がある。このケミカルシフトによる C-Si 結合成分は $T_{\text{homo}}=440^\circ\text{C}$ 以下では観測されなかった。この結果は第3章において行った Ge-ALE 膜の SIMS 測定結果とも傾向が一致する。しかし、この温度領域では Ge の被覆率 γ_G は飽和吸着量 (2ML) に達しない。

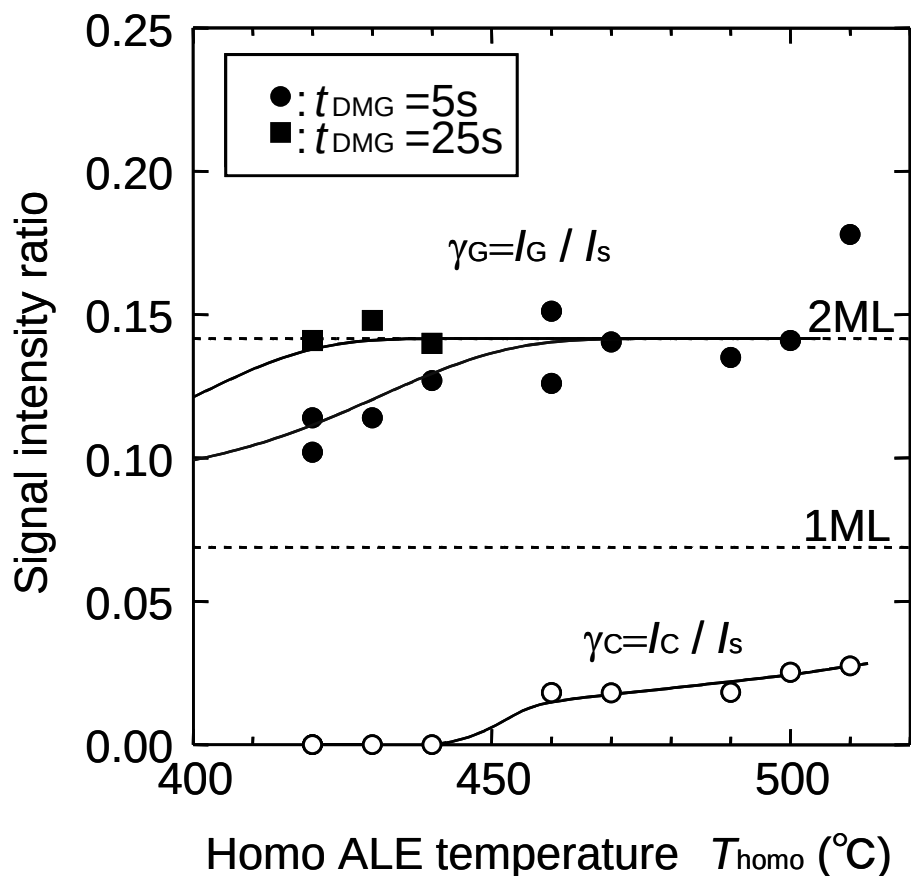


図 5-2-3.Homo-ALE 基板温度依存性

C-Si 結合成分を形成しない低温領域で Ge の被覆率を増加させるため、低温領域において t_{DMG} をのばした。 $T_{\text{homo}}=420^{\circ}\text{C}$ における Ge 被覆率の DMG 照射時間 t_{DMG} 依存性を図 5-2-4 黒丸に示す。縦軸上の黒三角は 1ML-Ge/Si の γ_{G} の値である。Ge の被覆率は DMG 照射後瞬時に 1.3ML まで増加し、以降、 t_{DMG} の増加とともに緩やかに増加し、 $t_{\text{DMG}}=20$ s 以上で 2ML で飽和する。図中白丸に示すように、この条件下では C-Si 結合に起因するケミカルシフト成分 γ_{C} は観測されなかった。図 5-2-3 黒四角に示すように、DMG 照射時間 t_{DMG} を 25s に延ばすことで低温領域において C 汚染の少ない 2ML-Ge/Si 構造の形成を実現した。

5-2-6.DMG 吸着特性

図 5-2-4 黒四角に 2ML-Ge/Si(100)構造上への Ge の被覆率の DMG 照射時間 t_{DMG} 依存性を示す。Ge の被覆率は $t_{\text{DMG}}=10$ s 以上で 3ML での飽和特性を示した。飽和吸着に要する DMG 照射時間は図中黒丸で示す 1ML-Ge/Si(100)構造上への飽和吸着に要する DMG 照射時間 20 s のほぼ半分であった。第 3 章の結果から Ge(100)表面への DMG の飽和吸着は 1 s 以下で起こることから下地である Si 層が上層の Ge 表面への DMG の吸着特性に強く影響を及ぼしているものと推測される。

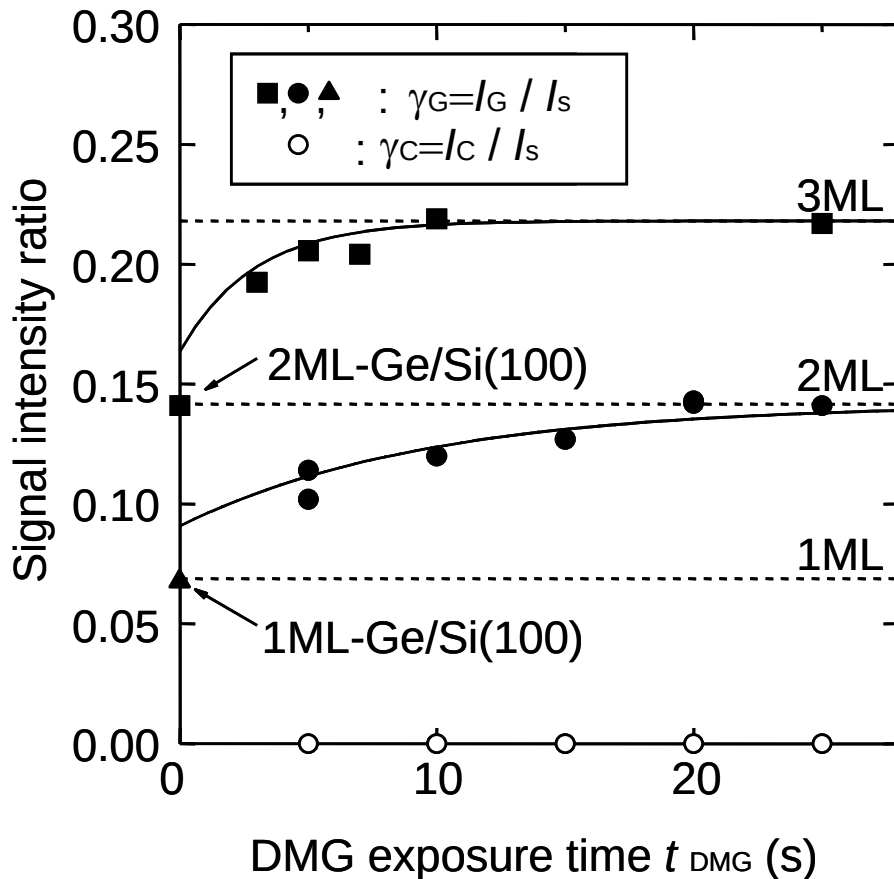


図 5-2-4.DMG 照射時間依存性

この結果は Boishin[6]らによる TPD による水素原子の熱脱離特性の実験結果によって以下のように良く説明される。

ALE が実現している実験条件下では、DMG の照射速度は表面吸着水素の熱脱離速度よりも十分に速いため水素の熱脱離によって生じたフリーサイトには瞬時に DMG が解離吸着する。1 つの DMG 分子の解離吸着により表面には 2 つの水素原子と 1 つの $\text{Ge}(\text{CH}_3)_x$ が吸着し、3 つのフリーサイトを占めると仮定すると DMG 照射フェーズにおける水素脱離のレート方程式は(5-2-1)式によって表される。

$$\frac{d\theta_H}{dt} = -\kappa_H \theta_H + \frac{2}{3} \kappa_H \theta_H = -\frac{1}{3} \kappa_H \theta_H \quad (5-2-1)$$

ここで θ_H は水素の被覆率、 κ_H は表面からの水素脱離の速度定数である。式(5-2-1)右辺第 1 項は水素の熱脱離による水素被覆率の減少項、右辺第 2 項は DMG の解離吸着による水素被覆率の増加項である。速度定数 κ_H は Arrhenius の式によって式(5-2-2)で表される。

$$\kappa_H = \nu \exp(-E_a / k_B T) \quad (5-2-2)$$

ここで ν は前指数因子、 E_a は活性化エネルギー、そして k_B はボルツマン定数である。Ge の被覆率はメチル基で終端されているサイトに等しく、DMG 照射直後、表面は 2/3ML の水素と 1/3ML の Ge で被覆されていると仮定すると式(5-2-3)で表すことが出来る。

$$\theta_{Ge} = 1 - \theta_H = 1 - \frac{2}{3} \exp\left(-\frac{1}{3} \kappa_H t\right) \quad (5-2-3)$$

図 5-2-4 の曲線のように水素脱離の速度定数 κ_H をフィッティングパラメータとして実験結果をフィッティングする。式(5-2-2)から前指数因子を $1 \times 10^{15} \text{ s}^{-1}$ と仮定すると水素脱離の活性化エネルギーが計算される。ここで前指数因子を上述の値に固定したのはバルクの Si 及び Ge からの水素の脱離速度はほぼ等しく [7,8]、この誤差の活性化エネルギーへの影響は無視出来るとの仮定に基づく。

図 5-2-5 に水素脱離の活性化エネルギー E_a と Ge の層数との関係を示す。図中のバルク Si およびバルク Ge 表面からの脱離の活性化エネルギーはそれぞれ Okada ら[7]、D'Evelyn[8] らの文献値である。活性化エネルギー E_a は Ge 層数の増加とともに減少している。これは Ge 層の増加とともに下地である Si の影響が小さくなっていることを示唆している。下地 Si 層の影響は 3ML-Ge/Si 表面では表れないと考えられるが、後に述べる臨界膜厚の問題で 4ML の成長特性から実験的に活性化エネルギーを見積もることは困難であった。

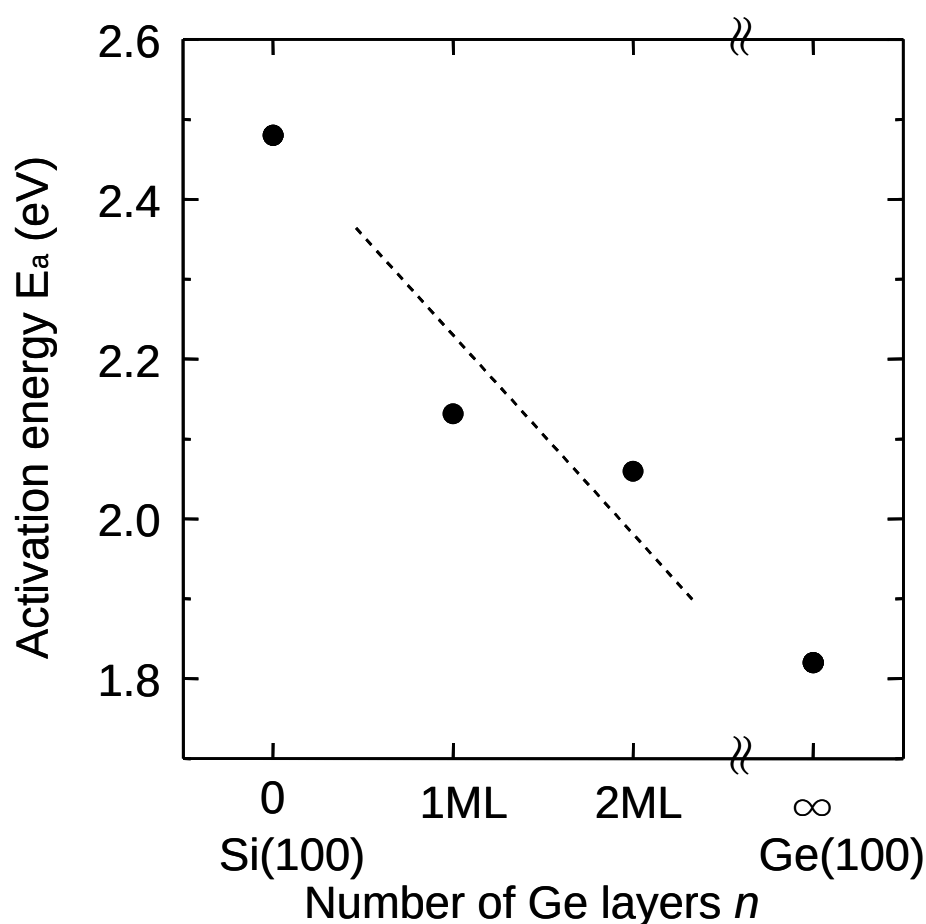


図 5-2-5.ALE サイクル数と水素脱離活性化エネルギーの関係

図 5-2-3 に示す曲線は Ge の被覆率を $t_{\text{DMG}}=5$ s、および 25 s について、実験的に見積もられた活性化エネルギーを用いて理論計算をおこなったものである。計算結果は実験結果と良い一致を示した。この結果から、Ge 飽和吸着の低温限界は水素の熱脱離によって律速されていることがわかった。DMG 照射時間 t_{DMG} を延ばすことで ALE-window の拡大が可能である。

5-2-7.Ge-hetero ALE 成長特性

Si 表面上への Ge のヘテロエピタキシーにおいて、その 4.2% に及ぶ格子不整合に伴う臨界膜厚は大きな問題である。図 5-2-6 に XPS 測定による光電子強度比 γ_G の ALE サイクル数 n 依存性を示す。第 1 層目は GTC と原子状水素によって、第 2 層目以降は DMG と原子状水素による Ge-ALE によって成長をおこなった。図中点線は理想的な $n\text{ML-Ge/Si(100)}$ 表面からの理論曲線である。実験結果は 3ML までは良い一致を示し、成長初期において 1ML/cycle での理想的な Layer-by-layer 成長が実現している。しかし、 $n=4$ 以降において成長速度の低下がみられた。この結果から Ge hetero-ALE による臨界膜厚は 3ML であると結論した。この結果は報告値とも一致する[9]。

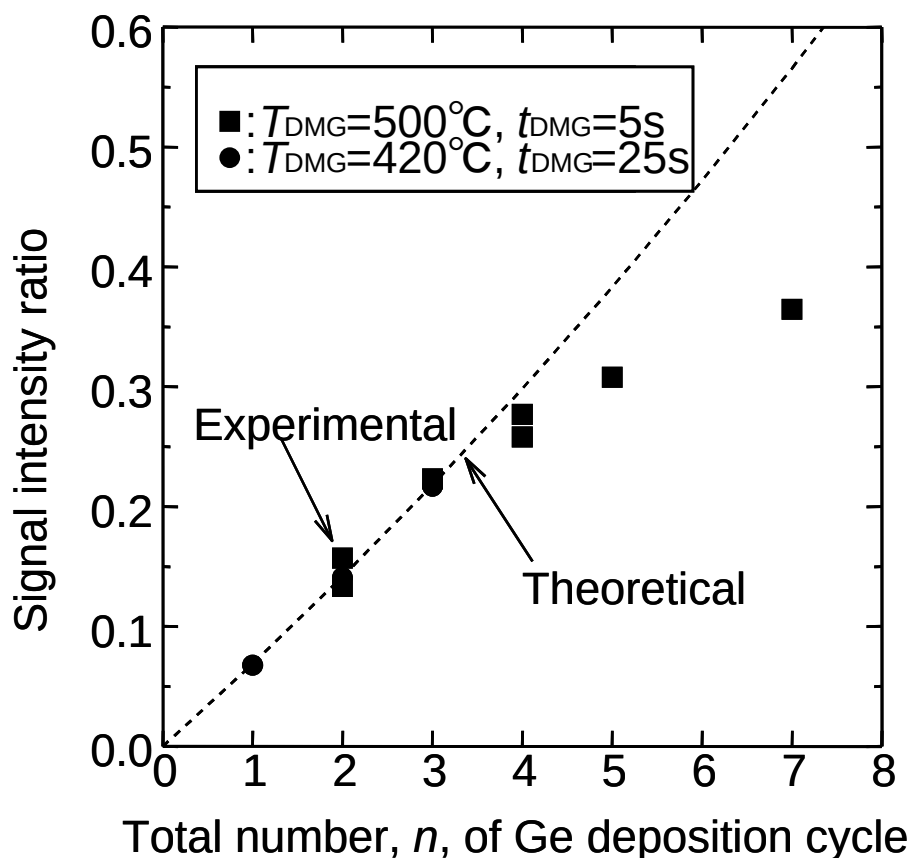


図 5-2-6.ALE サイクル数依存性

5-3.まとめ

第4章で提案した Ge hetero-ALE を実験的に検証した。

Si(100)表面への Ge の1原子層吸着特性

GeCl₄と原子状水素の交互供給法により、クラスタリング、インターミキシングの少ない理想的な 1ML-Ge/Si(100)構造が形成できたことを CAICISS および XPS によってあきらかにした。

Ge ヘテロ原子層エピタキシー

1ML-Ge/Si(100)構造上に DMG と原子状水素の交互供給法による Ge-ALE によって連続成長をおこなった。この Ge hetero-ALE により臨界膜厚である 3ML までの Layer-by-layer 成長を実現した。しかし、この Ge hetero-ALE において成長基板温度 460℃以上では DMG 原料に含まれる C 汚染が XPS によって観測された。

成長条件の最適化により、この C 汚染の影響が少ない最適成長条件をあきらかにした。

基板温度 420℃

DMG 照射時間 25s

参考文献

- [1] M.Katayama, R.S.Williams, M.Kato, E.Nomura and M.Aono : Phys. Rev. Lett., 66(1991)2762.
- [2] M.Copel, M.C.Reuter, M.H.Hoegen and R.Tromp : Phys. Rev. B42(1990)11682.
- [3] S.Sugahara, Y.Uchida, T.Kitamura, T.Nagai, M.Matsuyama, T.Hattori and M.Matsumura : Jpn. J. Appl. Phys., 36(1997)1609.
- [4] S.Sugahara, M.Kadoshima, T.Kitamura, S.Imai and M.Matsumura : Appl. Surf. Sci.,90(1995)349.
- [5] S.Suhagara, T.Kitamura, S.Imai and M.Matsumura : Appl. Surf. Sci., 82/83(1994)380.
- [6] G.Boishin and L.Surnev : Surf. Sci., 345(1996)64.
- [7] L.A.Okada, M.L.Wise and S.M.George : Appl. Surf. Sci., 82/83(1994)410.
- [8] M.P.D'Evelyn, Y.L.Yang and S.M.Chohen : J. Chem. Phys., 101(1994)2463.
- [9] H.-J.Gossmann and L.C.Feldman : Surf. Sci., 155(1985)413.

第6章 Si ヘテロ原子層エピタキシー

はじめに

本章では第4章で提案した Si hetero-ALE を実験的に検証する。はじめに Si hetero-ALE の第一ステップである Ge(100)表面への Si の1原子層吸着特性を XPS、CAICISS によって評価し、理想的な1原子層吸着が実現可能な条件を明らかにした。つづいて、Si hetero-ALE についても1~4ML までの成長初期特性を XPS によって評価し、Layer-by-layer での成長特性が実現可能な条件とその限界(臨界膜厚)を明らかにした。また、形成した Si/Ge ヘテロ界面の熱耐性は以降のプロセスにおいて非常に重要なパラメータとなる。そこで CAICISS によるその場観察によってヘテロ界面の熱耐性の評価もおこなった。本法によって形成した Si/Ge ヘテロ界面は 550°C と従来法では得られていない、高い耐熱限界温度を示した。さらに、この Si hetero-ALE で成長したヘテロ界面を CAICISS、SIMS、AES によって評価し、Ge の表面偏析を抑制したヘテロエピタキシーが実現できたことを示す。

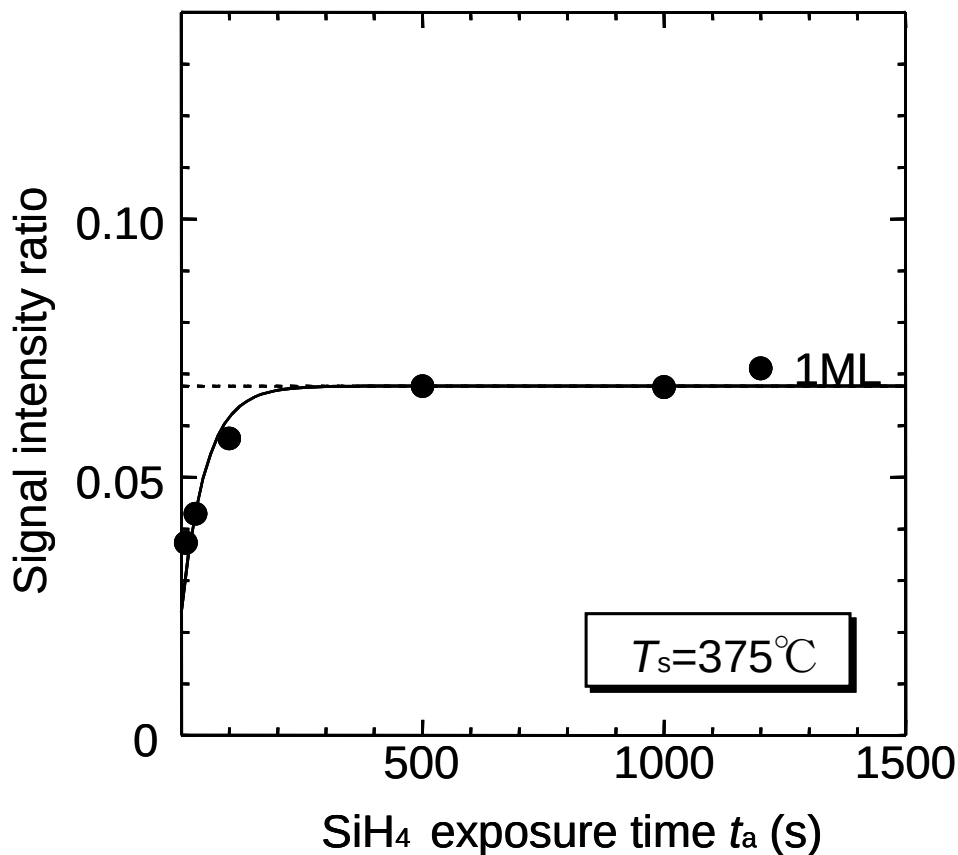
6-1. Ge(100)表面への Si の 1 原子層吸着特性

6-1-1. はじめに

Si hetero-ALE の第一ステップとして、清浄 Ge 表面への Si の 1 原子層吸着は Si/Ge ヘテロ界面形成の重要なプロセスである。Ge(100)表面への Si の 1 原子層成長は Sakuraba[1] らにより、300℃以下といった低温での SiH_4 照射による熱 CVD 法が報告されている。ここでは SiH_4 による Ge(100)表面への Si の 1 原子層成長特性について述べる。

6-1-2. SiH_4 照射時間依存性

基板温度 $T_s=375^\circ\text{C}$ における SiH_4 照射時間依存性を図 6-1-1. に示す。Si 被覆率は清浄 Ge 表面での SiH_4 の解離吸着により瞬時に 1/2ML 程度に達している。以降、Si 被覆率は照射時間とともに緩やかに増加する。これは Ge 表面に吸着した水素の熱脱離によって生じたサイトにのみ、 SiH_4 の解離吸着がおこり得る為である。Si の被覆率は SiH_4 照射時間 300 s で 1ML にて飽和する。これは、この温度では Si-H 結合が熱的に安定であり、表面を水素終端することで過剰成長を抑制しているものと考えられる。

図 6-1-1. SiH_4 照射時間依存性

(100)面ではモノハイドライドの2つの水素がペアになってダイマー吸着している。これらが会合反応によって脱離するため水素の熱脱離は1次の反応が仮定出来る。これは速度定数 κ をもちいて以下のように表される(式 6-1-1)。ここで θ_H は水素の被覆率、 κ_H は表面からの水素脱離の速度定数である。

$$\frac{d\theta_H}{dt} = -\kappa_H \theta_H \quad (6-1-1)$$

吸着量が瞬時に 1/2ML 程度までに達していることおよび低温であることから、Si の吸着形態をダイハイドライドと仮定すると、1つの SiH_4 分子の解離吸着により表面には2つの水素原子と1つの SiH_2 が吸着し、3つのフリーサイトを占めると仮定すると SiH_4 照射フェーズにおける水素脱離のレート方程式は(6-1-2)式によって表される。

$$\frac{d\theta_H}{dt} = -\kappa_H \theta_H + \frac{2}{3} \kappa_H \theta_H = -\frac{1}{3} \kappa_H \theta_H \quad (6-1-2)$$

式(6-1-2)右辺第1項は水素の熱脱離による水素被覆率の減少項、右辺第2項は SiH_4 の解離吸着による水素被覆率の増加項である。速度定数 κ_H は Arrhenius の式によって式(6-1-3)で表される。

$$\kappa_H = \nu \exp(-E_a / k_B T) \quad (6-1-3)$$

ここで ν は前指数因子、 E_a は活性化エネルギー、そして k_B はボルツマン定数である。Si の被覆率はダイハイドライドで水素終端されているサイトに等しく、 SiH_4 照射直後、表面は 2/3ML の水素と 1/3ML の Si で被覆されていると仮定すると式(6-1-4)で表すことが出来る。

$$\theta_{Ge} = 1 - \theta_H = 1 - \frac{2}{3} \exp\left(-\frac{1}{3} \kappa_H t\right) \quad (6-1-4)$$

図 6-1-1 の曲線のように水素脱離の速度定数 κ_H をフィッティングパラメータとして実験結果をフィッティングした。 $\text{Ge}(100)$ 表面からの水素脱離の活性化エネルギーを $E_a=1.8\text{eV}$ [2]とした場合の前指数因子は $6 \times 10^{12} \text{ s}^{-1}$ であった。

6-1-3. 基板温度依存性

SiH_4 照射時間を前節の結果から十分に飽和していると考えられる 1200 s 一定とし、基板温度特性を調べた結果を図 6-1-2 に示す。290℃以下において Si の被覆率は Ge 表面からの水素の熱脱離に律速されており、290℃～375℃の範囲において 1ML での飽和吸着特性が確認された。高温側での過剰成長は Ge 表面に吸着した Si-H からの水素の熱脱離によるものであると考えられる。

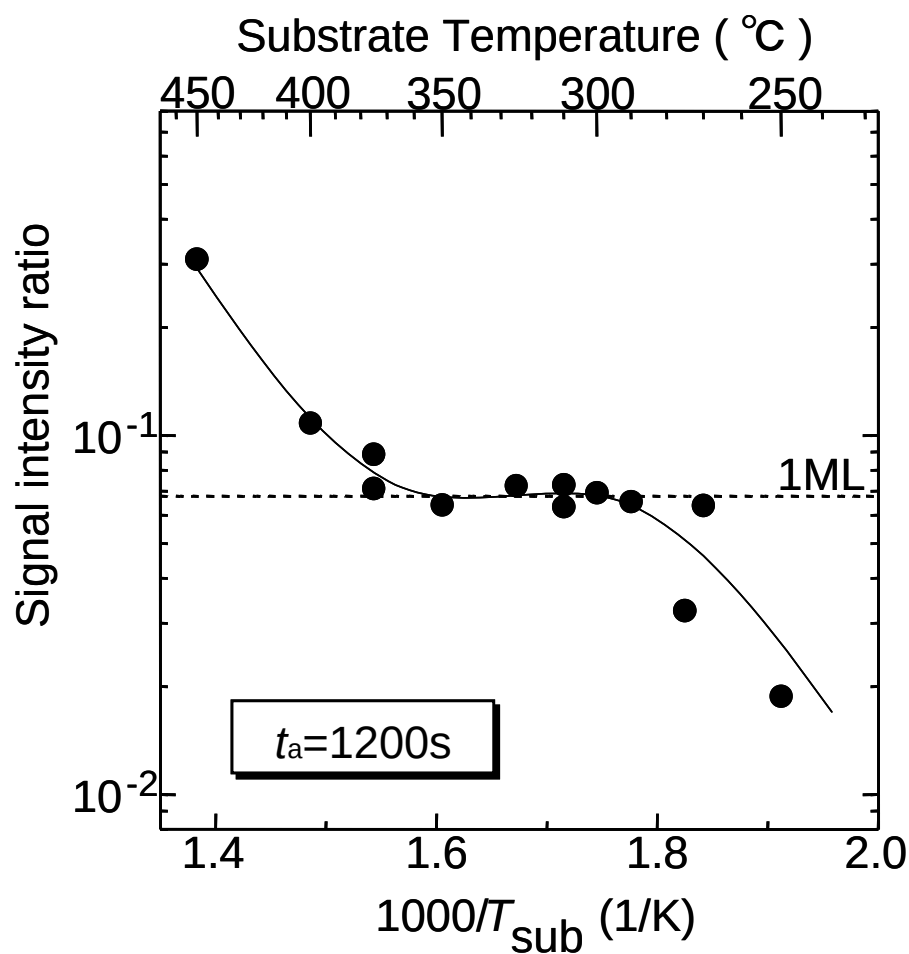


図 6-1-2. 基板温度依存性

6-1-4. CAICISS による吸着形態の評価

Ge(100)表面へ低温での SiH_4 照射によって形成した H/1ML-Si/Ge(100)構造の入射角度 $\alpha = 90^\circ$ で測定した CAICISS TOF スペクトルの変化を図 6-1-3(b)に、リファレンスとして Ge(100)表面の TOF スペクトルを図 6-1-3(a)に示す。前述したように表面 Si ピーク位置は Ge バルクからの多重散乱成分と重なっているため、明確には観測されていない。しかし、Si 層の成長によって弾性散乱に寄与する表面 Ge の一部が Si に変わったために、表面 Ge 成分の信号が減少している。また、Ge バルクからの多重散乱成分は最表面に Si 層が成長したことによってダンピングされ減少している。

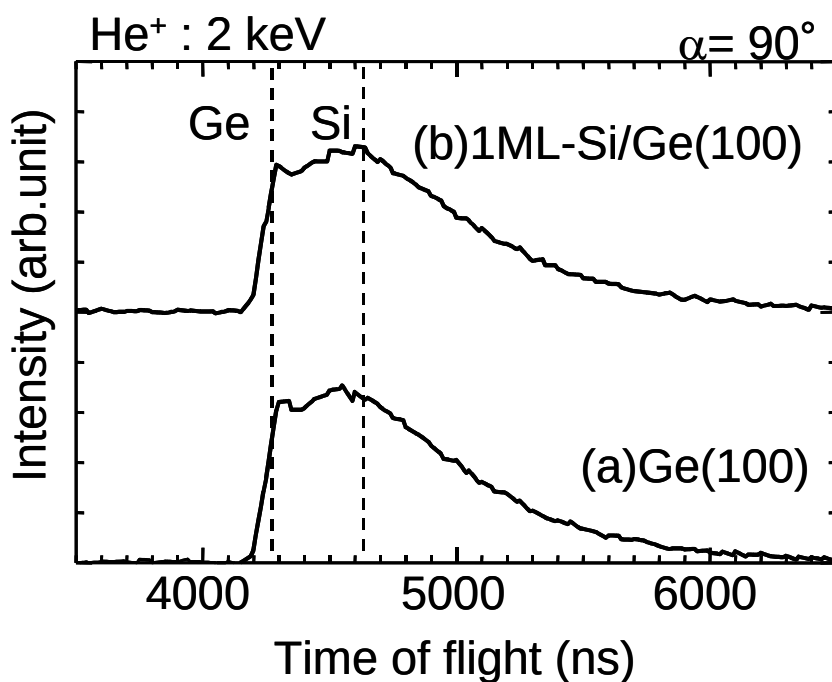


図 6-1-3. H/1ML-Si/Ge(100)構造 TOF スペクトル

そこで、表面 Ge 成分および、表面 Si 成分の変化を抽出するため、TOF 差スペクトル処理を行った。このとき表面 Si 成分を抽出する際には γ を考慮した。図 6-1-4(a)に表面 Ge 成分を抽出した差スペクトル、図 6-1-4(b)に γ を考慮し、表面 Si 成分を抽出した差スペクトルをそれぞれ示す。

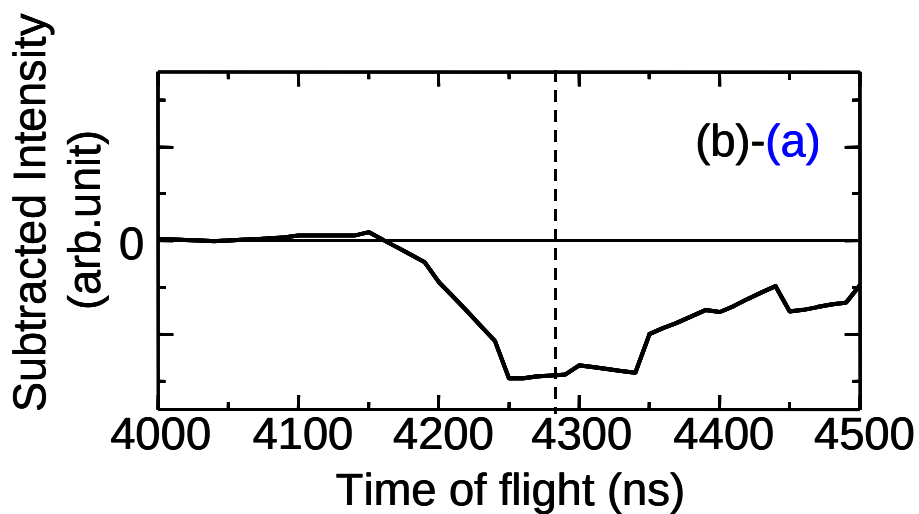


図 6-1-4(a). H/1ML-Si/Ge(100)構造 TOF 差スペクトル (Ge 成分)

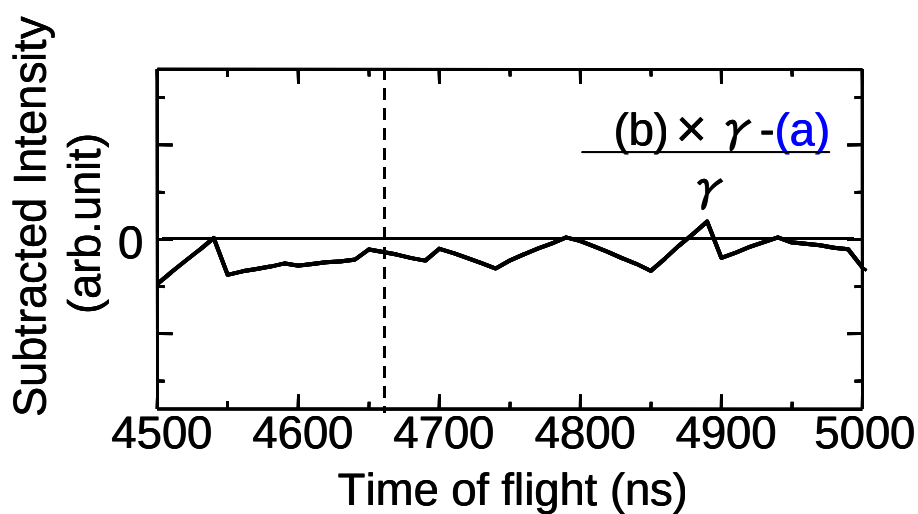


図 6-1-4(b). H/1ML-Si/Ge(100)構造 TOF 差スペクトル (Si 成分)

図 6-1-4(a)には表面が Ge から Si に変化したことに起因する Ge の負の成分が観測された。しかし、図 6-1-4(b)に示す表面 Si 成分を抽出した差スペクトルには表面に成長した Si の正の成分を観測することが出来なかった。しかし、この試料の XPS による Si_{2p} と Ge_{3d} の光電子強度比により求めた Si の被覆率は 1ML であった。これは CAICISS 測定において Si の散乱断面積が小さい (Ge の 20%程度) ことに起因する。そこで、吸着した Si 原子の位置を差ス

ペクトルの散乱強度入射角度依存性によって評価した。1ML-Si/Ge(100)構造の Si および Ge の散乱強度入射角度依存性を図 6-1-5 に示す。表面 Ge の信号には $\alpha=15^\circ$ 、 45° 、 65° 、 80° とバルクの Ge(100)表面で観測されたものと同様なピークが観測された。また、表面 Si 成分は Ge の多重散乱成分に埋もれているために誤差の大きい結果となるが、 $\alpha=13^\circ$ 付近にピークが観測される以外、スペクトルに明確なピークはみられなかった。この $\alpha=13^\circ$ 付近のピークは最表面に存在する Si 原子が形成した Shadow cone の上端が同一平面上にあるとなりのサイトの Si 原子に Focusing したことによるピークである。Si 表面への 1 原子層吸着の実験結果と同様、表面第 2 層への Focusing に対応する $\alpha=45^\circ$ にピークが観測されないことから Si 原子は最表面に存在していると考えられる。

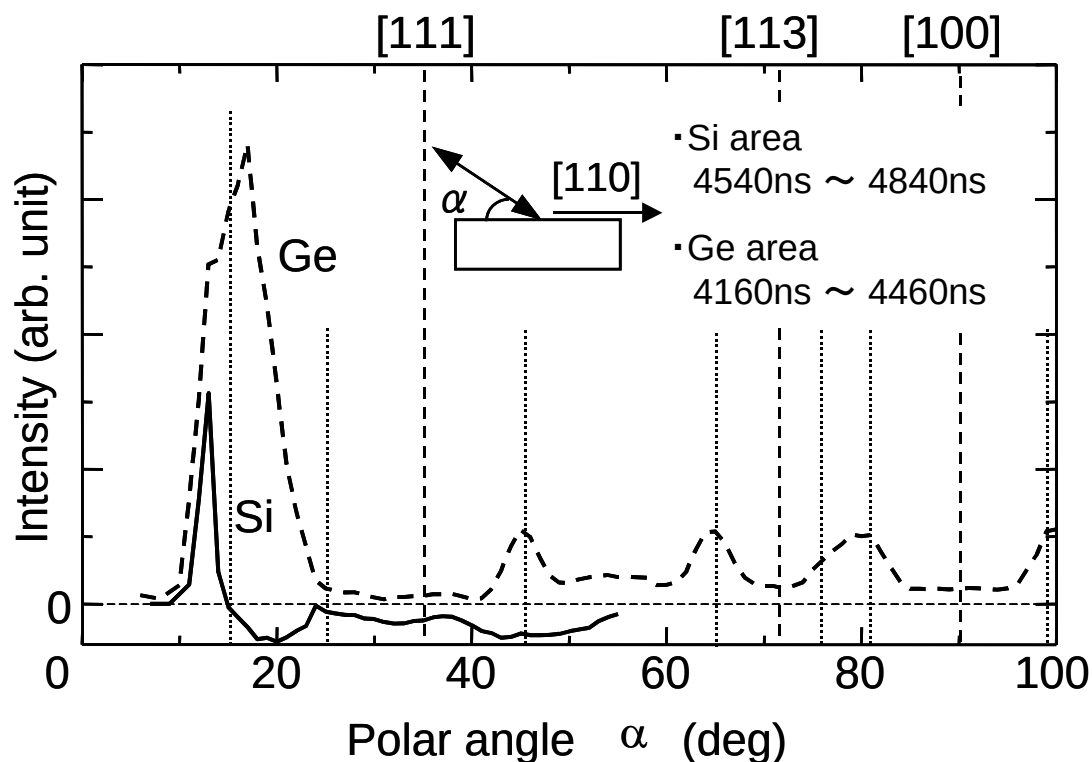


図 6-1-5. H/1ML-Si/Ge(100)構造 TOF 差スペクトル散乱強度入射角度依存性

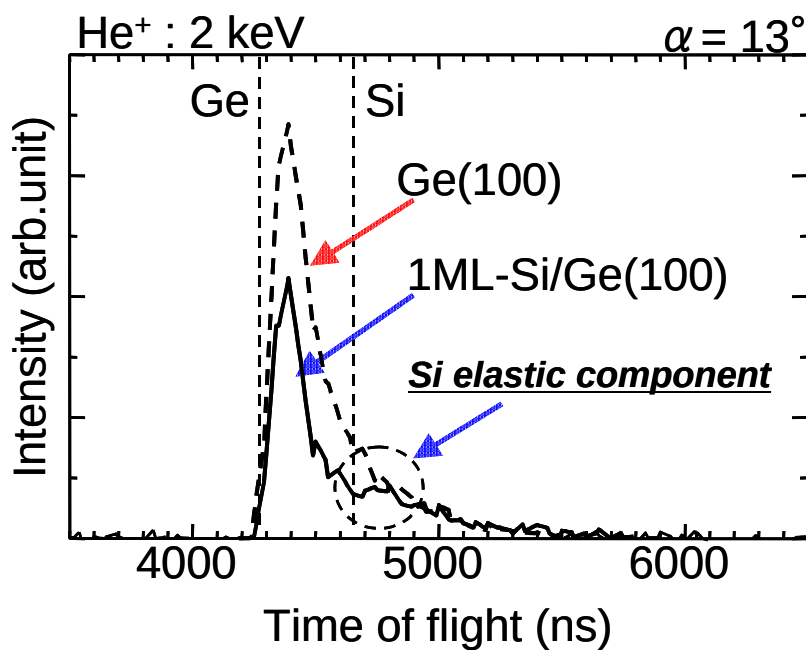


図 6-1-6. H/1ML-Si/Ge(100)構造 TOF スペクトル ($\alpha=13^\circ$)

この $\alpha=13^\circ$ における TOF スペクトルを図 6-1-6 に示す。TOF スペクトルには最表面に存在する Si 原子への Focusing によるものと考えられる明確な表面 Si 成分のピークが観測されている。以上の結果より Si 原子は確かに最表面に存在することがわかった。Si のピーク位置がバルクで得られる $\alpha=15^\circ$ から若干ずれているのは Si と Ge の格子不整合に起因する歪みの効果もしくは最表面における Si 原子の表面再配列による変位と推測されるが、この点についてはより詳細な検討が必要である。

6-1-5. H/1ML-Si/Ge(100)構造の熱耐性

Si/Ge ヘテロ構造を形成後、成長チャンバーで通電加熱による真空アニールをおこなった。アニール時間は各設定温度において 10 分間に固定している。アニール後、ただちに成長チャンバーから解析チャンバーに搬送し CAICISS 測定をおこなう。測定後、再び成長チャンバーに搬送し真空アニールをおこなった。このプロセスを繰り返すことで界面構造変化のアニール温度依存性の測定を行った。

TOF スペクトルは図 6-1-7 に示すような面内[110]方向に沿って $\alpha=35^\circ$ において 2keV の He^+ イオンを用いて測定した。この角度では最表面原子が形成する Shadow cone が表面第 2 層を、表面第 3 層の原子が形成する Shadow cone が表面第 4 層をそれぞれ Shadowing する。このため最表面の Si および Ge 原子の変化に敏感な測定が可能となる[3,4]。

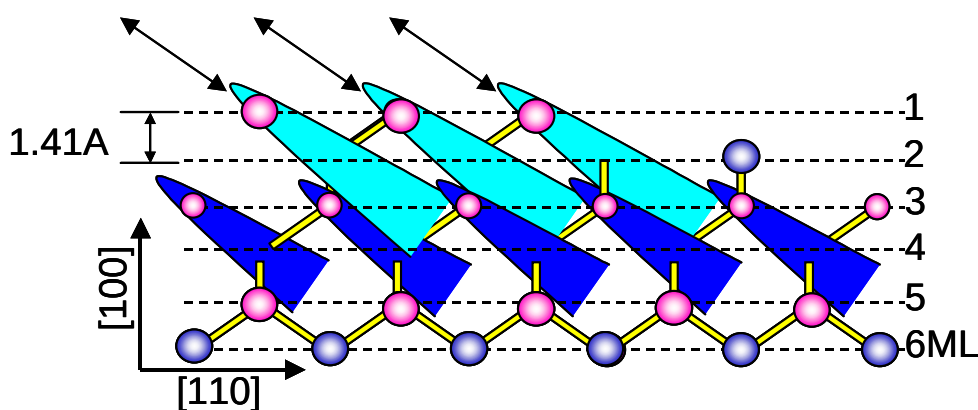


図 6-1-7. CAICISS 測定角度 ($\alpha=35^\circ$ @azimuth[110])

図 6-1-8. に清浄 Ge(100) 表面に 300°C で SiH₄ 照射によって形成した H/1ML-Si/Ge(100) 構造の CAICISS 測定による TOF スペクトルのアニール温度依存性を示す。

成長直後の TOF スペクトルは最表面に吸着した Si によるピークが僅かではあるが観測されている。しかし、アニール温度 380°C でこのピークは急激に減少し、これに対応して Ge の弾性散乱成分が増加しているのがわかる。この変化は 380°C のアニールによって Ge の表面偏析がおこったことを示唆している。

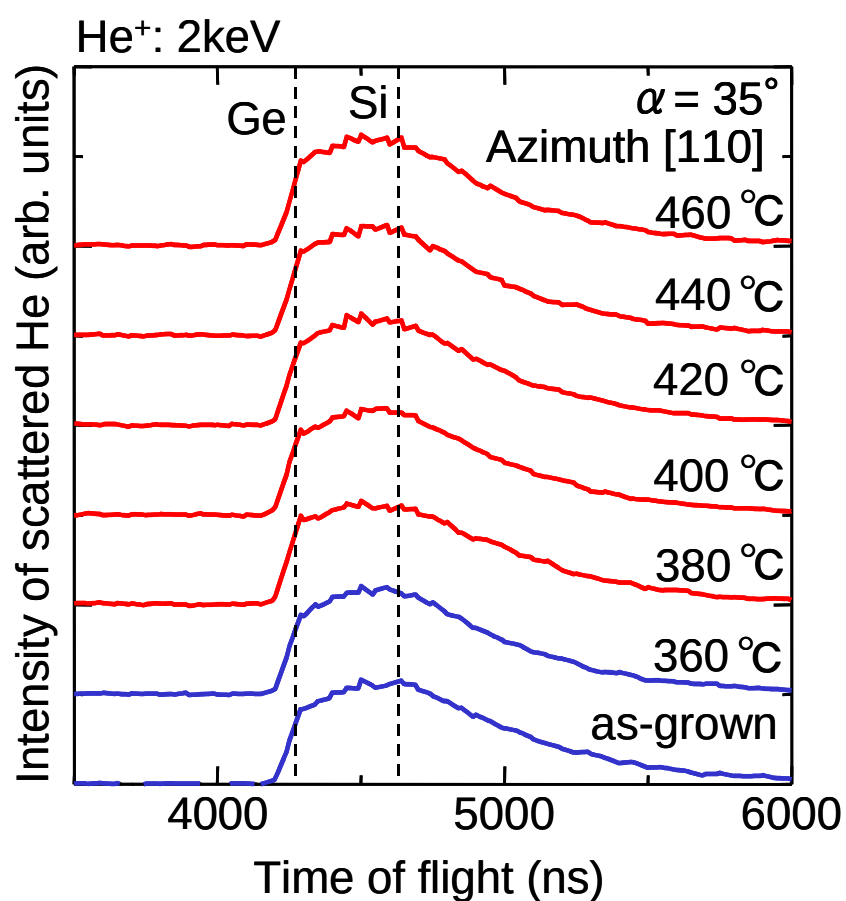


図 6-1-8. H/1ML-Si/Ge(100)構造の TOF スペクトル
アニール温度依存性

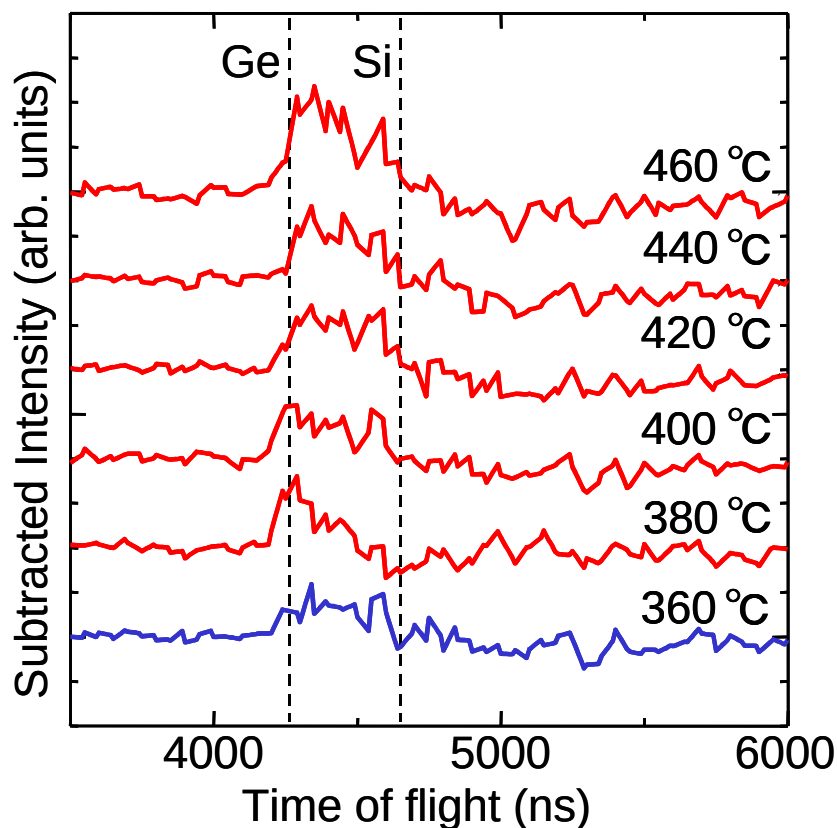


図 6-1-9. H/1ML-Si/Ge(100)構造の TOF 差スペクトル
アニール温度依存性

アニールによる最表面での組成変化を抽出するため、図 6-1-8 の成長直後の TOF スペクトルをリファレンスとして差スペクトルをとる。差スペクトルには Ge の表面偏析による最表面での Si と Ge の入れ替わりに起因する弾性散乱成分の変化が観測される。

結果を図 6-1-9.に示す。360℃のアニールでは差スペクトルに信号がみられないのに対し、380℃では 4280ns 付近に表面偏析した Ge に起因する小さなピークが観測された。また、アニール温度を上げていくことでこのピーク強度は増大した。以上の結果から H/1ML-Si/Ge(100)構造の耐熱温度は 360℃であると結論した。この耐熱温度 360℃は 6-1-3 節の Ge 表面への Si の 1 原子層吸着特性の結果からもわかるように、吸着 Si 原子からの水素の熱脱離温度の臨界温度にほぼ等しい。以上の結果より、この構造では表面を終端している Surfactant である水素の熱脱離によって Si が最表面なると同時に Ge の表面偏析がおこっているものと推測される。

6-1-6 .RHEED による結晶性評価

成長膜の結晶性を RHEED によって評価した。図 6-1-10.に Ge(100)表面に GeH₄ の GS-MBE により Buffer 層を成長した直後の RHEED 像を示す。RHEED 像にはストリークと菊地帯が観測され、平坦で清浄な Ge(100)表面の実現が確認できた。

図 6-1-11.にこの表面に基板温度 300℃において SiH₄ 照射($t_a=1200$ s)することによって 1 原子層の Si を形成した表面の RHEED 測定結果を示す。RHEED 像にはストリークと菊地帯が観測され平坦に結晶性の膜が成長していることがわかった。



図 6-1-10. RHEED 像(Ge Buffer 層)

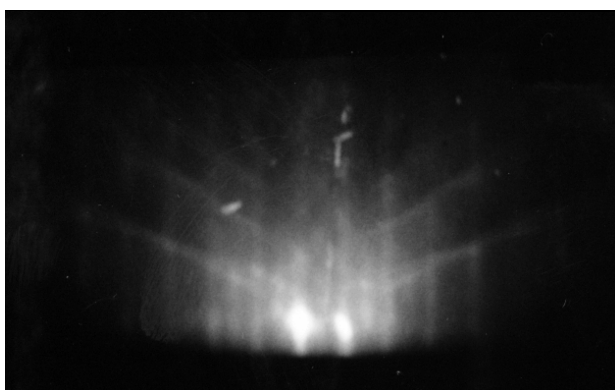


図 6-1-11. RHEED 像(1ML-Si/Ge(100))

6-2. Si ヘテロ原子層エピタキシーの成長特性

6-2-1. はじめに

ここでは Ge の表面偏析を抑制しながら原子層単位での Layer-by-layer 成長が可能である Si-hetero ALE の成長特性を実験的に検証する。Si-hetero ALE により Ge(100)表面への Si 原子層成長をおこない、その成長初期特性(1~4ML)を XPS、及び CAICISS によって詳細に検討した。

Si hetero-ALE のタイムシーケンスを図 6-2-1 に 標準実験条件を表 6-2-1 に示す。

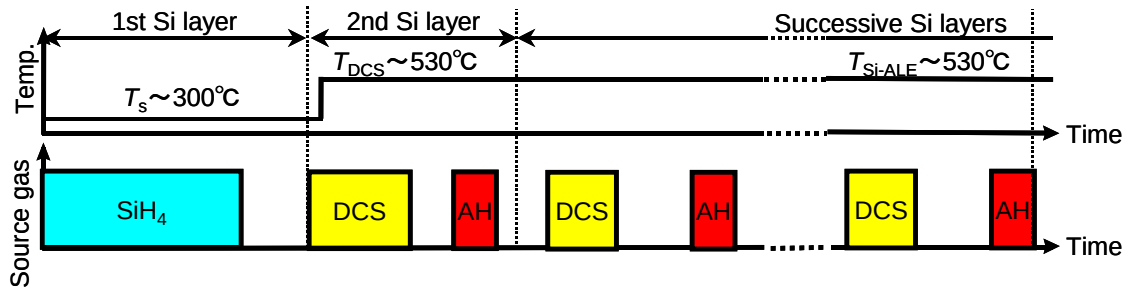


図 6-2-1. Si hetero-ALE タイムシーケンス

表 6-2-1. 標準実験条件

(a) 2ML-Si adsorption on Ge(100)			
<u>•1st step</u>		<u>•2nd step</u>	
Substrate temperature	$T_s=300^{\circ}\text{C}$	Substrate temperature	$T_{\text{DCS}}=530^{\circ}\text{C}$
SiH_4 pressure	$P_s=17\text{ mTorr}$	DCS pressure	$P_{\text{DCS}}=17\text{ mTorr}$
SiH_4 exposure time	$t_s=1200\text{ s}$	DCS exposure time	$t_{\text{DCS}}=60\text{ s}$
(b) Si-ALE on 2ML-Si/Ge(100)			
Substrate temperature	$T_{\text{Si-ALE}}=530^{\circ}\text{C}$	H_2 flow rate	1.0seem
DCS pressure	$P_{\text{DCS}}=17\text{ mTorr}$	Filament temperature	2000K
DCS exposure time	$t_{\text{DCS}}=20\text{ s}$	Atomic H exposure time	$t_{\text{H}}=15\text{ s}$

6-2-2. DCS 照射時間依存性

前節で実証したように、基板温度 300°C での SiH_4 照射によって、 $\text{Ge}(100)$ 表面へ 1 原子層の水素終端された Si を形成後、DCS を照射し、基板温度を $T_{\text{DCS}} = 530^{\circ}\text{C}$ まで昇温した。この際の Si 被覆率 DCS 照射時間依存性を図 6-2-2 に黒丸で示す。 $t_{\text{DCS}} = 0$ での 1ML は前節での SiH_4 照射による Si の 1 原子層吸着によるものである。基板温度の上昇に伴う表面を終端している水素の熱脱離により生じたサイトに反応前駆対 SiHCl が吸着していくことで、Si の被覆率は緩やかに増加し、DCS 照射時間 30 s 以上において 2ML での飽和特性を示す。

白丸には 2ML 形成後、さらに Si-ALE を行い、連続成長を行った際の DCS 照射時間依存性を示す。ここで、図中の曲線は吸着種に SiHCl を仮定し、Si-ALE の実験結果からフィッティングによって求めた速度定数をもちいた理論曲線である。Si-ALE と同様に $t_{\text{DCS}} = 15\text{s}$ 程度で 1ML での飽和吸着特性を示している。しかし照射時間 30s 以上で急激な過剰成長特性が観測された。

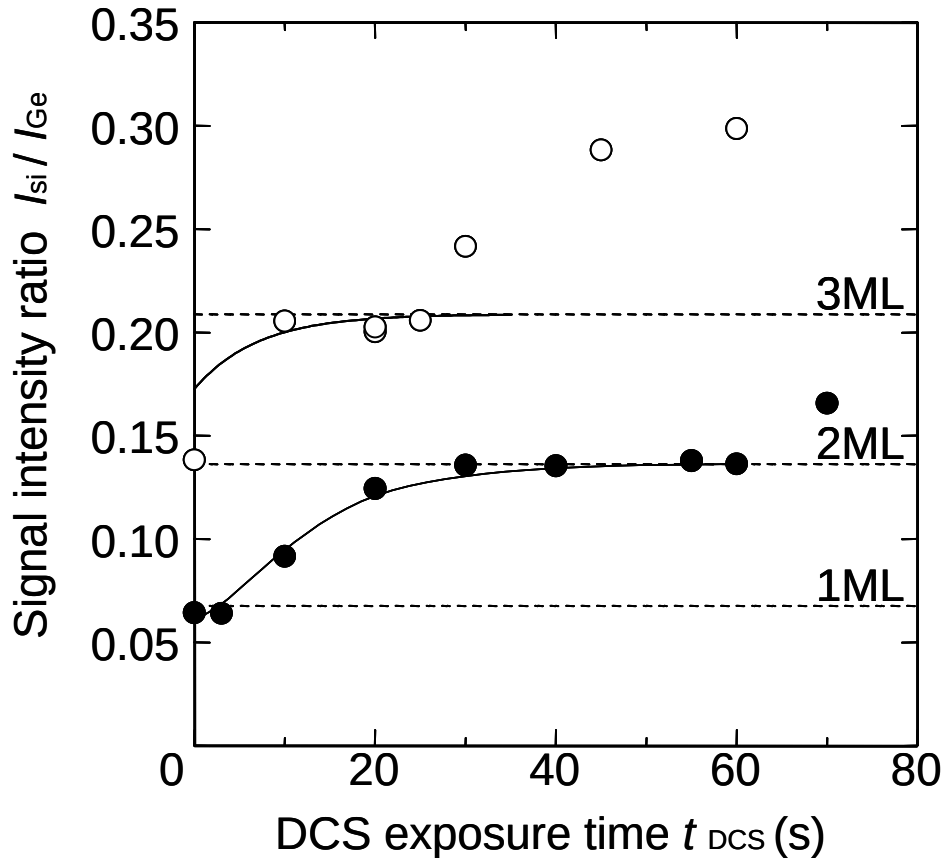


図 6-2-2. DCS 照射時間依存性

6-2-3. DCS 照射時基板温度依存性

DCS 照射時間 $t_{\text{DCS}} = 40 \text{ s}$ として DCS 照射時基板温度依存性を図 6-2-3 に黒丸で示す。飽和基板温度 $T_{\text{DCS}} = 500^\circ\text{C}$ 以上において表面を終端する水素の熱脱離速度の増加により Si 反応前駆体の吸着が促進される。飽和基板温度 $T_{\text{DCS}} = 550^\circ\text{C} \sim 575^\circ\text{C}$ において 2ML での飽和吸着特性を示す。しかしこの飽和特性は $T_{\text{DCS}} = 580^\circ\text{C}$ において Si homo-ALE と同様に、最表面を被覆する塩素の熱脱離によって CVD Like な Si の連続成長が始まることで崩れる。

DCS 照射時間 t_{DCS} を 60 s とした結果を図 6-2-3.中、白丸で示す。DCS 照射時間を延ばすことで、実効的に表面を終端する水素の熱脱離時間が延びる。この結果、低温側での Si 反応前駆体の吸着が促進され、2ML での飽和特性は $525^\circ\text{C} \sim 575^\circ\text{C}$ と広い温度範囲にわたって観測された。

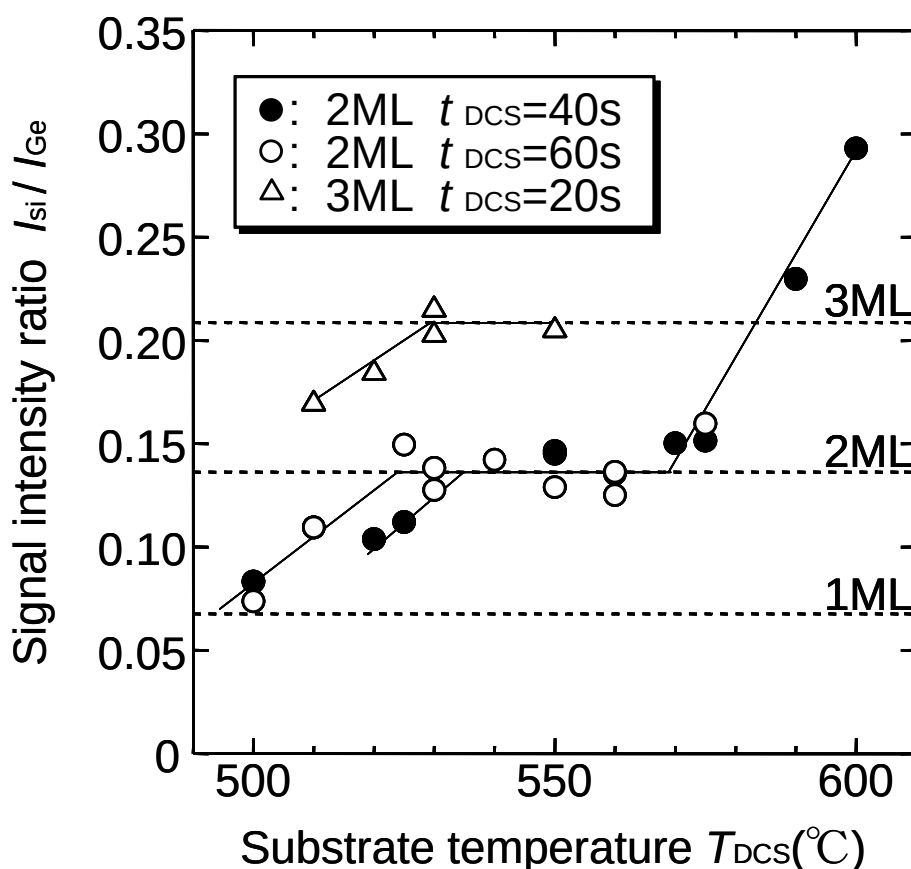


図 6-2-3. DCS 照射時基板温度依存性

図 6-2-3 中白三角に 3 層目の成長特性を示す。基板温度 $530^\circ\text{C} \sim 550^\circ\text{C}$ において飽和吸着特性を観測した。低温側は Si-ALE と同様に水素の熱脱離に律速されている。

6-2-4. Si-hetero ALE の Ge 表面偏析抑制効果

Si-hetero ALE によって成長した Si/Ge ヘテロ構造の表面偏析抑制効果を評価した。表面 Ge 濃度は CAICISS 測定 of TOF スペクトル散乱強度入射角度依存性における表面 Ge 成分の $\alpha = 15^\circ$ 付近のピーク強度の減衰によって評価した。TOF スペクトル散乱強度入射角度依存性において $\alpha = 15^\circ$ 付近のピークは最表面に存在する Ge 原子が形成した Shadow cone の上端が同一平面上に存在するとなりのサイトの Ge 原子に Focusing したことによるピークであり、最表面 Ge 原子の濃度を表す。 $\alpha = 12^\circ \sim 18^\circ$ の範囲のピーク強度を積分したものを表面 Ge 濃度と定義して ALE サイクル数に対してプロットした結果を図 6-2-4. に示す。

図中折れ線はステップの影響を考慮した理想的な Layer-by-layer 成長を仮定した理論曲線である。実験結果は理論曲線と良く一致し、Si hetero-ALE によって Ge 表面偏析をほぼ完全に抑制した理想的な Layer-by-layer 成長が実現していることが明らかとなった。

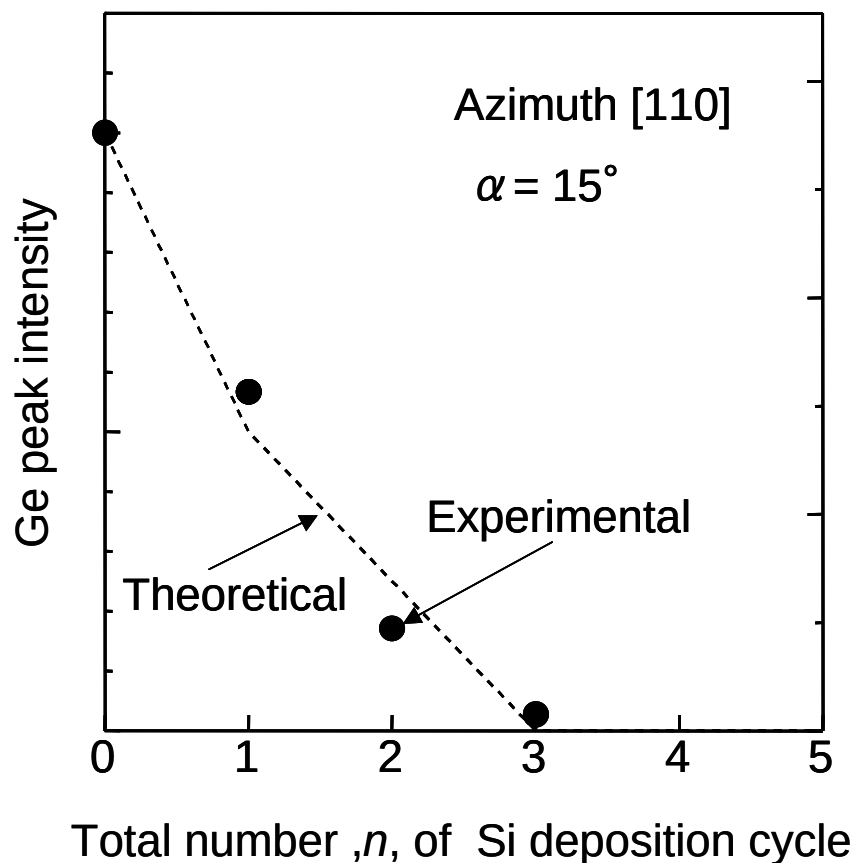


図 6-2-4. 表面 Ge 濃度の ALE サイクル数依存性

6-2-5. 2ML-Si/Ge(100)構造の熱耐性

前節につづいて、Si hetero-ALE により 530°C で形成した 2ML-Si/Ge(100) 構造の熱耐性を評価した。このプロセス温度 530°C は Si 表面からの水素の熱脱離温度より十分に高いため、Ge の表面偏析が起こる可能性がある。しかし、DCS 照射圧力が 17mTorr と非常に高い為、水素の脱離によって生じたサイトに瞬時に吸着が起こる。このため非常に高い表面偏析抑制効果が期待できる。図 6-2-5 に TOF スペクトルのアニール温度依存性を示す。

アニール温度 560°C で急激にスペクトルが変化しているのがわかる。

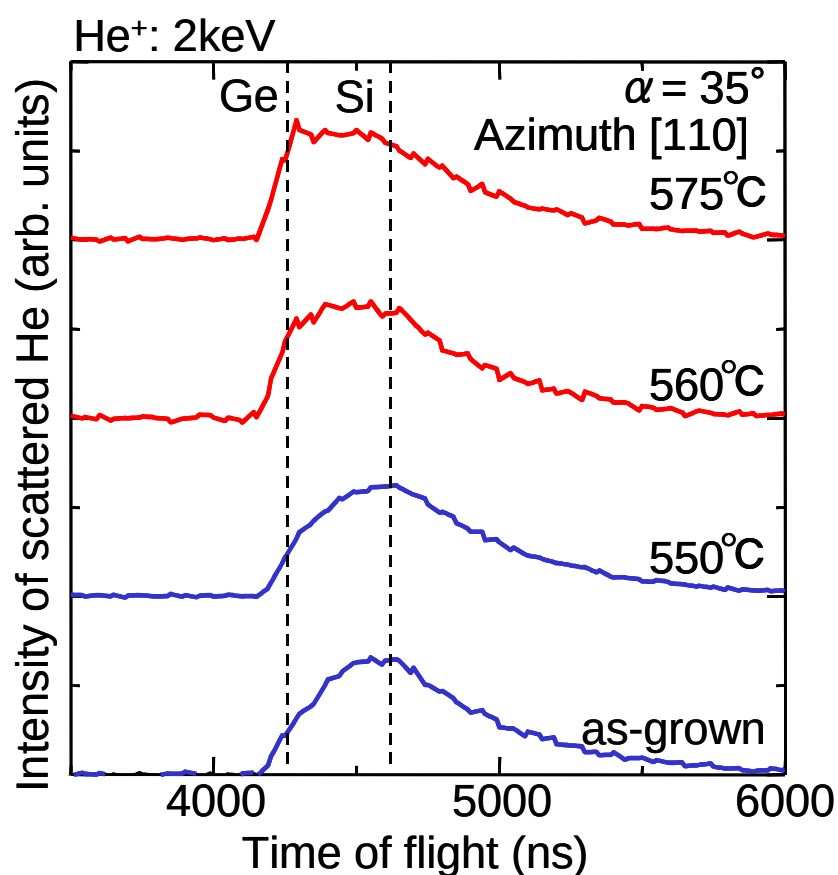


図 6-2-5. 2ML-Si/Ge(100)構造の TOF スペクトル
アニール温度依存性

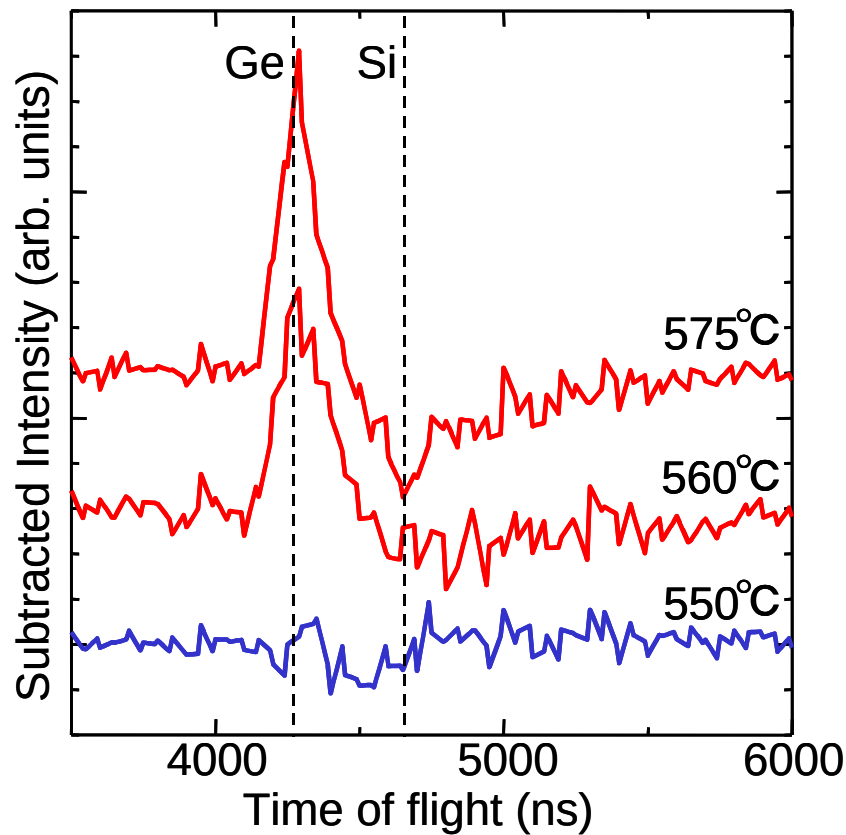


図 6-2-6. 2ML-Si/Ge(100)構造の TOF 差スペクトル
アニール温度依存性

図 6-2-6 に差スペクトルのアニール温度依存性を示す。550°Cでアニール後の差スペクトルには信号が観測されなかった。これに対し、560°Cでのアニール後の差スペクトルには 4280ns 付近に表面偏析した Ge に起因する明確なピークを観測した。この結果から 2ML-Si/Ge(100)構造は 550°Cまで安定であると結論した。この非常に高い耐熱性は Ge 表面に 2ML の Si 層のネットワークが形成されている為であると考えられる。

この推測を裏付けるため、表面第 2 層の原子からの信号が Focusing 効果によって増幅される面内[110]方向に沿って $\alpha=45^\circ$ で測定をおこなった。この角度では図 6-2-7 に示すように最表面原子が形成する Shadow cone が表面第 2 層の原子に Focusing されることで第 2 層の原子からの信号が増幅される。この結果、表面第 3 層と表面第 2 層との入れ替わりによる信号の変化が敏感に観測出来る。

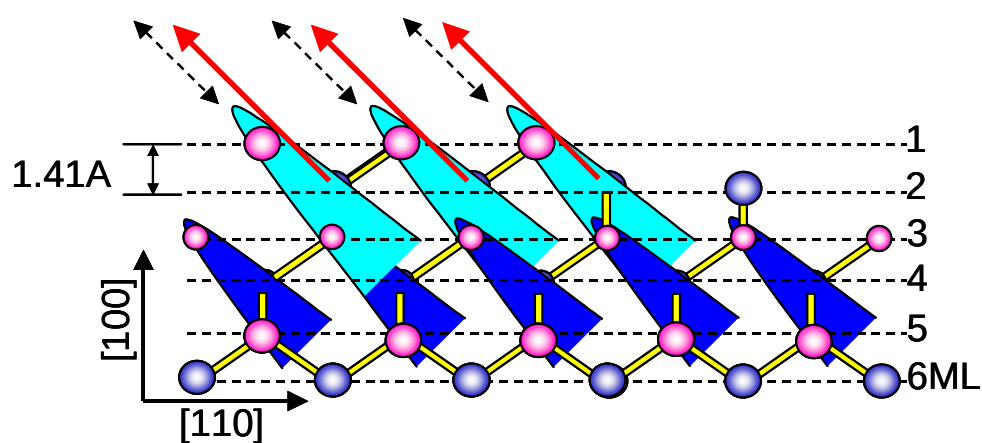


図 6-2-7. CAICISS 測定角度 ($\alpha = 45^\circ$ @azimuth[110])

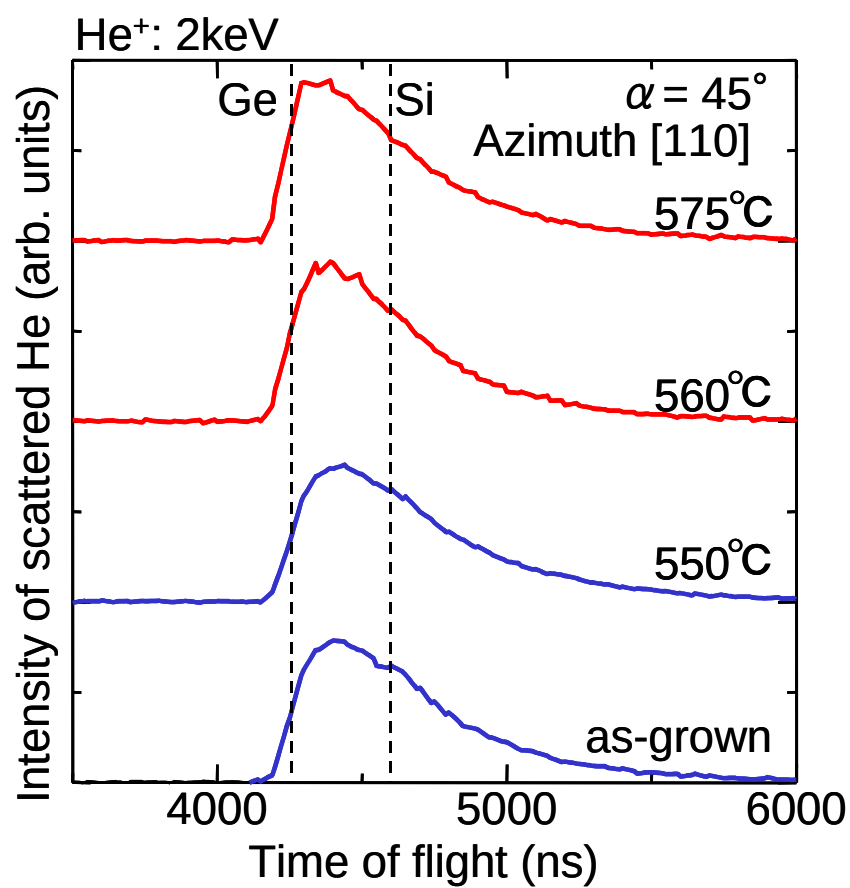


図 6-2-8. 2ML-Si/Ge(100)構造の TOF 差スペクトル
アニール温度依存性($\alpha = 45^\circ$ @azimuth[110])

図6-2-8にTOF スペクトルのアニール温度依存性を、図6-2-9にその差スペクトルを示す。 $\alpha = 35^\circ$ の結果と同様に 550°C での差スペクトルに信号が観測されないのに対し、 560°C で急激に表面第3層から表面第2層へ表面偏析した Ge に起因する信号が 4280ns 付近に観測される。以上の結果は 2ML-Si/Ge(100)構造において Si/Ge 界面（表面第2層と表面第3層）において表面偏析が始まると瞬時に表面まで Ge 原子が偏析していることを示している。

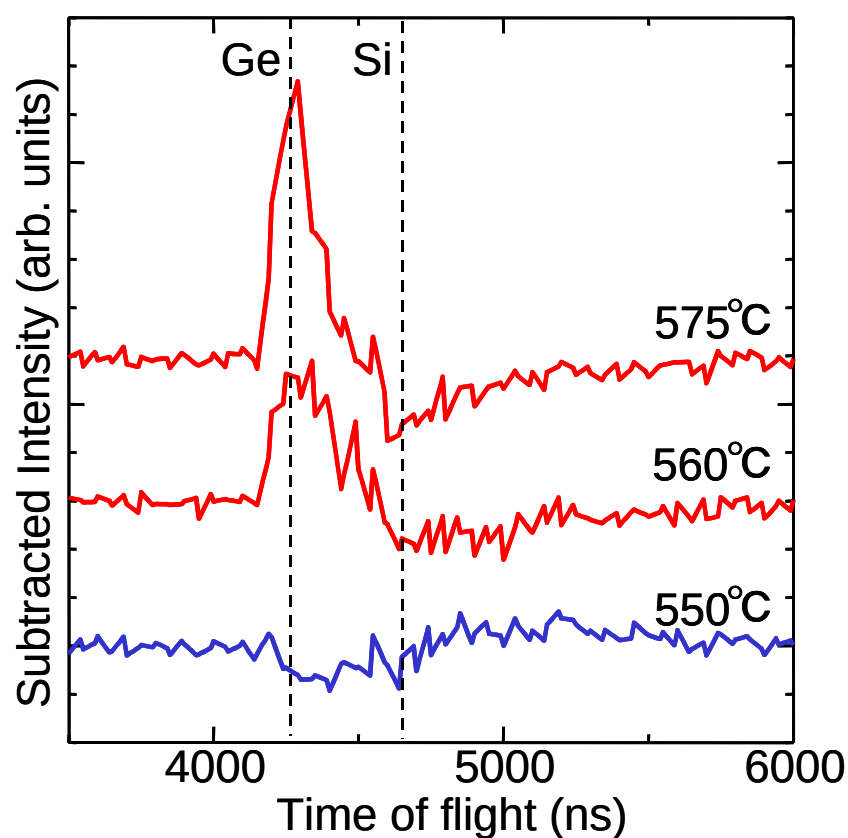


図 6-2-9. 2ML-Si/Ge(100)構造の TOF 差スペクトル
アニール温度依存性($\alpha = 45^\circ$ @azimuth[110])

6-2-6. 3ML-Si/Ge(100)構造の熱耐性

さらに Si hetero-ALE により 530°C で形成した 3ML-Si/Ge(100) 構造の熱耐性を評価した。TOF スペクトルのアニール温度依存性およびその差スペクトルを図 6-2-10 および図 6-2-11 にそれぞれ示す。2ML-Si/Ge(100) 構造と同様に差スペクトルには 550°C まで信号が観測されないが 560°C で急激に表面偏析による Ge 原子の信号が観測された。この結果から Si/Ge ヘテロ界面での Si 原子と Ge 原子の交換は 560°C から始まっているものと考えられる。しかし、その後のアニールによる 4280 ns 付近での Ge の信号の増加は 2ML-Si/Ge(100) 構造の場合と比べ緩やかである。これは表面第 4 層の Ge 原子が表面第 3 層へ界面で偏析したあと表面へと偏析していく際、Ge 表面に形成された Si 層厚の増加に伴い固相拡散に近い状況となる。このため偏析速度が抑制されているものと推測される。

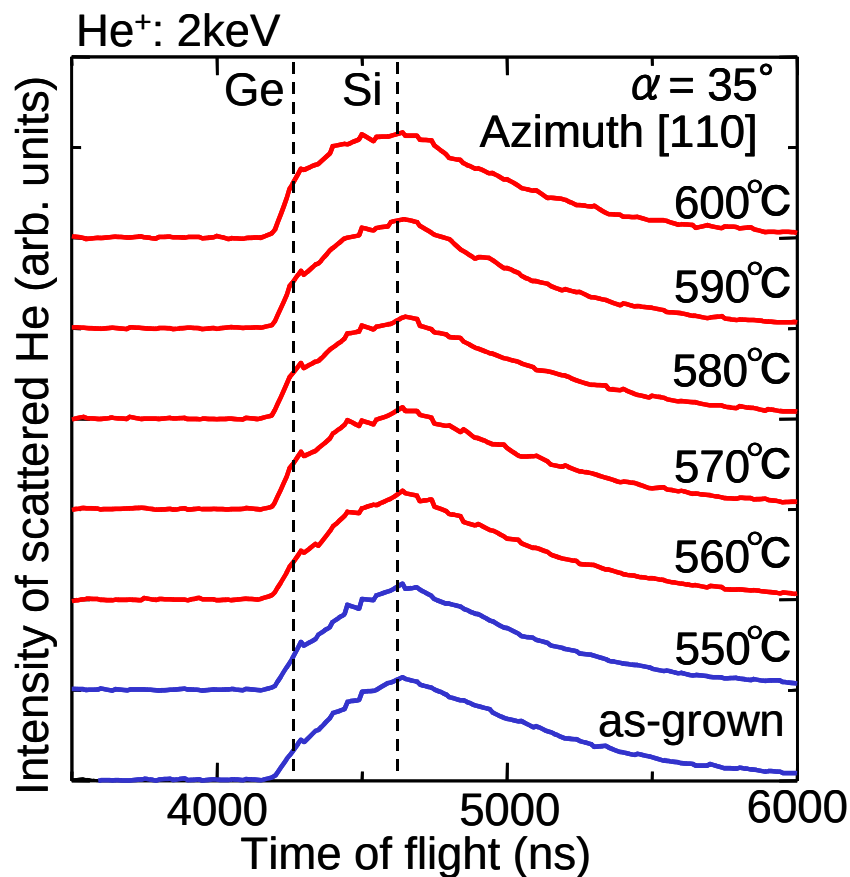


図 6-2-10. 3ML-Si/Ge(100)構造の TOF スペクトル
アニール温度依存性

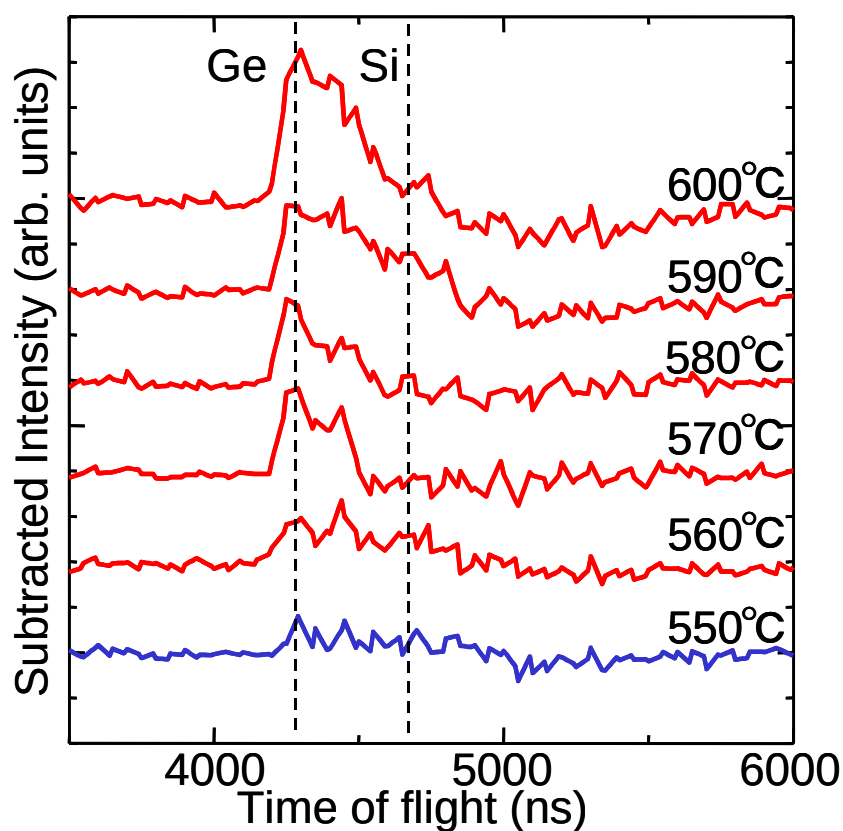


図 6-2-11. 3ML-Si/Ge(100)構造の TOF 差スペクトル
アニール温度依存性

以上、CAICISS 測定により Si-hetero ALE によって形成した Si/Ge ヘテロ構造の耐熱性について検討した。

- H/1ML-Si/Ge(100)構造の耐熱温度は 360°Cであった。この耐熱温度は表面を終端している Surfactant である水素の熱脱離によって決定されている。
- Si hetero-ALE により形成した 2ML-Si/Ge(100)構造の耐熱温度は 550°Cであった。この高耐熱性は Ge 表面への 2ML-Si による Si-Si 結合のネットワークによって実現されている。
- 530°Cにおける Si-ALE での連続成長によりヘテロ界面の急峻性を維持したまま、Layer-by-layer での成長が実現出来ることを示した。
- 3ML-Si/Ge(100)構造のヘテロ界面の耐熱温度は 2ML-Si/Ge(100)構造と同様に 550°Cであった。

6-2-7. ALE サイクル数依存性

Ge 表面上への Si hetero-ALE における臨界膜厚について実験的に検証した。第 1 層目は SiH_4 による 1ML 吸着、2 層目は基板昇温しながらの DCS 照射、3 層目以降は Si-ALE によって成長をおこなった。図 6-2-12 に XPS 測定による光電子強度比の ALE サイクル依存性を示す。図中点線は理想的な Layer-by-layer 成長を仮定した $n\text{ML-Si/Ge}(100)$ 表面からの理論曲線である。白丸で示す。530°C の結果は成長初期において理想的な Layer-by-layer 成長が実現しているが、 $n=4$ 以降において成長速度の低下が観測された。この原因の一つとして、サイクル数の増加とともに下地の Ge 層の影響が薄れる効果から、水素の脱離速度の低下による SiHCl の吸着阻害がおこっている可能性が考えられる。そこで 2ML の Si 層を形成後 550°C まで基板温度を昇温して Si-ALE をおこなった結果を図中黒丸に示す。この結果 $n=4$ 以降における成長速度低下の割合は減少したが、やはり成長速度は低下傾向を示した。この結果から Si hetero-ALE による臨界膜厚は 3ML であると結論した。

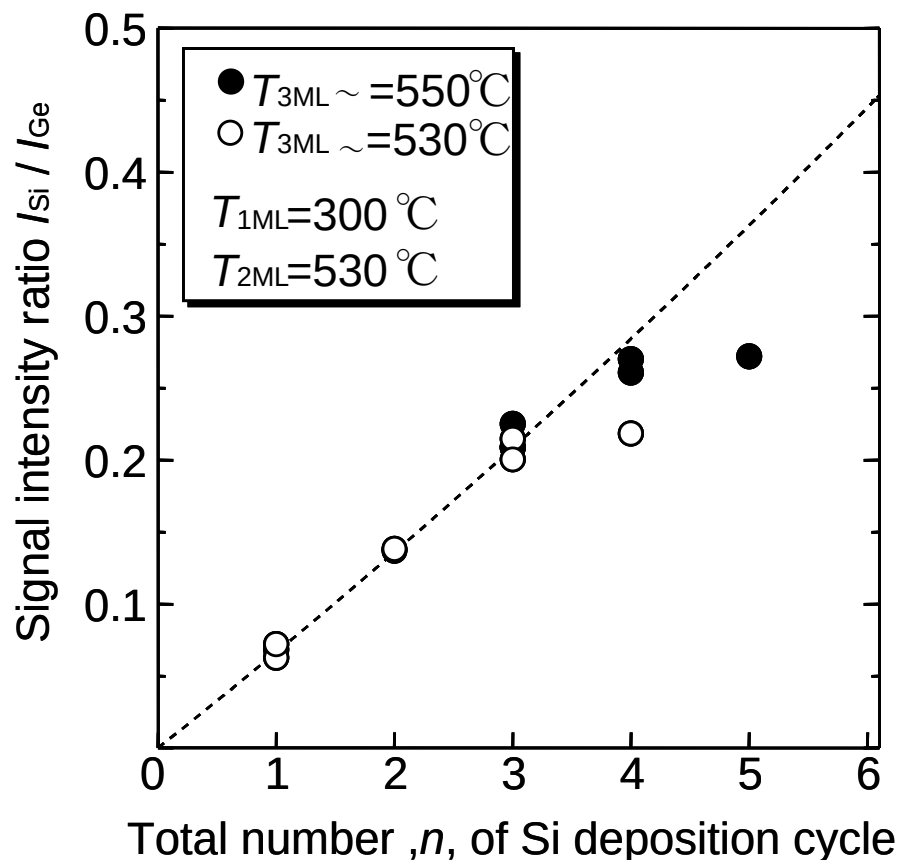


図 6-2-12. ALE サイクル数依存性

6-2-8 .RHEED による結晶性評価

成長膜の結晶性を RHEED によって評価した。図 6-2-13.に 2ML-Si/Ge(100)構造、図 6-2-14.に 3ML-Si/Ge(100)構造の RHEED 像をそれぞれ示す。RHEED 像にはストリークと菊地帯が観測され平坦に結晶性の膜が成長していることがわかった。

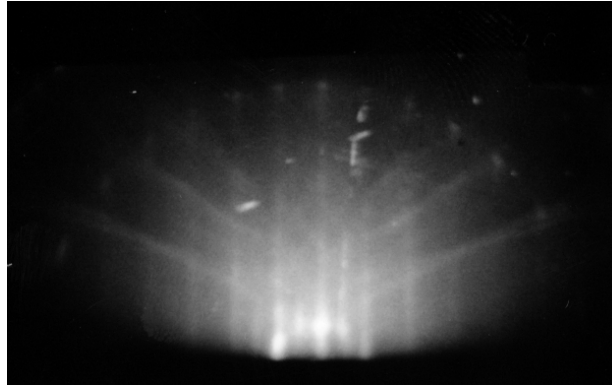


図 6-2-13. RHEED 像(2ML-Si/Ge(100))

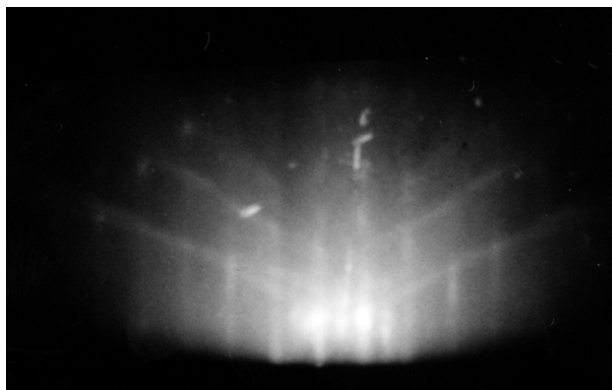


図 6-2-14. RHEED 像(3ML-Si/Ge(100))

6-3. Si/Ge ヘテロ界面の評価

6-3-1.はじめに

ここでは Ge の表面偏析を抑制しながら原子層単位での Layer-by-layer 成長が可能である Si-hetero ALE の成長初期特性を CAICISS によって評価し、Si/Ge ヘテロ界面の構造解析をおこなった。また、表面偏析抑制効果を SIMS および AES によって評価した結果についても述べる。

6-3-2.入射角 $\alpha=90^\circ$ TOF スペクトルによる成長初期特性の評価

入射角 $\alpha=90^\circ$ で測定した CAICISS TOF スペクトルでは第4章で検討したように、Si および Ge によって形成される Shadow cone は、ともに約 6Å 後方で半径が約 1 Å の円錐上であり[110]方向に沿って原子間隔は 1ML つまり 1.41Å 下層の原子とも 2Å 間隔があるため、表面第4層までは弾性散乱に寄与することができる。しかし、5層目以下はそれぞれ、1~4ML までの原子によって形成される Shadow cone の影に入るため、この角度では表面 1~4ML までの変化のみをダイレクトに観測することになる。

入射角 $\alpha=90^\circ$ における Ge(100)表面への Si 原子層成長プロセス中の TOF スペクトルの変化を図 6-3-1 に示す。

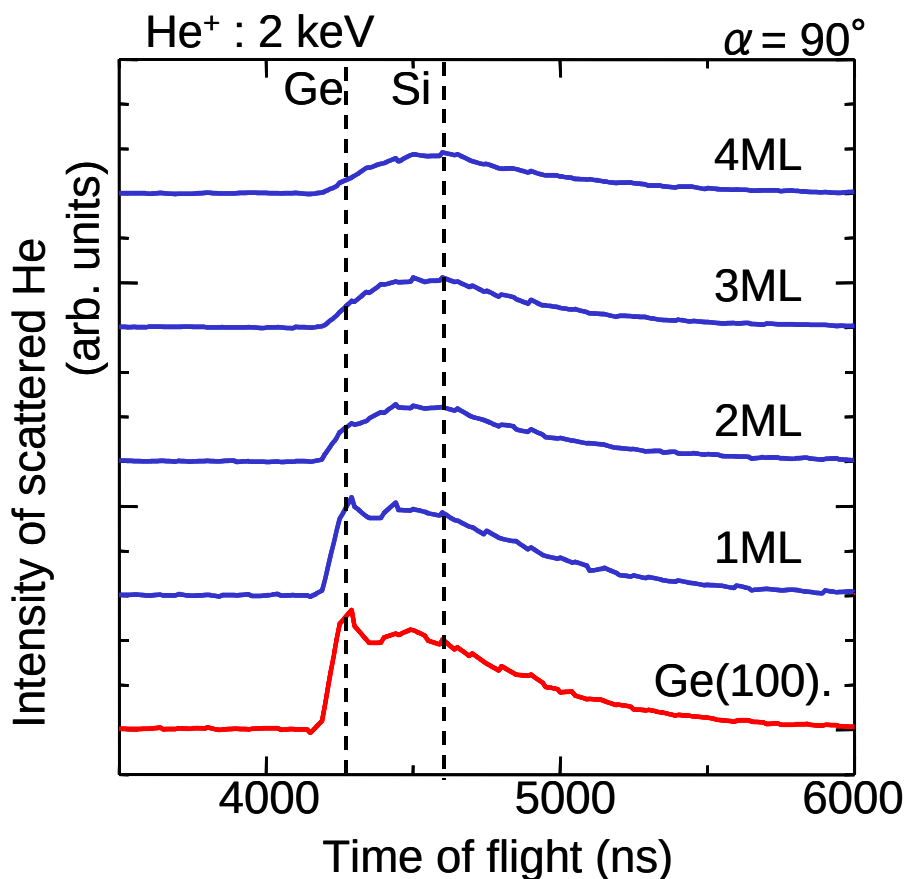


図 6-3-1. TOF スペクトル成長初期特性 ($\alpha=90^\circ$)

Si 層の成長とともに

- ① ピーク位置が Ge から Si にシフトしていること、
- ② Ge による弾性散乱ピークが Si 層の成長とともに減少していること、全体の強度が減少していること

が確認出来るが、Si の弾性散乱ピークを明確に観測することが出来ていない。これは、Si と Ge の散乱断面積の違いによるものと考えられる。そこで、この TOF スペクトルの変化から表面での弾性散乱の成分を抽出するため、第4章で述べた手法によって TOF 差スペクトル処理をおこなった。図6-3-2に入射角 $\alpha = 90^\circ$ における TOF 差スペクトルを示す。Ge 表面ピークを抽出するために基板スペクトルとの差をとった結果斜線で示す 4150ns~4350ns 付近に表面 Ge による弾性散乱ピークに起因する負の成分の変化が明確に観測出来ているのが確認できた。

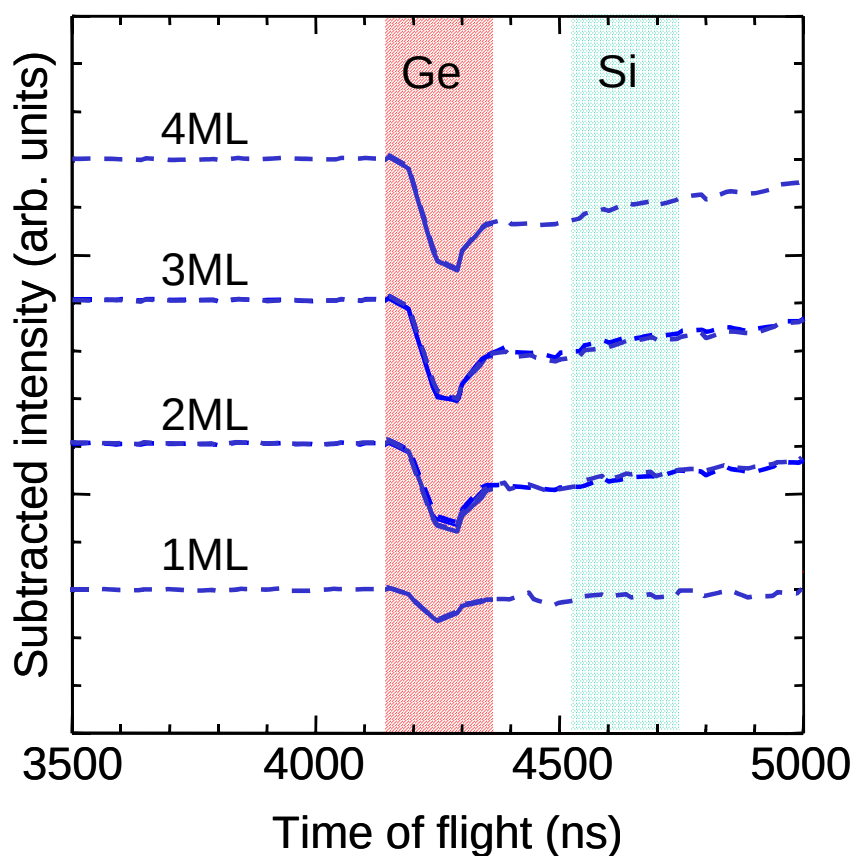


図 6-3-2. 表面 Ge 成分の TOF 差スペクトル成長初期特性
($\alpha = 90^\circ$)

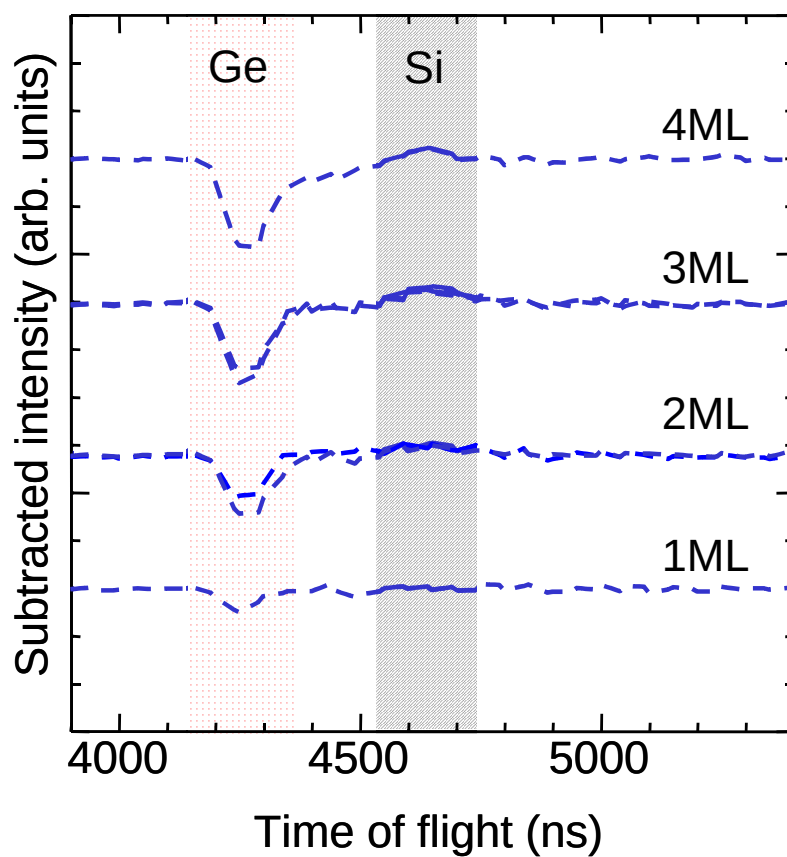


図 6-3-3. 表面 Si 成分の TOF 差スペクトル成長初期特性
($\alpha = 90^\circ$)

また、Si 表面ピークを抽出した結果を図 6-3-3 に示す。斜線で示す 4510ns～4710ns 付近の表面 Si による弾性散乱ピークに起因する正の成分の変化がわずかながら観測出来ているのが確認できる。そこで、それぞれの斜線で示す領域のピークの面積を積分し成長特性の ALE サイクル数依存性を調べた結果を図 6-3-4 に示す。

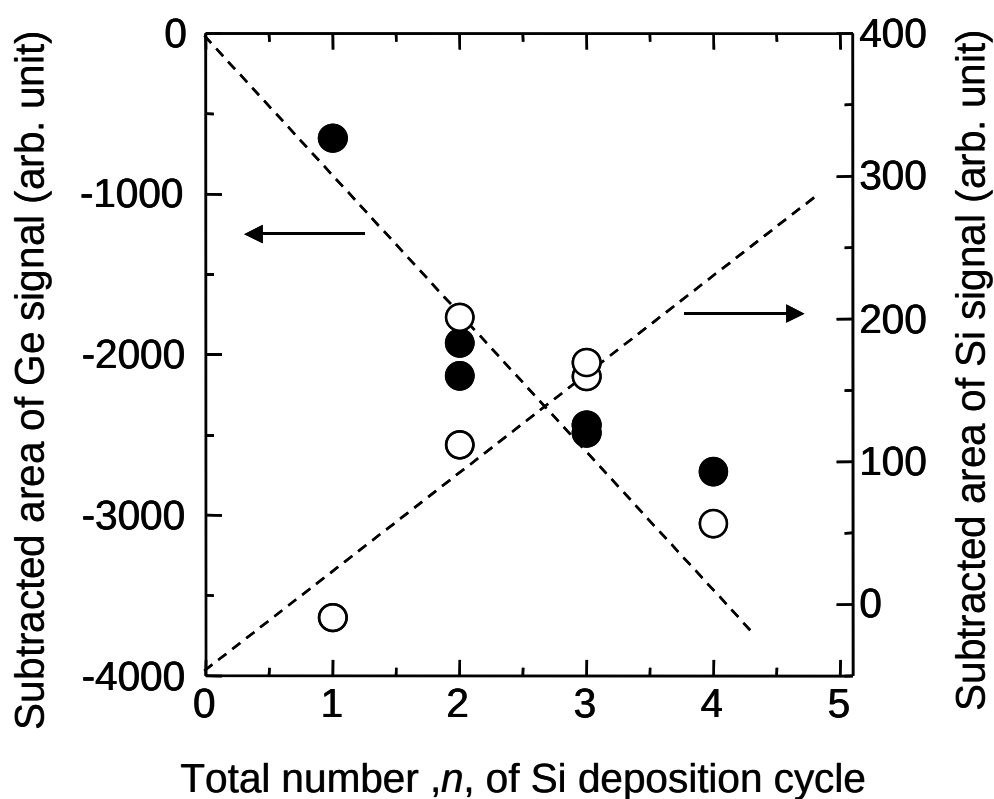


図 6-3-4. TOF 差スペクトル表面成分の ALE サイクル数依存性
($\alpha = 90^\circ$)

Layer-by-layer での成長を仮定すれば、入射角 90° では Ge および Si の弾性散乱ピークは ALE サイクルに比例してリニアに変化することが予想される。Si および Ge による弾性散乱ピークの変化は 1～3 サイクルまではほぼリニアに変化しているが、4ML めで変化量が減少していることが確認できた。この結果は前節の XPS での測定結果とも一致している。しかし、Si の弾性散乱ピークは Ge の多重散乱成分と重なっており、変化量も非常に小さいため誤差の大きい結果となっている。そこで、以下では感度の高い Ge の弾性散乱ピークの変化によって成長特性の評価をおこなうとした。

表面 Ge による弾性散乱ピークの変化を XPS による光電子強度比にたいしてプロットした結果を図 6-3-5 に示す。2ML めが若干過剰成長ぎみであるが、入射角 90° では CAICISS による Ge の弾性散乱ピークは被覆率に比例してリニアに減少することが予想される。Ge による弾性散乱ピークに起因する負成分の変化は 1~3 サイクルまではほぼリニアに変化しているが 4ML めでわずかに変化量が減少していることが確認された。

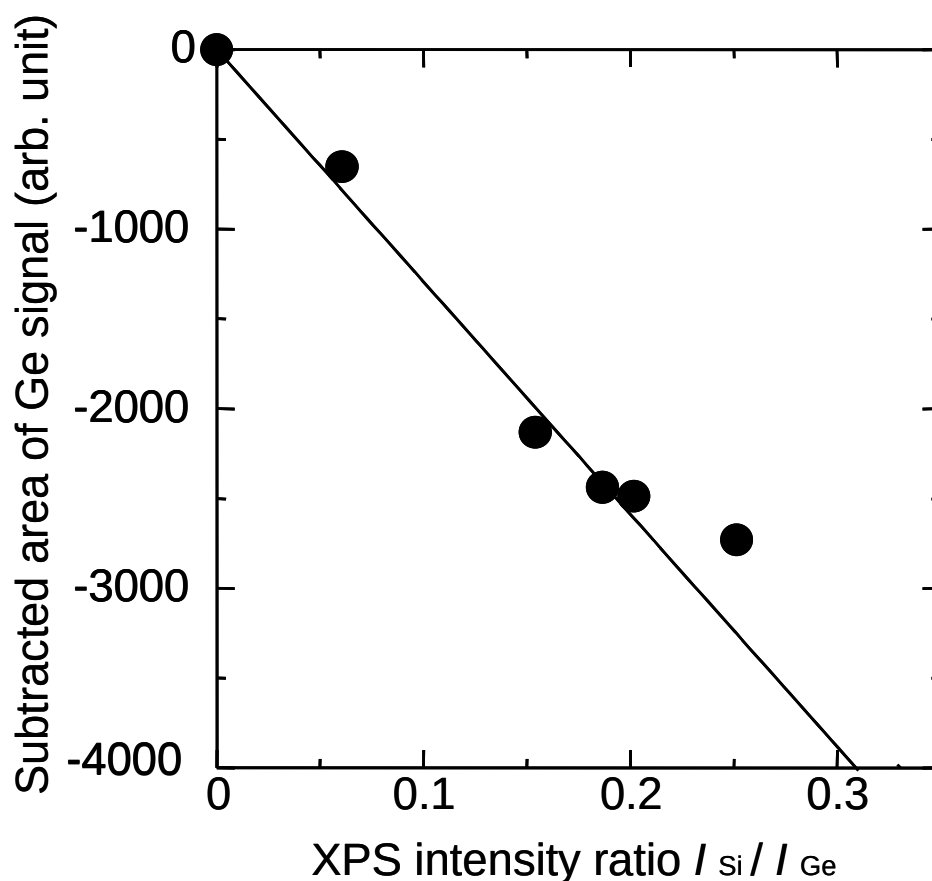


図 6-3-5. TOF 差スペクトル表面 Ge 成分と
XPS 測定による Si の被覆率の関係

6-3-3. 入射角 $\alpha = 35^\circ$ TOF スペクトルによる成長初期特性の評価

前節に続いて、入射角 α を変化させた際の TOF スペクトルの変化を検討した。

面内[110]方向に沿って入射角 35° では図 6-3-6 に示すように最表面原子が2層目を、3層目が4層目をそれぞれ Shadowing するため、Si を原子層成長した際、その過程において散乱スペクトルに特異な変化が期待できる。そこで、以下、入射角 $\alpha = 35^\circ$ において、Si 成長初期過程を観測した結果を示す。

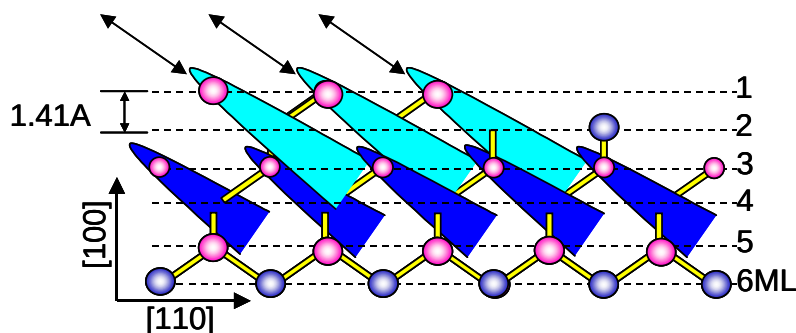


図 6-3-6. CAICISS 測定角度 ($\alpha = 35^\circ$ @azimuth[110])

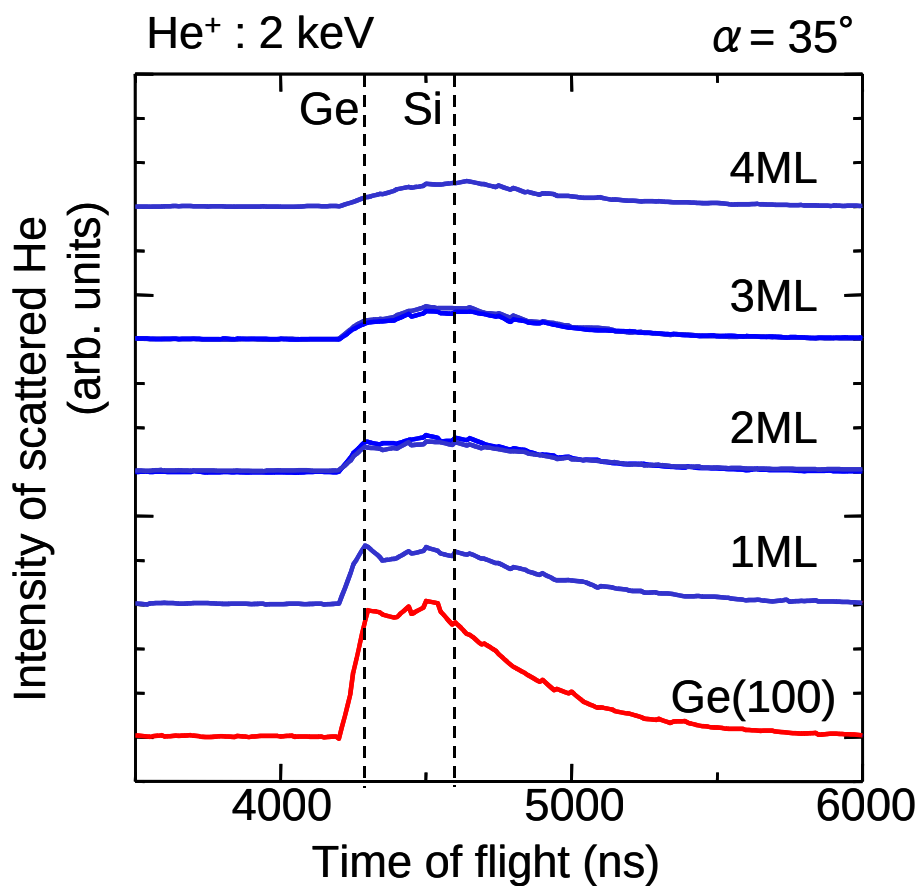


図 6-3-7. TOF スペクトル成長初期特性
($\alpha = 35^\circ$ @azimuth[110])

入射角 $\alpha = 35^\circ$ における TOF スペクトルおよび、Ge 成分を抽出した TOF 差スペクトルを図 6-3-7 に示す。 $\alpha = 90^\circ$ の TOF スペクトルと変化が大きく異なるのが確認できる。

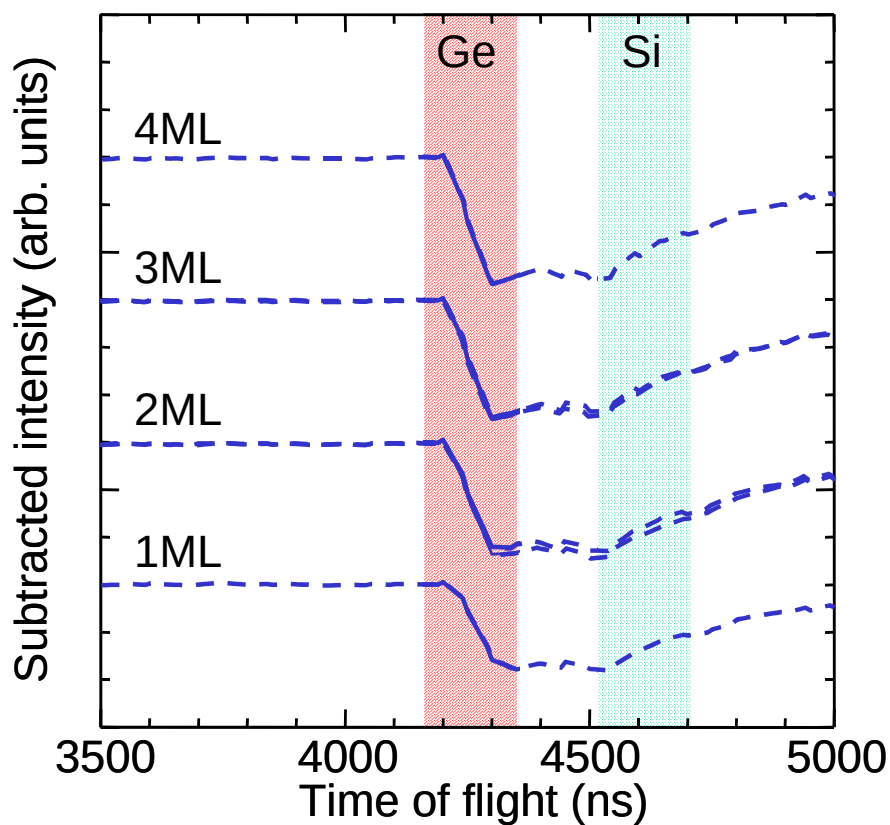


図 6-3-8. 表面 Ge 成分の TOF 差スペクトル成長初期特性
($\alpha = 35^\circ$ @azimuth[110])

図 6-3-8 に示す差スペクトルでは斜線で示す表面 Ge による弾性散乱ピークの変化が明確に観測できた。そこで、前節と同様に斜線で示す領域のピークの面積を積分し成長特性の ALE サイクル依存性を調べた結果を図 6-3-9 に示す。

入射角 $\alpha = 35^\circ$ では表面第1層が 3ML めを、第2層が 4層めをそれぞれ Shadowing することから、ステップによるアンチフェイズドメインが 50% ずつ存在すると仮定すると1サイクルで 40%、2 サイクルで 60%、3 サイクルで 80%、4 サイクルで 100%の表面 Ge 成分が変化する折れ線のような特性が期待される。測定結果は若干ばらつきがみられるが、3 サイクルめまでは非常に良い一致をみた。以上の結果より 4ML めで、何らかの構造変化が起こっていることが推測される。これは前節での成長特性のサイクル数依存性とも対応がとれており、臨界膜厚以上の堆積による歪み緩和に伴う構造変化であると推測される。

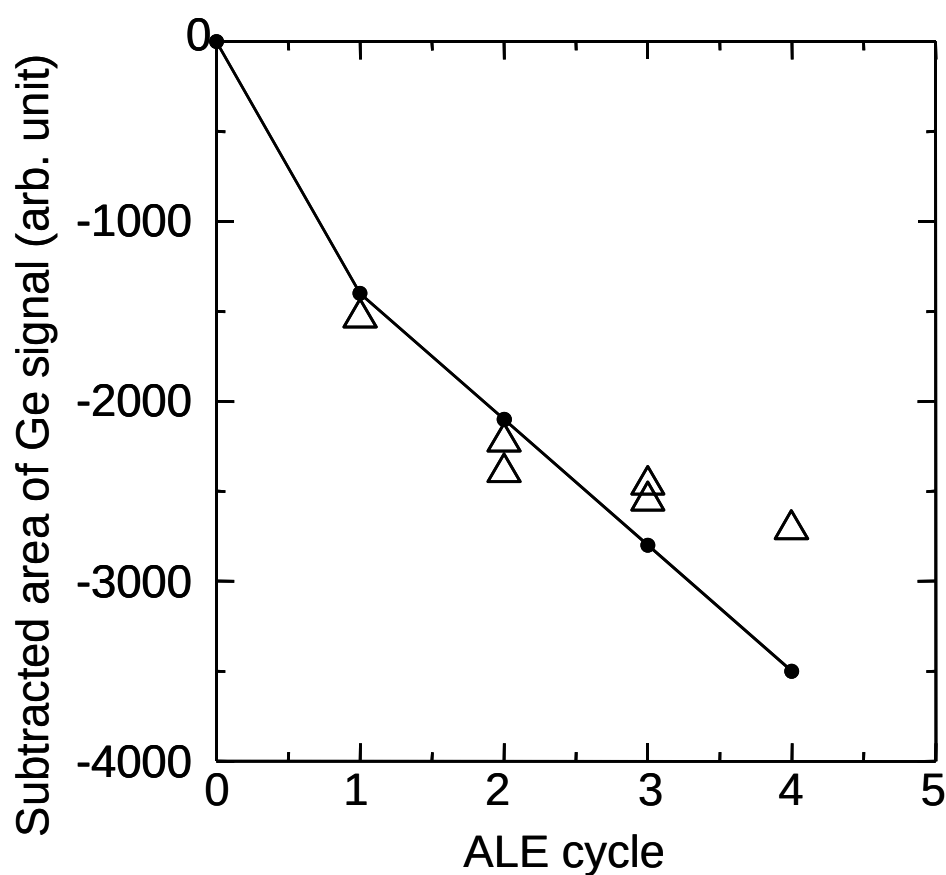
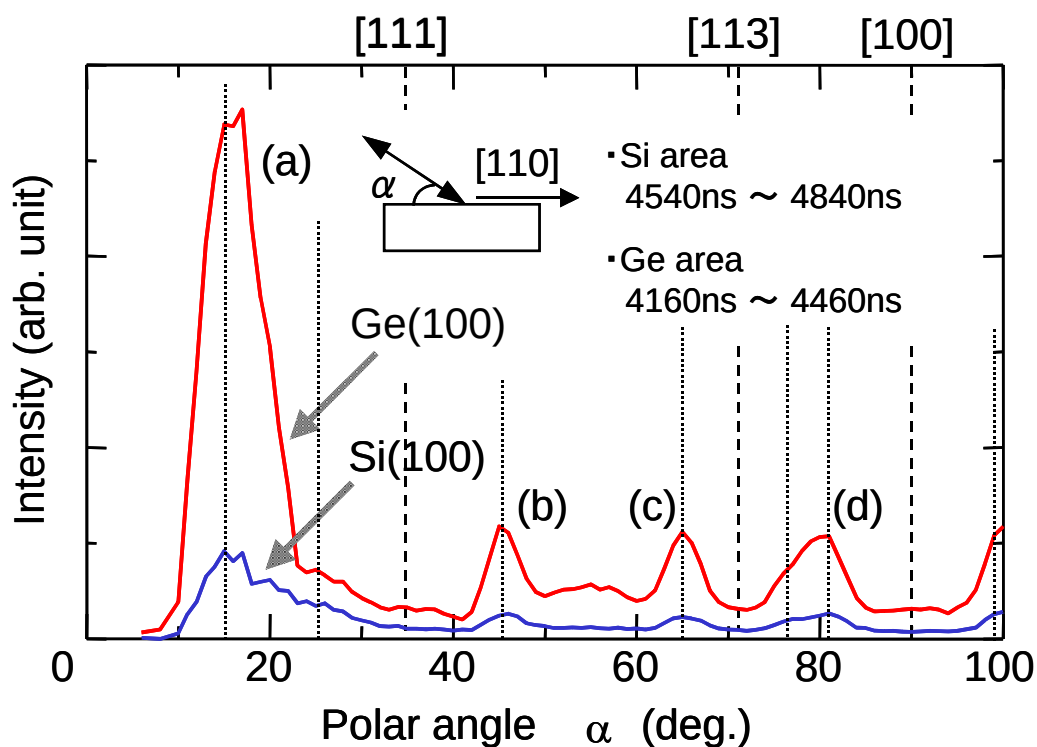


図 6-3-9. TOF 差スペクトル表面成分の ALE サイクル数依存性
($\alpha = 35^\circ$ @azimuth[110])

6-3-4. 散乱強度入射角度依存性による評価

より詳細に検討をおこなうため、入射角 α を連続的に変化させ、その散乱強度の角度依存性により解析をおこなった。第4章でも述べたように、面内[110]方向に沿って入射角 α を連続的に変化させると Si および Ge はともにダイヤモンド構造の結晶構造を持つため、入射角依存性には図 6-3-10 に示すように Shadowing による Dip と(a),(b),(c),(d)に示す focusing によるピークが現れる。(a)に示した focusing は原子によって形成された Shadow cone がそのすぐ下層の原子に focusing されることによって生じるピークであり、(b)、(c)はともに Shadow cone が 3 層下の原子に focusing されることによって生じている。

図 6-3-10. 散乱強度入射角 α 依存性 (@azimuth[110])

そこで、この3層下の原子への focusing に注目し、ピークを拡大した模式図を図 6-3-11(a)に示す。70° の両脇のピークはそれぞれ表面原子が Ge から Si に変化することで減少していく。この他に、Si 層の成長とともに表面 Si 原子のつくる Shadow cone 半径が Ge 原子のつくる Shadow cone 半径よりわずかに小さいことに起因するピーク位置のずれた3層下の原子への focusing 成分があらわれ、これらのピークの合成ピークが観測される。よって成長サイクルごとにこの角度依存性の差分をとることで、図 6-3-11(b)のような差分スペクトルを得ることが出来る。

Layer-by-Layer での成長が行われていれば、各サイクルでの変化量は等しいと考えられ、各サイクルで同じ大きさの差分スペクトルが得られると考えられる。

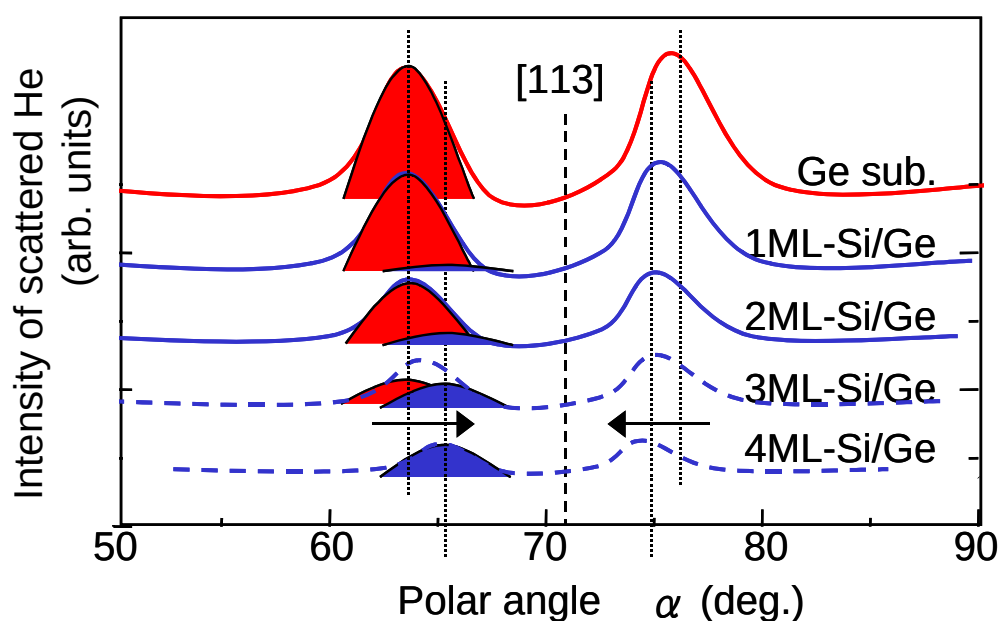


図 6-3-11(a). 散乱強度入射角 α 依存性模式図

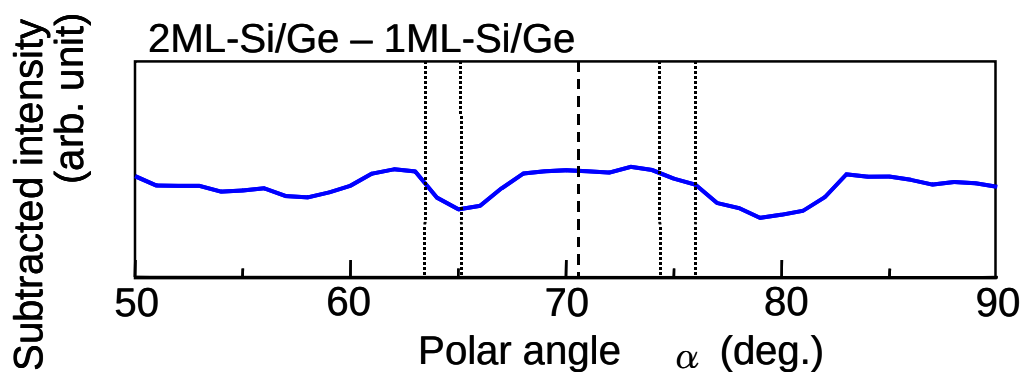


図 6-3-11(b). 散乱強度入射角 α 依存性
差分スペクトル(測定波形)

この差分スペクトルの変化から表面、および界面の変化を観測した。実際に差分を取った結果を図 6-3-12 に示す。

1ML、2ML、3ML と、さきほど示したような差分スペクトルの変化が見られ、その変化量も若干のばらつきはみられるが、ほぼ等しく変化しており、界面構造を維持しながら、Layer-by-Layer での成長が行われていると考えられる。

しかし、4ML めでは差分スペクトルは期待される変化がみられず、やはり、何らかの構造変化が起きているものと考えられる。これは、臨界膜厚以上の堆積による歪み緩和に伴う構造変化であると推測される。

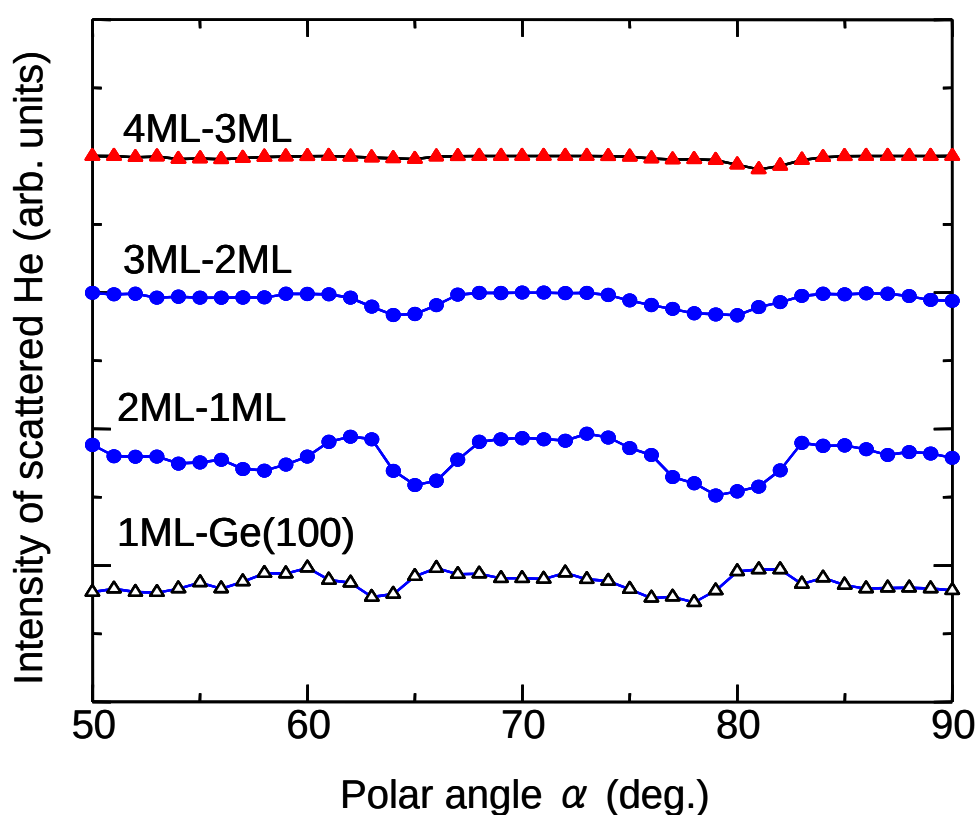


図 6-3-12 散乱強度入射角 α 依存性の差分スペクトル
(サイクル数依存性)

6-3-5.2 次イオン質量分析法 (SIMS) によるヘテロ界面急峻性の評価

SIMS は Cs^+ 、 O^+ 、 O^- といった 1 次イオンを数百 eV $\sim$ 30keV 程度のエネルギーをもつイオンビームとして加速して固体試料に照射し、試料から放出される 2 次イオンを質量分離して試料表面の構成成分を元素分析するものである。数百 eV $\sim$ 30keV 程度のエネルギーをもったイオンビームを固体表面に照射すると、一部は表面原子によって反射するが、残りは固体内に侵入し、固体内原子と衝突を繰り返し、ある深さで停止する。また 1 次イオンに衝突された固体内原子も衝突を繰り返し、固体内の原子の一部が試料表面より放出される。これをスパッタリング現象という。一般にスパッタ粒子の多くは中性粒子であるが、一部、電荷を持ったイオンが含まれる。入射した 1 次イオンは固体中の試料原子を中性粒子としてスパッタさせるとともに、正、または負のイオン化原子または励起原子として真空中に放出する役割をもち、励起原子のうち、あるものはオーグ電子を放出して正イオンとなり、またイオン化原子の一部は表面で電子を捕獲して中性原子として放出される。このイオンを質量分析するのが SIMS である。[5]

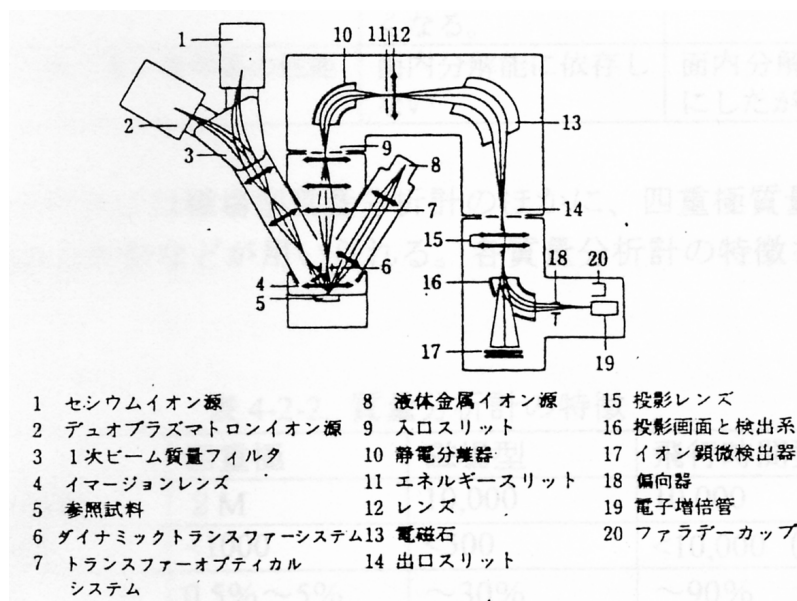


図 6-3-13. SIMS 装置の構成

SIMS は一般に深さ方向高感度分析を行う Dynamic SIMS(D-SIMS)と、より表面に敏感な状態で、表面化学構造分析を行う Static SIMS(S-SIMS)の二つの測定モードに分類される。本研究では前者の Dynamic SIMS(D-SIMS)により、深さ方向分析をおこなった。

図 6-3-13. に SIMS 装置の構成図を示す。装置は大きく分けて 1 次イオン照射系と 2 次イオン質量分析系により構成されている。1 次イオン照射系ではイオン源からイオンを引き出し、質量分析器によるイオンの選別、静電レンズによるイオンビームの細束化および偏向器によるビームの X,Y 走査などをおこなう。2 次イオン質量分析系では 2 次イオンの質量分離器への取り込み、エネルギー分離、質量分離およびイオン検出などが行われる。

従来、SIMS 装置は走査モードと投影モードの 2 つのモードが存在するのが一般的である。

走査モードでは1次イオンビームを細束化して試料上を走査し、走査位置に対応する2次イオンを検出することによって2次イオン像を得る。一方、投影モードでは、面内に一様に1次イオンビームを照射し、2次イオン光学系によって試料上での2次イオンの放出位置を検出器に投影することによって2次イオン像を得る。走査モードと投影モードの特徴比較を表6-3-1.に示す。

表 6-3-1.走査モードと投影モードの比較

	面内分解能 の決定要因	分析時間	質量分析計 の透過率
走査モード	1次イオンビーム径	面内分解能を小さく するにしたがって長 くなる。	面内分解能に依存しない
投影モード	2次イオン光学系の性能	面内分解能に依存し ない	面内分解能を小さくする にしたがって下がる

SIMSの質量分析計には磁場型質量分析計のほかに、四重極質量分析計および飛行時間型質量分析計などが用いられる。各質量分析計の特徴を表6-3-2.に示す。

表 6-3-2. 質量分析計の特徴

	四重極	磁場型	飛行時間型
質量分解能	2 M	10,000	10,000
質量範囲	<1000	<500	<10,000 (∞)
透過率	0.5%～5%	～30%	～90%
全質量同時検出	不可	不可*	可能

*：マッテリーフ型では可能

D-SIMS では磁場型質量分析計と四重極質量分析計が多くもちいられ、S-SIMS では四重極質量分析計と飛行時間型質量分析計が多く用いられる。D-SIMS で磁場型質量分析計と四重極質量分析計を比較すると、磁場型質量分析計は高い質量分解能が得られるため、妨害イオンの除去が可能になるという点ですぐれている。四重極質量分析計はコンパクトで装置を超高真空化するのに適しており、試料室内の残留気体成分に起因するバックグラウンド

を低くすることが出来る。1 次イオンに対する影響という観点からは、試料に数 KV の電圧を印加する磁場型質量分析計の方が数百 V 以下である四重極質量分析計より、1 次イオンが偏向されたり、歪みを受けたりする程度が大きい。しかし、四重極質量分析計では透過率が磁場型質量分析計と比べて低いことが大きな欠点となっている。

深さ方向分析はスパッタリング現象により、試料が深さ方向に掘られていく現象を利用し、時間の関数として、特定元素の 2 次イオン強度を測定することで、深さ方向の元素分析を行う。

SIMS は表面分析の中で最も感度が高く ppm から ppb の感度で深さ方向の元素分析が可能である。同位体測定が可能である。質量分解能が高い。水素からウランまでの全元素の分析が可能である。といった利点を持つが、破壊分析である。2 次イオン発生機構に関する知見が不十分である等の理由により、定量分析が複雑である。といった欠点もある。

ここでは、D-SIMS により Si-hetero ALE で形成した Si/Ge ヘテロ界面の急峻性及び Ge 表面偏析効果を従来法である GS-MBE によって形成したものと比較検討をおこなう。

Ge(100)表面に Si hetero-ALE により 2 ML の Si 層を作製した Si/Ge ヘテロ構造に Si_2H_6 による Gas source MBE(GS-MBE)で Si capping layer を約 400Å 堆積したサンプルを SIMIS により ^{74}Ge について深さ方向分析をおこなった。測定には磁場型質量分析計をもつ CAMECA IMS-4f を使用し、1 次イオンには Cs^+ をもちいて、走査モードによって測定をおこなった。1 次イオン加速電圧を 10kV、2 次イオン引き出し電圧を 4.5kV とした。

Si/Ge ヘテロ構造の SIMS による ^{74}Ge 深さ方向分析結果を図 6-3-14. に示す。

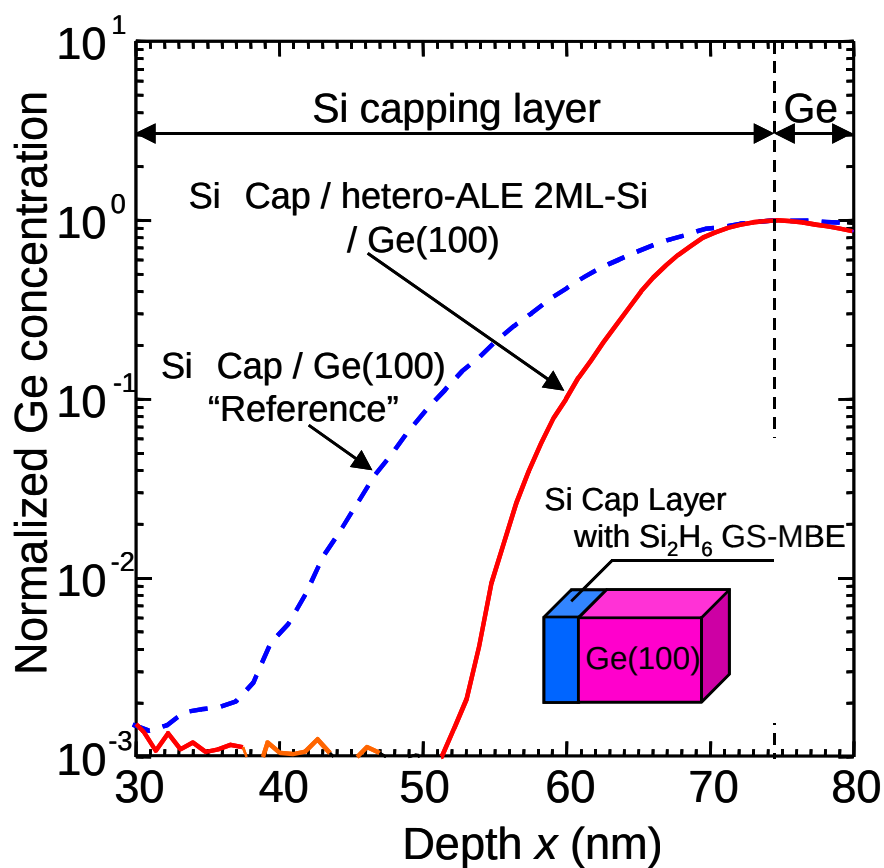


図 6-3-14. Si/Ge ヘテロ構造の SIMS depth profile (^{74}Ge)

リファレンスサンプルとして Ge(100)基板に Si_2H_6 の GS-MBE により Si を堆積したサンプルの測定結果を破線で示す。Fukatsu らにより、 Si_2H_6 の GS-MBE は原料中に含まれる H の Surfactant 効果により、非常に高い Ge 表面偏析抑制効果を示すことが報告されている。[6]

図中実線で示した Si hetero-ALE により作製した Si/Ge ヘテロ構造はこのリファレンスサンプルと比較して Si capping layer 中への Ge の混入は劇的に減少しており、非常に高い Ge 表面偏析抑制効果が確認できた。しかし、組成遷移領域は 25nm と大きく広がっており、この結果からでは原子層寸法でのヘテロ界面急峻性は評価出来ていない。これは SIMS による深さ方向分析の原理的な欠点によるところが大きい。すなわち SIMS は分析感度が極めて高く、広いダイナミックレンジを持つといった利点を持つ反面、その 2 次イオン発生の機構に関する知見が不十分であるといった大きな問題点を持つ。実際に本研究で観測した Si 中の ^{74}Ge は 2 次イオンの信号が安定に観測されるまでに 20~30nm 程度の Si capping layer を必要とする。Ge 基板上に Si を積層した場合、その格子不整合(4.2%)に伴う歪みは成長層の膜厚がある一定値を越えたところで転位の導入等により緩和する。このため Si capping layer を厚膜化した場合、3 次元島状成長によりその表面平坦性の劣化は著しい。この表面平坦性の劣化は 1 次イオンのスパッタリングの不均一性を増幅し、深さ方向分析結果を大きく劣化させる原因となる。また、SIMS で観測している各元素の 2 次イオン化率は、1 次イオンの種類やエネルギーなどの測定条件のみでは決定できず、被測定試料の組成そのものに大きく依存する。この効果は”マトリックス効果”と呼ばれ、マトリックス(主成分の組成、構造)の違いにより数桁程度の変化を示すこともある。さらに、1 次イオンの入射による表面原子の knock-on (表面に存在する原子が固体内部にたたき込まれる効果)と atomic-mixing (表面付近での混合)により、Si/Ge ヘテロ界面は乱され、界面付近での実際の Ge 分布測定は原理的に困難であると考えられる。

6-3-6. オージェ電子分光法 (AES) によるヘテロ界面急峻性の評価

オージェ電子分光法 (Auger Electron Spectroscopy ; AES) の深さ方向分析はイオンビームを照射して表面を削りながら電子線照射によりオージェ電子分光測定をおこなう。イオンビームによるスパッタリングとオージェ分析は別のプロセスであるため SIMS と比較して、イオンスパッタリングの最適化が可能である。また、オージェ電子励起過程が比較的良く解明されており、最適化しやすいといった利点を持つ。試料表面粗さについても Si capping layer を薄膜化できることから深さ方向分解能の向上が期待出来る。Si capping layer 成膜後に表面の平坦性を AFM により確認することで深さ方向分析分解能に及ぼす影響を見積もることが出来る。以上により、オージェ電子脱出深さに起因する要因以外の分析法および試料に起因する深さ方向分析分解能に影響する要因を最小限に低減することが出来ると考えられる。さらに、オージェ電子脱出深さについて検討をおこない低エネルギー領域でのピークから、オージェ電子の脱出深さによる影響を除去する手法により原子層オーダーでの高分解能を得ることを確認した。

オージェ電子の放出過程

X 線を固体に照射すると原子から光電子が放出される。光電子が放出された後、電子の抜けたところには正孔が生じ、基底状態に戻る緩和過程の一種であるオージェ過程によりオージェ電子が放出される。オージェ過程とは X 線照射により形成された正孔をそれより浅い電子準位にある電子が埋め、同じ準位の他の電子が放出される。これを、発見者の名前にちなんでオージェ電子という。

図 6-3-15. にオージェ電子の放出過程の模式図を示す。

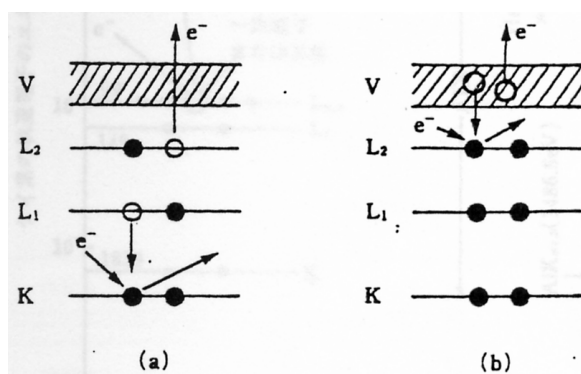


図 6-3-15. オージェ電子発生過程
KL₁L₂ 遷移過程 (a), L₂VV 遷移過程 (b)

(a)はK殻(1s)に正孔が形成され、それをL₁殻(2s)の電子が埋め、同時にL₂殻(2p)からオージェ電子が放出されるオージェKL₁L₂遷移を、(b)はL₂殻(2p)に正孔が形成され、それを価電子帯(V)の電子が埋め、価電子帯からオージェ電子が放出されるオージェL₂VV遷移をそれぞれ示している。

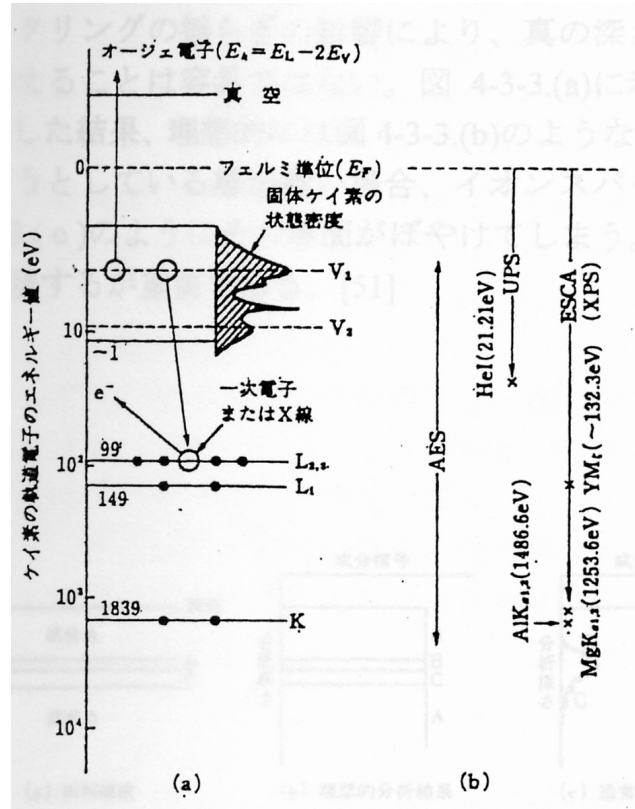


図 6-3-16. Si の軌道電子のエネルギー準位

(a) L_{2,3}VV オージェ過程, (b)各種電子分光法のエネルギー範囲

図 6-3-16. に Si について電子のエネルギー準位と X 線準位 K,L₁,L₂などを示す。L₁V₁V₂オージェ遷移によるオージェ電子の運動エネルギー E_k は $E_k + E_V$ がL-V準位間のエネルギー差 $E_L - E_V$ に等しい為、近似的に

$$E_k = E_L - 2E_V \quad (6-3-1)$$

で与えられる。固体内原子から放出される場合は、この値から仕事関数 ϕ を差し引いたものが、運動エネルギー E_k になる。 E_k, E_L は元素固有のものであるため、ある物質から放出されたオージェ電子のエネルギースペクトルを測定すると、もとの物質の元素分析や電子のエネルギー帯の構造がわかる。

オージェ電子放出を起こすためには、深い準位に空席を作らなくてはならない。そのためには、X線、紫外線、イオンなどが考えられるが、現在 AES では電子線励起がもちいられている。

AES による深さ方向分析

AES による深さ方向分析は一般的にイオンスパッタリングをもちいて、試料内部を露出させ、その面をオージェ分析により組成分析することで、深さ方向の組成分析をオージェピークの時間変化に置き換える方法が適用される。しかし、イオンスパッタリングの揺らぎの影響により、真の深さ方向分布を忠実に時間変化に置き換えることは容易ではない。図 6-3-17.(a)に示すような層状構造をもつ試料を分析した結果、理想的には図 6-3-17.(b)のような結果が期待される。

しかし、分析しようとしている層が薄い場合、イオンスパッタリングの揺らぎによって、図 4-3-17.(c)のようにその界面がぼやけてしまう。いかにして、真の深さ方向分布を再現するが重要である。[7]

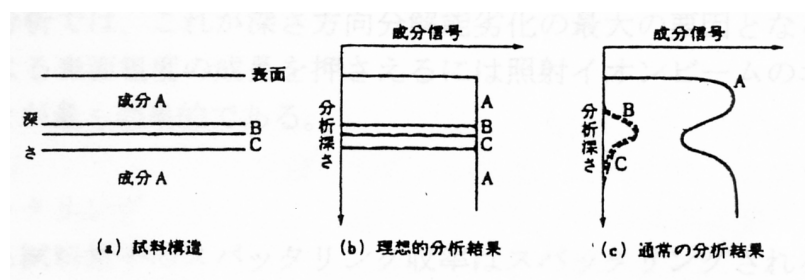


図 4-3-17.層構造と Depth profile

AES の深さ方向分解能は種々の要因によって影響されが、大きく別けて、以下の二つに分類される。一つは、イオンスパッタリングに起因する要因、もう一つがオージェ電子分光法の分析法及び試料に起因する要因である。表 6-3-3.におもな要因をまとめる。

表 6-3-3.深さ方向分解能に影響する要因

イオンスパッタリングに起因する要因	分析法および試料に起因する要因
アトムミキシング	オージェ電子脱出深さ
スパッタリングによる表面粗さの成長	試料表面粗さ
選択スパッタリング	絶縁性
イオンビームの不均一	結晶方位
イオンビームの経時変化	電子線照射効果

・イオンスパッタリングに起因する要因

①アトムックミキシング

試料へのイオン照射は試料原子のスパッタリングだけでなく、表面原子を内部に押し込む (Knock-on) 作用もある。この Knock-on により試料原子が混合される現象をアトムックミキシング (Atomic mixing) という。アトムックミキシングにより、深さ方向分析結果 (Depth profile) にダレが生じる。アトムックミキシングがおこる深さはイオンの侵入深さ程度であり、照射イオンの種類 (質量)、入射エネルギー、入射角度に依存する。重イオンを低エネルギーで試料垂直から、高角度で照射する方法が深さ方向分解能を上げることになる。

②スパッタリングによる表面粗さの成長

イオンスパッタリングは、理想的には試料表面を一様に研削することが望ましい。しかし、実際にはスパッタリングにより試料面の粗度は増大する。スパッタリングによる粗度はスパッタリング時間 (深さ) とともに増大し、厚い試料の深さ方向分析では、これが深さ方向分解能劣化の最大の要因となる。スパッタリングによる表面粗度の成長を押さえるには照射イオンビームのエネルギーを下げるのが最も効果的である。

③選択スパッタリング

イオンによる試料原子のスパッタリング収率はスパッタリングされる元素により異なる。スパッタリング収率の異なる複数の元素が含まれる系では、スパッタリング収率の大きい元素が選択的にスパッタリングされ、スパッタリング収率の小さい元素がスパッタリング面に濃化する。その結果、オージェ電子分光分析により濃度変化した面の分析を行うことになり、得られる Depth profile を歪ませることになる。スパッタリング収率の大きく異なる元素を含む試料の分析には注意が必要である。

④イオンビームの不均一

深さ方向分析をおこなう際、平坦なスパッタクレータを作り、その中心部に電子ビームを照射してオージェ電子分光測定をおこなう。イオンビームによるクレータの非平坦度 (②の粗度とは異なり、より大きなムラあるいはうねり) のために深さ方向分解能は劣化する。イオンビームをスキャンさせることで、スパッタクレータの平坦度を上げることが出来る。また、スパッタクレータの径に対して電子ビームの径が十分に小さい場合、この効果は無視できる。

⑤イオンビームの経時変化

イオン銃からのイオンビーム電流を長時間安定させるのは困難である。イオン電流の変化はスパッタリング速度を変化させ Depth profile に歪みを生じさせる。長時間にわたる深さ方向分析の際にはイオン電流値で測定 Depth profile の深さ軸の補正をすることが望ましい。

・分析法および試料に起因する要因

① オージェ電子脱出深さ (Escape depth)

AES が代表的な表面分析法になっている理由は、その検出信号であるオージェ電子の脱出深さ λ が 0.5nm~3nm と小さいことである。深さ方向に $n(z)$ という濃度分布をもつ試料を分析すると、このとき検出されるオージェ電子の強度は

$$I_A = \int_0^{\infty} n(z) \exp\left(-\frac{z}{\lambda}\right) dz \quad (6-3-2.)$$

で与えられる。AES による深さ方向分析において検出しているのは、 λ という厚さの表面層の平均化された組成であるといえる。このため、ステップ状の組成分布をもつ多層構造であっても、必ずそのステップの両側に分布が広がってしまう。

② 試料表面粗さ

試料表面をミクロに見て、試料表面があられているとイオンビームの入射角は一定でなく、スパッタリング速度にバラツキを生じる。試料表面の荒れはイオンスパッタリングによる表面粗さの成長を助長する。試料表面の粗度は可能な限り小さい方が望ましい。

③ 絶縁性

絶縁性の高い試料や絶縁性の高い物質が不均質に分布する試料を深さ方向分析する際、チャージアップが起って電子ビームあるいはイオンビームの照射が安定しない。イオンビームが不安定な場合、深さ方向の深さ軸が不正確になる。電子ビームが不安定な場合は絶縁物からのオージェ電子が不足して、周囲の情報が入り込むことがある。チャージアップを防ぐにはイオンビーム電流を下げる、入射角度（試料法線からの角）を大きくすることが有効である。

④ 結晶方位

イオンスパッタリングによるスパッタリング速度は、同じ物質でも結晶の面方位に大きく依存する。多結晶試料を測定する際には、多結晶試料内の面方位の異なる微結晶を複数個、同時に測定することになると、スパッタリング速度の異なる Depth profile の重なりとなり、深さ方向分解能は劣化する。単結晶試料測定の際には、この影響は無視できる。

⑤ 電子線照射効果

イオンスパッタリングによる選択スパッタリングに似た現象に、電子ビームによる試料組成変化がある。 SiO_2 、 Al_2O_3 、 TiO_2 などの安定であると考えられる酸化物が電子ビーム照射で還元される。これは電子ビーム照射で誘起される酸素の選択的脱離現象と考えられている。AES では細く絞った電子ビームを照射する場合が多く、電流密度が高くなるとこの現象は顕著になる。深さ方向分析においてもこの種の現象による組成変化が起る場合がある。この現象が心配される場合は、電流密度を下げて測定するなどのチェックが必要である。

AES による Si/Ge ヘテロ構造の評価

ここでは、以上にあげた深さ方向分解能に影響する要因を検討し高分解能測定法の検討をおこなう。測定は JEOL JAMP-7100E をもちいた。

はじめに、イオンスパッタリングに起因する要因について検討をおこなう。アトミックミキシングはイオンスパッタの電流密度を $555 \mu\text{A}/\text{cm}^2$ と低くすることで低減する。電子線の電流値は $1.58 \times 10^{-7} \text{A}$ とした。電子線のスポットサイズは $50\text{nm} \times 50\text{nm}$ とし、イオンスパッタクレータ（数 mm^2 ）に比べ、十分小さく、イオンビームの不均一による効果は除去できているものとする。また、イオン入射角は試料法線から 35° で入射している。

Si/Ge ヘテロ構造の試料は単結晶半導体であり、絶縁性、結晶方位、電子線照射効果による影響は無視できるものと考えられる。また試料表面粗さについても Si capping layer 成膜後に AFM (Atomic Force Microscopy) により確認をおこなう。以上により、オージェ電子脱出深さ(Escape depth) λ に起因する要因以外の分析法および試料に起因する要因は除去することが出来る。

Si および Ge のオージェ電子分光測定により強く観測されるオージェ電子ピークエネルギーを表 6-3-4.にまとめる。

表 6-3-4.Si および Ge の主要オージェ電子ピークエネルギー

	低エネルギー領域	高エネルギー領域
Si	LVV 92 eV	KLL 1619 eV
Ge	MMM 52 eV	LMM 1147 eV
脱出深さ λ	0.5nm (3.5ML)	2.8nm (19.8ML)

表 6-3-4.に示すように、オージェ電子脱出深さ(Escape depth) λ が約 0.5nm と短く、試料最表面の元素分布に非常に敏感な測定が可能である低エネルギー領域のオージェ電子ピークを用いることで、深さ方向分解能を上げることができる。

実際に Si/Ge ヘテロ構造を AES により深さ方向分析した結果を図 4-3-18.に示す。

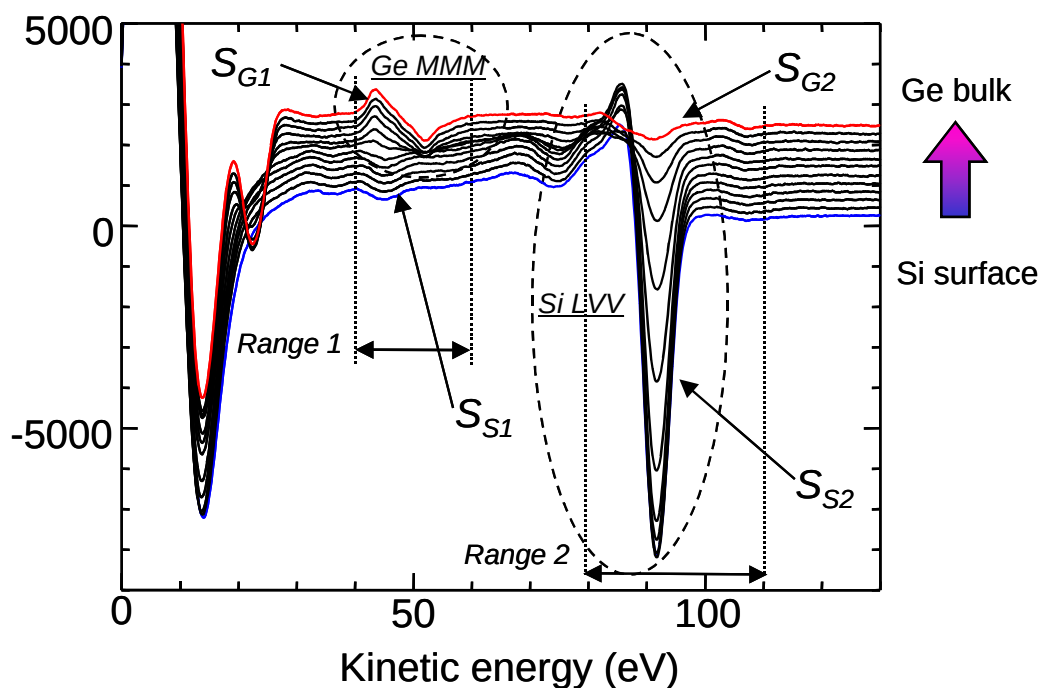


図 4-3-18.Si/Ge ヘテロ界面の低エネルギー領域における
AES スペクトル深さ方向分析

52 eV付近にGe MMM、92eV付近にSi LVVに起因するピークが観測された。しかし、試料最表面でのSiからの信号波形においても40eV付近に、またGe バルクからの信号波形においても80eV付近にそれぞれ小さなピークが観測される。そこで50eV付近の信号波形を I_1 ，80eV付近の信号波形を I_2 とすると、Ge組成 y をもちいて以下の比例式で表される。

$$S_{S1} \cdot (1-y) + S_{G1} \cdot y \propto I_1 \quad (6-3-3)$$

$$S_{S2} \cdot (1-y) + S_{G2} \cdot y \propto I_2 \quad (6-3-4)$$

ここで、 S_{S1} 、 S_{S2} はそれぞれ、52eV付近、92eV付近のバルクのSiに起因する信号波形であり S_{G1} 、 S_{G2} は52eV付近、92eV付近それぞれのバルクのGeに起因する信号波形を表している。以上の関係をもちいて測定波形を分離し、Ge組成 y を深さ x に対してプロットすることでGe組成の深さ方向分布 $y(x)$ を得る。

低エネルギー領域でのオージェ電子脱出深さ(Escape depth) λ はわずか0.5nmである。しかし原子層寸法で急峻な界面構造を評価する際には約3.5原子層の幅を持つことになる。そこでさらに、オージェ電子脱出深さ(Escape depth) λ に起因する要因を除去する。図4-3-19.にオージェ電子脱出深さ(Escape depth) λ の影響の概念図を示す。

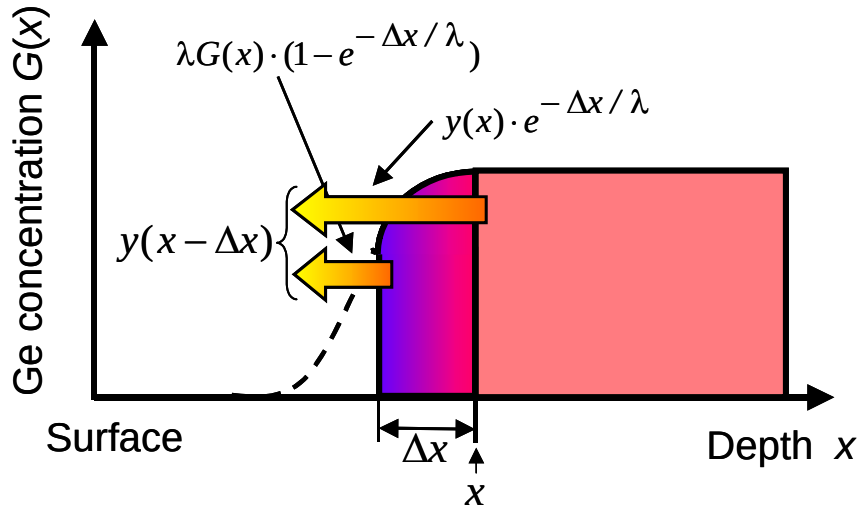


図 4-3-19.オージェ電子脱出深さ(Escape depth) λ の影響の概念図

式(6-3-2)において示したように、深さ x において励起されたGeのオージェ電子ピーク $y(x)$ は厚さ Δx の領域を通過する間に $\exp(-\Delta/\lambda)$ だけ減衰される。測定される組成分布は(6-3-5)式のようなたたみ込み積分で与えられる。このたたみ込み積分を(6-3-6)式のように近似し、 $G(x)$ について解くことで、真のGe組成分布 $G(x)$ を求めることが出来る。(式(6-3-7))

$$y(x - \Delta x) = y(x) \cdot e^{-\Delta x / \lambda} + \int_0^{\Delta x} G(x - \xi) \cdot e^{-(\Delta x - \xi) / \lambda} d\xi \quad (6-3-5)$$

$$\approx y(x) \cdot e^{-\Delta x / \lambda} + \lambda G(x) \cdot (1 - e^{-\Delta x / \lambda}) \quad (6-3-6)$$

$$G(x) = \frac{y(x - \Delta x) \cdot e^{-\Delta x / \lambda}}{\lambda (1 - e^{-\Delta x / \lambda})} \quad (6-3-7)$$

以上の方法により求めた真のGe組成分布 $G(x)$ を図6-3-20.に示す。

観測されるGe組成は、 $G(x)<0.5$ の範囲で急峻に立ち上がるが、 $G(x)>0.5$ の範囲で傾きは緩やかになる。これはスパッタリングによるKnock onや、スパッタリングした元素の再付着等によって急峻性が劣化する為であると考えられる。とくに、 Ar^+ によってスパッタリングされた表面がヘテロ界面に近いところでその影響が大きい。そこで、界面急峻性の評価は組成遷移領域幅 T_m を立ち上がりの初期 ($G(x)<0.5$) の傾き $dG(x)/dx$ から以下のように定義しておこなった。

$$T_m = \frac{1}{(dG/dx)} \quad \text{for } G < 0.5. \quad (6-3-8)$$

図6-3-20.にSi capping layerの膜厚 T_{cap} を変化させた結果もあわせて示す。

Si capping layerの膜厚 T_{cap} を14nmとしたとき、CVDによるReferenceの組成遷移領域幅 T_m が5.7nmであるのに対し、Si hetero-ALEを行ったサンプルは組成遷移領域幅 T_m が2.8nm (図中〔I〕)まで低減された。 T_{cap} を14nmとしたまま、DCS照射圧力を35mTorrに上げてSi hetero-ALEを行ったが組成遷移領域幅 T_m に変化は見られなかった。(図中〔II〕)

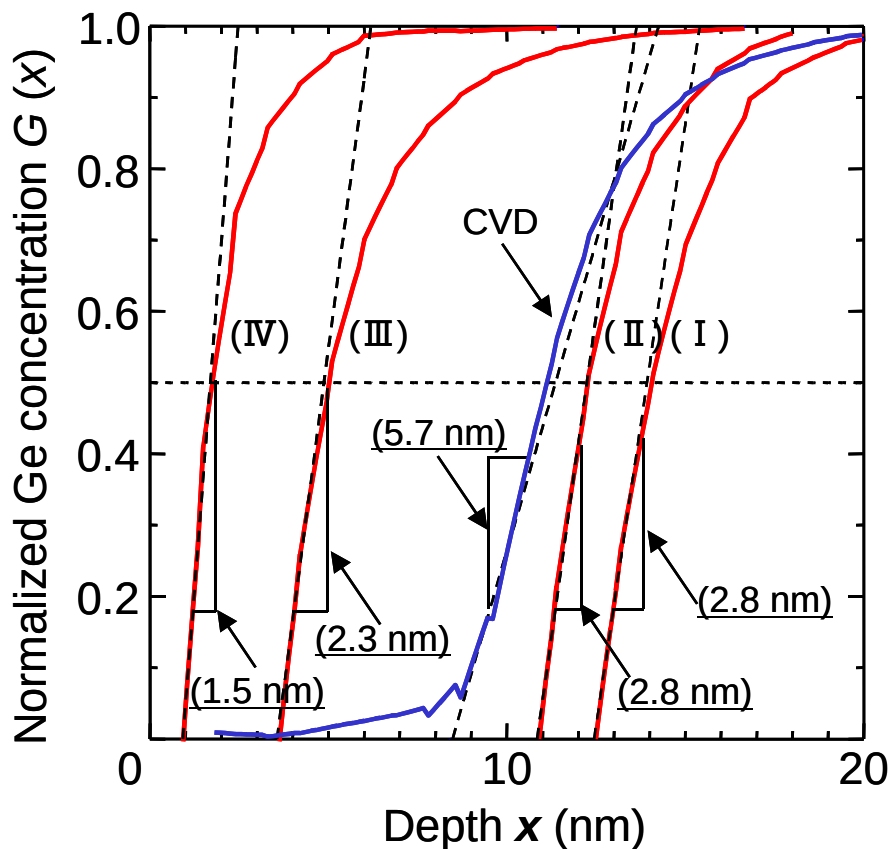


図 4-3-20.Si/Ge ヘテロ界面の深さ方向組成分布測定

以上の結果からDCS照射圧力はGeの表面偏析を抑制するのに十分であることがSIMSの結果とあわせて確認できた。しかし、組成遷移領域 T_m は1ML($\sim 0.14\text{nm}$)に比べ、まだまだ厚い。そこで、Si capping layerの膜厚 T_{cap} を薄くすることで、膜堆積に起因する試料表面の荒れの増大によるスパッタリングの揺らぎの増幅を低減させた。 T_{cap} を4nmまで薄くしたところ組成遷移領域 T_m は2.3nmまで減少した。(図中〔Ⅲ〕)さらに、Si capping layerの膜厚 T_{cap} を1nmまで薄くすると組成遷移領域 T_m は1.5nmまで低減することが出来た。

表6-3-5.にSi capping layerの膜厚 T_{cap} と組成遷移領域幅 T_m の関係、およびAFMにより測定したSi Capping layer最表面の平均二乗ラフネス R_{rms} をまとめる。AFMの測定範囲は $50 \times 50\text{nm}$ とし、AESの電子ビーム径にあわせた。

平均二乗ラフネス R_{rms} は断面曲線に対する R_{rms} を測定面に対して、適用できるよう3次元に拡張したもので「基準面から測定面までの偏差の二乗を平均した値の平方根」で表現され、

$$R_{\text{rms}} = \sqrt{\frac{1}{S_0} \int_{y_B}^{y_T} \int_{X_L}^{X_R} \{F(X, Y) - Z_0\}^2 dx dy} \quad (6-3-9)$$

で与えられる。よって組成遷移領域幅 T_m からSi capping layer最表面の平均二乗ラフネス R_{rms} を2倍したものを引くことで実際の最大組成遷移領域幅 $T_r(\text{max})$ を見積ることとした。

$$T_r(\text{max}) = T_m - 2R_{\text{rms}} \quad (6-3-10)$$

表6-3-5.に示すように、最大組成遷移領域幅 $T_r(\text{max})$ はどのサンプルにおいても1nm程度であった。

表6-3-5. Si/Geヘテロ界面の急峻性

Si capping layer 膜厚 T_{cap}	1 nm	4 nm	14 nm
組成遷移領域幅 T_m	1.5 nm	2.3 nm	2.8 nm
最表面の平均二乗あらさ R_{rms}	0.20 nm	0.47 nm	0.77 nm
最大組成遷移領域幅 $T_r(\text{max})$	1.10 nm	1.36 nm	1.26 nm

使用したAESの装置測定限界を求めるため、RCA洗浄後、犠牲酸化をおこない、平坦面を形成したSi基板表面をHFにより酸化膜を除去、再び10nmの熱酸化膜を形成した試料の測定をおこなった。原子層オーダーで急峻であるといわれているこの熱酸化 SiO_2/Si 界面の測定結果を同様な方法により解析をおこなった結果、 SiO_2/Si ヘテロ界面の最大組成遷移領域幅 $T_r(\text{max})$ は約1nmであった。

以上の結果より、CAICISSでのLayer-by-layer成長過程の観測結果とあわせ、Si ヘテロALEにより作製したSi/Geヘテロ構造は1原子層オーダーで急峻であると結論した。従来の結晶成長技術では実現し得ない急峻な界面組成分布を実現した。

6-4. まとめ

第4章で提案した Si hetero-ALE を実験的に検証した。

Ge(100)表面への Si の 1 原子層吸着特性

低温での SiH_4 照射による飽和吸着特性により、Ge の表面偏析を抑制した理想的な界面構造を持つ 1ML-Si/Ge(100)が形成できたことを CAICISS および XPS によって明らかにした。

Si ヘテロ原子層エピタキシー

Si-hetero ALE の成長初期過程を XPS、CAICISS により評価した。XPS 測定による TOF スペクトルの変化、および角度依存性から Ge の表面偏析を抑制しながら、3ML までは Layer-by-Layer での理想的な原子層成長特性を実現した。また、SIMS、AES によるヘテロ界面評価においも、従来の結晶成長技術では実現し得ない急峻な界面組成分布が確認でき、Si hetero-ALE の優位性を示すことができた。さらに Ge 表面偏析を抑制できるヘテロ界面の耐熱温度を CAICISS のその場観察によって明らかにした。Si hetero-ALE により形成した 2ML-Si/Ge(100)構造の耐熱温度は 550°C であった。

参考文献

- [1] M.Sakuraba, J.Murota, T.Watanabe, Y.Sawada and S.Ono : Appl. Surf. Sci., 82/83(1994)354.
- [2] M.P.D'Evelyn, Y.L.Yang and S.M.Cohen : J. Chem. Phys., 101(1994)2463.
- [3] T.Nishihara, M.Shinohara, O.Ishiyama, F.Ohtani, M.Yoshimoto, T.Maeda and H.Koinuma : J.Elect. Mater., 25(1996)667.
- [4] O.Ishiyama, T.Nishihara, S.Hayashi, M.Shinohara, M.Yoshimoto, T.Maeda, H.Koinuma, S.Nishino and J.Saraie : Appl. Surf. Sci., 121/122(1997)163.
- [5] 染野壇、安盛岩雄 編:「表面分析」講談社サイエンティフィク
- [6] S.Fukatsu, H.Yoshida, N.Usami, A.Fujikawa, Y.Takahashi, Y.Shiraki and R.Ito : Thin Solid Films 222(1992)1.
- [7] 志水隆一、吉原一絃:「ユーザーのための実用オージェ電子分光法」 共立出版

第 7 章 Si/Ge 原子層超格子

はじめに

本章では、前章までに示したヘテロ原子層成長法を応用し、Si/Ge 原子層超格子の作製をおこなった結果を示す。Si hetero-ALE 及び Ge hetero-ALE を組み合わせることで Si(100)表面に Si_7Ge_3 の原子層超格子を 30 周期作製した。断面 TEM 観察および AES の Depth profile 測定により超格子構造に起因する周期構造の観測に成功した。原子スケールで急峻かつ平坦な界面構造からヘテロ原子層成長法の優位性を示す。

7-1. Si/Ge 原子層超格子作製プロセス

前章までの結果をもとに Si/Ge 原子層超格子[1,2]の作製プロセスをまとめる。図 7-1-1. に Si/Ge 原子層超格子作製プロセスを示す。

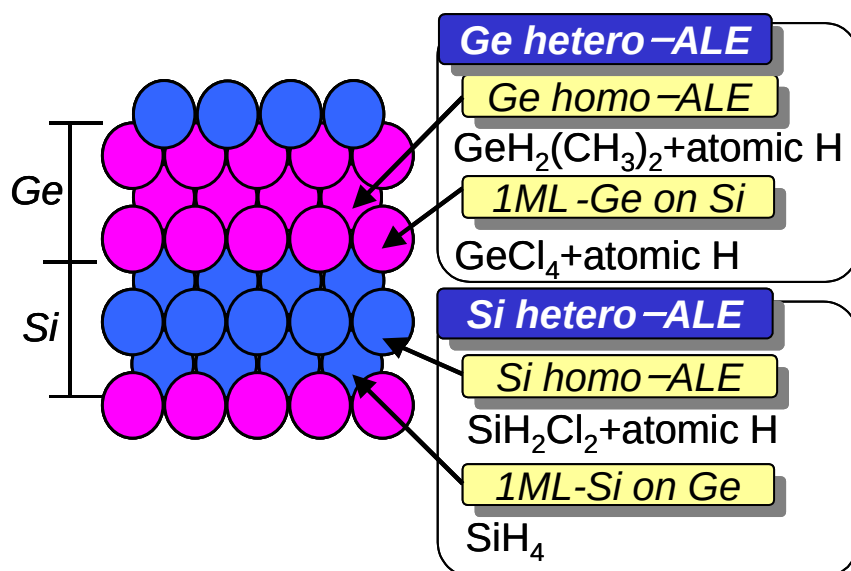


図 7-1-1. Si/Ge 原子層超格子作製プロセス

Si 表面への Ge hetero-ALE[3] に関しては、 GeCl_4 (GTC)照射－原子状水素照射による塩素基の引き抜き－基板加熱による表面被覆水素の脱離を繰り返すことで Si(100)面上への Ge の単原子層吸着を[4]、さらにこの 1ML-Ge/Si(100)構造上に $\text{GeH}_2(\text{CH}_3)_2$ (DMG)と原子状水素の交互供給によって Ge homo-ALE[5]をおこなうことで実現される。

Ge 表面への Si hetero-ALE に関しても低温（300℃程度）での SiH_4 による単原子層吸着と基板を昇温しながら SiH_2Cl_2 (DCS)を照射する手法を組み合わせることで、Ge(100)面上に Ge の表面偏析を抑制した 2ML-Si/Ge(100)構造を[6]、さらに DCS と原子状水素の交互供給によって Si homo-ALE[7-9]をおこなうことで Si hetero-ALE をそれぞれ実現される。

以上のプロセスでは

- 1) 飽和吸着反応とその解除を時間的に分離、制御することで 1 原子層単位での正確な膜厚制御が可能である。
- 2) 飽和吸着状態における吸着種の Surfactant 効果により急峻な界面構造が維持できる。

これらのプロセスを組み合わせることで、Si(100)基板上に Si/Ge 原子層超格子の作製が実現可能である。

図 7-1-2. に Si/Ge 原子層超格子作製タイムシーケンスを、表 7-1-1 に標準実験条件を示す。
Si (100) 基板に 800℃で Si₂H₆ による CVD で Buffer Layer を堆積後、Si/Ge 原子層超格子を
作製する。

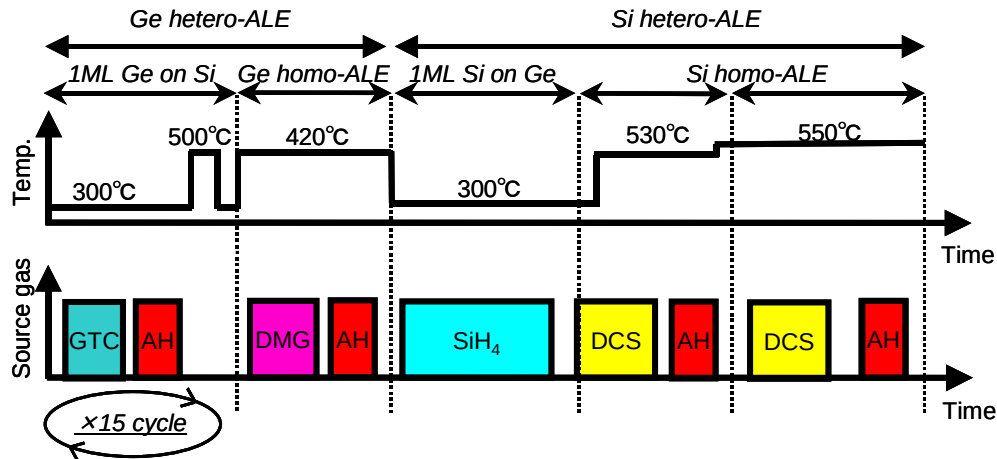


図 7-1-2. Si/Ge 原子層超格子作製タイムシーケンス

GTC と原子状水素によって 1ML-Ge/Si(100)構造形成後の Ge homo-ALE は第 3 章および第 5 章で示したように、DMG 分子に含まれる C による Ge/Si 界面の汚染を防ぐ為に 420℃でおこなう。以上の Ge hetero-ALE によって 3ML の Ge 層を形成後、連続して Si hetero-ALE をおこなう。300℃における SiH₄ 照射によって 1ML-Si/Ge 界面形成後、DCS を照射しながら基板温度を 530℃まで昇温することであわせて 2ML の Si 層を形成する。以上のプロセスによって Ge の表面偏析を抑制した状態で、この 2ML-Si/Ge 構造上に Si homo-ALE によって 5ML の Si 層を形成する。この際、成膜温度は第 6 章で検討したように 2ML-Si/Ge 構造の耐熱限界である 550℃によって成膜をおこなった。

以上のプロセスにより Si₇Ge₃ のヘテロ構造が形成される。このプロセスを 30 周期繰り返すことで[Si₇Ge₃]₃₀ の原子層超格子の作製をおこなった。

表 7-1-1. Si/Ge 原子層超格子作製条件

	照射压力 / 流量	時間
<u>◎Si-buffer layer</u>		
Si ₂ H ₆ (@800°C)	0.05sccm	600 s
 ◎1ML Ge on Si		
GeCl ₄ (@300°C)	30 mTorr	3 s
Atomic H (@300°C)	5.0×10^{-4} Torr	20 s
H desorption (@500°C)	-----	30 s
 ◎Ge homo-ALE		
GeH ₂ (CH ₃) ₂ (@420°C)	36 mTorr	1 s
DMG evacuation (@420°C)	-----	68 s
Atomic H (@420°C)	5.0×10^{-4} Torr	20 s
 ◎Si hetero-ALE		
SiH ₄ exposure (@300°C)	6.33sccm	1200 s
SiH ₄ evacuation (@300°C)		30 s
2 nd layer		
DCS exposure (@530°C)	6.33sccm	60 s
3 rd layer~		
DCS exposure (@550°C)	6.33sccm	20 s
DCS evacuation (@550°C)		15 s
Atomic H (@550°C)	5.0×10^{-4} Torr	15 s

7-2. Si/Ge 原子層超格子の構造評価

7-2-1. 断面 TEM 観察による原子層超格子の評価法

試料作製法

電子線は物質との相互作用が大きく、物質透過能が低いため、観察する試料は電子線を透過させ、かつ像を形成するのに十分な薄さにする必要がある。観察可能な膜厚は電子線の加速電圧に強く依存する。電子線は試料中での散乱により強度が減衰する。十分なコントラストおよび分解能を得るためには加速電圧を上昇させるか、試料を薄く作製する必要がある。断面 TEM 像を観察するため、以下のプロセスによって試料作製をおこなった。

- ① 基板をへき開しアセトンで洗浄後よく乾燥させる。
- ② その後、ホットプレートで 130℃に加熱し、1 時間かけて乾燥させる。
- ③ 80℃まで降温後 ペトロポキシ 154（接着剤）を以下の混合比で混合する。
Resin : Hardener = 10 : 1
- ④ 試料表面に上記の混合液を気泡が出来ないように、一様に塗布してはりあわせる。
- ⑤ スライドガラスをもちいて、接着した試料をミニバイスで挟み込む。
- ⑥ ミニバイスごと 120℃のオーブンに入れて 4 時間加熱して乾燥させる。
- ⑦ 冷却後 12 時間自然乾燥させる。
- ⑧ 接着した試料から数 mm 角の薄片を切り出す。
- ⑨ 研磨によってこの薄片を 100 μm 程度まで薄くする。
- ⑩ この薄片をリングと呼ばれる試料支持用の中央に穴のあいた銅円盤 2 枚で挟み込む。
- ⑪ Ar^+ ion milling により数 μm 以下まで薄膜化する。
- ⑫ TEM に導入

7-2-2.断面 TEM 像

加速電圧 200 kV、50 万倍で観察した明視野像を図 7-2-1 に示す。作製した原子層超格子 Si_7Ge_3 の 1 周期の膜厚は 13.69Å、30 周期で約 411Å となる。コントラストの暗いラインが Ge、明るいラインが Si をそれぞれ表している。原子層で膜厚が制御された原子層超格子による明確で急峻な界面構造が観測されており、ヘテロ原子層成長法の優位性を示す結果が得られた。

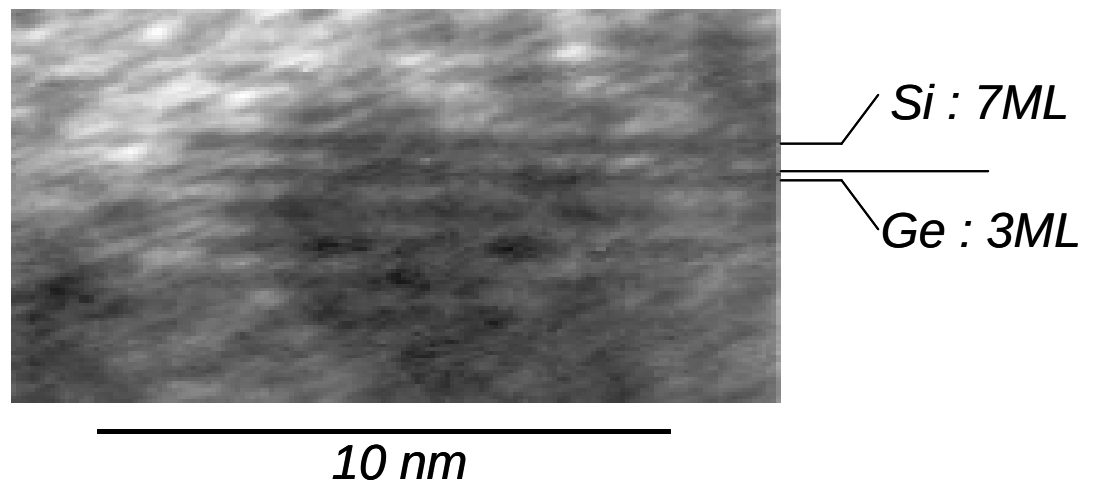


図 7-2-1. Si/Ge 原子層超格子断面 TEM 観察像

7-2-3. 透過電子線回折(TED)

図 7-2-2 に[110]方向入射透過電子線回折パターンを示す。電子線入射方向が若干[110]方向から傾いている為、回折パターンが対称からずれているが、作製した原子層超格子 Si_7Ge_3 の長周期構造に起因するものと思われるサテライトスポットが観測された。前節の断面 TEM 像および、透過電子線回折パターンから Si/Ge 原子層超格子による周期構造の形成を確認した。

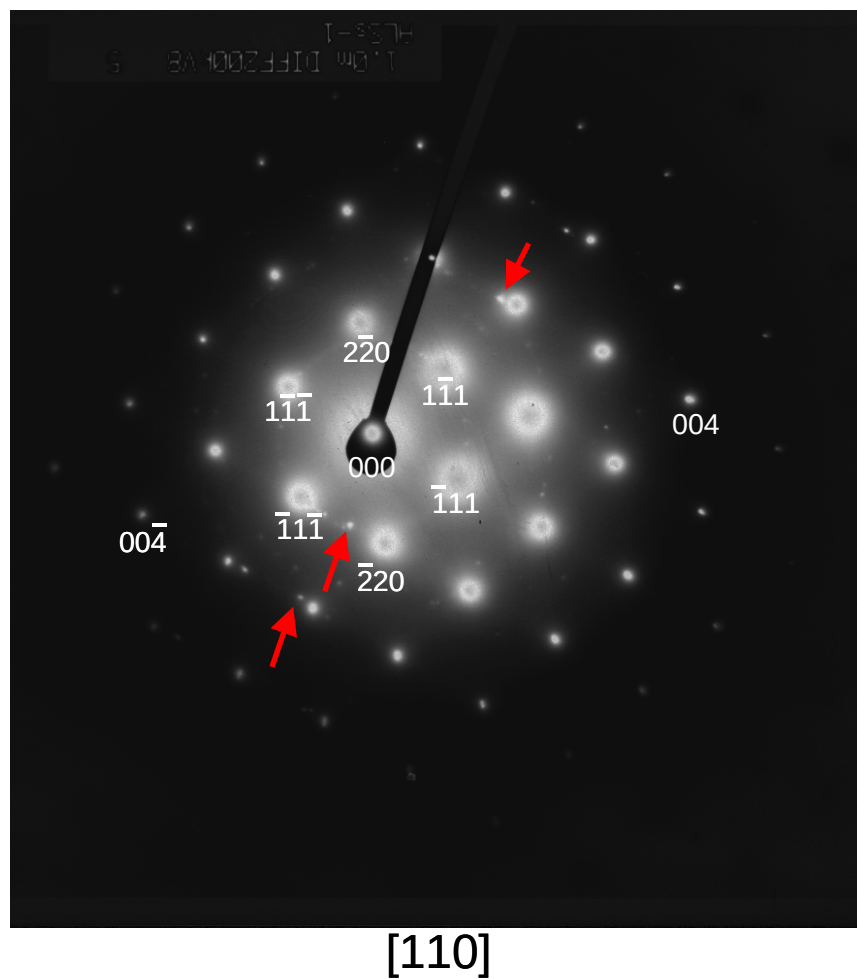


図 7-2-2. Si/Ge 原子層超格子透過電子線回折パターン

7-2-4. AES depth profile 測定

AES の depth profile 測定により組成評価をおこなった。スパッタリングには Xe をもちい、スパッタレートは 0.3Å/sec と非常に低速でスパッタリングすること、Escape depth が短く表面敏感である低エネルギー領域(<100eV)のオージェ電子(Si LVV :92eV, Ge MMM : 52eV)により評価することで原子スケールでの深さ方向分解能を実現している。Si/Ge 原子層超格子の深さ方向組成分布測定をおこない、Ge MMM のピーク強度を深さ方向に対してプロットした結果を図 7-2-3 に示す。Ge MMM の信号強度はわずか数 A で急峻に切り替わり、超格子構造に起因する組成分布の観測に成功した。このとき、Si 層中への Ge の混入は AES の測定限界以下であり、急峻な界面構造が実現されている。

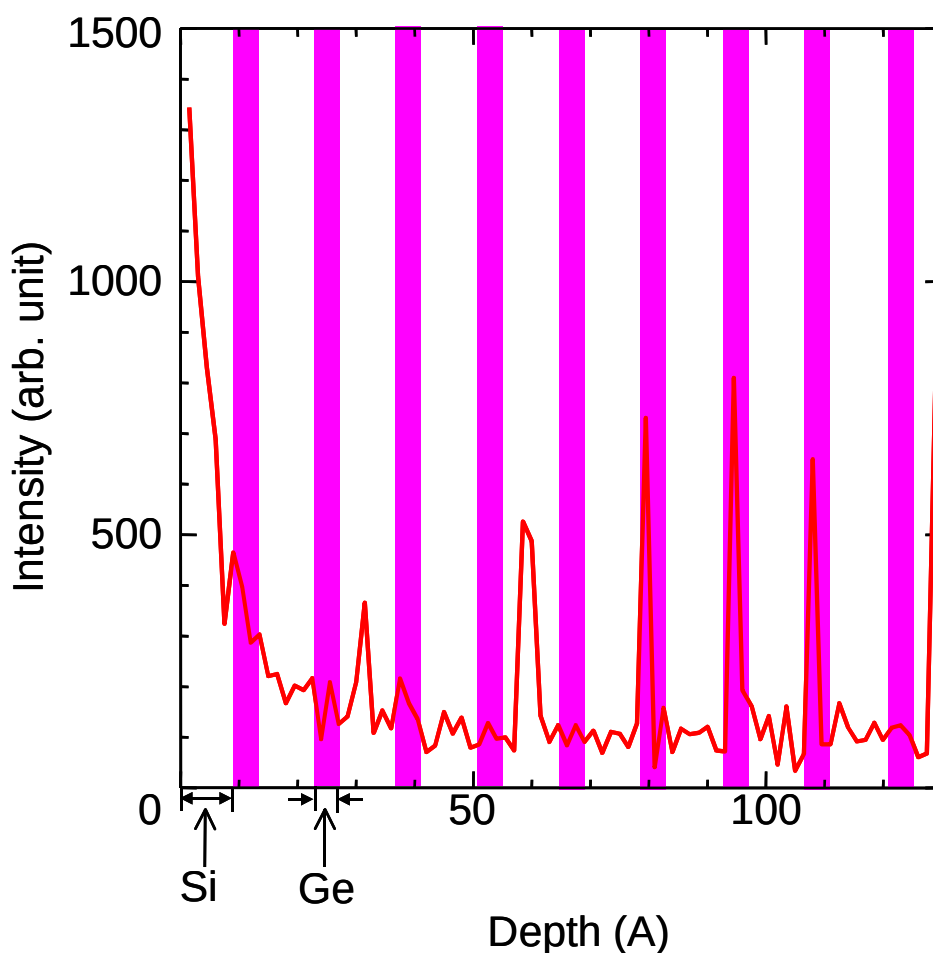


図 7-2-3. AES による Si/Ge 原子層超格子の深さ方向 Ge 分布測定

7-3. まとめ

ヘテロ原子層成長法を応用し、 Si_7Ge_3 原子層超格子を作製した。断面 TEM 観察、透過電子線回折パターン、AES 深さ方向分析から超格子構造の周期構造の観測に成功した。断面 TEM 観察から作製した原子層超格子は原子スケールで急峻かつ平坦な界面構造が実現されていることを確認した。

以上の結果からヘテロ原子層成長法の優位性を確認した。

参考文献

- [1] T.Pearsall, J.Bevk, L.C.Feldman, J.M.Bonar, P.Mannaerts and A.Ourmazd : Phys. Rev. Lett.,58(1987)729.
- [2] S.Sugahara, O.Sugiura and M.Matsumura : Jpn. J. Appl. Phys.,32(1993)384.
- [3] M.Matsuyama, S.Sugahara, K.Ikeda, Y.Uchida and M.Matsumura: Jpn. J. Appl. Phys., 39(2000)2536.
- [4] S.Sugahara, Y.Uchida, T.Kitamura, T.Nagai, M.Matsuyama, T.Hattori and M.Matsumura : Jpn. J. Appl. Phys., 36(1997)1609.
- [5] S.Sugahara, M.Kadoshima, T.Kitamura, S.Imai and M.Matsumura: Appl. Surf. Sci.,90(1995)349.
- [6] K.Ikeda, S.Sugahara, Y.Uchida, T.Nagai and M.Matsumura : Jpn. J. Appl. Phys., 37(1998)1311.
- [7] S.Imai, T.Iizuka, O.Sugiura and M.Matsumura : Thin Solid Films 225(1993)168.
- [8] E.Hasunuma, S.Sugahara, S.Hoshino, S.Imai, K.Ikeda and M.Matsumura : J. Vac. Sci. & Technol. A16(1998)679.
- [9] Y.Satoh, K.Ikeda, S.Sugahara and M.Matsumura : Jpn. J. Appl. Phys., 39(2000)5732.

第8章 結論

Si/Ge 原子層超格子の作製を目指して Si と Ge の原子層エピタキシー、Si 表面上への 1ML-Ge 吸着法、Ge 表面上への 1ML-Si 吸着法を開発し、諸表面評価技術によって、その成長特性、界面急峻性等を評価した。これらの成果の基礎に立って、Si/Ge 原子層超格子を実現した。それぞれの成果を要約すると以下のとおりである。

1. DCS と原子状水素の交互供給法において水素照射圧力の最適化により、Si(100)表面上に理想的な成長速度 1ML/cycle を有する Si-ALE を実現した。ALE-window は 540°C~610°C であった。さらに、ミクロな成長機構が表面モルフォロジーに与える影響を明らかにし、ALE100cycle 成長後のラフネスの増加が 0.1A 程度と原子層スケールでの平坦性制御を実現した。
2. DMG と原子状水素の交互供給法により成長速度 1ML/cycle の理想的な Ge-ALE を実現した。ALE-window は 430°C~520°C であった。しかし、膜中への C の取り込みにより、成長表面の平坦性は 445°C 以上において急激に劣化する。DMG に含まれるメチル基の解離を抑制できる低温領域 430°C~440°C において平坦性制御を実現した。
3. 1ML 吸着と原子層エピタキシーを組み合わせることで、1 原子層単位での膜厚制御と界面組成急峻性の制御が同時に可能である Si および Ge のヘテロ原子層エピタキシーを提案した。さらに、形成したヘテロ界面の評価法として CAICISS TOF 差スペクトル法を提案し界面構造の評価法を示した。
4. Ge ヘテロ原子層エピタキシーを実験的に検証した。GTC と原子状水素の交互供給法により、クラスタリングやインターミキシングのない、理想的な 1ML-Ge/Si(100)構造を実現した。この構造上に Ge-ALE によって臨界膜厚 3ML までの Layer-by-layer 成長を実現した。
5. Si ヘテロ原子層エピタキシーを実験的に検証した。従来の結晶成長技術では実現し得ない界面組成急峻性を有する 2ML-Si/Ge ヘテロ構造の形成に成功した。Ge 表面偏析を抑制できるヘテロ界面の耐熱温度は 550°C であった。この構造上に Si-ALE によって臨界膜厚 3ML までの Layer-by-layer 成長を実現した。
6. Si および Ge のヘテロ原子層エピタキシーを組み合わせた Si/Ge 原子層超格子の最適作製条件を示した。本法により Si_7Ge_3 原子層超格子を作製し、断面 TEM 観察により超格子の周期構造観測に成功した。平坦かつ急峻な界面構造が観測され、従来の結晶成長法と比較しヘテロ原子層エピタキシーの優位性を示すことができた。

謝辞

本論文を結ぶにあたり学部、修士、博士と 6 年間にわたり御検討を賜り、終始暖かく御指導頂いた指導教官 松村正清教授に心より感謝致します。

合同輪講、研究発表等の様々な機会を通じて貴重な御意見、御検討を賜りました小長井誠教授、小田俊理教授、山田明助教授、渡辺正裕助教授をはじめとする電子物理工学専攻、電気・電子工学専攻、物理情報システム創造専攻及び量子効果エレクトロニクス研究センターの先生方に深く感謝致します。

本研究を進めるにあたり、御指導、御協力、激励頂いた菅原聡博士(現 東京大学)に心より感謝致します。

測定装置等の便宜を図って頂きました小長井・山田研究室ならびに小田研究室の皆様に感謝致します。また、XPS 測定にあたり測定装置の使用法を御指導頂いた無機材料工学科 山根・柴田研究室の矢野哲司助手には大変お世話になりました。

SIMS 測定では材料物理科学専攻 小田原修教授ならびに電子システム専攻 石原・徳光研究室の會澤康治助手に御協力頂きました。

XPS 及び AES 測定に御協力頂き、多くの助言を頂いた帝京科学大学の内田恭敬助教授に感謝致します。

ミーティングなどの機会を通じ議論して頂いた呉彰浩博士(現 LG-Philips LCD)、葉文昌博士(PD)に感謝致します。

本研究を進めるにあたり様々な面で御協力頂いた宇佐美浩一技官、中田充氏(M2)、福村達也氏(M2)、佐野泰之氏(M2)、水村直美氏(松村研秘書)をはじめとする松村研究室の皆様に感謝致します。

博士課程在学中の 3 年間にわたり援助して頂いた日本学術振興会特別研究員制度に感謝致します。

最後に本研究の一部は柳瀬慈郎氏(M2)、佐藤康夫氏(現 TI)、保坂公彦氏(現 富士通)、松山元彦氏(現 東芝)、根岸康文氏(B4)の御協力によるものであることを記し、各氏に心より感謝致します。

本論文に関する発表

< 発表論文 >

- 1) K.Ikeda, J.Yanase, S.Sugahara and M.Matsumura: “Atomic Layer Epitaxy of Si”, (Submitted to J. K. Soc. Phys. <invited>)
- 2) K.Ikeda, J.Yanase, S.Sugahara, Y.Uchida and M.Matsumura: “Characterization of Initial One monolayer Growth of Ge on Si(100) and Si on Ge(100)”, (to be published in Appl. Surf. Sci.)
- 3) K.Ikeda, J.Yanase, S.Sugahara and M.Matsumura: “Thermal Stability of Si/Ge Hetero-Interface Grown by Atomic-Layer-Epitaxy”, Mat. Res. Soc. Symp. Proc. Vol.618 (2000)33.
- 4) Y.Satoh, K.Ikeda, S.Sugahara and M.Matsumura: “Atomic-Layer Epitaxy of Silicon on (100) Surface”, Jpn. J. Appl. Phys., 39(2000)5732.
- 5) K.Ikeda, S.Sugahara, Y.Uchida, T.Nagai and M.Matsumura: “Formation of an Atomically Abrupt Si/Ge Hetero-Interface”, Jpn. J. Appl. Phys., 37(1998)1311.
- 6) K.Ikeda, S.Imai and M.Matsumura: “Atomic Layer Etching of Germanium”, Appl. Surf. Sci., 112(1997)87.
- 7) M.Matsuyama, S.Sugahara, K.Ikeda, Y.Uchida and M.Matsumura: “Hetero Atomic-Layer epitaxy of Ge on Si(100)”, Jpn. J. Appl. Phys., 39(2000)2536.
- 8) E.Hasunuma, S.Sugahara, S.Hoshino, S.Imai, K.Ikeda and M.Matsumura: “Gas-Phase-Reaction-Controlled Atomic-Layer-Epitaxy of Silicon”, J. Vac. Sci. Technol., A16(1998)679.
- 9) S.Sugahara, M.Matsuyama, K.Hosaka, K.Ikeda, Y.Uchida and M.Matsumura: “A Novel Layer-by-layer Hetero-Epitaxy of Germanium on Silicon (100) Surface”, Mat. Res. Soc. Symp. Proc. Vol.533 (1998)333.

< 国際会議発表 >

- 1) K.Ikeda, J.Yanase, S.Sugahara and M.Matsumura: “Atomic Layer Epitaxy of Silicon”, The 10th Int’l Symp. on the Physics of Semiconductors and Applications-2000 *ISPSA-2000*, Cheju, 2000.(invited)
- 2) K.Ikeda, J.Yanase, S.Sugahara, Y.Uchida and M.Matsumura: “Characterization of Initial One monolayer Growth of Ge on Si(100) and Si on Ge(100)”, 10th Int’l Conf. on Solid Films and Surfaces *ICSFS-10*, Princeton, 2000.
- 3) K.Ikeda, J.Yanase, S.Sugahara and M.Matsumura: “Thermal Stability of Si/Ge Hetero-Interface Grown by Atomic-Layer-Epitaxy”, Materials Research Society 2000 Spring, San Francisco, 2000.
- 4) K.Ikeda, Y.Satoh, S.Sugahara and M.Matsumura: “Characterization of Silicon Atomic-Layer-Epitaxy by an Atomic-Force Microscope”, 41st Electronic Materials Conference *EMS*, Santa Barbara, 1999.
- 5) K.Ikeda, S.Sugahara, Y.Uchida, T.Nagai and M.Matsumura: “Formation of Atomically Abrupt Si/Ge Hetero-Interface” 1997 Int’l Conf. on Solid State Devices and Materials *SSDM*, Hamamatsu, 1997.
- 6) S.Imai, K.Ikeda, T.Hattori and M.Matsumura: “Atomic Layer Etching of Germanium”, 4th Int’l Symposium on Atomic Layer Epitaxy and Related Surface Processes *ALE-4*, Linz, 1996.

<国内大会発表>

- 1) 池田 圭司、今井 茂、服部 健夫、松村 正清 “昇温脱離法を用いた Ge の原子層エッチング”，1996 年春季第 43 回 応用物理学関係連合講演会 27p-ZV-3.
- 2) 池田 圭司、佐藤 天彦、菅原 聡、松村 正清 “Ge(100)基板上へのシリコンのヘテロ原子層成長法”，1997 年春季第 44 回 応用物理学関係連合講演会 28a-SS-16.
- 3) 佐藤 康夫、池田 圭司、菅原 聡、松村 正清 “Si-ALE 特性の水素照射量依存性”，1998 年春季第 45 回 応用物理学関係連合講演会 28a-YG-2.
- 4) 永井 智則、池田 圭司、菅原 聡、松村 正清、内田 恭敬 “スパッタオージェ電子分光法の深さ方向分解能”，1998 年春季第 45 回 応用物理学関係連合講演会 29a-ZC-13.
- 5) 池田 圭司、佐藤 康夫、松山 元彦、菅原 聡、内田 恭敬、松村 正清 “原子層エピタキシーによる Si/Ge 原子層超格子の作製”，1998 年秋季第 59 回応用物理学会学術講演会 15a-YK-6.
- 6) 佐藤 康夫、池田 圭司、菅原 聡、松村 正清 “ALE 成長した Si(100)成長表面の AFM 観察”，1998 年秋季第 59 回応用物理学会学術講演会 15a-YK-4.
- 7) 松山 元彦、菅原 聡、池田 圭司、内田 恭敬、松村 正清 “ヘテロ原子層成長した Ge/Si(100)表面の評価”，1999 年春季第 46 回応用物理学関係連合講演会 15a-YK-5.
- 8) 池田 圭司、柳瀬 慈郎、菅原 聡、松村 正清 “ヘテロ原子層成長した Si/Ge ヘテロ界面の CAICISS による評価”，1999 年秋季第 60 回応用物理学会学術講演会 2p-R-7.
- 9) 佐藤 康夫、池田 圭司、菅原 聡、松村 正清 “AFM による Si-ALE 成長特性の評価”，2000 年春季第 47 回応用物理学関係連合講演会 28a-YF-4.
- 10) 柳瀬 慈郎、池田 圭司、菅原 聡、内田 恭敬、松村 正清 “Si(100)面上への Ge の単原子層吸着特性評価”，2000 年春季第 47 回応用物理学関係連合講演会 28a-YF-4.
- 11) 池田 圭司、柳瀬 慈郎、菅原 聡、内田 恭敬、松村 正清 “Ge(100)表面への Si ヘテロ原子層成長初期特性の評価”，2000 年春季第 47 回応用物理学関係連合講演会 28a-YF-5.

<国内分科会、研究会発表>

- 1) 佐藤 康夫、池田 圭司、菅原 聡、松村 正清 “原子層成長した Si(100)表面の AFM 観察”，
応用物理学会シリコンテクノロジー分科会第 1 回ミニ学術講演会
- 2) 松山 元彦、菅原 聡、池田 圭司、内田 恭敬、松村 正清 “Ge/Si ヘテロ原子層成長と
その界面の評価”，応用物理学会シリコンテクノロジー分科会第 2 回ミニ学術講演会
- 3) 柳瀬 慈郎、池田 圭司、菅原 聡、松村 正清 “ヘテロ原子層成長した Si/Ge 界面の
CAICISS による評価”，応用物理学会シリコンテクノロジー分科会第 3 回ミニ学術講演
会
- 4) 池田 圭司、佐藤 康夫、菅原 聡、松村 正清 “Si-ALE 成長特性の AFM による評価”，
応用物理学会シリコンテクノロジー分科会第 4 回ミニ学術講演会
- 5) 池田 圭司、柳瀬 慈郎、菅原 聡、内田 恭敬、松村 正清 “(100)面上の Si/Ge および
Ge/Si 原子層ヘテロ成長”，応用物理学会シリコンテクノロジー分科会第 18 回研究集会
「SiGe(C)の材料技術とデバイス技術の新展開」(招待講演)