

論文 / 著書情報
Article / Book Information

題目(和文)	民生用高臨場通信に向けた高精細映像通信システムに関する研究
Title(English)	
著者(和文)	溝添博樹
Author(English)	Hiroki Mizosoe
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第9186号, 授与年月日:2013年3月26日, 学位の種別:課程博士, 審査員:羽鳥 好律
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第9186号, Conferred date:2013/3/26, Degree Type:Course doctor, Examiner:
学位種別(和文)	博士論文
Type(English)	Doctoral Thesis

2012 年度 東京工業大学 学位論文

民生用高臨場通信に向けた
高精細映像通信システムに
関する研究

大学院総合理工学研究科
物理情報システム専攻

溝添博樹

指導教員 羽鳥好律

2013 年 3 月

目次

第 1 章	序論	1
1.1	本研究の背景と目的	1
1.2	論文の構成	5
第 2 章	関連研究	7
2.1	はじめに	7
2.2	画像圧縮の関連研究	8
2.3	伝送に適した圧縮の関連研究	10
2.4	HDTV 表示の関連研究	10
2.5	まとめ	11
第 3 章	1 チップ H.264/AVC HDTV システム LSI	13
3.1	はじめに	13
3.2	フレキシブル・コーデック・アーキテクチャ	14
3.3	画像サイズ適応動き探索	17
3.4	高速エントロピー符号処理エンジン	19
3.5	その他のシステム機能	20
3.6	コーデック LSI 比較	21
3.7	まとめ	22
第 4 章	民生用途向け低遅延 H.264 コーデック	24
4.1	はじめに	24
4.2	目標仕様	25

目次	ii
4.3 低遅延コーデック実現に必要な要因	26
4.4 ビットレート変動と画質	29
4.5 関連研究	32
4.6 低遅延符号量制御手法	33
4.7 実機検証	36
4.8 実験結果	37
4.9 まとめ	42
第 5 章 HDTV アプリケーション向けマルチメディア処理 LSI	45
5.1 はじめに	45
5.2 目標仕様	45
5.3 マルチメディア処理機能	46
5.4 多画面表示処理	52
5.5 まとめ	54
第 6 章 結論	56
謝辞	60
関連発表	61
その他の発表	63

目次

3.1	エンコーダ部ブロック図	14
3.2	エンコーダパイプライン動作タイミング	15
3.3	複数チャネルのエンコード処理	15
3.4	デコーダ部ブロック図	16
3.5	エンコーダ部 / デコーダ部の協調動作バリエーション	16
3.6	エンコーダ部 / デコーダ部間の通信	17
3.7	動き探索 ステップ 2: 整数画素探索	18
3.8	エントロピー符号処理エンジン	19
3.9	算術符号デコーダ	20
4.1	エンコーダパイプライン	27
4.2	バッファによるビットレート平滑化	28
4.3	符号化映像シーケンスのビットレート変動	29
4.4	イントラリフレッシュ	30
4.5	ピクチャ内の符号量割り当て	31
4.6	ビット量均一化の画質比較	31
4.7	持ち越しビット量と遅延	34
4.8	低遅延ビットレート制御手法	36
4.9	エンコーダのブロック図	37
4.10	H.264 コーデックプラットフォームによる実機検証	38
4.11	PSNR 比較結果	38
4.12	シーンチェンジ時の PSNR 比較結果 (Square Garden)	40
4.13	シーンチェンジ時の遅延比較結果 (Square Garden)	41

4.14 シーンチェンジ時の PSNR 比較結果 (Square-Whale)	41
4.15 シーンチェンジ時の遅延比較結果 (Square-Whale)	42
5.1 マルチメディア処理 LSI の概要ブロック図	47
5.2 IPSC の効果 (左:IPSC Off, 右:IPSC On)	48
5.3 IPSC の効果 (拡大) (左:IPSC Off, 右:IPSC On)	49
5.4 多画面表示機能	53
5.5 多画面表示処理フレームバッファ	54

表目次

3.1	粗探索における動き探索特性	18
3.2	コーデック LSI 仕様	21
3.3	コーデック LSI 比較	22
4.1	目標仕様	25
4.2	平均 PSNR 結果	39
4.3	シーンチェンジ時の平均 PSNR 結果	40
4.4	実験結果	42
5.1	マルチメディア処理 LSI の目標仕様	46
5.2	BitBLT 演算	50

第 1 章

序論

1.1 本研究の背景と目的

1.1.1 映像のデジタル化・高解像度化

1990 年代後半から DVD (Digital Versatile Disc) の普及が進んだこと等をきっかけに、映像機器のデジタル化が急激に進展した。さらに 1999 年の BS (Broadcasting Satellite : 放送衛星) デジタル放送の開始以後、映像フォーマットも従来の SDTV (Standard Definition TV : 標準画質テレビジョン) から HDTV (High Definition TV : 高品位テレビジョン) へと進化し、2011 年の地上波放送のアナログ停波・デジタル化の完了にかけて、高品位な映像を一般家庭で利用する環境が整った。

1.1.2 広帯域ネットワークインフラの普及

映像機器のデジタル化と並行して機器同士を接続するネットワーク環境も大きく変化した。90 年代初頭までは PC (パーソナルコンピュータ) はスタンドアロンで利用する形が一般的であった。モデムを利用したパソコン通信が 1980 年代後半から 1990 年代前半は盛んであった。90 年代後半から、TCP/IP によるインターネットへの接続が一般家庭でも利用可能となり、WWW (World Wide Web) 等のインターネット上のサービスの利用が始まった。この頃は、モデムもしくは ISDN 接続を利用しており、接続速度は数十 kbps 程度であった。そのた

め WWW のページの閲覧、文字・静止画を中心とした閲覧が中心であった。また常時接続ではないダイヤルアップ接続によるものが多かったため接続時間に依りて課金される従量課金が多く、インターネットの利用時間が気になったものである。2001 年ごろから ADSL の登場により、常時接続が安価かつ大容量で利用可能となった。ADSL の場合は下り方向のみ実効 1 ～ 数 Mbps の速度が利用できた（ブロードバンド）。さらに 2003 年ごろからは FTTH（Fiber to the Home）による光ファイバー接続の普及が加速し、回線速度も上下とも十～数十 Mbps で利用できるようになった。

ブロードバンドが日常的に利用できるようになると、インターネットの利用方法にも変化が生じてきた。それ以前は従来文字・静止画による情報閲覧が中心だったが、動画像の送受信を無理なく行えるようになった。YouTube を代表とする動画像コンテンツの閲覧のほか、家電 5 社が設立したアクトビラなどの IPTV（IP Television）向けの VOD（ビデオ・オンデマンド）サービスでは、HD 画質の映画などをインターネットを通じて配信し、見たいときに見たいものを観られるサービスを実現している。

1.1.3 映像コミュニケーション需要の高まり

さらに、インターネットの利用の仕方について、情報を受け手として閲覧するだけではなく、消費者自らが情報を発信する新しいスタイルの利用の仕方が広まった。インターネットでのコミュニケーションがその一つである。コミュニケーションという意味では Skype などパソコン上での動画像通信が普及している。

一方、2000 年代末新型インフルエンザの流行を始めとするパンデミックへの懸念の高まり、CO₂ の削減意識の高まり、東日本大震災発生時のエネルギー問題等から、不要不急の移動を減らし、遠隔コミュニケーションで済ませられるところは済ませようとの意識からも遠隔コミュニケーションの需要は高まっている。

1.1.4 映像コミュニケーション実現に必要な技術

上記の映像のデジタル化を支えている主要な技術の一つが動画像圧縮技術である。現在最も普及している動画像圧縮方式技術の中でも代表的な方式の一つが H.264/AVC 方式である。圧縮効率が高いことから、放送や VOD（ビデオオンデマンド）サービス、あるいは映像を記録する際などに広く用いられている。一方これらの用途では高い圧縮率は重要視されるものの圧縮に伴う処理時間は余り重要ではない。そのため圧縮・伸張の処理に数秒程度かかるものが多い。従って通信用途に使用するには遅延時間が多いという問題がある。

一方 HD 解像度に対応したビデオ通信システムも登場している。PC に Web カメラを接続して遠隔地とビデオ通信を行うことの出来る無料のソフトウェア Skype が普及しており、HD の解像度をサポートしたものがある。この場合は解像度が 1280 × 720 画素、フレームレートは秒 30 コマである。しかしながら秒 30 コマでは多少動きにぎこちなさが感じられ若干物足りなく感じるのも事実である。他方、放送用で用いられる業務用の機器では、映像制作現場での映像伝送に低遅延伝送が必要であり、一部の機器では数～十数 ms での符号化遅延を実現しているものもある。しかしながら必要とされる映像伝送帯域（ビットレート）が数十～百 Mbps 程度にもなるため、遠距離での通信に使うには不向きである。しかも業務用機器ということで非常に高価であり民生用の通信には向かない。このように、民生向けの高精細・高臨場感映像通信システムの実現という観点で考えた場合、まだまだ課題が多い。

1.1.5 本研究の狙い

上記の状況を鑑み、本研究においては民生向け高精細・高臨場感映像通信システムの実現を目標とし、そのために必要な技術課題の解決に取り組む。具体的な利用シーンとしては家庭同士、若しくはスモールオフィスでの利用を想定した。また品質としては高い臨場感の実現を狙い、ハイビジョン放送と同等のフル HD（1920 × 1080 画素）フルフレームレート（秒 60 フィールド）を目標に据えることとした。さらに、通信帯域についても、民生での利用が可能なリーズナブル

な帯域を必要と考えた。光回線の普及状況を鑑みて、一般的な光回線での利用を想定した 8~10 Mbps 程度でのビットレートを目標とした。また、民生用で利用する場合の利便性・機能性の向上も副次的な目標とした。

1.1.6 本研究で取り組む課題

上記の目標を実現するに当たっての具体的な技術課題を次に示す。

- a. 高精細化対応圧縮処理
- b. 民生向け実現性の考慮
- c. 伝送に適した圧縮処理
- d. 高機能化・高画質化

このうち a. 高精細化対応圧縮処理に関しては、高臨場感での通信を考慮してハイビジョン放送と同等のフル HD (1920 × 1080 画素)、フルフレームレート (秒 60 フィールド) に対応した圧縮処理の実現が必要である。

b. 民生向け実現性の考慮とは、例えば仮に高機能・高性能な高精細圧縮処理を実現できたとしても、高いコストや高い消費電力、大型のハードウェアを必要とすることになると民生向けの適用の現実味が無い。そのような課題も併せて解決し現実に民生向けに適用可能な実現を考慮することが b. 民生向け実現性の考慮である。

c. 伝送に適した圧縮処理は、低遅延、低ビットレート、エラー耐性である。高臨場感の実現のためには高精細もさることながら、違和感の少ない自然な通信を実現するために通信相手のレスポンスがスムーズに得られること、すなわち遅延時間が短いことも重要な要素の一つである。また、実際にネットワークを経由して通信データの伝送を行うに当たっては、ビットレートが高すぎないことも実現性の点で重要である。本研究においては上記のフル HD 映像を伝送するビットレートとして約 8~10 Mbps をターゲットに据えることとした。日本国内における近年の急速な普及状況を考慮すると、民生向けの光ファイバー回線の利用を前提とすることは妥当である。また光ファイバー回線の伝送性能から考えて、上記ビットレートは十分にリーズナブルであると考ええる。さらに、ネットワークを

経由した通信において通信エラーの発生にも備える必要がある。そこで、a. 高精細化対応圧縮処理を更に推し進め、高精細・高圧縮に加えて、低遅延、低ビットレート、およびエラー耐性を考慮した圧縮処理の研究に取り組む。

また、上記以外にも HDTV を利用したシステムにおいてユーザ利便性を向上するための研究課題として、d. 高機能化・高画質化、が挙げられる。すなわち HDTV 画像に付随した関連情報をオーバーレイ表示可能とすることや、多画面表示等の多彩な画像フォーマットにより画面表示の仕方のバリエーションを増やすこと、あるいは従来の SDTV 映像との混在・共存表示の際に、画像を HDTV へ変換する際の画質を向上させることなどである。本研究では HDTV 表示における利便性を向上させるためのこれらの課題にも取り組む。

1.2 論文の構成

第 2 章「関連研究」では、本論文に関連する先行研究について述べ、課題を整理する。まず画像圧縮に関する先行研究では画像圧縮技術の発展を整理し最後に本研究で必要な高圧縮技術である H.264 の中でも特に重要なツールについて論じる。伝送に適した圧縮に関しては、画像圧縮の中でも特に通信に必要な特性に焦点を当てて先行研究を振り返る。また HDTV 表示に関する先行研究では HDTV の普及に伴って必要となった付加機能・高機能技術について整理する。それにより本研究において取り組むべき課題を明確にする。

第 3 章では、1.1 節で述べた研究課題のうち「a. 高精細化対応圧縮処理」および「b. 民生向け実現性の考慮」に着目し、これらを実現するための 1 チップ H.264/AVC HDTV システム LSI について述べる。動画像圧縮においては非常に負荷の重い処理の一つが動き探索の処理である。本研究では階層探索の手法を用いて探索範囲の広さと探索精度の細かさを両立するとともに、取り扱う画像の大きさに応じて粗探索の制度を動的に変化させることを可能にし、HDTV から SDTV までの様々な解像度の画像に対して高画質な動き探索処理を実現可能とした。さらに動き探索のプロセッサの配置と処理方法を工夫することにより効率的に HDTV 動画のリアルタイムエンコードを実現可能とした。

また、H.264 では可変長符号化の方式としてコンテキスト適応型バイナリ算術

符号化が利用可能である。算術符号化は従来のハフマン符号化に比べ符号化効率で優れているものの処理が複雑であり、シーケンシャルな処理が必要なため高速化が難しい。本研究では一部の演算処理を並列に行うことにより高速に算術復号化を行うことを可能にした。これらにより、HDTV 解像度・60 フィールド/秒に対応した H.264 の符号化・復号化システムを 1 チップの LSI で実現し、民生向けへの適用も可能にした。その内容について述べる。

第 4 章では、1.1 節で述べた研究課題のうち「c. 伝送に適した圧縮処理」に着目し、その研究成果である低遅延のフル HD 対応コーデックについて述べる。まず低遅延符号化処理を実現する上で重要となる要素を抽出して述べる。次に第 3 章で述べた H.264/AVC 符号化システムを検討のプラットフォームとして用い、低遅延処理向け新たな符号化パイプライン制御アルゴリズムを構築する。動画像を構成する単位である 1 枚単位のピクチャ、および各ピクチャの内部を構成する部分であるマクロブロックについて、符号化のパラメータ（画面内符号化/画面間符号化の選択）および、ビット量割り当てについて、低遅延とエラー耐性を両立する制御方法について検討する。検討したアルゴリズムは実際に上記プラットフォーム上で動作させて確認を行う。

第 5 章では、1.1 節で述べた研究課題のうち「d. 高機能化・高画質化」に関して、HDTV アプリケーションにおけるマルチメディア処理向け LSI の研究成果について述べる。本研究においては、HDTV 表示において多様な解像度や自由な画面レイアウトで複数画面の表示が可能なマルチ画面表示技術や、従来の SDTV 映像との混在・共存表示の際に画像を HDTV へ変換する際の画質を向上させるのに役立つ適応型インターレース/プログレッシブ変換技術等に関しての検討内容に関して述べる。

最後に第 6 章「結論」では、本研究の結論を述べる。すなわち、本研究で取り上げた各課題に対して、第 3 章から第 5 章に述べる研究の結果と民生向け高臨場映像通信システムを実現見通しについて述べる。また併せて今後の課題について述べる。

第 2 章

関連研究

2.1 はじめに

第 1 章において、本研究に関して取り組むべき課題として以下の 4 つを挙げた。

- a. 高精細化対応圧縮処理
- b. 民生向け実現性の考慮
- c. 伝送に適した圧縮処理
- d. 高機能化・高画質化

本章では、まず 2.2 節で画像圧縮に関する関連研究について述べ、「a. 高精細化対応圧縮処理」および「b. 民生向け実現性の考慮」に向けての課題を整理する。次に上記「c. 伝送に適した圧縮処理」に関して 2.3 節で関連研究について述べ、課題を整理する。最後の 2.4 節では HDTV 表示に関する関連研究について述べ、上記「d. 高機能化・高画質化」に向けた課題を整理する。それにより、第 3 章の 1 チップ H.264/AVC HDTV システム LSI、第 4 章の超低遅延フル HD 対応コーデック、および第 5 章の HDTV アプリケーション向けマルチメディア処理向け LSI の本研究全体におけるそれぞれの位置づけおよび解決すべき課題を明確化する。

2.2 画像圧縮の関連研究

デジタル化された動画像はそのままでは非常にデータ量が多い。例えば、SDTV (標準解像度) 画像において、画面の解像度 720×480 画素、1 秒当たり 30 フレームの場合、データレートは約 124 Mbps 必要である (輝度信号・色差信号の割合が 4:2:0 フォーマットの場合)。同じく、HDTV (高品位) 画像の場合は、解像度 1920×1080 画素、1 秒当たり 30 フレームの場合、約 746 Mbps (4:2:0 フォーマットの場合) に達する。このように、デジタル化された動画像は非圧縮の状態では膨大な情報量となるため、伝送 (送受信) 蓄積 (記録) いずれを行う場合においても、そのままでは非常に取り扱いが困難である。そのため、動画像圧縮の技術が重要となる。

動画像圧縮規格 H.261 は 1990 年に規格化された。フレーム間での動き補償や、DCT (離散コサイン変換) 量子化、可変長符号化等が用いられており、後の動画像圧縮規格の原型とも言える。画像の解像度としては主に CIF (Common Intermediate Format) と呼ばれる 352×288 画素、もしくはその 4 分の 1 の解像度が用いられた。ISDN 上での映像通信に主に利用された。ビットレートは 64kbps の整数倍で約 1.9 Mbps まで利用可能であった。動き補償の精度が整数画素単位のため十分ではなく、そのため画質も不十分であった。

MPEG1 (Moving Picture Experts Group 1) 規格は 1992 年に規格化された。フレーム間動き補償については、前方予測ピクチャ (P ピクチャ) に加え、前方・後方からの予測を可能とする B ピクチャ (Bi-directional) の利用が可能となり、さらに動き補償の精度も $1/2$ 画素単位に向上した。画像の解像度としては SIF (Source Input Format) と呼ばれる 352×240 画素、フレームレート 30 fps、映像のビットレートは約 1.2 Mbps 程度が主に用いられた。蓄積メディアへの記録用としてビデオ CD 等において利用された。インターレース画像への対応は考慮されていなかったため、一般的なテレビジョン信号の圧縮には利用されなかった。

MPEG2 は 1995 年に規格化された。インターレース画像へ対応するための動き予測や DCT のモードが追加された。また、リアルタイム伝送に必要な映像符

号と音声符号の多重化方式等が規定された。解像度としては SDTV 解像度から HDTV 解像度まで幅広くサポートしている。それにより一般的なテレビジョン信号の圧縮用として SDTV や HDTV の圧縮に利用されるようになり、DVD などの記録メディア向け、および衛星、地上波のデジタル放送向けに幅広く利用されるようになった。

H.264 は 2003 年に規格化された。ISO/IEC と共同で規格が策定されたため別名 MPEG4 Part 10 AVC (Advanced Video Coding) と呼ばれる。効率的に符号化を行うための多数の手法 (ツール) が改良または新規に導入された。それらの例としてイントラ予測、MBAFF , CABAC , 1/4 画素動き予測、デブロッキングフィルタ、可変ブロックサイズ動き補償などがある。このうちイントラ予測とは、画面内符号化を行うマクロブロック (イントラマクロブロック) において、符号化済みの隣接マクロブロックを用いて画素値を予測するものである。予測を用いない従来の場合に比較してイントラマクロブロックにおける符号量を削減可能である。MBAFF (Macroblock Adaptive Frame/Field) はマクロブロック適応型フレーム / フィールド符号化であり、2 つのマクロブロック (マクロブロックペア) 単位で、フレーム符号化・フィールド符号化を切替可能とするものである。これにより画面内において動きの激しい部分や動きは少ないが垂直方向の絵柄が細かい部分等に応じて適応的に最適な符号化モードの選択が可能である。CABAC (Context-based Adaptive Binary Arithmetic Coding) はコンテキスト適応型バイナリ算術符号化であり、符号の発生確率に応じた適切な符号長を割り当てるエントロピー符号化の一手法である。従来のハフマン符号化に比べ、さらに効率を向上させることが可能である。このような符号化手法を用いて、従来の MPEG2 に比較して、同程度の画質で約 2 倍以上の圧縮率を実現することが可能になった。H.264 は、ブルーレイディスクやネットワークを介した映像配信など、HDTV 映像の記録や伝送に広く用いられている。

このように H.264 においては、規格上はさまざまな符号化ツールが規定され利用可能となっているものの、現実の符号化装置で実際にそれらのツールを使用して高画質を実現する上では困難な点もある。特にコストや電力など実際上の制約の多い民生向け用途においてしかもリアルタイムに符号化処理を実現するのは容易ではない。また民生品の場合過去の製品との互換上複数のコーデックをサポー

トする必要がある場合が多く、多様なコーデックに対応可能なフレキシビリティが重要である。それを現実に実装するためには、フレキシビリティをもつアーキテクチャ、HD を含む多彩なモードをサポート可能な動き探索回路、および高速な算術復号化処理を行う回路等を現実的な形で実現することが課題となる。

2.3 伝送に適した圧縮の関連研究

2.2 節で述べた H.264 を含む各種の動画像圧縮方式は、蓄積や放送等の用途において高品質・高圧縮を実現するのに大変有用である。しかしながら、それを通信の用途で利用する場合には更なる考慮が必要な点がある。すなわち遅延が小さい（低遅延）こと、帯域（ビットレート）が高過ぎないこと、および通信エラーに対して耐性があることである。

低遅延については、一部業務用機器においては、高いビットレートの環境下で、数 ms での遅延時間を実現しているものがある。これらは、例えば数十～数百 Mbps の伝送路を利用し、放送品質の素材を受け渡すものであり、非常に高価なシステムである。あるいは家庭での利用を想定したものとして、室内において HDMI ケーブルの代わりに無線で圧縮した映像信号を送信する際に使用するものがあるが、やはり数十 Mbps に帯域を必要とする。このように室内で使う分には良いが、遠隔地との通信で使うにはやはりビットレートが高過ぎて利用できない。伝送路の帯域を考えると 8～10 Mbps 程度以下でないと民生向けでの使用には難しい。

2.4 HDTV 表示の関連研究

HDTV (High Definition TV : 高品位テレビジョン) についてはアナログハイビジョン方式である MUSE 方式による検討の時代を経て、1999 年の衛星デジタル (BS デジタル) 放送の開始により本格的な実用化が加速された。BS デジタルの実用化に際しては、HD 映像に付随してユーザ利便性を高めるデータ放送も併せて実用化された。データ放送に関しては ARIB (電波産業会) STD-B24 にて規格が規定された。同規格においては、HD 動画の上に、関連情報を表示するた

めの HD 静止画レイヤ、各種文字・図形を表示するレイヤ、および字幕を表示するレイヤのオーバーレイ（重ね合わせ）表示および当該関連情報データの送信に関する方法が規定された。これにより HDTV を利用する際の関連情報の表示・提供などが可能となりユーザ利便性の向上に寄与することが可能となった。一方で、上記規格の範囲では利便性が不十分な部分もあった。すなわち

- 機器固有の情報の表示が考慮されていない。
- 多画面表示などのバラエティに富んだ表示が不可能
- SDTV 画像と HDTV 画像の混在時における表示品質

等である。最後の項目については、HDTV の普及の黎明期においては、SDTV（Standard Definition TV：標準テレビジョン）画質の素材が多く、SDTV を HDTV 上に表示したり、混在表示させたりする必要があった。上記 ARIB 規格上においては単純な拡大による表示指示の規定しかないが、実際に単純に拡大表示を行うだけでは走査線数の違いによる粗が目立ってしまうという問題があった。そのため SD 素材を HDTV 画面に表示する際の品質をできるだけ高めることが課題となった。

2.5 まとめ

上記の研究課題を以下の通り整理する。

画像圧縮に関しては、画像圧縮規格 H.264 の中でも特に重要な符号化ツールについて論じた。その上で、コストや電力など実際上の制約の多い民生品でしかもリアルタイムな圧縮処理を実現すること、フレキシビリティをもつアーキテクチャ、HD を含む多彩なモードをサポート可能な動き探索、高速な CABAC の処理などを現実的に実現できる仕組みが必要等の課題を明らかにした。これらの課題への対応に関しては、以後の第 3 章において論じる。

また伝送に適した圧縮に関しては、画像圧縮の中でも特に通信に必要な特性に焦点を当てて先行研究を整理し、その結果 8～10 Mbps 程度以下で低遅延伝送を実現するという課題を明らかにした。この課題の対応については、第 4 章において論じる。

さらに、HDTV 表示に関する先行研究では HDTV の普及に伴って必要となった付加機能・高機能技術について整理し、ユーザ利便性の向上に役立つ補助情報の表示や多画面表示、SD から HD へ画像変換する際の画質向上といった課題を抽出した。これらの課題への対応に関しては、第 5 章において論じる。

参考文献

- [1] ITU-T H.261: “Video codec for audiovisual services at p x 64 kbit/s”, Dec. 1990.
- [2] ISO/IEC 11172-2: “Coding of moving pictures and associated audio for digital storage media at up to about 1,5 Mbit/s, Part 2: Video”, 1993.
- [3] ISO/IEC 13818-2: “Generic coding of moving pictures and associated audio information: Video”, 2000.
- [4] ITU-T H.264: “Advanced video coding for generic audiovisual services”, Nov. 2007.
- [5] ISO/IEC 14496-10: “International Standard, Part 10: Advanced video coding”, 2003.
- [6] ARIB STD-B24: “デジタル放送におけるデータ放送符号化方式と伝送方式”, Nov. 1999.
- [7] ARIB BTA S-001: “1125/60 高精細度テレビジョン方式スタジオ規格”, 1998 年 8 月.
- [8] 二宮, MUSE-ハイビジョン伝送方式, 電子情報通信学会, 1990.

第 3 章

1 チップ H.264/AVC HDTV システム LSI

3.1 はじめに

HDTV が普及するにつれ、ブルーレイディスクなどの次世代記録メディア向けに H.264 対応への要求が増大している。ハードディスクレコーダーのような民生用記録機器への適用を考慮すると、デコード機能だけでなくエンコード機能も必要である。さらに、トランスコード機能も非常に有用である。トランスコードは符号化形式を変換する機能であり、それにより、従来技術である MPEG2 で圧縮されている映像データを、圧縮効率の高い H.264 に変換することで、映像データの長時間記録が実現可能となる。

本研究において民生用デジタル機器向けの新たな HDTV 対応 H.264 システム LSI を設計・開発した。本 LSI はフル HD 解像度 (1920 × 1080) に対応している。また、エンコード機能 1 系統、およびデコード機能 2 系統に対応しており、それぞれ独立動作もしくは協調動作が可能である。すなわち、異なる映像のエンコードとデコードを同時に行う全二重動作や、符号化形式変換を行うトランスコード動作などに対応することが可能である。さらに、本 LSI は H.264/AVC、MPEG2、JPEG など複数の符号化規格に対応するとともに、アプリケーションを処理するメイン CPU、音声符号化・復号化機能、グラフィックス処理、各種外部インターフェイスなどを備えたシステム LSI としての機能も備えている。

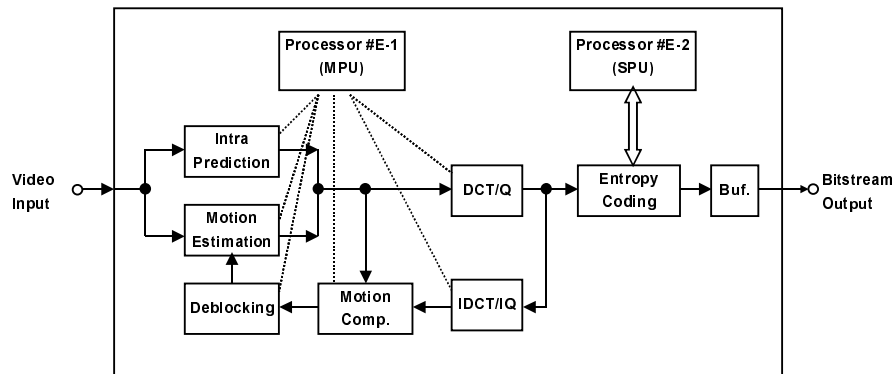


図 3.1: エンコーダ部ブロック図

3.2 フレキシブル・コーデック・アーキテクチャ

図 3.1 にエンコーダ部のブロック図を示す。動き補償機能やイントラ予測機能、デブロッキングフィルタ等から成る専用のハードウェアブロックと、エンコーダ部に内蔵した2つのマイクロプロセッサから構成されている。2つのマイクロプロセッサのうち、MPU(Main Processing Unit)は、上記の専用ハードウェアブロックの制御を受け持っており、それらのパイプライン動作をリアルタイムで制御することが可能である。また、もう1つのプロセッサであるSPU(Sub Processing Unit)は、可変長符号処理ハードウェアと協調して、符号化データであるビットストリームの処理を主として実行する。

図 3.2 はエンコーダ部のパイプライン動作タイミングの一例を示す。この図は H.264 符号化における MBAFF^{*1}モードが有効の場合の動作タイミングである。パイプラインの動作タイミングは上記の MPU により制御されており、1 フレーム当たりのマクロブロックスロット数を画像サイズに応じて柔軟に変更が可能である。さらに1マクロブロック当たりのスロットの時間の長さをエンコードの設定に応じて調整が可能である。これは例えば処理する映像符号化規格の種類や動き補償の処理内容に応じて変化させる。このようなフレキシブルな符号化制御アーキテクチャにより、多様な画像サイズや複数の映像符号化規格へ対応するこ

^{*1} Macroblock Adaptive Frame/Field。マクロブロック単位で、フレーム符号化とフィールド符号化を動的に選択が可能なモード。

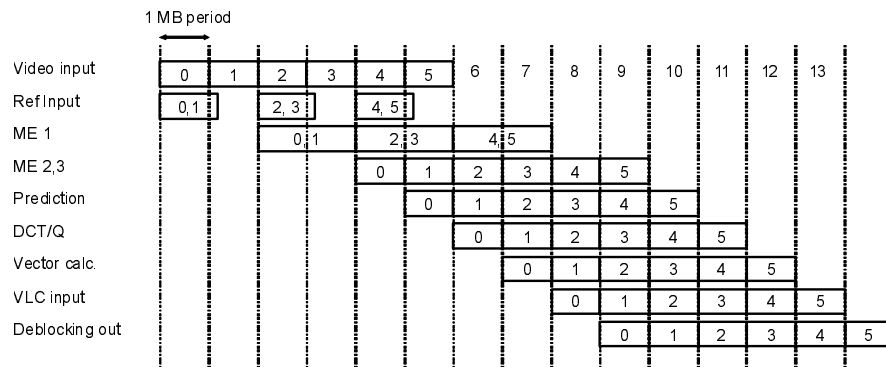


図 3.2: エンコーダパイプライン動作タイミング

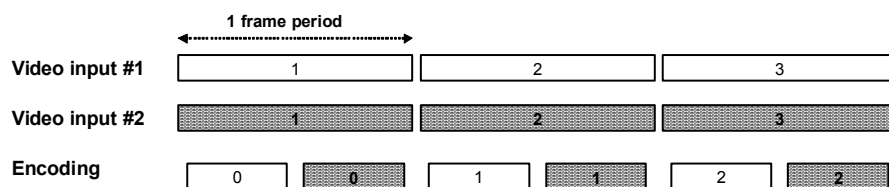


図 3.3: 複数チャネルのエンコード処理

とが可能となった。

エンコーダ部はフル HDTV サイズの映像 1 本分のビットストリームをリアルタイムで処理することが可能であり、また画像サイズが小さければ複数本のビットストリームを同時に処理することも可能である。図 3.3 にビットストリーム 2 本を処理する場合の動作例を示す。2 系統の映像信号 (Video #1、#2) が本 LSI に同時に入力され、それら进行处理するためにエンコーダ部の動作をフレーム毎に交互に切り替えて時分割で処理する。この仕組みも上述のフレキシブル・コーデック・アーキテクチャにより実現されている。

図 3.4 にはデコーダ部のブロック図を示す。デコーダ部もエンコーダ部と同様にフレキシブル制御の考え方に基づいて設計されている。2 系統ある各デコーダそれぞれ毎に、エンコーダ部のものとは独立に 2 つずつのマイクロプロセッサを内蔵している。

次に、上記のエンコーダ部、デコーダ部の協調動作のバリエーションについて図 3.5 を用いて説明する。(a) はエンコーダ単体動作、(b) はデコーダ単体動作である。(c) は全二重動作であり、異なる映像のエンコードとデコードを同時に

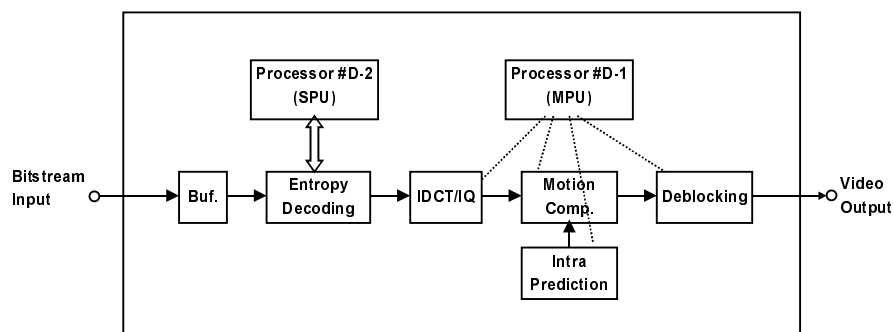


図 3.4: デコーダ部ブロック図

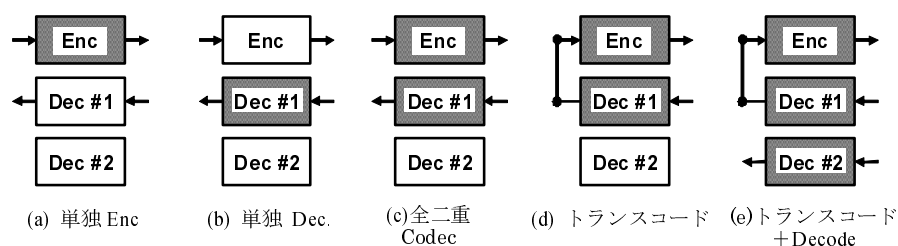


図 3.5: エンコーダ部 / デコーダ部の協調動作バリエーション

実行可能である。また (d) のようにデコーダからの出力とエンコーダへの入力を接続することにより、トランスコード動作（符号変換）を実行させることが可能である。さらにもう 1 系統のデコーダ (#2) を動作させることにより、トランスコードとそのバックグラウンドでのデコード（再生など）を行わせることも可能である。

図 3.6 はエンコーダ部とデコーダ部の間の通信について説明したものである。エンコーダ部とデコーダ部の各マイクロプロセッサの間は、一定数の通信路で直接接続されている。これらはプロセッサ同士の動作の同期を取る目的等で利用することが可能である。さらに、各プロセッサはそれぞれが外部メモリへアクセスすることが可能である。したがって大量のデータをやりとりする場合には必要に応じて外部メモリ経由で行うことが可能である。例えばトランスコード実行の際に、中間パラメータ情報を送信するといった利用が可能である。

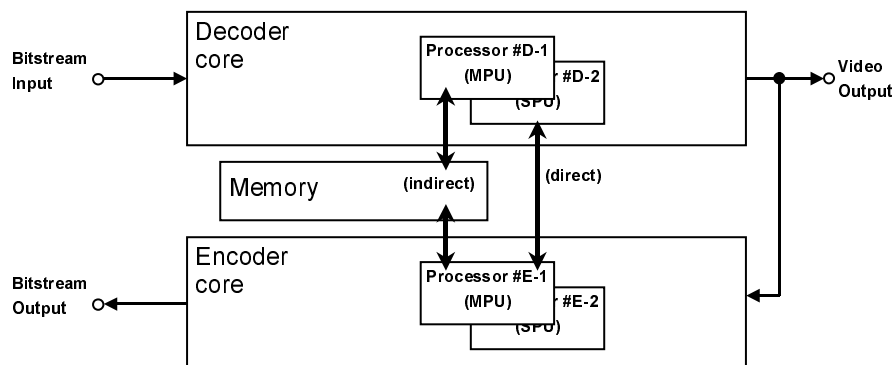


図 3.6: エンコーダ部 / デコーダ部間の通信

3.3 画像サイズ適応動き探索

HDTV は SDTV に比べ画像サイズが大きく画角も広いいため、動き探索を行う際により広い探索範囲をカバーすることが必要である。一方で SDTV は画素ピッチが比較的荒いため高画質のためには動き探索を精密に行うことが必要である。このように目的によって必要な動き補償の設定が異なるため、それらに対応した動き補償の設定を複数持たせ目的に応じて切り替えられるようにすることが望ましい。

本 LSI においては動き補償は以下の 3 つのステップで実行される。1) 水平方向にサブサンプルした縮小画像を用いて動き探索を行う粗探索、2) 整数画素精度動き探索、3) 1/4 画素精度動き探索、である。

表 3.1 にステップ 1) の粗探索における動き探索の特性を示す。このステップには 2 種類のモードが存在する。広範囲探索モードの場合は水平方向の探索精度が 4 画素単位である代わりにより広い探索範囲をカバーすることが可能である。精密探索モードの場合は探索範囲は狭まるが探索精度は 2 画素単位でありより精密な探索が可能である。アプリケーションの要求に応じてこれらの探索モードのうち適切なほうを適応的に選択することが可能である。一般的には HDTV 用途には広範囲探索モード、SDTV 用途には精密探索モードが適している。

図 3.7 にステップ 2) の整数画素探索を示す。4 つの演算クラスタ (PE cluster)

表 3.1: 粗探索における動き探索特性

モード	精度	探索範囲 (P-ピクチャ)
広範囲探索	H 4 画素	(-88, +84)
	V 1 画素	(-40, +40)
精密探索	H 2 画素	(-64, +62)
	V 1 画素	(-24, +24)

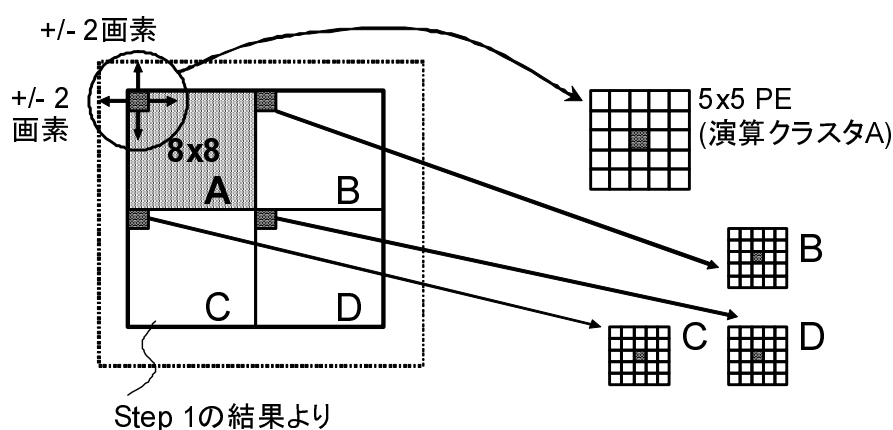


図 3.7: 動き探索 ステップ 2: 整数画素探索

A, B, C, D を持ち、各々の演算クラスタは $5 \times 5 = 25$ 個の演算エレメント (PE) から成り立っている。ステップ 1) において既に少なくとも 4 画素単位精度での探索を終えているため、ステップ 2) の実行には 5 画素分の探索幅があればよい。1 個の演算クラスタが、ある与えられた 1 画素を中心とした $5 \times 5 = 25$ 画素それぞれに対するコスト (動き予測誤差) を 1 クロックサイクルで同時並列に算出する。そしてその中心画素が、ステップ 1) の出力結果から決まる 8×8 のブロックを 64 サイクル期間かけて順番にスキャンすると、演算クラスタは当該ブロックの周囲 ± 2 画素の領域を探索し終えることになる。さらに、4 つの演算クラスタ A-D が、それぞれ独立に 8×8 のブロックの領域を処理するため、それぞれに異なる 4 つの動きベクトルを同時に探索することが可能である。

上記 4 つの演算クラスタは次のステップ 3) での $1/4$ 画素精度探索においても使用される。ステップ 1) と、ステップ 2)+3) は、パイプライン的に並行実行されるため、演算効率が高い。以上に述べた画像サイズ適応型 3 ステップ動き探索

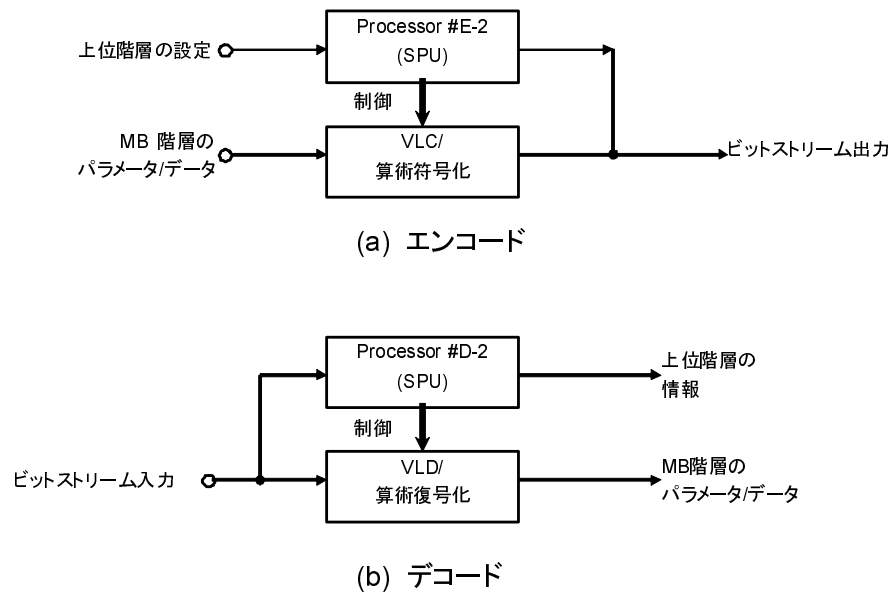


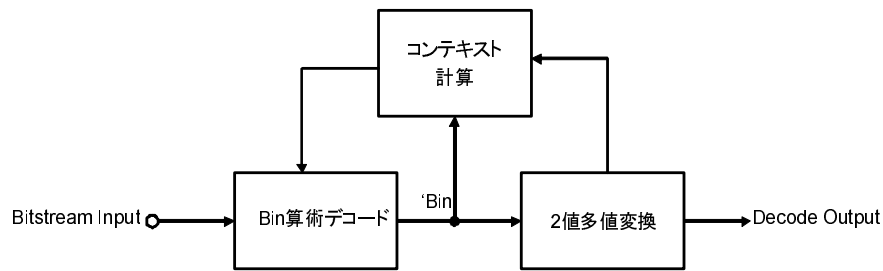
図 3.8: エントロピー符号処理エンジン

アーキテクチャにより、リアルタイムの HDTV エンコード処理に必要な高画質と高演算パフォーマンスを実現することを可能とした。

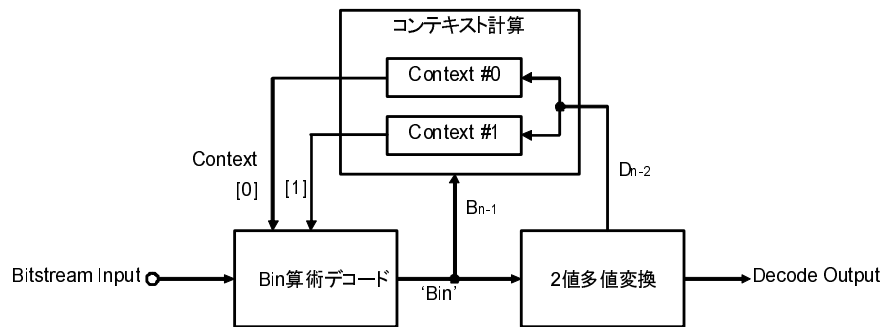
3.4 高速エントロピー符号処理エンジン

図 3.8 に設計したエントロピー符号処理エンジンを示す。(a) はエンコード処理を、(b) はデコード処理を示す。いずれの場合においても、符号化データ（ビットストリーム）の上位階層であるシーケンスやピクチャ階層のヘッダー処理を SPU が担当する。またマクロブロック以下の下位階層の符号化パラメータやデータ処理をハードウェアのエントロピー符号処理エンジンが担当する。図 3.9(a) に算術符号のデコード処理のブロック図を示す。算術符号をデコードする際の特性として、直前までのデコード結果が後続の符号のデコード処理に影響を与えるというフィードバックループが存在する。そのため算術符号のデコードにおいて高い処理性能を得るためには上記フィードバックループ内部の処理遅延を小さくすることが重要である。

この課題に対する解決策を図 3.9(b) に示す。ここではコンテキスト計算部をケース 0 とケース 1 の 2 系統設けた。これら 2 系統のコンテキスト計算部はコ



(a) 一般的な算術復号化のブロック図



(b) 提案手法

図 3.9: 算術符号デコーダ

ンテキスト値の演算を同時並行で開始する。その際、直前の符号のデコード結果が 0 または 1 に確定するのを待たずして、結果が 0 の場合と 1 の場合をそれぞれ仮定して演算を開始し、そのそれぞれの演算結果を Bin デコード部に出力する。そして直前の符号のデコード結果が確定次第、その結果に基づいて Bin デコード部は 2 つの計算結果のうち必要なほうを採用し、不要なほうを捨てる。このようにしてフィードバックループの処理遅延の短縮を実現した。この手法を用いることにより、算術符号デコード処理において、Bin 符号 1 つ当たり 2 クロックサイクルで処理をすることを可能にした。

3.5 その他のシステム機能

設計したコーデック LSI の仕様を表 3.2 にまとめる。以上に述べた映像のエンコード・デコード機能に加え、本 LSI は音声のエンコード・デコード機能も備えている。音声処理には専用のプロセッサを設けており、ソフトウェアの切替で

表 3.2: コーデック LSI 仕様

項目	仕様
映像コーデック	エンコーダ x 1, デコーダ x 2; トランスコード機能
映像圧縮規格	H.264/AVC (HP@L4.1), MPEG2 (MP@HL), JPEG
音声コーデック	5.1 ch AAC, AC3, MPEG1-L2, LPCM
システム多重化	TS, PS, 他
コンテンツ保護機能	AES, DES, 3DES
グラフィックス機能	4-plane OSD, 映像スケーリング, I-P 変換
外部メモリ	DDR (266 Mbps), DDR2 (533 Mbps)
映像入出力	コンポジット, コンポーネント, Rec. 656, NTSC/PAL アナログ出力
周辺 I/O 機能	ATA, SD-Card, SCI
ハードウェア制御プロセッサ	32-bit RISCx10 (Enc: 2, Dec: 2 系統 x2, Audio: 2, 多重化処理: 2), 162 MHz
システム制御 CPU	32-bit RISCx1, 8k/8k Cache
システムクロック	162 MHz

様々な種類の音声圧縮規格に対応することが可能である。また本 LSI には、グラフィックス・映像処理回路、映像・音声符号の多重化プロセッサ、コンテンツ保護のための暗号化エンジン、周辺 I/O 回路、システム / アプリケーション処理用のメイン CPU など、民生用デジタル機器の実現に必要な多くの機能を 1 チップに集積している。

3.6 コーデック LSI 比較

本コーデック LSI と他のコーデック LSI との比較を表 3.3 に示す。他のコーデックはいずれも本研究の後に登場したものであり、フレームレートや消費電力、メモリ内蔵化などの面で本研究より進歩している部分もある。一方総合的なバランスの点で本研究のコーデック LSI は依然として優位な面がある。今後更にアプリケーションのニーズを見極めながら、必要とされる点の改善検討を進めて行きたい。

表 3.3: コーデック LSI 比較

項目	本LSI	富士通 MB86H55/56	Jointwave E740
対応規格	H.264/AVC High Profile	H.264/AVC High Profile	H.264/AVC High Profile
対応ピクチャ	I, P, B	I, P, B	I, P
エンコード/デコード	対応/対応 (同時動作可能)	対応/対応 (排他動作)	対応/非対応
解像度	1920x1080/60i	1920x1080/60i, 60p	1920x1080/30p
消費電力	150mW	500/850mW(メモリ含)	130mW
動作周波数	162MHz	108/189MHz	152MHz
ビットレート	最大40Mbps	最大24/30Mbps	最大100Mbps
外部メモリ	Mobile DDR	メモリ内蔵	DDR/DDR2

3.7 まとめ

フレキシブル・コーデック・アーキテクチャを用いた新たな1チップHDTV対応H.264コーデックLSIを設計・開発した。1920x1080のフルHDTV解像度、Highプロファイル・レベル4.1に対応した。本LSIには、独立動作が可能なエンコーダ1個・デコーダ2個を搭載し、様々な組み合わせによる協調動作が可能であり、トランスコード動作も可能である。さらにデジタル機器の実現に必要な多くの周辺機能をも1チップに集積し、H.264を用いた民生用デジタル機器を低コスト・高機能で実現可能とした。

参考文献

- [1] ISO/IEC 14496-10: International Standard, Part 10: Advanced video coding, 2003.
- [2] ISO/IEC 13818-2: International Standard, Video, 2000.
- [3] D. Marpe, H. Schwarz and T. Wiegand, "Context-Based Adaptive Binary Arithmetic Coding in the H.264/AVC Video Compression Standard," *IEEE Trans. on Circuits and Systems for Video Technology*, Vol. 13, 7, July 2003.

-
- [4] Y. Yatabe, M. Fujimoto, K. Sodeyama, H. Komi, “An MPEG2/4 dual codec with sharing motion estimation,” *IEEE Trans. on Consumer Electronics*, Vol. 51, 2, May 2005.
 - [5] H. Mizosoe, K. Maeda, Y. Kubo, Y. Tsuru, and K. Kuroki, “An Advanced Multimedia Processing LSI Suitable for HDTV Applications,” *IEEE Trans. on Consumer Electronics*, Vol. 47, No. 3, Aug. 2001.
 - [6] M. Takahashi, S. Yoshida, A. Nishizawa, M. Oku, Y. Tsuboi, “A Low-Power MPEG-2 Codec LSI for Consumer Cameras,” *IEEE Trans. on Consumer Electronics*, Vol. 45, 3, Aug. 1999.
 - [7] Y. Tsuboi, H. Arai, M. Takahashi, M. Oku, “A Low-Power Single-Chip MPEG-2 Codec LSI,” *Proceedings of the IEEE 1999 Custom Integrated Circuits Conference*, May 1999.

第 4 章

民生用途向け低遅延 H.264 コーデック

4.1 はじめに

動画像圧縮規格 H.264[1] は圧縮効率の高さから多くのアプリケーションで利用されている。一方、ビデオ通話や映像伝送等の用途においては低遅延画像圧縮に対するニーズが高まっている。

放送局設備における業務用システムなどのハイエンド用途向けには既に H.264 や MPEG2 の低遅延エンコーダーが実用化されている。しかしながらシステム価格が 100 万円程度以上 [2] と民生用途に用いるには高価である。さらに利用するビットレートが 30～200 Mbps と比較的高い。家庭用のインターネット回線は FTTH (Fiber To The Home) のシェアが 50%を超え主流になっているが [3]、ベストエフォート型サービスのため、実効速度は平均 20 数 Mbps 程度である [4]。そのため 30～200 Mbps を安定的に送受信するためには帯域保証型回線を導入する必要があるが、例えば 100 Mbps の帯域保証型回線は月額料金が 30 万円程度以上 [5] と高価であり、この点からも業務用システムを民生用途で用いることは難しい。

本研究においては特に民生用途や小規模ビジネス用途向けに着目して、比較的低いビットレートで利用することが可能な新たな低遅延フル HD 対応コーデックを開発した。ビットレートを制御する手法を新たに開発し、以前の研究で開発

表 4.1: 目標仕様

項目	仕様
コーデック遅延	33 ms (1 フレーム)未満
映像フォーマット	1920x1080i, 60 field/s
圧縮フォーマット	H.264/AVC
ビットレート	8-10 Mbps

した H.264 コーデックハードウェア上で実際に動作させ、効果を確認めた。

4.2 目標仕様

今回、民生用途や小規模ビジネス用途を考慮して、表 4.1 に示す目標仕様を定めた。

遅延時間については、映像と音声の同期を考慮し、映像の End-to-End の全体遅延を音声と同等にすることを目指した。音声の遅延は IP 電話の品質クラス分類 [6] で規定されているクラス A の遅延時間 100 ms を想定した。

全体遅延の内訳として、ネットワーク回線、映像の入出力処理、および圧縮伸長処理の各遅延がある。ネットワーク回線遅延については、FTTH のパケット遅延に関する実測結果 [7] より、ネットワークにおける各遅延要因の平均値の合計である 35 ms と仮定した。撮像・表示などの映像入出力処理遅延については、各 1 フィールドずつと仮定し、計 33 ms とした。したがって、圧縮伸長処理は、全体遅延の目標値 100 ms からこれらの値を差し引いた残りである 33 ms (1 フレーム) 以下を目標遅延と定めた。

映像フォーマットは、高画質でありデジタル HDTV 放送の普及に伴い幅広く利用されている 1920 × 1080i を用いることとした。圧縮フォーマットは、MPEG2 に比べ 2 倍以上の高効率圧縮が可能で、ビデオオンデマンドやワンセグ放送など幅広く使用されている H.264/AVC 方式を用いることとした。

前述のように FTTH の実効速度は平均 20 数 Mbps 程度であり、また TV 向け VOD サービスでは回線品質として 12Mbps 程度を想定しているものが多い [8], [9]。これらを鑑み、ビットレートとしては若干の余裕を見込んで 8 ~ 10 Mbps 程度を目標とした。

4.3 低遅延コーデック実現に必要な要因

4.3.1 ピクチャ符号化構造

一般的な画像圧縮アプリケーションにおいては、IBBPBBPBBPBB...というピクチャ符号化構造が用いられる場合が多い。ここに I, P, B はピクチャの符号化タイプを示しており、それぞれイントラ (Intra) 符号化 (符号が 1 枚の画像内部で完結)、予測 (Predictive) 符号化 (過去に符号化した画像を参照画像として利用し、その差分を符号化)、および双方向 (Bi-directional) 予測符号化 (過去および未来の画像を参照画像として利用) を表す。しかし、このうち B ピクチャは時間的に未来の画像を参照するため、B ピクチャを利用する場合は画像の並べ替え操作が必要となる。画像の並べ替えは遅延が増大する要因となる。例えば冒頭に挙げたように、よく用いられるピクチャ符号化構造として参照画像 (I または P ピクチャ) の間に B ピクチャが 2 枚ずつ挟まれる構造を例にとると、画像並べ替えに伴う遅延はエンコード、デコードとも各 3 フレームずつ、合計で 6 フレーム (200 ms) にもなる。このため、低遅延符号化アプリケーションにおいては B ピクチャを用いない IPPPP...のようなピクチャ符号化構造が利用される場合が多い。

4.3.2 処理遅延

処理遅延とは、エンコードやデコードなどの処理 (演算) そのものに要する時間のことである。例えば映像のエンコードに際して以下のような処理が必要である。動きベクトル探索、直交変換、量子化、エントロピー符号化、デブロッキング処理等である。しかし、このような各処理を実行するのに必要な処理遅延は実はほとんど無視できるほど小さい。とりわけハードウェアで実装され、適切なパイプライン処理構造で設計されている場合に当てはまる。その理由について以下に説明する。図 4.1 にエンコーダのパイプラインの一例を示す。縦のスロット 1 つ分は 1 マクロブロック (MB) 期間を表している。1 つの MB は 16×16 画素の画像であり、1 枚のフル HD 画像 (解像度 1920×1080) の場合、8,160 個

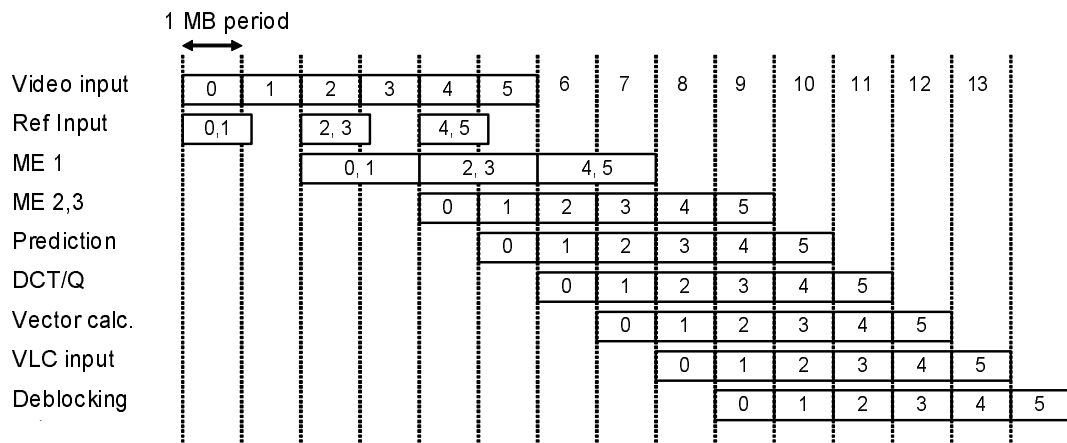


図 4.1: エンコーダパイプライン

の MB から構成されている。映像のフレームレートが 30 frame/s の場合、1 フレームは 33 ms となるため、1MB 期間は約 4 マイクロ秒となる。図 4.1 の場合、パイプライン処理の段数の合計は 10 MB であり、時間に換算すると約 40 マイクロ秒となる。この値は、ミリ秒単位である目標の遅延値に比べ数百分の 1 であり、したがって処理遅延はほとんど無視できるほど小さいと言える。無論これが当てはまるのは適切に設計されている場合のみである。なお図 4.1 に挙げた例は、3 章で述べた H.264 コーデック [10] から取ったものである。

4.3.3 バッファ遅延

映像を符号化するに当たり、1 枚のピクチャを符号化するのに必要なビット数はピクチャごとに異なっている。その理由としては、映像のシーンや画像ごとに絵柄の複雑さが異なること、ピクチャ符号化タイプのようなパラメータがピクチャごとに異なること、エントロピー符号化の統計的性質から来る要因などがある。最後のエントロピー符号化とは、頻繁に登場する情報ほどより短いビット長の符号を割り当てるようにすることで、情報を表現する効率を向上させる手法である。

一方、符号化されたビットストリームを伝送する場合、伝送チャネルの容量帯域は有限であるのが通常である。そのため図 4.2 に示すようなバッファを挿入して、伝送チャネルにビットストリームを送出する前にビットレート変動を平滑化

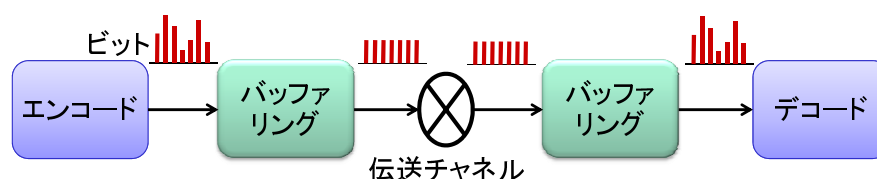


図 4.2: バッファによるビットレート平滑化

する必要がある。同様に、デコーダ側においても、各フレームのデコードを行う瞬間に必要な量のビットをデコーダにタイムリーに供給するためにバッファが必要である。デコーダ側のバッファの大きさは少なくともエンコーダ側と同じ大きさが必要であり、結果としてバッファ遅延は全体合計で 2 倍となる。

図 4.3 に符号化映像シーケンスのビットレート変動の例を示す。横軸はフレーム番号、縦軸は各フレームごとのデータ量（バイト数）を示す。このシーケンスは B ピクチャを用いない IPPP... のピクチャ符号化構造であり、15 フレームごとに I ピクチャを挿入している。平均して I ピクチャは 109 KB、一方で P ピクチャは 25 KB のデータ量である。この差の 84 KB を均すためのエンコーダ側におけるバッファ遅延は、ビットレートを 8 Mbps と仮定した場合、84 ms となる。デコーダ側にも同じ大きさのバッファが必要なため、必要なバッファ遅延は合計で 168 ms 以上となる。低遅延性能の目標値である 1 フレーム (33 ms) 未満に比べ数倍の値である。

放送局設備などの業務用システムの場合は比較的高い伝送帯域が利用できるためビットレートの変動もある程度までは許容できる。しかしながら、民生用途向け低遅延コーデックの場合は利用できる伝送帯域が限られているため、このようなビットレートの変動が伝送遅延に与える影響はより深刻である。したがって、いかにしてバッファ遅延を抑えるかが特に民生用途向けシステムにおいて低遅延を実現する上での鍵となる。

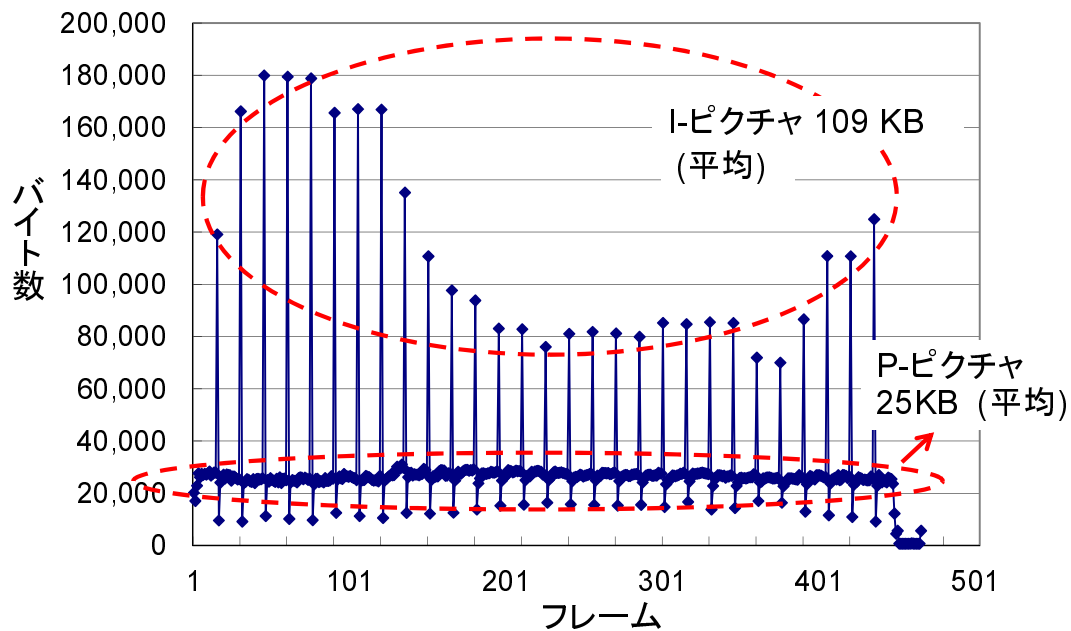


図 4.3: 符号化映像シーケンスのビットレート変動

4.4 ビットレート変動と画質

4.4.1 ピクチャ間の符号量変動

低遅延コーデックは実時間処理のアプリケーションで用いられる場合が多いため、伝送の間にビットエラーが発生することがある。ビットエラーが発生した場合、エラーの更なる伝播や蓄積を防ぐために I ピクチャを用いることができる。I ピクチャは過去のピクチャの情報を参照しないため、エラーの影響で崩れた画像は I ピクチャ挿入によりリセットされる。定期的に I ピクチャを挿入することは、ビットストリームがエラーに対する耐性を持つのに有効である。

しかし、図 4.3 に示したように I ピクチャは通常 P ピクチャに比べ数倍のビット数を必要とする。したがって定期的に I ピクチャを挿入することは符号化ビットストリームにおいてビット数の大きな変動をもたらし、結果的にビットレートの変動につながる。

そこで I ピクチャ 1 枚分全体を定期的に挿入する代わりに用いられる手法の一つに、イントラスライスまたはイントラマクロブロック (MB) を用いて P ピク

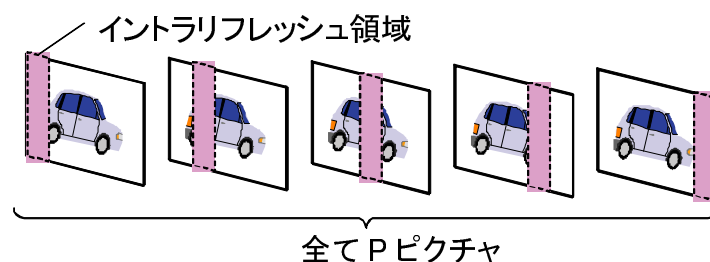


図 4.4: イントラフレッシュ

チャの一部分をイントラモードとして符号化する手法（イントラフレッシュ）がある。これを図 4.4 に示す。イントラモードで符号化する部分は図の縦長の短冊上の領域（イントラフレッシュ領域）で表され、ピクチャごとに領域の位置を変化させる。エラーが発生した際、イントラフレッシュ領域が移動することにより所定のフレーム数が経過するとエラーがクリアされ、シーケンスがエラーから復帰する。イントラフレッシュを用いることにより定期的に I ピクチャ全体を挿入する場合に比べてピクチャ間のビットレートの変動を抑制することが可能である。

4.4.2 ピクチャ内の符号量変動

エンコードの結果により生成されるビットの量は 1 枚のピクチャの内部でも画像の局所的な複雑さの程度に応じて変動する。したがってピクチャ間で符号量の変動があるのと同様ピクチャの内部にもビット割り当ての変動が存在する。

上述のようにビットレート制御によってピクチャ間の符号量変動を小さくする手法は多く発表されているが、それらによる低遅延化は数フレーム、100 ms 程度に留まっていた。

更なる低遅延化の観点からは、上述のバッファ遅延を削減して遅延を最小化するために、ピクチャ内のビット割り当てでもできるだけ均一化することが理想的である。筆者らはマクロブロックライン単位でビット割り当てを制御することによってピクチャ内を平滑化し遅延量の削減を図った [11]。

しかしながら、単純なビット量の均一化を行うと画質の低下の原因になることがある。図 4.5 にピクチャ内の符号量割り当ての例を示す。横軸は 1 枚の画像の

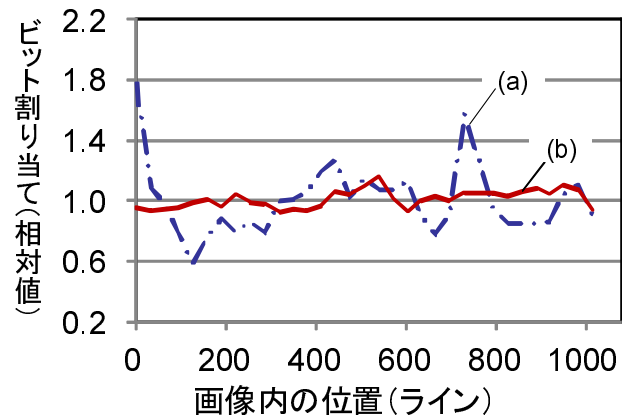


図 4.5: ピクチャ内の符号量割り当て

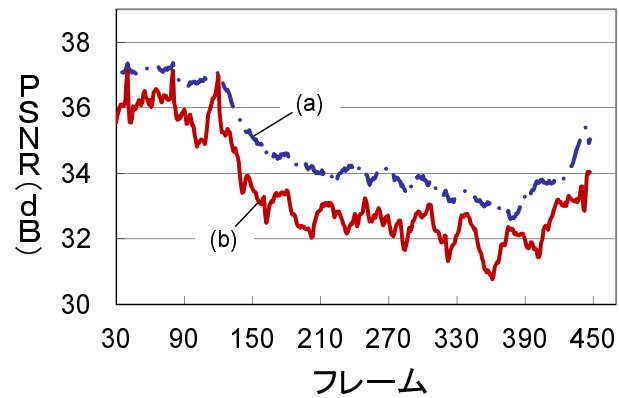


図 4.6: ビット量均一化の画質比較

中での位置（ライン番号）を、縦軸は 2 MB ラインごとのビット量（相対値）を示す。一点鎖線 (a) はすべて P ピクチャとしてイントラリフレッシュを用いてエンコードした場合を、実線 (b) は (a) の条件に加えピクチャ内での符号量割り当てを単純に均一化する処理を追加した場合を示す。

図 4.6 にそれらに対応する各場合の画質を PSNR（ピーク Signal/Noise 比）で比較したものを示す。単純なビット量均一化の場合は約 1～2.5 dB の PSNR 値の低下が見られる。

4.5 関連研究

低遅延符号化向けに、ビットレート制御によってピクチャ間の符号量変動を小さくする手法が多数発表されている ([12], [13], [14])。これらは絵柄の複雑度に応じて各フレームのビット割り当て量を調整することにより、ピクチャ間の符号量変動を制御しようとするものである。しかしながら 1 フレーム分に相当するビット量もしくはそれ以上の大きさのバッファサイズをターゲットとしているため、エンコードとデコードを合わせると最低でも 2 フレーム以上遅延する。

そこで、バッファ遅延をさらに削減して 1 フレーム未満の低遅延を実現する試みとして、Lee および Song[15] によるレート制御手法の提案がある。現在および過去フレームの絵柄の複雑度と MB 毎の複雑度の情報に基づいた最適なビット配分予測と、MB ロウ内の予実算比較による量子化パラメータ調整により、バッファサイズを $1/3$ フレームまで削減した低遅延化を実現している。

しかしながら、上記は低遅延に特化したレート制御アルゴリズムになっている。一般に、レート制御は圧縮を高画質で行うための鍵となる重要な技術であるため、製品や技術の差別化のためアプリケーションに応じた様々な最適化や工夫を各社毎に行っている場合が多い。しかしながら、仮に通常遅延のアプリケーション向けにそのような高画質ビットレート制御手法を構築していたとしても、上記はそれを活かして低遅延化させることができない。

また、上記低遅延手法はオール I フレームを対象にしており、全体的にビットレートが高くなってしまうという課題があった。

そこで本研究では、通常遅延用の高画質化レート制御手法がある場合に、それを活かしつつさらに 1 フレーム未満の低遅延化を実現すること、および I だけでなく P フレームや、イントラリフレッシュ付き P フレームに対しても適用可能であることを目的とした低遅延化手法を提案する。

4.6 低遅延符号量制御手法

4.4 節で述べたように単純なビット量均一化は画質の低下の原因になることがある。したがって低遅延化のためにバッファ遅延を削減しようとする場合には、画質ができる限り保たれるよう注意を払う必要がある。

以下、4.6.1 項および 4.6.2 項で「持ち越しビット量の最大値の遵守」[16] による低遅延化手法について述べ、4.6.3 項で具体的な制御方法について説明する。

4.6.1 持ち越しビット量

まず「持ち越しビット量」について図 4.7 を用いて説明する。横軸はエンコードに伴う時間の経過（フレーム番号もしくはピクチャ内でのライン番号など）を、縦軸は単位時間当たりの符号量を示す。細い実線は、横軸の各時刻においてシーケンスの一部もしくはピクチャの一部をエンコードした結果、各時点で生成される符号量を示す。この生成符号量の平均値は図に示す目標ビットレートの値であると仮定する。しかしながら、4.3.3 項で述べた理由により局所的には変動が存在する。

生成されたビットは伝送チャネルに送出される。もし局所的な生成量が最大伝送ビットレート以内であればビットは直ちに送出される。しかし、もし生成量が最大伝送ビットレートを一時的に超えた場合は直ちに送出されず、超過した部分は「持ち越しビット」としてバッファに蓄えられ、しばらく後に送出される。太い破線が実際に伝送される符号量を示す。持ち越しビットはすべてが送出されるまでの間バッファに留まり、これがバッファ遅延となる。

なお、前述のように生成符号量の平均値は目標ビットレートに等しいと仮定しているため、持ち越しビット量が継続的に蓄積され続けてバッファが破綻するという状況は発生しない。

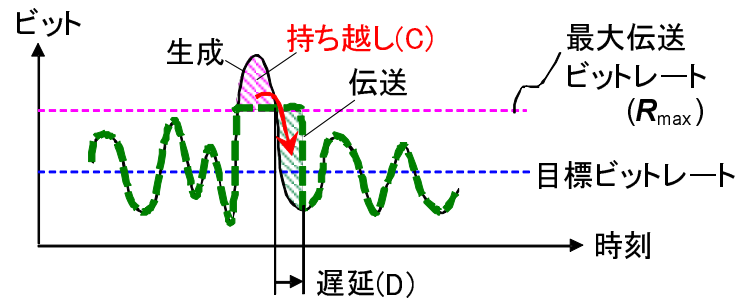


図 4.7: 持ち越しビット量と遅延

4.6.2 最大持ち越しビット量の遵守

エンコードの際の生成符号量の変動とその結果の持ち越しビット量はバッファ遅延をもたらす。しかしながら、逆に、持ち越しビット量のある限界量以内に留まるよう注意深く制御すれば、持ち越しビットの存在を敢えて許容してもよい。このようにして、ビット量の変動を意図的に容認し、画質ができるだけ保たれるようにすることとした。

持ち越しビット量の制御方法についてより詳細に説明する。図 4.7 において持ち越しビットにより生じる遅延 D [s] は次のように表される。

$$D = \frac{C}{R_{max}} \quad (4.6.1)$$

ここに D は遅延 [s]、 C は持ち越しビット量 [bit]、 R_{max} は伝送チャネルの最大伝送ビットレート [bps] である^{*1}。最大持ち越しビット量 C_{max} は、目標の最大遅延 D_{max} [s] を用いて次のように表される。

$$C_{max} = D_{max} \cdot R_{max} \quad (4.6.2)$$

C_{max} は持ち越しビット量の最大許容値である。したがって持ち越しビット量 C が

^{*1} 持ち越しビット量 C による遅延自体は上述のように D 期間で消化されるが、その結果 D 期間本来の発生ビット量は D 期間以後に持ち越される。したがって実際には D およびその後続期間のビット量の総和が R_{max} のビットレートですべて消化されてはじめて持越しの影響が完了する。

$$C \leq C_{max} \quad (4.6.3)$$

をエンコードのビット生成の各時点において満たされるように制御を行う。持ち越しビット量 C の最大値を式 (4.6.3) に制限するが、その値未満の場合はできるだけ変動の発生を許容するように制御する。

4.6.3 持ち越しビット量制御手法

本研究では、エンコードの際に上述の持ち越しビット量 C の最大値を制限する具体的な方法について新たに提案する。以下、図 4.8 を用いて説明する。図 4.8 (a) は持ち越しビット量の制御を行わない場合の一般的なエンコーダにおけるビットレート制御を示したものである。通常、量子化部、エントロピー符号化部、レート制御部の間のフィードバックループが存在する。符号化済みビット量に関する情報がレート制御に戻される。その後レート制御部は、その時点までに生成された符号量の情報や、必要に応じ符号化対象領域の画像の複雑さなどの補助的な情報に基づいて、量子化パラメータ Q_p の値を決定する。量子化部はレート制御部から指示された量子化パラメータ Q_p の値に基づいて量子化処理を行う。上記のレート制御部におけるレート制御のアルゴリズムは用途や要件等に応じた種々の方式が用いられている。

図 4.8 (b) に提案手法を示す。第 2 のレート制御部を追加で設け、持ち越しビット量の制御を行う。符号化済みのビット量に関する情報がエントロピー符号化部から供給される。さらに最大伝送ビットレート (R_{max})、目標遅延 (D_{max}) などの情報も供給される。第 2 のレート制御部はそれらの情報に基づいて量子化パラメータ Q_{p_min} の値を求める。量子化パラメータ値 Q_{p_min} は、持ち越しビット量が最大伝送ビットレートと目標遅延から定まる所定値を超えないようにするための Q_p の最小値である。このようにして Q_p の下限は Q_{p_min} によって制限されるが、その他の場合は Q_p の値は画質をできるだけ保つための変動が許容される。

本提案のように、第 1 のレート制御部の外側に第 2 のレート制御部を設けたことにより、第 1 のレート制御部のアルゴリズムに関わらず、制御を行うことが可

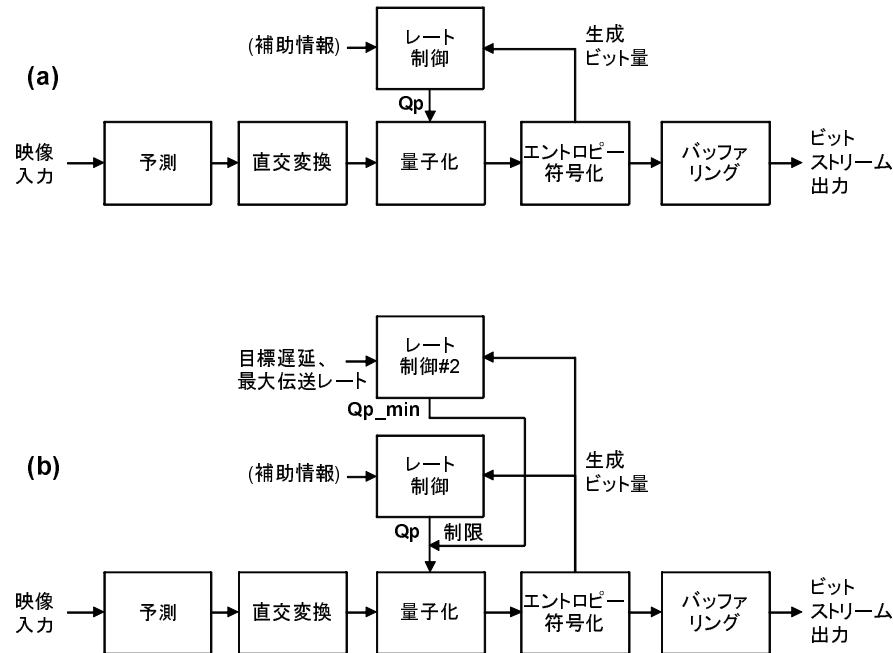


図 4.8: 低遅延ビットレート制御手法

能になる。これにより、既存の様々なレート制御方式と組み合わせ、低遅延化のための制御を追加することが可能になる。

4.7 実機検証

4.7.1 H.264 コーデック検討プラットフォーム

本研究においては 3 章で説明した H.264 コーデックプラットフォーム [10] を検討に利用した。本コーデックプラットフォームは主として民生用途向けの適用を考慮して開発したものである。図 4.9 にエンコーダ部のブロック図を示す。エンコードの各処理を行う専用のハードウェアブロックと、2つの制御用プロセッサ MPU および SPU (Main/Sub Processing Unit) から成っている。

本コーデックは図 4.1 に示す非常にフレキシブルなパイプライン構造を持っている。エンコードの各ステージで 1 マクロブロック (MB) 毎の処理を行う。パイプライン全体の動作は MPU により制御されている。SPU は、エントロピー符号化ブロック (ハードウェア) の制御と、ビットストリームの上位階層のヘッ

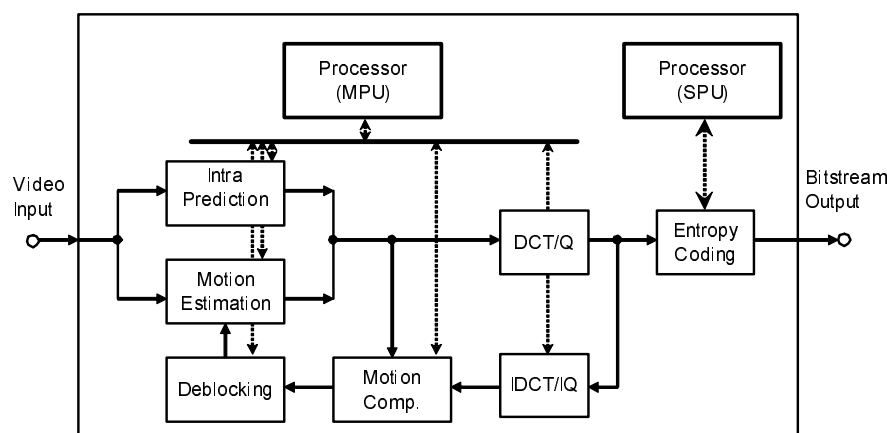


図 4.9: エンコーダのブロック図

ダの処理を行う。MPU、SPU のソフトウェアプログラムの交換によりエンコーダ動作の振る舞いはフレキシブルに変更可能である。それにより本コーデックプラットフォームはアプリケーション毎の様々なニーズを満たすことが可能である。4.3.2 項で述べたように本コーデックプラットフォームを用いた場合、パイプライン自体の処理遅延は非常に小さく、目標遅延時間から考えると無視できるレベルである。

4.7.2 実装および検証

4.6 節で述べた低遅延符号化制御手法をコーデックプラットフォームの制御プロセッサに実装し、実機で検証を行った（図 4.10）。なお実装に当っては符号化タイプはすべて P ピクチャとし、イントラリフレッシュを用いた。

4.8 実験結果

図 4.11 に実験結果の PSNR を示す。エンコードにはテストシーケンス (Square Garden) を用い、目標ビットレート 8 Mbps、最大伝送ビットレート 10 Mbps、目標 (最大) バッファ遅延 5 ms の条件で、以下の 3 種類のレート制御を比較した。(a) 従来のレート制御 (一点鎖線) (b) 単純ビット量均一化 (破線) (c) 提案手法 (実線) である。提案手法 (c) は、単純なビット量均一化

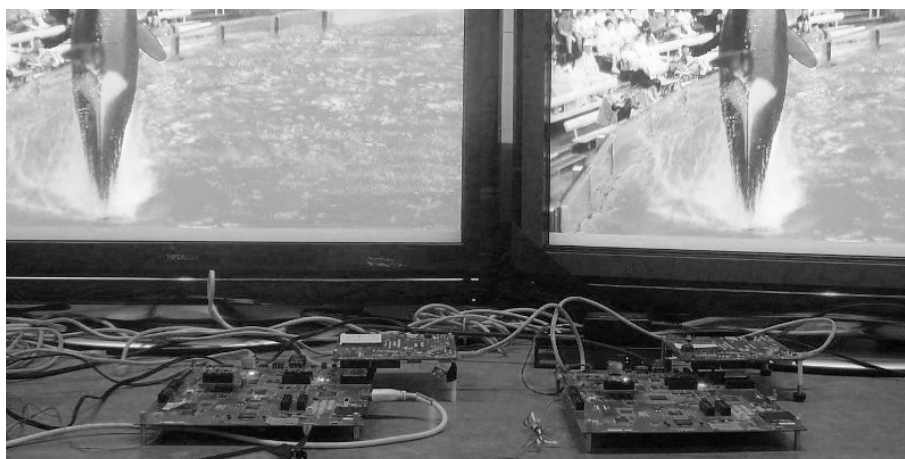


図 4.10: H.264 コーデックプラットフォームによる実機検証

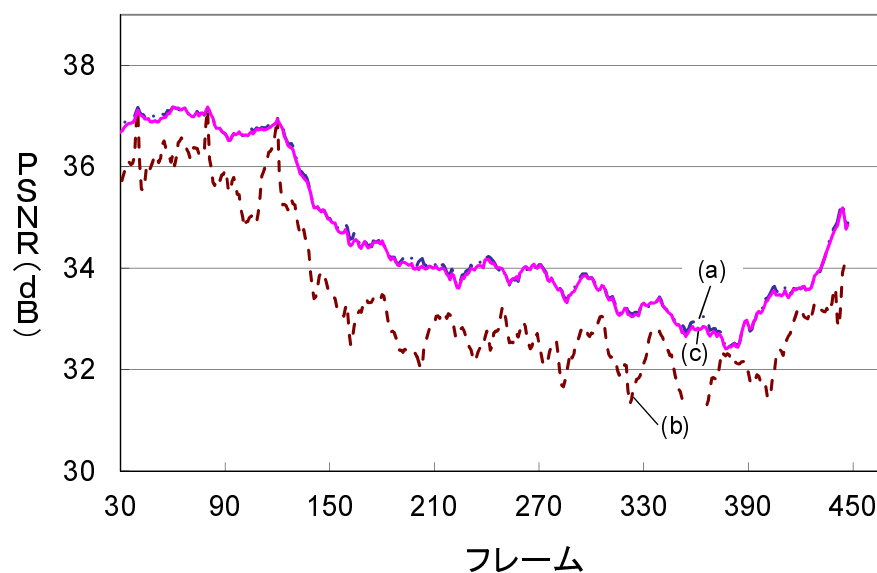


図 4.11: PSNR 比較結果

(b) のように画質が低下することなく、従来のレート制御 (a) とほぼ同じ画質を保っている。

表 4.2 に上記を含むその他のテストシーケンスの平均 PSNR を示す。同表において従来手法は持ち越しビット量制御の無い通常の符号化を示す。いずれのシーケンスも提案手法適用による画質の低下はなく従来と同等の画質を保っている。

次にシーンチェンジの際の影響について検討した結果を説明する。テストシー

表 4.2: 平均 PSNR 結果

シーケンス	目標ビット レート [Mbps]	最大伝送 ビット レート [Mbps]	平均 PSNR [dB]	
			従来 手法	提案 手法
Square garden	8	10	34.7	34.5
Whale show	8	10	28.6	28.4
Ceremony	10	12	29.4	29.3

ケンス Square Garden から 100 フレームずつのシーンを時間的に離れた箇所から 2 つ抽出し結合した。これを用いた従来手法と提案手法の PSNR 比較結果を図 4.12 に示す。エンコードの条件は図 4.11 の場合と同様である。PSNR 値は両手法ともシーンチェンジの発生する箇所で一旦大きく落ち込むが、両者の間に落ち込み度合いに大きな差は見られない。また同じシーケンスにおいて、持越しビット量によって生じる遅延を図 4.13 に示す。図 4.13 (a) は従来手法（持越しビット量制御の無い通常の符号化）であり、シーンチェンジの発生する箇所において鋭いピークが生じており、目標遅延を大きくオーバーしている。図 4.13 (b) の提案手法の場合は、シーンチェンジにおいてやはりピークは発生するものの、遅延の最大値は目標遅延である 5 ms 以内に収まっている。

同様の実験を異なるテストシーケンス Square Garden と Whale Show を結合したものに対しても行った。その PSNR 比較結果を図 4.14 に示す。やはりシーンチェンジの発生する箇所で両手法とも PSNR 値が一旦大きく落ち込むが、落ち込みの度合いに両者の間で大きな違いは見られない。なおシーンチェンジ以外の箇所で本手法を適用した場合のほうが若干 PSNR が下がっているがこれは量子化パラメータ Qp_min 制御の影響で生成ビット量がわずかに低くなっているためである。また、本シーケンスにおいて、持越しビット量によって生じる遅延を図 4.15 に示す。図 4.15 (a) の従来手法では、シーンチェンジに際し鋭いピークが生じているが、図 4.15 (b) の提案手法の場合は、シーンチェンジにおけるピークは抑制され、遅延の最大値は目標遅延である 5 ms 以内に収まっていることを同様に確認した。

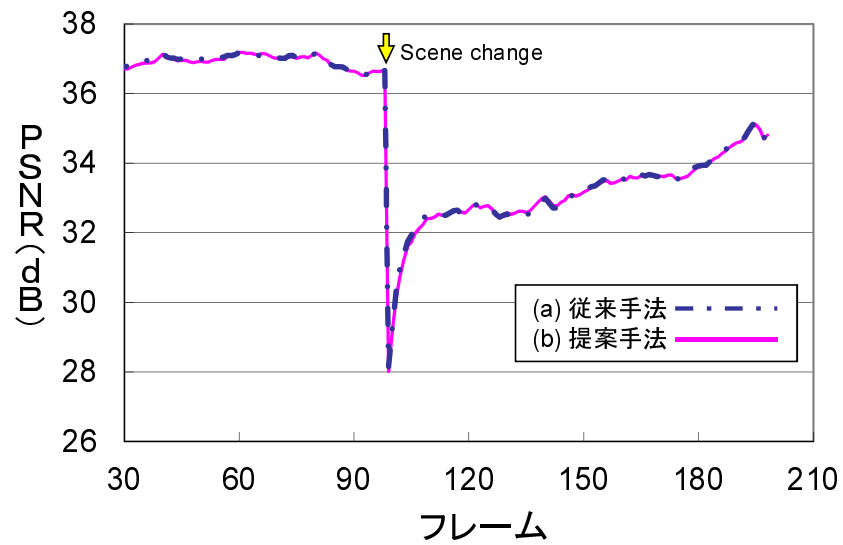


図 4.12: シーンチェンジ時の PSNR 比較結果 (Square Garden)

表 4.3: シーンチェンジ時の平均 PSNR 結果

シーケンス	目標ビットレート [Mbps]	最大伝送 ビット レート [Mbps]	平均 PSNR [dB]	
			従来 手法	提案 手法
Square garden (100 フレーム × 2 シーン結合)	8	10	34.8	34.6
Square Garden + Whale show (各 100 フレームずつ)	10	12	33.8	33.3

なお、上記の遅延量はエンコーダ内のバッファ遅延であるが、デコーダ側においても同じだけのバッファ遅延が生じる。そのため、エンコーダ側とデコーダ側を合計した全体の遅延は 10 ms 以内となる。

シーンチェンジ時の平均 PSNR 結果を表 4.3 にまとめる。また、以上の実験結果を表 4.4 にまとめる。

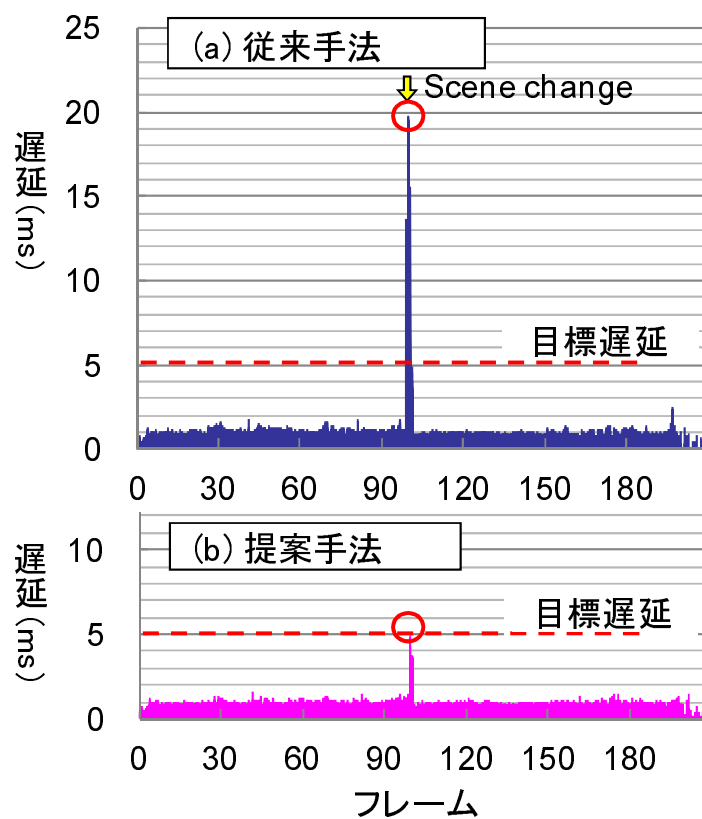


図 4.13: シーンチェンジ時の遅延比較結果 (Square Garden)

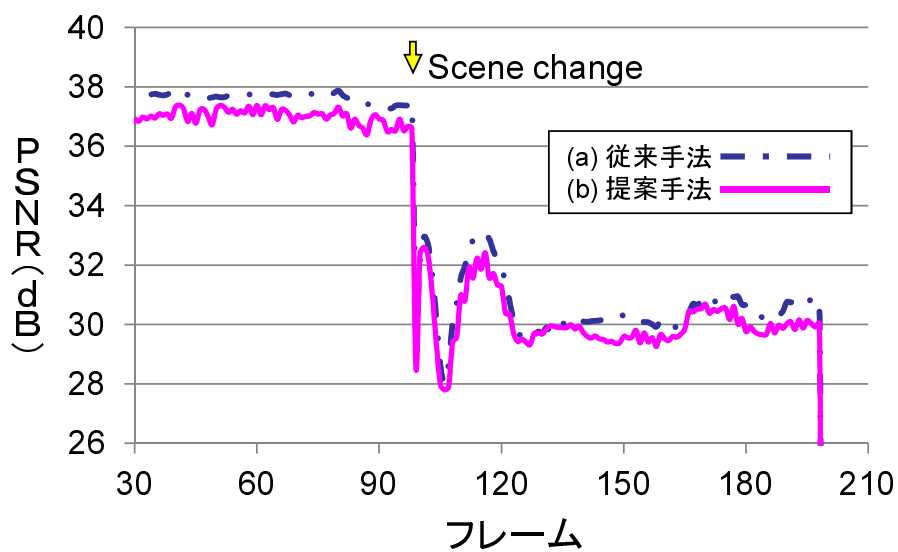


図 4.14: シーンチェンジ時の PSNR 比較結果 (Square-Whale)

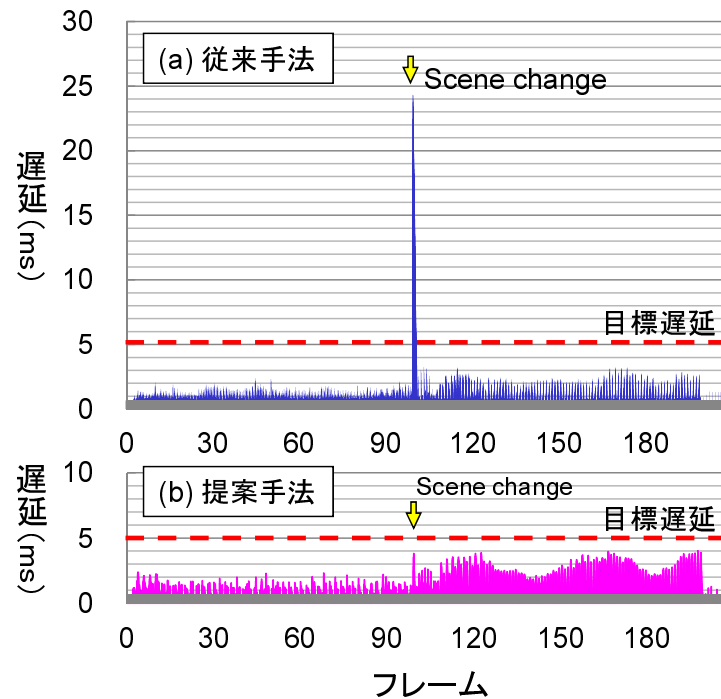


図 4.15: シーンチェンジ時の遅延比較結果 (Square-Whale)

表 4.4: 実験結果

項目	結果
コーデック遅延*	10 ms (min.)
映像フォーマット	1920x1080i, 60 fields/s
圧縮フォーマット	H.264/AVC HP@L4.0
ビットレート	8-10 Mbps

*伝送路の遅延は含まない

4.9 まとめ

民生用や小規模ビジネス用に着目し比較的低いビットレートで適用可能な低遅延フル HD コーデックを新たに開発した。低遅延実現にあたっての要因を分析し、中でもバッファ遅延の削減に注目した。画質の劣化を最小限に抑えて目標遅延を実現するため、持ち越しビット量を最大値を抑える新たなビットレート制御アルゴリズムを開発した。本アルゴリズムを 4.7.1 項で述べた H.264 コーデックプラットフォームに実装し、実機を用いて検証した結果、8 ~ 10 Mbps で 10 ms

の最小遅延を実現し、目標仕様を達成できることを確認した。

参考文献

- [1] ITU-T H.264: Advanced video coding for generic audiovisual services, Nov. 2007.
- [2] 超低遅延 MPEG-2 映像伝送システム HLD-2000
<http://www.ipros.jp/product/detail/2000015647/> (2012/11/30 参照) .
- [3] 「インターネット白書 2012」, インプレスジャパン, 2012.
- [4] 実積, “固定インターネット回線品質に対する消費者意識の分析: ネットワーク中立性議論との関連に着目して”, 情報通信学会誌, Vol. 29, No. 1, pp.19-28, 2011.
- [5] KDDI 国内イーサネット専用サービス
http://www.kddi.com/business/ethernet_senyo/charge.html (2012/11/30 参照) .
- [6] 総務省, 「IP ネットワーク技術に関する研究会 報告書」, 2002 年 2 月.
- [7] 吉田, 藤井, 菊池, 山本, 永見, 中川, 江崎, “ユーザ視点に基づいたブロードバンドインターネット環境における遅延・パケットロスの傾向分析”, 電子情報通信学会論文誌 B, J91-B(10), pp.1182-1192, 2008.
- [8] アクトビラ サービスガイド <http://actvila.jp/guide/> (2012/11/30 参照).
- [9] T's TV ご利用ガイド <http://t-s.tv/public/pc/guide/> (2012/11/30 参照).
- [10] H. Mizosoe, D. Yoshida, and T. Nakamura, “A Single Chip H.264 / AVC HDTV Encoder/Decoder/Transcoder System LSI,” *IEEE Trans. on Consumer Electronics*, Vol. 53, No. 2, pp.630-635, May 2007
- [11] H. Mizosoe, M. Okada, H. Komi, M. Sasamoto and Y. Hatori, “Very low-delay H.264 codec for consumer applications,” *IEEE International Conference on Consumer Electronics*, pp.65-66, Jan. 2012.
- [12] J. Ribas-Corbera and S. Lei, “Rate Control in DCT Video Coding for Low-Delay Communications,” *IEEE Trans. on Circuit and Systems for Video Tech.*, Vol. 9, No. 1, pp.172-185, Feb. 1999.

-
- [13] M. Jiang and N. Ling, “Low-Delay Rate Control for Real-time H.264/AVC Video Coding,” *IEEE Trans. on Multimedia*, Vol. 8, No. 3, pp.467-477, June 2006.
 - [14] Y. Liu, Z. G. Li, and Y. C. Soh, “A Novel Rate Control Scheme for Low Delay Video Communication of H.264/AVC Standard,” *IEEE Trans. on Circuit and Systems for Video Tech.*, Vol. 17, No. 1, pp.68-78, Jan. 2007.
 - [15] Y. G. Lee and B. C. Song, “An Intra-Frame Rate Control Algorithm for Ultralow Delay H.264/Advanced Video Coding (AVC),” *IEEE Trans. on Circuit and Systems for Video Tech.*, Vol. 19, No. 5, pp.767-752, May 2009.
 - [16] 溝添, 岡田, 小味, 佐々本, 羽鳥, “民生用途向け超低遅延 H.264 コーデック,” 映像情報メディア学会技術報告, Vol. 36, No. 7, pp. 21-24, 2012.

第 5 章

HDTV アプリケーション向けマルチメディア処理 LSI

5.1 はじめに

デジタル放送受信機を初めとする HDTV 用途に適したマルチメディア処理 LSI を新たに開発した。2 系統の HDTV 入力と HDTV/SDTV の同時出力が可能である。また MPEG2-I/JPEG のデコーダ、プログラマブルな映像スケーリングエンジン、OSD 3 プレーンと映像プレーンの α ブレンディング機能、2-D グラフィクスエンジンなどを設け、STB、インタラクティブ TV、インターネット機能付き TV などのアプリケーションにおける HDTV 関連映像処理を 1 チップで構成することが可能である。

5.2 目標仕様

表 5.1 に本 LSI の主な仕様を、図 5.1 に概要ブロック図を示す。主な機能ブロックとして映像スケーリングエンジン 2 系統、MPEG2-I/JPEG デコーダ、 α ブレンディング処理、表示出力系処理、I/P 変換（インターレース/プログレッシブ変換）、グラフィクスエンジン、音声処理、周辺 I/O 機能などが含まれる。また入出力としては、HDTV 入力 2 系統、映像出力 2 系統、専用のビットストリーム I/F を有している。また通常は外部に 8 MB SDRAM を 2 個接続して使

表 5.1: マルチメディア処理 LSI の目標仕様

項目	仕様
映像入力	HDTV 2 系統 (480I/576I/480P/720P/1080I), フレーム同期機能
映像出力	HDTV 1 系統(480I/480P/720P/ 1080I/SVGA/XGA), SDTV 1 系統 (480I/576I), YUV/S-ビデオ/コンポ ジット/RGB
OSD 重畳機能	OSD プレーン 3 系統、各 256 色、 α ブレンディング
グラフィックスエ ンジン	2-D BitBLT、ライン描画
静止画デコード	MPEG-2(I ピクチャ)、JPEG
画質改善機能	インターレース/プログレッシブ変 換機能
音声機能	入力 3 系統(シリアル x2、PCM x1)、ミキシング機能
周辺 I/O 機能	PIO, FRT, SCI, SMC, I2C

用する。

5.3 マルチメディア処理機能

5.3.1 映像入力機能

(1) HDTV 2 系統入力

本 LSI は HDTV 2 系統の外部入力機能を有する。それぞれの入力は 480I, 480P, 720P, 1080I を含む様々な映像フォーマットに対応が可能である。

(2) 映像スケーリングエンジン

本 LSI には映像スケーリングエンジンを 2 系統設けており、リアルタイムに動画像のスケーリングが可能である。拡大・縮小の両方の機能に対応している。映像の拡大・縮小比率を木目細かく自由に指定可能であり、水平・垂直各方向独立な指定も可能であり自由度の高いスケーリングを行うことが可能である。

また、静止画に対してのスケーリングも可能である。例えば、本 LSI に接続した SDRAM の所定の領域に外部のシステム CPU から DMA で画像をあらかじめ転送、もしくは内蔵の MPEG2-I/JPEG デコーダの復号結果を SDRAM の所

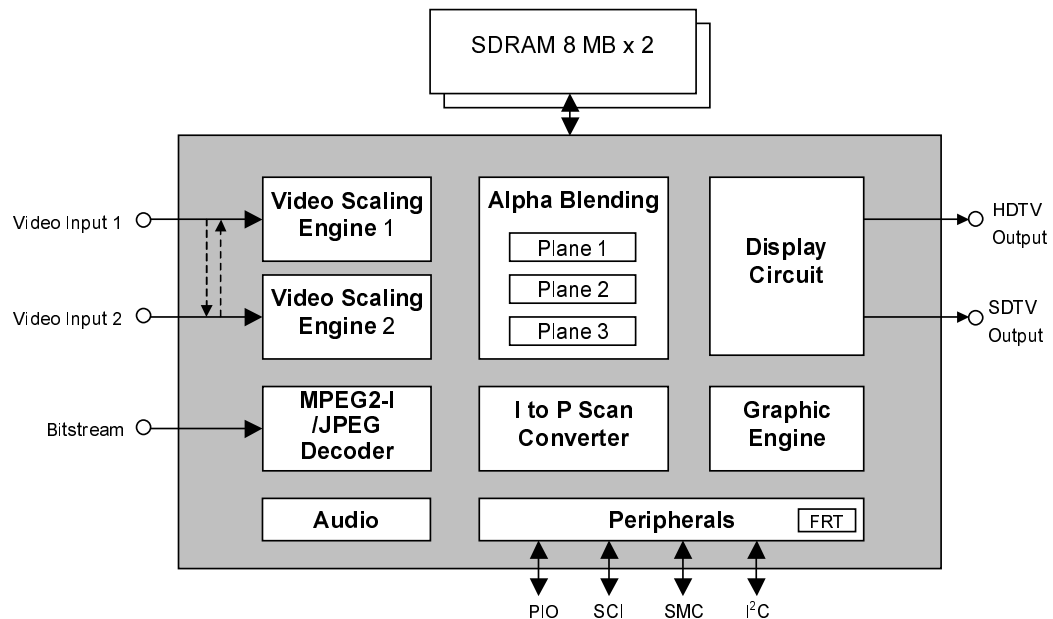


図 5.1: マルチメディア処理 LSI の概要ブロック図

定領域に転送しておき、それらに対して拡大・縮小の処理を行うことが可能である。スケーリング処理結果は SDRAM の別の領域に格納される。このスケーリング機能を MPEG2-I/JPEG デコーダ機能と組み合わせて用いると、マルチ画面表示の実現が可能である。これについては後述する。

異なる映像フォーマットの信号を混在して取り扱う場合、映像フォーマットごとに異なるカラリメトリ（色空間）を取り扱う必要がある。それを可能にするため、本 LSI にはカラリメトリの変換を行うマトリクス変換機能を設けた。これにより SDTV で用いられる BT.601 から HDTV で用いられる BT.709 への変換が可能である。この機能は LSI 内部で異なる映像信号の重畳を行う際に特に重要である。また、システム構築の上でも、映像フォーマットによらず統一されたカラリメトリでシステムを考えることができ、ソフトウェアの開発コストの低減にも役に立つ。

その他の映像入力機能としては、入力された映像の任意の一部を切り出して利用する機能なども有している。

(3) I/P 変換機能

内蔵の IPSC (Interlace-to-Progressive Scan Converter ; インターレース/プ

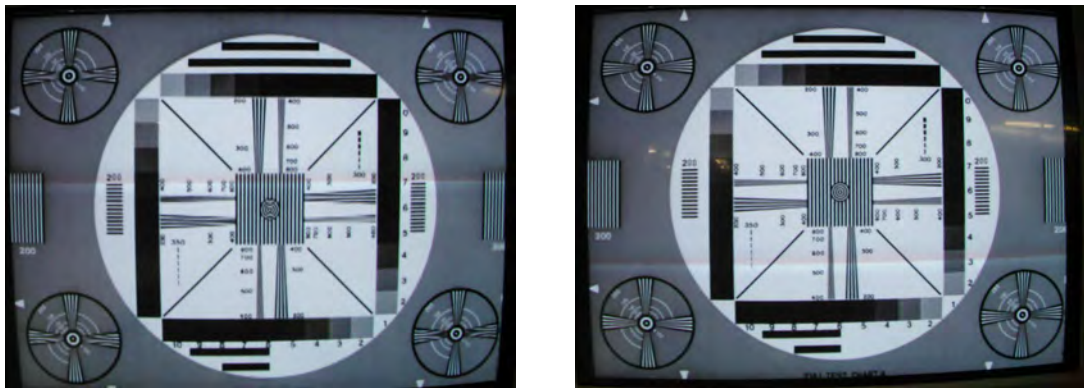


図 5.2: IPSC の効果 (左:IPSC Off, 右:IPSC On)

ログレッシブ変換)機能により、SDTV 解像度 (480I) で入力されたインターレース画像をプログレッシブ画像へ変換し、画質を大幅に改善することが可能である。

IPSC のアルゴリズムを以下に説明する。フィールド画像をフレーム画像に変換するためには、走査線の数に 2 倍にする必要があるため、入力画像の連続した 2 本の走査線の間を新たな別の走査線によって補間を行う。走査線補間に当っては、以下の 3 種類の方法のうち 1 つを選択して行う。(1) フィールド内補間、(2) フィールド間補間、(3)VT フィルタ (Vertical-Temporal Filter : 時空間フィルタ) 補間、である。補間方法の選択は、動き検出回路によって検出された動き量の情報に基づいて、画素ごとに独立して選択される。

IPSC の効果を図 5.2 および図 5.3 に示す。垂直方向の解像度が改善され、インターレース映像に特有のラインフリッカが大幅に低減されている。

IPSC は前述の映像スケーリング処理にも適している。通常、インターレース入力の動画を映像スケーリングに用いる場合、動きによる弊害が出ないように、各フィールドごとにスケーリングを行う必要がある。そのためスケーリングに一度に用いることの出来る情報は片フィールド分のみ、すなわち、1 フレームのうち 1 ラインおきの情報のみである。そのため垂直方向の折り返し妨害などの原因となり、画質の低下を招くことになる。画像を拡大する場合にはその影響が顕著である。

しかし、IPSC を用いることにより、あらかじめプログレッシブ映像に変換し

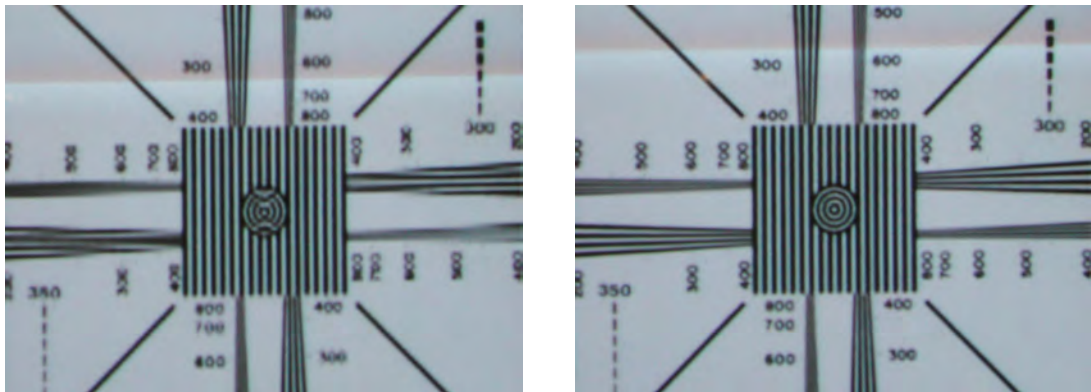


図 5.3: IPSC の効果 (拡大) (左:IPSC Off, 右:IPSC On)

てからスケーリングを行うことにより、1 フレーム分の情報をフルに利用して変換を行うことが可能であり、画質の向上につながる。IP 変換の結果画像は、SDTV(480P) や HDTV(720P, 1080I) などのフォーマットに変換する際に非常に適している。

さらに、IPSC の持つ機能として、3:2 プルダウンの検出がある。例えば映画など本来 24 フレーム/秒であった映像を放送局側で 3:2 のパターンにより 60 フィールドに変換したような映像が入力された場合、それを自動で検出し、正しい(本来の)フレームの境界を決定して、それに応じて適切なフィールドペアを用いたプログレッシブ変換を行う。映画から変換された映像を取り扱う場合に有効である。

(4) フレーム同期機能

上述した 2 系統の外部映像入力を通じて入力された映像信号は、異なる映像ソースから入力された場合、一般的には互いに非同期である。このような非同期の映像信号を内蔵のフレーム同期機能により同期化することが可能である。同期化することにより、2 系統を重畳して、ピクチャー・イン・ピクチャーや、マルチスクリーン表示など様々なタイプの表示レイアウトに利用することが可能である。

5.3.2 グラフィックス処理

(1) グラフィックス重畳表示機能

表 5.2: BitBLT 演算

命令	処理内容
SRCCOPY	SRC データを DST にコピー
SRCAND	SRC と DST の AND を取る
SRCINVERT	SRC と DST の EXOR を取る
Masked SRCCOPY	指定された Mask を使用して SRC データを DST にコピー
PATCOPY	Pattern データを繰り返しコピー
PATINVERT	Pattern データと DST の EXOR を取りながら繰り返しコピー
DSTINVERT	DST を反転する
BLACKNESS	Black データで埋める
WHITENESS	White データで埋める
COLORFILL	指定された色データで埋める

本 LSI は OSD(On Screen Display) プレーンを 3 面有しており、映像プレーンに対して α ブレンディング重畳表示が可能である。各 OSD プレーンは 256 エントリのカラーlookupアップテーブルをプレーンごとに独立に持っており、別々に設定することが可能である。さらに、この機能は ARIB (Association of Radio Industries and Businesses; 電波産業会) のデジタル TV 向けデータ放送規格にも準拠している。

(2) グラフィクスエンジン

内蔵のグラフィックスエンジンは基本的な 2-D グラフィックス描画をサポートしており、BitBLT やライン描画をハードウェアで実行することが可能である。表 5.2 にサポートしている BitBLT 演算を示す。本グラフィックスエンジンはオンチップキャッシュを用いて、外部 SDRAM バンド幅を効率的に利用し高速に実行することが可能である。本グラフィックスエンジンは OSD データの高速描画に非常に有効である。

5.3.3 MPEG2-I/JPEG デコーダ

本 LSI は MPEG2-I ピクチャや JPEG フォーマットで圧縮された静止画のデコード機能を有している。本機能は外部システム CPU のリソースを消費せずに静止画を高速に展開するのに役立つ。符号化データ (ビットストリーム) は、本 LSI 外部のビットストリーム専用入力から供給することが出来るほか、外部

CPU バスから I/O 転送もしくは DMA 転送で入力することも可能である。デコード結果は外部 SDRAM に格納され、さらなるスケーリング(拡大・縮小)や直接表示出力に用いることが可能である。

5.3.4 映像出力機能

本 LSI は、HDTV 出力と SDTV 出力の 2 系統の映像出力を有している。HDTV 出力については 720P、1080I フォーマットでの出力のほか、必要に応じ SDTV(480I/576I) フォーマットでの出力も可能である。また信号形式も、YUV コンポーネント、S-Video、コンポジット形式に対応可能である。HDTV モニター、プログレッシブ SDTV モニター、従来型 SDTV モニターなど様々な表示機器を直接接続可能である。

もう 1 つの出力である SDTV 出力に関しては、上記とは独立に SDTV 信号(480I/576I) を出力することが可能である。信号形式は YUV コンポーネント、S-Video、コンポジット形式に対応可能である。このように 2 系統の出力を用いて異なる解像度の表示機器を同時に接続して利用可能である。

これら 2 系統の表示機能をサポートするため、表示処理ブロックを 2 系統設けている。SDTV フォーマットで出力する場合には、必要に応じレターボックス形式で出力することも可能である。さらに、表示処理ブロックはアンチエイリアス機能(垂直方向 Low Pass Filter)を有しており、折り返し妨害やラインフリッカの除去に有効である。

さらに、各表示処理ブロックはカラリメトリ変換機能を有しており、BT.709 から BT.601 へ、あるいは RGB 形式への変換が可能である。前述の映像入力機能(5.3.1 節)で述べたカラリメトリ変換機能は内部カラーフォーマットの統一によるシステム設計の容易化・開発コスト低減が目的であったが、表示処理ブロックにおけるカラリメトリ変換機能は、内部で処理された結果の映像を外部に出力する際に、外部に接続する表示機器の仕様に応じて適切なカラーフォーマットで出力することが目的である。すなわち、接続する表示機器が HDTV 機器、SDTV 機器、PC モニタであればそれぞれ BT.709、BT.601、RGB の各形式に変換して出力する。これにより、多種多様な出力機器をサポートすることが可能

である。

5.3.5 音声処理

本 LSI は 3 系統の音声入力と、それらのミキシング機能を有している。入力は専用の音声シリアル入力 2 系統と、外部 CPU バス経由での PCM データ入力である。必要に応じて、入力されたデータを 2 倍もしくは 4 倍にアップサンプリングすることが可能で、互いに異なるサンプリング周波数の音声データをミキシングする場合に有効である。デジタル TV 受信機などで本機能は有用である。

5.3.6 周辺 I/O 機能

さらに本 LSI は、PIO、SCI、スマートカード、I2C、FRT などの様々な周辺 I/O 機能をサポートしている。システムを実現するに当って必要なこれらの機能を内蔵することで部品点数を削減し低コストでの民生用システムの実現に役立つ。

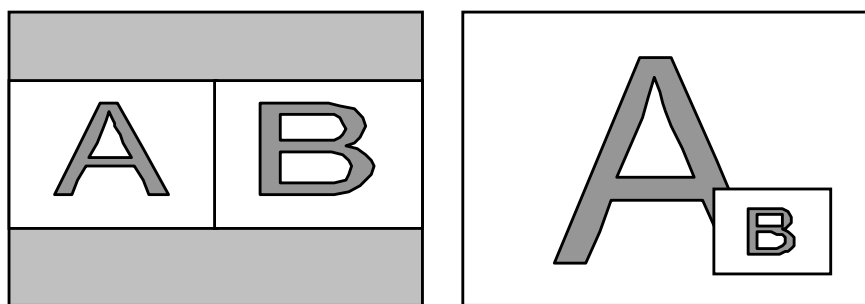
5.4 多画面表示処理

これまで述べてきた要素機能を利用し、それらを組み合わせることにより、本 LSI は図 5.4 に示すような複雑な多画面表示機能を実現することが可能である。

図 5.4 (a) は 2 画面表示である。例えばニュース番組を見ながらスポーツの試合をチェックするなどのような 2 種類の映像を同時に表示する用途で役立つ。前述の 2 系統の外部映像入力から入力された映像はそれぞれ別々に映像スケーリングエンジンでリアルタイムに縮小 (拡大) 処理され、2 画面表示を構成するように重畳される。

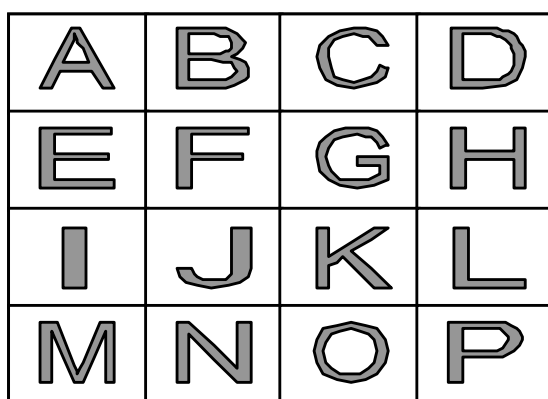
図 5.4 (b) はピクチャー・イン・ピクチャー表示であり、(a) の変形パターンである。2 系統の入力のうちの片方を、もう一方の上に重ねて表示することにより実現される。

さらに、2 画面以上の映像から成る表示画面を自由に構成することも可能である。図 5.4 (c) にはその一例として 16 画面構成を示す。



(a) 2画面表示

(b) ピクチャ・イン・ピクチャ



(c) 16画面表示

図 5.4: 多画面表示機能

その表示処理動作の例を図 5.5 を用いて説明する。外部映像入力の中の 1 つから入力された映像は、必要な大きさに縮小（拡大）処理される。その処理結果は、外部 SDRAM（表示用フレームバッファ領域 (a) のうち 1 番の位置）に格納される。

一方、複数チャネルの映像を含む MPEG2-I または JPEG の圧縮データが、複数チャネル分多重化されて、ビットストリーム専用入力から連続的に供給される。圧縮データは MPEG2-I/JPEG デコーダで 1 フレームごとにデコードされ、デコード結果は先ほどとは別のフレームバッファ (b) に一旦格納される。次にデコード画像は静止画のスケーリング機能により必要な大きさに縮小（拡大）処理を施される。そのスケーリング処理結果は、先ほどと同じ表示用フレームバッファ (a) の、2 番の位置に書き込まれる。この手順が、副画面の数だけ繰り返される。その際、スケーリング処理結果は、表示用フレームバッファ (a) の適切な

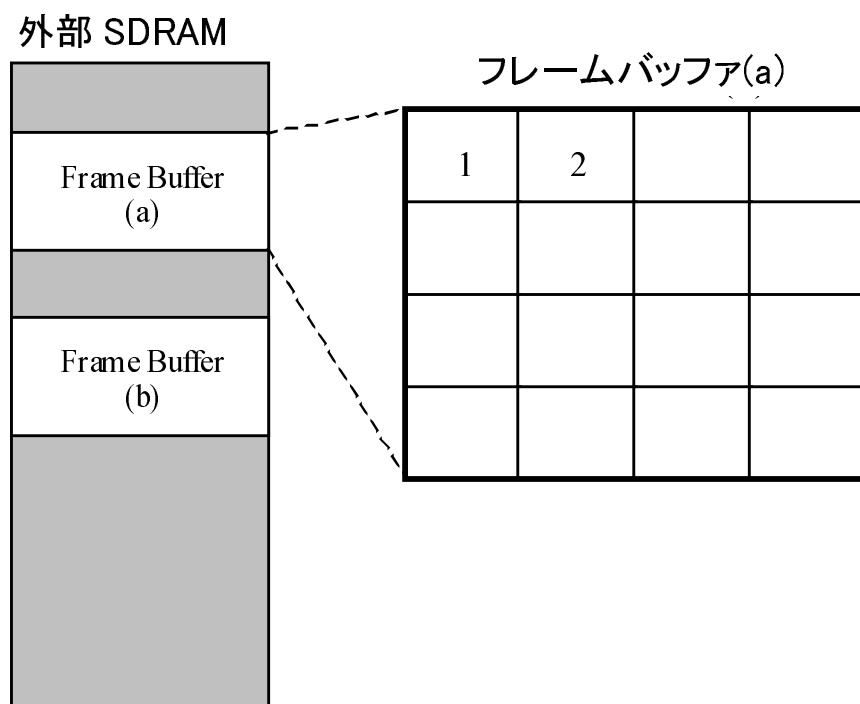


図 5.5: 多画面表示処理フレームバッファ

位置に順番に書き込まれる。これにより図 5.4 (c) に示す多画面表示が実現される。なお、ここでは 16 画面表示の例を示したが、重畳する画像の数には制限はない。また必要に応じて副画面の画像サイズはそれぞれに異なる大きさとする 것도自由である。

5.5 まとめ

HDTV 用途に適したマルチメディア処理 LSI を開発した。2 系統の HDTV 入力と HDTV/SDTV の同時出力が可能である。また MPEG2-I/JPEG のデコーダ、プログラマブルな映像スケーリングエンジン、OSD 3 プレーンと映像プレーンの α ブレンディング機能、2-D グラフィクスエンジンなどを設け、HDTV アプリケーション向けにおいて必要な機能の多くを 1 チップで構成することが可能である。本研究の成果により、HDTV を利用したシステムにおけるユーザ利便性の向上に役立つ補助情報の表示や多画面表示、SD から HD へ画像変換する際の画質向上といった HDTV の普及に伴って必要となった付加機能・高機能技

術を低コストで実現することが可能となった。

参考文献

- [1] ARIB STD-B24: “Data Coding and Transmission Specification for Digital Broadcasting”, November 1999.
- [2] ISO/IEC 13818-2: “Generic coding of moving pictures and associated audio information: Video”, 2000.
- [3] ISO/IEC 10918-1: “Digital compression and coding of continuous-tone still images: Requirements and guidelines”, 1994.
- [4] M. Sugiyama, M. Nakajima, Y. Tsuru, T. Nakama, S. Kimura, H. Takata, K. Ishikura, Y. Hirano, “An advanced scan format converter with flexible and high quality signal processing,” *Proc. of 1997 IEEE International Symposium on Consumer Electronics*, pp. 276-279, 1997.
- [5] M. Suyigama, S. Hirahata, K. Katsumata, K. Ishikura, A. Okuda, T. Sakamoto, T. Matono, S. Suzuki, I. Nakagawa, M. Achiha, “High Quality Digital TV with Frame Store Processing,” *IEEE Trans. on Consumer Electronics*, Vol. CE-33, No.3, August 1987.

第 6 章

結論

本論文では、高精細映像を用いた民生向け高臨場映像通信システムに関する研究を行った。DVD・ブルーレイ等のデジタル映像媒体やデジタル放送の普及に伴う映像のデジタル化・高解像度化の急速に進展、光ファイバー回線による広帯域ネットワークインフラの普及、さらにインターネットの利用方法の変化やパンデミック対策・CO₂ 削減などの社会的要求に伴い、映像コミュニケーション需要が高まりを見せている。

映像コミュニケーションを実現するためには、解像度やフレームレートの点で十分な品質があること、遅延時間が十分に短いこと等が挙げられる。既存の業務用機器向け技術ではこれらが実現出来ているものもあるがコスト的な問題やビットレートが高いという問題がある。また民生向けでは解像度やフレームレートの点でまだ不十分である。そこで第 1 章においては民生向け高臨場映像通信システムを実現する上での課題を以下の 4 つに分類した。

- a. 高精細化対応圧縮処理
- b. 民生向け実現性の考慮
- c. 伝送に適した圧縮処理
- d. 高機能化・高画質化

研究を進めるにあたり、第 2 章において関連する先行研究について課題を整理した。まず画像圧縮に関する先行研究では画像圧縮技術の発展を整理し最後に本研究で必要な高圧縮技術である H.264 の中でも特に重要なツールについて論

じた。その上で、コストや電力など実際上の制約の多い民生品でしかもリアルタイムに実現すること、フレキシビリティをもつアーキテクチャ、HD を含む多彩なモードをサポート可能な動き探索、高速な CABAC の処理などを現実的に実現できる仕組みが必要等の課題を抽出した。また伝送に適した圧縮に関しては、画像圧縮の中でも特に通信に必要な特性に焦点を当てて先行研究を整理し、その結果 8~10 Mbps 程度以下で低遅延伝送を実現するという課題を抽出した。また HDTV 表示に関する先行研究では HDTV の普及に伴って必要となった付加機能・高機能技術について整理し、ユーザ利便性の向上に役立つ補助情報の表示や多画面表示、SD から HD へ画像変換する際の画質向上等の課題を抽出した。

第 3 章では、上記研究課題のうち「a. 高精細化対応圧縮処理」および「b. 民生向け実現性の考慮」に着目し、これらを実現するための 1 チップ H.264/AVC HDTV システム LSI について述べた。動画像圧縮においては非常に負荷の重い処理の一つが動き探索の処理であるが、本研究では階層探索の手法を用いて探索範囲の広さと探索精度の細かさを両立するとともに、取り扱う画像の大きさに応じて粗探索の制度を動的に変化させることを可能にし、HDTV から SDTV までの様々な解像度の画像に対して高画質な動き探索処理を実現可能とした。さらに動き探索のプロセッサの配置と処理方法を工夫することにより効率的に HDTV 動画のリアルタイムエンコードを実現可能とした。また、可変長符号化の方式として H.264 で採用されているコンテキスト適応型バイナリ算術符号化は処理が複雑でシーケンシャルな処理のため高速化が課題であったが、本研究では一部の演算処理を並列に行うことにより高速に算術復号化を行うことを可能にした。これらにより、HDTV 解像度・60 フィールド/秒に対応した H.264 の符号化・復号化システムを 1 チップの LSI で実現し、民生向けへの適用を可能にした。

第 4 章では、上記研究課題のうち「c. 伝送に適した圧縮処理」に着目し、その研究成果である低遅延のフル HD 対応コーデックについて述べた。まず低遅延符号化処理を実現する上で重要となる要素を抽出して整理し、次に第 3 章で述べた H.264/AVC 符号化システムを検討のプラットフォームとして用いる低遅延処理向け新たな符号化パイプライン制御アルゴリズムを構築した。動画像を構成する単位である 1 枚単位のピクチャ、および各ピクチャの内部を構成する部分であるマクロブロックについて、符号化のパラメータ（画面内符号化/画面間符号化

の選択)および、ビット量割り当てについて、低遅延とエラー耐性を両立する制御方法について検討を行い、さらに検討したアルゴリズムを上記プラットフォーム上で実際に動作させて確認を行った。

第5章では、上記研究課題のうち「d. 高機能化・高画質化」に関して、HDTVアプリケーションにおけるマルチメディア処理向けLSIの研究成果について述べた。本研究においては、HDTV表示において多様な解像度や自由な画面レイアウトで複数画面の表示が可能なマルチ画面表示技術や、従来のSDTV映像との混在・共存表示の際に画像をHDTVへ変換する際の画質を向上させるのに役立つ適応型インターレース/プログレッシブ変換技術等に関する検討内容に関して述べ、HDTV利用時のユーザ利便性の向上を可能とした。

上記のように、本研究において民生向け高臨場映像通信システムを実現する上での諸課題を明らかにし、さらに第3～5の各章の研究を通して、それぞれの課題に対する一定の解決を提示することができたと考える。それらの研究成果を統合することにより、本研究の目的とする民生向け高臨場映像通信システムを実現する見通しを得ることが出来、本研究の所期の目的を達したと考える。

一方、世の中の技術動向やニーズは刻々と変化しており、今後ともそれらに迅速に対応を検討していく必要がある。例えばコーデックに関しては、更なる高画質化のために対応する解像度やフレームレートの拡大、1画素当たりのビット深度を従来の8ビットから10ビット・12ビット対応化、更なる低消費電力化、H.264の後継となる圧縮方式であるHEVC(High Efficiency Video Coding)への対応などが挙げられる。

また、ネットワーク帯域の不安定な状況下への動的な対応や、エラー発生時の対応の仕方はまだ確立されたものではなく、更なる改善の余地がある。本研究ではエラー発生時の回復策の一例としてイントラリフレッシュを示したが、視覚特性を踏まえてどのようなリカバリの仕方がより違和感が少ないのか等を検討していく必要がある。

さらに、今後普及が予想される技術として、3D表示や、HDTVを上回る解像度の4K2K(約4000×2000画素)画像の普及等が考えられる。これらは情報量を増加させ、臨場感をより高めるのに役立つ。一方でこれらの方式への対応には課題も大きい。3D表示においては、ステレオ方式の場合左右の映像で画素数

が従来方式の2倍、4K2K 画像においては HDTV に比べ画素数が4倍程度となり、取り扱う情報量が格段に増加する。従って、映像を効率良く圧縮する方法、それをリアルタイムでネットワークで送る際の効率の良い方法の検討などがますます必要となる。今後とも技術動向や世の中のニーズを踏まえ、これらへの取り組みを検討していく。

謝辞

本論文をまとめるにあたり、御指導、御助言を賜りました東京工業大学大学院総合理工学研究科羽鳥好律教授に深く感謝致します。また、本論文について貴重なご教示を頂きました東京工業大学大学院総合理工学研究科前島英雄教授、内川恵二教授、小林隆夫教授、杉野暢彦准教授、成蹊大学理工学部小池淳教授に感謝致します。

本研究の遂行ならびに本論文の取りまとめの機会を与えてくださいました株式会社日立製作所横浜研究所映像情報研究センタ伊藤浩道センタ長および日立コンシューマエレクトロニクス株式会社主管技師長尾鷲仁朗博士に謹んで感謝の意を表します。

本研究を進めるにあたり、日頃様々な場面でご協力下さいました株式会社日立製作所横浜研究所映像情報研究センタ、同組込みソリューション研究部の皆様に感謝いたします。

最後に、親愛なる家族の深い理解と協力に感謝します。

関連発表

論文

- [1] H. Mizosoe, D. Yoshida, and T. Nakamura, “A Single Chip H.264 / AVC HDTV Encoder/Decoder/Transcoder System LSI,” *IEEE Trans. on Consumer Electronics*, Vol. 53, No. 2, pp.630-635, May 2007.
- [2] H. Mizosoe, K. Maeda, Y. Kubo, Y. Tsuru, and K. Kuroki, “An Advanced Multimedia Processing LSI Suitable for HDTV Applications,” *IEEE Trans. on Consumer Electronics*, Vol. 47, No. 3, pp. 420-425, Aug. 2001.
- [3] 溝添博樹, 岡田光弘, 小味弘典, 佐々本学, 羽鳥好律, “コンシューマ用途向け超低遅延 H.264 符号化制御アルゴリズムおよびシステム”, 情報処理学会論文誌コンシューマ・デバイス&システム (CDS), Vol. 3, No. 2, pp.1-9, Mar. 2013.

国際会議

- [4] H. Mizosoe, K. Maeda, Y. Kubo, Y. Tsuru, and K. Kuroki, “An Advanced Multimedia Processing LSI Suitable for HDTV Applications,” *IEEE International Conference on Consumer Electronics*, Jun. 2001.
- [5] H. Mizosoe, D. Yoshida, and T. Nakamura, “A Single Chip H.264 / AVC HDTV Encoder/Decoder/Transcoder System LSI,” *IEEE International Conference on Consumer Electronics*, Jan. 2007.

- [6] H. Mizosoe, M. Okada, H. Komi, M. Sasamoto, and Y. Hatori, “Very low-delay H.264 codec for consumer applications,” *IEEE International Conference on Consumer Electronics*, Jan. 2012.

研究会

- [7] 溝添博樹, 前多和洋, 桜井博, 大坪宏安, “HDTV 向けマルチメディア LSI” , 信学技報, Vol. 101, No. 266, pp. 85-90, Aug. 2001.
- [8] 溝添博樹, 前多和洋, 桜井博, 大坪宏安, “HDTV 向けマルチメディア LSI” , 映情学技報, Vol. 25, No. 61, pp. 7-12, Sep. 2001.
- [9] 溝添博樹, 吉田大輔, 中村拓, “モバイル向け高画質 H.264/AVC HD コーデックの開発コンセプト” , 映情学技報, Vol. 31, No. 49, pp.11-13, Oct. 2007.
- [10] 溝添博樹, 岡田光弘, 小味弘典, 佐々本学, 羽鳥好律, “民生用途向け超低遅延 H.264 コーデック” , 映情学技報, Vol. 36, No. 7, pp.21-24, Feb. 2012.
- [11] 溝添博樹, 岡田光弘, 小味弘典, 佐々本学, 羽鳥好律, “コンシューマ用途向け超低遅延 H.264 符号化制御アルゴリズムおよびシステム” , 情処研報コンシューマ・デバイス&システム (CDS) , 2012-CDS-5(16), pp.1-8, Oct. 2012.

特許

- [12] 日立製作所・溝添博樹, 大坪宏安, 小松裕之・解像度変換装置及びこれを用いた装置・特許第 3890177 号・2006-12-8.
- [13] 日立製作所・溝添博樹, 無津呂靖雄, 吉田大輔・画像符号化・復号化装置・特許第 4779977 号・2011-7-15.
- [14] 日立製作所・溝添博樹, 高橋将, 小味弘典・画像符号化・復号化装置・特許第 4797999 号・2011-8-12.

その他の発表

論文

- [1] 降旗隆, 東信雄, 溝添博樹, “画素数削減ハイビジョン撮像方式のシミュレーション検討”, *テレビ学誌*, Vol. 48, No. 2, pp. 184-193, 1994.

国際会議

- [2] H. Mizosoe, Y. Jung, D. Kim, W. Lee, and Y. Kim, “Software Implementation of MPEG-2 Decoder on VLIW Mediaprocessors,” in *Media Processors 2000*, 3970-02, SPIE/IS&T Electronic Imaging 2000, Jan. 2000.
- [3] D. Yoshida, M. Takahashi, H. Mizosoe, T. Nakamura, Y. Yatabe, “Highly Efficient H.264/AVC Codec Technology for High Definition Consumer Applications,” *IEEE International Conference on Consumer Electronics*, 2008.
- [4] Y. Okada, T. Nakamoto, H. Gunji, M. Hase, M. Oku, Y. Tsuboi, H. Mizosoe, K. Imazawa, K. Kudo, T. Hori, T. Saito, T. Hamano, P. Del Vecchio, S.C. Cismas, K. Monsen, G. Habet, J. Cruz-Rios, C. Ku, M. Matter, H. So, J. Tong, M. Simpson, Y. Layne, K. Lam, K. Chan, “An 80 mm² MPEG2 audio/video decode LSI,” *IEEE International Solid-State Circuits Conference*, 1997.

研究会

- [5] 溝添博樹, 勝木学, 降旗隆, “画素数削減高精細カメラの基礎検討”, テレビ学技報, Vol. 17, No. 51, IPU 93-40, pp. 1-6, Sep. 1993.
- [6] 溝添博樹, 中本貴士, 長谷昌, 稲田圭介, 奥万寿男, “MPEG2 デコーダ LSI 用 OSD データ圧縮機能の開発”, 信学会ソサイエティ大会講演論文集, 1997 年. エレクトロニクス C2, p.114, Aug. 1997.

特許

- [7] 日立製作所・溝添博樹, 奥万寿男・符号化映像信号の復号化装置およびそれを用いた蓄積復号化装置・特許第 3704356 号・2005-7-29.
- [8] 日立製作所・溝添博樹, 奥万寿男, 三代隆之・符号化映像信号の復号化処理方法及びそれを用いた復号化装置・特許第 3810830 号・2006-6-2.
- [9] 日立製作所・溝添博樹, 奥万寿男, 新井英雄, 大沢通孝, 鈴木敬三, 鴻上明彦, 中一隆・画像表示装置・特許第 4094089 号・2008-3-14.
- [10] 日立製作所・溝添博樹, 塩川淳司, 米山一人, 大野千代・ファイル転送システム、クライアント、サーバ・特許第 5063280 号・2012-8-17.
- [11] Hitachi, Ltd. H. Mizosoe and T. Imaide. Deciphering device. CN200610066683.6. 2012-3-21.