

論文 / 著書情報
Article / Book Information

題目(和文)	
Title(English)	A study on in-situ formation of HfNx gate stack structure with bilayer gate insulator utilizing ECR plasma sputtering
著者(和文)	AtthiNithi
Author(English)	Nithi Atthi
出典(和文)	学位:博士（工学）, 学位授与機関:東京工業大学, 報告番号:甲第10342号, 授与年月日:2016年9月20日, 学位の種別:課程博士, 審査員:大見 俊一郎,宗片 比呂夫,筒井 一生,渡辺 正裕,飯野 裕明
Citation(English)	Degree; Conferring organization: Tokyo Institute of Technology, Report number:甲第10342号, Conferred date:2016/9/20, Degree Type:Course doctor, Examiner:,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	審査の要旨
Type(English)	Exam Summary

論文審査の要旨及び審査員

報告番号	甲第	号	学位申請者氏名	NITHI ATTHI		
論文審査 審査員		氏 名	職 名		氏 名	職 名
	主査	大見 俊一郎	准教授		飯野 裕明	准教授
	審査員	宗片 比呂夫	教授	審査員		
		筒井 一生	教授			
		渡辺 正裕	准教授			

論文審査の要旨 (2000 字程度)

本論文は「A study on in-situ formation of HfN_x gate stack structure with bilayer gate insulator utilizing ECR plasma sputtering」と題し、英文 6 章より成っている。

第 1 章「Introduction」では、本研究の背景と目的について述べている。金属/絶縁膜/半導体電界効果トランジスタ(MISFET)の微細化の傾向を説明し、MISFET における金属ゲート電極/高誘電率ゲート絶縁膜ゲート積層構造の必要性および重要性を述べている。特に、 SiO_2 換算膜厚(EOT)の薄膜化には、低誘電率界面層の形成を抑制し薄膜化が可能な高誘電率窒化膜をゲート絶縁膜に用いることが必須であると指摘している。さらに、本論文で提案した窒素組成の異なる高誘電率窒化膜 $\text{HfN}_x(x>1)$ を 2 層積層したゲート絶縁膜と窒素組成が相対的に低い金属ゲート電極 $\text{HfN}_x(x<1)$ 膜で構成した HfN_x ゲート積層構造を、電子サイクロトロン共鳴(ECR)スパッタ法により同一チャンバー内で一貫して形成する in-situ プロセスで、Si 基板上に EOT 0.5 nm 以下でリーク電流を 10^{-2} A/cm^2 以下に低減した極薄ゲート絶縁膜を実現することが本研究の目的であると述べている。

第 2 章「Fabrication and characterization methods」では、本研究で用いた ECR スパッタ法などの作製技術を概観するとともに、薄膜の組成、断面形状、表面モフォロジーおよび電気特性などの評価方法について述べている。

第 3 章「Effects of nitrogen concentration on the electrical properties of HfN_x gate insulator with ex-situ Al gate electrodes」では、室温で堆積した HfN_x ゲート絶縁膜の窒素組成に関して、ex-situ プロセスで形成した Al ゲート電極を用いた検討結果について述べている。高誘電率化およびリーク電流低減のために HfN_x の窒素組成を従来の $x=1.1$ から $x=1.3$ に増加させた場合、Al/ HfN_x /p-Si(100) MIS ダイオードの評価により $\text{HfN}_{1.1}$ では C-V 特性にヒステリシスがなく界面準位(D_{it})として $6 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ が得られたのに対し、 $\text{HfN}_{1.3}$ ではヒステリシスが増加し D_{it} が $8 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ に増大すると述べている。これに対し、界面制御層として $\text{HfN}_{1.1}$ を導入した $\text{HfN}_{1.3}/\text{HfN}_{1.1}/\text{p-Si}(100)$ の 2 層ゲート絶縁膜構造では、 D_{it} が $1 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ に低減し、ゲート絶縁膜の薄膜化とリーク電流の低減に有効な構造であることを明らかにしている。

第 4 章「In-situ formation of bilayer HfN_x gate insulator with HfN_x gate electrode utilizing ECR plasma sputtering」では、2 層 HfN_x ゲート絶縁膜および $\text{HfN}_{0.5}$ ゲート電極の in-situ プロセスによる形成と熱処理プロセスの検討について述べている。 $\text{HfN}_{0.5}(10 \text{ nm})/\text{HfN}_{1.3}(1.7 \text{ nm})/\text{HfN}_{1.1}(0.9 \text{ nm})/\text{p-Si}(100)$ 積層構造を in-situ プロセスにより形成し、 $\text{N}_2/4.9\% \text{ H}_2$ 雰囲気で $500^\circ\text{C}/1 \text{ min}$ の熱処理を行い、さらに Al コンタクト電極形成後に $\text{N}_2/4.9\% \text{ H}_2$ 雰囲気で $300^\circ\text{C}/30 \text{ min}$ の熱処理を行うことにより電気特性が向上したと述べている。 HfN_x ゲート積層構造を in-situ プロセスで形成し、最適化した熱処理プロセスを用いることにより、EOT が 0.55 nm に低減し、フラットバンド電圧 -1 V におけるリーク電流値 $6.6 \times 10^{-5} \text{ A/cm}^2$ および D_{it} として $5.6 \times 10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ が得られたことを明らかにしている。

第 5 章「Device characteristics of MISFETs with in-situ formed HfN_x gate stack structure with bilayer HfN_x gate insulator」では、 HfN_x ゲート積層構造を用いた n 型 MISFET の作製プロセスとデバイス特性について述べている。ゲート長(L)/ゲート幅(W)が $L/W=10 \mu\text{m}/90 \mu\text{m}$ のデバイスにおいて、飽和移動度 $81 \text{ cm}^2/(\text{Vs})$ 、サブスレッショルド係数 94 mV/dec が得られ、 HfN_x ゲート積層構造を用いた n 型 MISFET の動作を世界に先駆け初めて実現できたと述べている。

第 6 章「Conclusions」では、本研究で得られた結果をまとめ、今後の展望について述べている。以上を要するに、本論文は、ECR スパッタ法により in-situ プロセスで形成した HfN_x ゲート積層構造を用いて、EOT 0.55 nm の極薄膜化と低リーク電流を実現し、さらに HfN_x ゲート積層構造を有する n 型 MISFET の動作を初めて実証したものであり、工学上、工業上貢献するところが大きい。よって我々は本論文が博士 (工学) の論文として十分価値あるものと認める。