

論文 / 著書情報  
Article / Book Information

題目(和文)	瞬時無効電力補償装置を接続した低圧三相連系用絶縁形電力変換器に関する研究
Title(English)	Study of an Isolated Power Conversion Circuit for Low-Voltage Three-phase Grid Connection Equipped With an Instantaneous Reactive Power Compensator
著者(和文)	高木一斗
Author(English)	Kazuto Takagi
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第10795号, 授与年月日:2018年3月26日, 学位の種別:課程博士, 審査員:藤田 英明,安岡 康一,七原 俊也,千葉 明,萩原 誠,田中 俊彦
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第10795号, Conferred date:2018/3/26, Degree Type:Course doctor, Examiner:,,,,,
学位種別(和文)	博士論文
Type(English)	Doctoral Thesis

東京工業大学大学院理工学研究科

<< 博 士 論 文 >>

瞬時無効電力補償装置を接続した  
低圧三相連系用絶縁形電力変換器  
に関する研究

平成30年3月

指導教員 藤田 英明 准教授

提 出 者

専 攻 電気電子工学専攻

氏 名 高木 一斗



# 目次

<b>第 1 章 序論</b>	<b>1</b>
1.1 本研究の背景 . . . . .	1
1.2 本研究の目的 . . . . .	5
1.3 本論文の構成 . . . . .	6
<b>第 2 章 太陽光発電用系統連系変換器の技術動向</b>	<b>9</b>
2.1 太陽光発電用電力変換器の分類 . . . . .	9
2.1.1 系統連系区分 . . . . .	9
2.1.2 絶縁変圧器の有無 . . . . .	11
2.2 単相 3 線式系統用システム . . . . .	13
2.3 高圧三相 3 線式系統用システム . . . . .	13
2.4 低圧三相 3 線式系統用システム . . . . .	15
2.4.1 トランスレス方式 . . . . .	15
2.4.2 高周波絶縁方式 . . . . .	16
2.5 系統連系変換器の回路方式 . . . . .	17
2.5.1 単相変換器 . . . . .	17
2.5.1.1 Hブリッジ PWM 変換器 . . . . .	17
2.5.1.2 一方のレグが極性切替を行う Hブリッジ PWM 変換器 . . . . .	20
2.5.1.3 ZVS を行う Hブリッジ PWM 変換器 . . . . .	21
2.5.1.4 交流バイパススイッチを追加した Hブリッジ変換器 . . . . .	21
2.5.1.5 直流デカップリングスイッチを挿入した Hブリッジ変換器 . . . . .	23
2.5.1.6 チョッパ回路を直列接続した Hブリッジ変換器 . . . . .	25
2.5.1.7 電圧の異なる Hブリッジ変換器を直列接続した変換器 . . . . .	25

2.5.1.8	降圧コンバータで系統電流制御を行う変換器 . . . . .	27
2.5.1.9	昇圧コンバータとの協調制御を行う H ブリッジ変換器 . . . . .	30
2.5.1.10	3 レベル NPC インバータ . . . . .	31
2.5.2	三相変換器 . . . . .	32
2.5.2.1	三相 PWM インバータ . . . . .	32
2.5.2.2	一相 PWM 制御法を用いた三相 PWM インバータ . . . . .	32
2.5.2.3	ZVS を行う三相インバータ . . . . .	34
2.5.2.4	T 型 NPC インバータ . . . . .	35
2.5.2.5	昇圧コンバータとの協調制御を行う三相 3 線式 S 相接地 系統用インバータ . . . . .	37
2.6	本章のまとめ . . . . .	37
<b>第 3 章</b>	<b>高効率化可能な低圧三相連系用絶縁形電力変換器</b>	<b>39</b>
3.1	本研究で提案する太陽光発電用電力変換器 . . . . .	39
3.1.1	三相系統連系インバータ . . . . .	39
3.1.1.1	ソフトスイッチング . . . . .	40
3.1.1.2	3 レベルインバータ . . . . .	40
3.1.1.3	一相 PWM 制御法 . . . . .	41
3.1.1.4	120°通電動作 . . . . .	41
3.1.1.5	120°通電動作および高調波補償方式 . . . . .	44
3.1.2	絶縁形 DC-DC コンバータ . . . . .	44
3.1.2.1	絶縁形 DC-DC コンバータへの要求 . . . . .	44
3.1.2.2	Dual Active Bridge を用いた絶縁形 DC-DC コンバータ . . . . .	44
3.1.3	太陽光発電用電力変換器 . . . . .	46
3.2	本章のまとめ . . . . .	46
<b>第 4 章</b>	<b>瞬时无効電力補償装置を並列接続した三相系統連系インバータ</b>	<b>49</b>
4.1	系統連系インバータの回路構成 . . . . .	49
4.1.1	スイッチング素子 . . . . .	51
4.1.2	直流コンデンサ . . . . .	51
4.1.3	交流インダクタ . . . . .	52

4.2	動作原理 . . . . .	52
4.2.1	120°通電インバータ . . . . .	53
4.2.2	瞬时无効電力補償装置 . . . . .	55
4.2.2.1	補償特性 . . . . .	55
4.2.2.2	補償する電力 . . . . .	56
4.3	補償する瞬时无効電力の導出 . . . . .	57
4.4	制御法 . . . . .	59
4.4.1	基本制御 . . . . .	59
4.4.2	直流リンクコンデンサ流入電力補償 . . . . .	61
4.5	120°通電インバータの転流動作 . . . . .	62
4.5.1	電流歪みの発生 . . . . .	62
4.5.2	重なり期間挿入による電流歪みの抑制 . . . . .	64
4.6	実験結果 . . . . .	67
4.6.1	実験システムの構成 . . . . .	67
4.6.2	動作原理の検証 . . . . .	68
4.6.3	損失低減効果の評価 . . . . .	70
4.6.4	EMI ノイズの評価 . . . . .	73
4.7	本章のまとめ . . . . .	74
<b>第 5 章</b>	<b>Dual Active Bridge を用いた絶縁形 DC-DC コンバータの制御性の改善</b>	<b>77</b>
5.1	DAB コンバータの問題点 . . . . .	77
5.1.1	電流の直流偏差 . . . . .	78
5.1.2	制御系の設計 . . . . .	78
5.1.3	デッドタイムによる誤差 . . . . .	79
5.2	DAB コンバータの回路構成 . . . . .	79
5.3	従来の位相シフト制御 . . . . .	80
5.4	直流偏差 . . . . .	81
5.5	直流偏差を抑制する制御 . . . . .	82
5.5.1	制御タイミング . . . . .	82
5.5.2	スイッチング角 . . . . .	84
5.5.3	制御法 . . . . .	84

5.5.4	実装例 . . . . .	87
5.6	位相差のステップ変化に対する過渡特性 . . . . .	90
5.6.1	実験システムの構成 . . . . .	90
5.6.2	実験結果 . . . . .	90
5.7	出力電圧制御における特性 . . . . .	94
5.7.1	実験システムの構成 . . . . .	94
5.7.2	デジタル電圧制御系のモデリングと伝達関数 . . . . .	95
5.7.3	安定性解析 . . . . .	96
5.7.4	定常特性の実験結果 . . . . .	96
5.7.5	過渡特性の実験結果 . . . . .	98
5.8	デッドタイム補償 . . . . .	101
5.8.1	デッドタイムによる伝送電力および位相差の誤差 . . . . .	101
5.8.2	スイッチング角から見たデッドタイムの影響 . . . . .	102
5.8.3	スイッチング角を用いたデッドタイム補償 . . . . .	107
5.8.4	実験結果 . . . . .	109
5.9	本章のまとめ . . . . .	111
<b>第 6 章</b>	<b>瞬时无効電力補償装置を接続した低圧三相連系用絶縁形電力変換器の効率</b>	<b>113</b>
6.1	5 kW 実験結果を用いた効率推算 . . . . .	113
6.1.1	系統連系インバータの効率 . . . . .	113
6.1.2	絶縁形 DC-DC コンバータの効率 . . . . .	114
6.1.3	太陽光発電用システム全体の効率 . . . . .	114
6.2	太陽光発電用電力変換器の効率評価 . . . . .	115
6.3	本章のまとめ . . . . .	117
<b>第 7 章</b>	<b>結論</b>	<b>119</b>
7.1	本論文の成果 . . . . .	119
<b>付録</b>		<b>121</b>
<b>参考文献</b>		<b>123</b>
<b>発表論文</b>		<b>139</b>





# 表 目 次

4.1	Parameters for the experiment. . . . .	51
4.2	Classification of compensators. . . . .	56
4.3	Switching functions for the 120° inverter (cf. Fig. 4.3). . . . .	58
4.4	Characteristics of the Superjunction MOSFETs Used in the Experiment. . . . .	66
5.1	Parameters for the Experiment. . . . .	89
6.1	Various efficiency values of the proposed PV converter rated at 10 kW. . . . .	116



## 目 次

1.1	Global solar photovoltaic (PV) installed capacity and future scenario [1]. (a) Cumulative. (b) Annual. . . . .	2
1.2	Japan solar PV installed capacity and future scenario [2,3]. (a) Cumulative. (b) Annual. . . . .	2
1.3	Capacity of the PV systems; (a) eligible for the feed-in tariff (FiT), and (b) installed and starting operation, from July 2012 to March 2017 [4]. . .	3
1.4	Examples of 10–50-kW PV system installation (a) Roof on a restaurant in Tokyo, Japan. (b) Fallow land in Ibaraki, Japan. These photos were taken by the author. . . . .	4
1.5	Power conversion efficiency of 10-kW commercialized PV converter inter- facing a low-voltage three-phase three-wire grid in Japan. . . . .	5
2.1	Basic configuration of PV systems interfacing a utility grid. . . . .	10
2.2	Grid connection categories for PV systems in Japan. . . . .	10
2.3	Three types of the configuration depending on isolation. (a) Line-frequency isolation. (b) No isolation/transformerless. (c) High-frequency isolation. . .	12
2.4	A PV converters interfacing a single-phase three-wire grid in Japan. . . .	13
2.5	PV converters interfacing a medium-voltage three-phase three-wire grid in Japan. . . . .	14
2.6	A transformerless PV converter interfacing a low-voltage three-phase three- wire grid in Japan. . . . .	15
2.7	A high-frequency-isolated PV converter interfacing a low-voltage three- phase grid. . . . .	16

2.8	H-bridge PWM converter. (a) Circuit configuration. Operating waveforms by (b) bipolar modulation and (c) unipolar modulation ( $f_{sw} = 5$ kHz).	18
2.9	H-bridge PWM converter with hybrid modulation [23]. (a) Circuit configuration. (b) Operating waveforms.	19
2.10	H-bridge PWM converter capable of zero voltage switching (ZVS) [24–26]. (a) Circuit configuration. (b) Operating waveforms.	20
2.11	HERIC converter [28]. (a) Circuit configuration. (b) Operating waveforms.	22
2.12	Circuit configurations of (a) H5 converter [32] and (b) oH5 converter [33]. (c) Operating waveforms.	23
2.13	H-bridge converter with dc-bypass switches and clamping diodes [35,36]. (a) Circuit configuration. (b) Operating waveforms.	24
2.14	Zig-zag-connected chopper converter with an H-bridge converter [37–39]. (a) Circuit configuration. (b) Operating waveforms.	26
2.15	Asymmetric cascaded H-bridge converters [41,42]. (a) Circuit configuration. (b) Operating waveforms.	27
2.16	DC- AC  buck converter, and H-bridge converter acting as a grid-frequency unfold [44,45]. (a) Circuit configuration. (b) Operating waveforms.	28
2.17	Symmetrically connected DC- AC  buck converters, and H-bridge converter acting as a grid-frequency unfold [46]. (a) Circuit configuration. (b) Operating waveforms.	28
2.18	5-Level FC DC- AC  converter, and H-bridge converter acting as a grid-frequency unfold [49–51]. (a) Circuit configuration. (b) Operating waveforms.	29
2.19	Dual buck converters with return switches [52]. (a) Circuit configuration. (b) Operating waveforms.	30
2.20	Boost converter and H-bridge converter with cooperative control [53,54]. (a) Circuit configuration. (b) Operating waveforms.	31
2.21	Three-level NPC inverter [56,57]. (a) Circuit configuration. (b) Operating waveforms.	32
2.22	Three-phase PWM inverter. (a) Circuit configuration. (b) Operating waveforms.	33

2.23	Three-phase inverter with one-leg PWM control [58–63]. (a) Circuit configuration. (b) Operating waveforms. . . . .	34
2.24	Three-phase inverter capable of ZVS [64–66]. (a) Circuit configuration. (b) Operating waveforms. . . . .	35
2.25	Three-phase T-type NPC inverter [56, 67, 68]. . . . .	36
2.26	Symmetrically connected boost converters and half-bridge inverters for a three-phase three-wire grid the s-phase of which is grounded [70, 71]. (a) Circuit configuration. (b) Operating waveforms. . . . .	36
3.1	Typical three-phase grid-connected inverter with an isolated dc–dc converter.	40
3.2	Three-phase inverter with one-leg PWM control with an isolated dc–dc converter. . . . .	41
3.3	AC-inductor-less active bridge performing six-pulse operation. (a) Circuit configuration. (b) Operating waveforms. . . . .	42
3.4	120°-conduction inverter with a harmonic compensator. (a) Circuit configuration. (b) Operating waveforms. . . . .	43
3.5	(a) Output characteristics of PV array under a 1000-W/m <sup>2</sup> optical input. (b) MPPT characteristics of PV array. . . . .	45
3.6	Dual-active-bridge dc–dc converter. . . . .	45
3.7	Circuit configuration of the proposed PV converter. . . . .	46
4.1	Circuit configurations of the conventional and proposed three-phase grid-connected inverters. (a) PWM inverter with a boost converter. (b) 120° inverter with a boost converter and shunt instantaneous reactive power compensator. . . . .	50
4.2	Operating mode of the proposed converter for $v_u > v_v > v_w$ . . . . .	53
4.3	Theoretical waveforms of the gate signals, grid voltage, dc-link voltage $v_{C1}$ , 120° inverter input and output currents $i$ , $i_{1u}$ and compensating current $i_{2u}$ . . . . .	53

4.4	Control block diagrams. (a)Block diagram for the u-phase leg of the compensator, followed by zero-sequence voltage injection and dead-time compensation. (b) Block diagram for the boost converter; $D_b^*$ is the duty ratio of its upper switch. . . . .	59
4.5	Instantaneous active and reactive power flow in the proposed converter considering instantaneous active power flowing into the dc-link capacitor.	60
4.6	Simulated waveforms at the transition from Sector 1 to 2. . . . .	62
4.7	(a) Single-phase (u-phase) equivalent circuit of the converter at the boundary between Sector 1 and 2. (b) Simplified equivalent circuit to find $\tilde{i}_u$ , the oscillatory component in $i_u$ . . . . .	63
4.8	Equivalent circuit of the converter during the intentional overlap time added to the transition from Sector 1 to 2. $S_{1u}$ remains in ON state. The blue line shows an additional conduction path to prevent current distortion.	64
4.9	Simulated waveforms at the transition from Sector 1 to 2 with a 150- $\mu$ s overlap time. . . . .	65
4.10	Normalized amplitude of the oscillation in the grid current $i_u$ following the overlap time calculated by (4.36). . . . .	66
4.11	Experimental systems for (a) Conventional inverter and (b) Proposed inverter. . . . .	67
4.12	Improved 5-kW experimental waveforms of the proposed converter introducing an additional 150- $\mu$ s overlapping time. . . . .	68
4.13	Detailed experimental current waveforms at the transition from Sector 1 to 2. (a) Without additional overlapping time. (b) With an additional 150- $\mu$ s overlapping time (cf. Fig. 4.8). . . . .	69
4.14	Power loss and efficiency measurement in (a) Conventional inverter and (b) Proposed inverter. The dashed lines represent the measurement points for power loss breakdown (cf. Fig. 4.15). . . . .	70
4.15	Power loss breakdown of the inverters based on the loss measurement as shown in Fig. 4.14. (a) Conventional inverter. (b) Proposed inverter using the same switches as the conventional inverter. (c) Proposed inverter using different, more proper switches for each inverter. . . . .	71

4.16	Power loss in the MOSFETs of the 120°-conduction inverter, $P_{\text{MOS1}}$ . Refer to Fig. 4.15 for labeling. The theoretical curves are the on-state losses. . . . .	72
4.17	Measured conversion efficiency from the dc link to the grid taking into account the compensator power loss (cf. Fig. 4.14)—and their fitting curve. Refer to Fig. 4.15 for labeling. . . . .	73
4.18	Experimental spectral comparison of the grid current $i_u$ . (a) Conventional inverter. (b) Proposed inverter. . . . .	74
5.1	Dual-active-bridge dc–dc converter. . . . .	80
5.2	The secondary-referred equivalent circuit of the DAB converter. . . . .	80
5.3	Gate signals, voltage and current waveforms of a conventional phase-shift control method. . . . .	81
5.4	DC offsets in the inductor current and the transformer magnetizing current when the phase-shift angle is changed from $\phi$ to $\phi + \Delta\phi$ . . . . .	81
5.5	Control timing and switching angles in the phase-shift control method. The solid bars on the triangle carrier $v_{\text{tri}}$ are the reference signals for Bridge 1; the dashed bars are for Bridge 2. . . . .	83
5.6	Equivalent circuits where one of the voltage sources in Fig. 5.2 is shorted out. (a) Contribution from $v'_{\text{ac1}}$ . (b) Contribution from $v_{\text{ac2}}$ . . . . .	85
5.7	Waveforms of the source voltage and the current flowing through the source in Fig. 5.6(a) with the proposed control method. . . . .	85
5.8	Gate signals, voltage and current waveforms of the proposed control method. The solid bars on the triangle carrier $v_{\text{tri}}$ are the reference signals for Bridge 1; the dashed bars are for Bridge 2. . . . .	87
5.9	Block diagrams for implementation of the proposed phase-shift control method. (a) Switching angles given by (5.15). (b) Switching angles given by (5.16). . . . .	88
5.10	System configuration used in the experiment to verify transient response to a step change in the phase shift. . . . .	89

5.11	Experimental transient response to a step change in the phase-shift reference when applying the conventional method. (a) Original waveforms. (b) Time-expanded waveforms showing the phase-shift change. . . . .	91
5.12	Experimental transient response to a step change in the phase-shift reference when applying the proposed method implemented as shown in Fig. 5.9(a). (a) Original waveforms. (b) Time-expanded waveforms showing the phase-shift change. . . . .	92
5.13	Experimental transient response to a step change in the phase-shift reference when applying the proposed method implemented as shown in Fig. 5.9(b). (a) Original waveforms. (b) Time-expanded waveforms showing the phase-shift change. . . . .	93
5.14	System configuration used in the experiment to verify performance of the output voltage feedback. . . . .	94
5.15	Block diagrams of voltage control. (a) DSP-based voltage control. (b) Simplified discrete-time model. . . . .	95
5.16	Root locus of (5.20) for $T_i = 250 \mu\text{s}$ and $\phi_0 = \pi/15$ rad. . . . .	97
5.17	Experimental steady-state waveforms of the output voltage. (a) $K = 1.0 \times 10^{-2}$ rad/V. (b) $K = 1.5 \times 10^{-2}$ rad/V. . . . .	97
5.18	Experimental transient response by the output voltage controller with the conventional method. . . . .	99
5.19	Experimental transient response by the output voltage controller with the proposed method implemented as shown in Fig. 5.9(b). . . . .	100
5.20	Comparison between reference and actual values. (a) Transferred power versus phase-shift reference. (b) Phase-shift angle versus phase-shift reference. . . . .	102
5.21	Switching transition waveforms under the condition that $V'_{\text{dc}1} > V_{\text{dc}2}$ and the three different conditions: (a) $i_L(\theta_5) < 0$ , (b) $i_L(\theta_5) > 0$ and (c) $i_L(\theta_5) = 0$ . . . . .	103
5.22	Switching transition waveforms under the condition that $V'_{\text{dc}1} < V_{\text{dc}2}$ and the two different conditions: (a) $i_L(\theta_1) > 0$ and (b) $i_L(\theta_1) < 0$ . . . . .	105

5.23	Comparison between reference and actual values of the switching angles under the two different conditions: (a) $V'_{dc1} > V_{dc2}$ and (b) $V'_{dc1} < V_{dc2}$ . . . . .	106
5.24	Block diagram for implementation of the dead-time compensation method. . . . .	108
5.25	Experimental transient response to a step change in the phase-shift reference from $0^\circ$ to $26^\circ$ under the condition that $V'_{dc1} > V_{dc2}$ . (a) Conventional method. (b) Only dc-offset elimination method in Fig. 5.9(b). (c) DC elimination method with the dead-time compensation in Fig. 5.24. . . . .	109
5.26	Experimental transient response to a step change in the phase-shift reference from $0^\circ$ to $26^\circ$ under the condition that $V'_{dc1} < V_{dc2}$ . (a) Conventional method. (b) Only dc-offset elimination method in Fig. 5.9(b). (c) DC elimination method with the dead-time compensation in Fig. 5.24. . . . .	110
6.1	(a) Power losses and (b) Conversion efficiency of the proposed $120^\circ$ inverter and compensator estimated from Fig. 4.15(c). . . . .	114
6.2	(a) Measured conversion efficiency of the DAB converter, $\eta_{1dab}$ , and its fitting curve. (b) Estimated conversion efficiency when the two DAB converters in Fig. 3.7 are operated, $\hat{\eta}_{2dab}$ . . . . .	115
6.3	Conversion efficiency of the overall system in Fig. 3.7 estimated from Figs. 6.1(b) and 6.2(b). . . . .	116
1	(a) Equivalent circuit of the DAB converter, neglecting the magnetizing inductance of the transformer. To apply the superposition principle, the voltage source $v_{ac2}$ is short-circuited in (b) and $v'_{ac1}$ is short-circuited in (c). . . . .	122
2	Waveforms of the source voltage and the current flowing through the source in Figs. 1(b) and 1(c). . . . .	122



# 第 1 章

## 序論

### 1.1 本研究の背景

環境問題や CO<sub>2</sub> 削減，天然資源の枯渇などの観点から，再生可能エネルギーを活用した発電システムが世界的に注目されて久しい。中でも，太陽光発電の成長率は目覚ましい。Fig. 1.1 に，世界全体における太陽光発電の累積導入容量と年間導入容量の推移と，将来見通しを示す。世界全体で 2015 年に 50.9 GW の設備が導入され，2016 年にはさらに 76.6 GW 導入され，50%以上も増加した [1]。

Fig. 1.2 に，日本における太陽光発電の累積導入容量と年間導入容量の推移と，将来見通しを示す。我が国は 2011 年，東日本大震災を経験し，環境面のみならず，エネルギーセキュリティの観点からも，再生可能エネルギーの重要性を再認識した。そして 2012 年 7 月，政府によって固定価格買取制度（FIT, Feed in Tariff）が開始された。固定価格買取制度とは，再生可能エネルギーによる発電電力を長期にわたって一定価格で買い取ることを電力会社に義務づける制度である。以来，我が国でも太陽光発電の導入量の増加が顕著で，その累積導入容量は 2020 年までに 60 GW に達する見通しである [3]。

Fig. 1.3(a) に，固定価格買取制度が開始してから 2017 年 3 月までに認定を受けた太陽光発電の設備容量を，Fig. 1.3(b) に，そのうち，導入されて運転を開始した設備容量を示す。認定設備量，導入設備量ともに，10 kW 以上 50 kW 未満の容量帯が 30%以上を占めており，固定価格買取制度開始以降，一貫して増加を続けている。

Fig. 1.4 に，10 kW 以上 50 kW 未満の太陽光発電システムのレストラン屋上と休閑地への設置例を示す。これらの例のように，10 kW 以上 50 kW 未満の太陽光発電は，学校・公共施設・工場・商業施設・オフィスビルなどの屋上や空きスペースへの設置を目的としている。用地確保，手続き，系統制約などを考慮すると，比較的導入の容易な

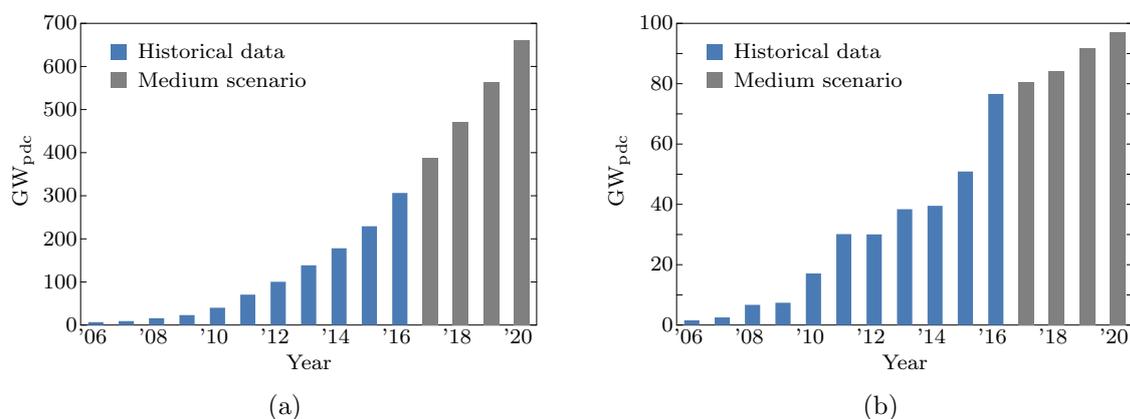


Fig. 1.1: Global solar photovoltaic (PV) installed capacity and future scenario [1]. (a) Cumulative. (b) Annual.

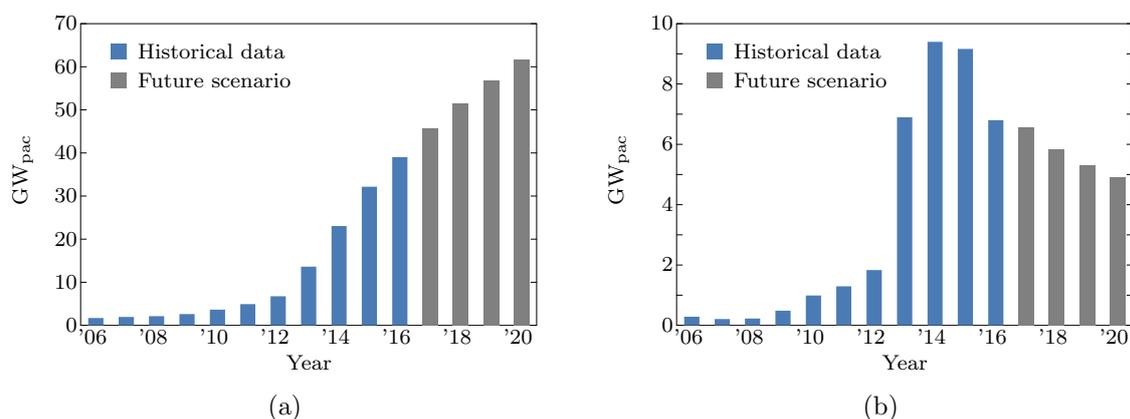
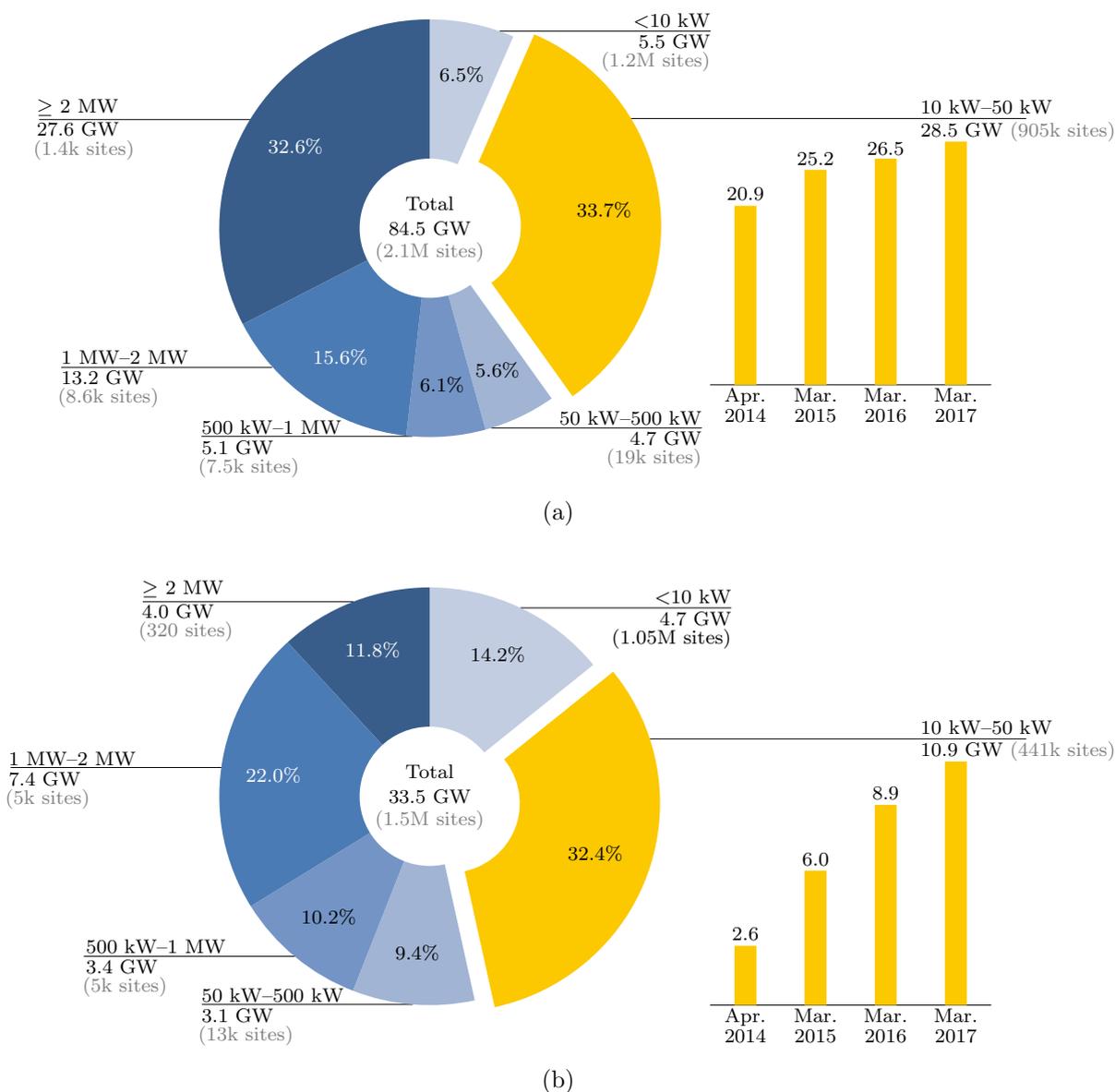


Fig. 1.2: Japan solar PV installed capacity and future scenario [2,3]. (a) Cumulative. (b) Annual.

10 kW 以上 50 kW 未満の太陽光発電の増加傾向は継続すると考えられる。

太陽電池の発電電力を一般の交流系統へ接続するためには、太陽電池の直流電力を交流電力に変換する電力変換器<sup>†</sup>が用いられる。10 kW 以上 50 kW 未満の太陽光発電システムには、10 kW クラスの電力変換器が用いられる。Fig. 1.5 に、国内市場向け 10 kW 製品の電力変換効率を示す。この効率は、JIS C 8961 [13] で規定される、定格入力電圧時の定格負荷効率である。非絶縁のトランスレス方式と高周波絶縁方式の両方とも効率

<sup>†</sup>ソーラーパワーコンディショナや太陽光 (PV) インバータとも呼ばれるが、本論文では太陽光発電用電力変換器、もしくは単に電力変換器と呼ぶ。なお、パワーコンディショナは和製英語である。



**Fig. 1.3: Capacity of the PV systems; (a) eligible for the feed-in tariff (FiT), and (b) installed and starting operation, from July 2012 to March 2017 [4].**

は 92 ~ 94%であり，住宅用（10 kW 未満）の 96%やメガソーラー用（250 kW 以上）の 98%に比べると，低い水準である。

10 kW 以上 50 kW 未満の太陽光発電システムは低圧連系に区分され，低圧三相 3 線式系統に連系される。我が国の低圧三相 3 線式系統では，S 相接地という特有の接地方式が用いられている。これが電力変換器の回路構成の大きな制約となり，10 kW クラス



(a)



(b)

**Fig. 1.4: Examples of 10–50-kW PV system installation (a) Roof on a restaurant in Tokyo, Japan. (b) Fallow land in Ibaraki, Japan. These photos were taken by the author.**

の太陽光発電用電力変換器の高効率化を妨げてきた。

10 kW 以上 50 kW 未満の太陽光発電システムの導入増加に伴い、10 kW クラスの太陽光発電用電力変換器の需要も増加すると考えられる。太陽光発電のさらなる普及加速のためには、10 kW クラスの太陽光発電用電力変換器の高効率化が急務である。

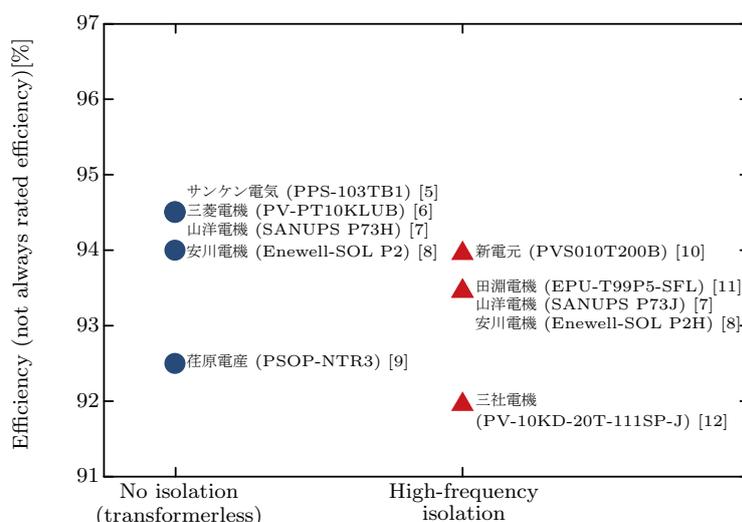


Fig. 1.5: Power conversion efficiency of 10-kW commercialized PV converter interfacing a low-voltage three-phase three-wire grid in Japan.

## 1.2 本研究の目的

本研究の目的は、10 kW 以上 50 kW 未満の太陽光発電システムの導入増加に伴って需要が増加する、10 kW クラスの太陽光発電用電力変換器を高効率化することにある。

太陽光発電用電力変換器は DC-DC コンバータと三相系統連系インバータで構成される。DC-DC コンバータに昇圧コンバータを用いる一般的なトランスレス方式の場合、系統連系インバータの回路方式によって太陽電池の対地電圧を一定に保つ必要がある。一方、絶縁形 DC-DC コンバータを用いる高周波絶縁方式の場合、太陽電池の出力の一端を接地できるため、トランスレス方式のようなインバータ回路方式の制約がない。低圧三相 3 線式系統 S 相接地方式ではこの違いが顕著に表れる。トランスレス方式のインバータは系統線間電圧を出力するのに対し、絶縁方式のインバータは相電圧を出力すればよい。このため、インバータのスイッチング素子に印加する電圧が低く、低耐圧のスイッチング素子の使用できる上、スイッチング損失の点でも有利である。

そこで、本論文の電力変換器は高周波絶縁方式とし、インバータの回路方式の自由度に着目する。まず、系統周波数スイッチングと高周波数スイッチングを組み合わせた新しいインバータの回路方式を提案し、動作原理の理論解析と実験検証によって、系統電

流を正弦波に制御できること、インバータの電力損失と体積の低減効果が得られることを明らかにする。ただし、一般的な PWM インバータと異なり、提案インバータの直流リンク電圧は三相ブリッジ整流波形となるため、接続される絶縁形 DC-DC コンバータには、脈動する直流電圧に対する安定な電力・電流制御が必要となる。絶縁形 DC-DC コンバータとして、高効率な動作が期待できる Dual Active Bridge (DAB) コンバータを用いるために、高速な過渡特性を実現する DAB コンバータの新しい制御法を提案し、その有効性を実験により確認する。最後に、提案回路方式全体について、太陽光発電用電力変換器としての電力変換効率を評価する。

### 1.3 本論文の構成

本論文は全 7 章で構成される。各章の概要を以下に示す。

#### 第 1 章 序論

本研究の背景と目的を明らかにし、研究内容の概略を示す。

#### 第 2 章 太陽光発電用電力変換器の技術動向

太陽光発電用電力変換器を分類し、研究対象である低圧三相 3 線式系統用の太陽光発電用電力変換器の電力変換効率が低い水準にある要因を述べる。同時に、低圧三相 3 線式系統に対しては、高周波絶縁方式を選択することで、電力変換器を高効率化できる可能性が明らかとなる。また、系統連系変換器の回路方式をまとめ、高効率化のための主要技術を示す。

#### 第 3 章 高効率化可能な低圧三相連系用絶縁形電力変換器

本論文で提案する太陽光発電用電力変換器の回路方式を導出する。系統連系インバータとして、系統周波数スイッチングと高周波数スイッチングを組み合わせた新しいインバータの回路方式を提案する。続いて、Dual Active Bridge コンバータを用いて、太陽光発電に適した絶縁形 DC-DC コンバータの回路構成を示す。

## 第4章 瞬时无効電力補償装置を並列接続した三相系統連系インバータ

第3章で提案した新しい三相系統連系インバータを検討する。これは、 $120^\circ$  通電インバータと瞬时无効電力補償装置を並列接続した回路方式に特長がある。この方式によって、系統電流を正弦波に制御でき、スイッチング素子の損失、インダクタの銅損および体積、直流コンデンサの静電容量を低減することができる。提案回路方式について、動作原理と制御法を述べる。5 kW の実験システムにより、動作原理および制御法の妥当性と損失低減効果を検証する。

## 第5章 Dual Active Bridge を用いた絶縁形 DC-DC コンバータの制御性の改善

第4章の系統連系インバータと DAB コンバータを接続して動作させるために、制御特性の改善を行う。DAB コンバータでは過渡時に、インダクタ電流と変圧器励磁電流の両方に直流電流が重畳することがある。低出力時、デッドタイムの影響により、位相差や伝送電力に誤差を生じる。そこで、直流偏差を抑制する新しい位相シフト制御法とデッドタイム補償法を提案する。この2つの制御法を組み合わせることにより、すべての動作範囲において良好な過渡応答を実現することができる。5 kW, 20 kHz のシステムを用いた実験検証により、提案法の有効性を確認する。

## 第6章 瞬时无効電力補償装置を接続した低圧三相連系用絶縁形電力変換器の効率

第3章で提案した太陽光発電システム全体の電力変換効率を評価する。

## 第7章 結論

本研究により得られた成果についてまとめる。



## 第 2 章

# 太陽光発電用系統連系変換器の技術動向

本章では、太陽光発電用電力変換器の分類を行う。太陽光発電用電力変換は系統連系区分と絶縁変圧器の有無によって大別される。単相系統用および高圧三相 3 線式系統用の回路方式と、低圧三相 3 線式系統用の回路方式を比較する。低圧三相 3 線式系統用では、S 相接地という特有の接地方式が回路構成の大きな制約となり、電力変換効率が低いことを明らかにする。また、系統連系変換器の主な回路方式をまとめ、高効率化の手法を探る。

### 2.1 太陽光発電用電力変換器の分類

Fig. 2.1 に太陽光発電システムの基本構成を示す。太陽電池からの直流電力を電力変換器に接続し、電圧調整および直流-交流変換を行い、交流系統に接続する。システムが連系変圧器の新設を必要とするか否かは、系統連系区分によって決まる。また、電力変換器内部に絶縁変圧器を有する場合とそうでない場合がある。系統連系区分と絶縁変圧器の有無は、以下のように決定される。

#### 2.1.1 系統連系区分

Fig. 2.2 に、我が国の太陽光発電システムの系統連系区分を示す。2 MW 以上の大規模メガソーラー、50 kW 以上 2 MW 未満の中規模公共・産業用およびメガソーラーの連系には、その大きな容量から、柱上変圧器を使用できない。このため、2 MW 以上のシステムは超高压連系、50 kW 以上 2 MW 未満のシステムは高压連系に区分される。現状、太陽光発電用電力変換器が出力する電圧は 200 ~ 400 V であるため、新設した連系

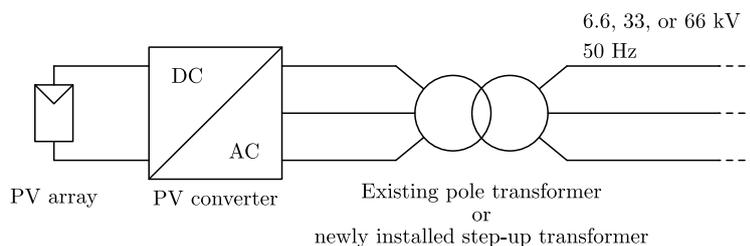


Fig. 2.1: Basic configuration of PV systems interfacing a utility grid.

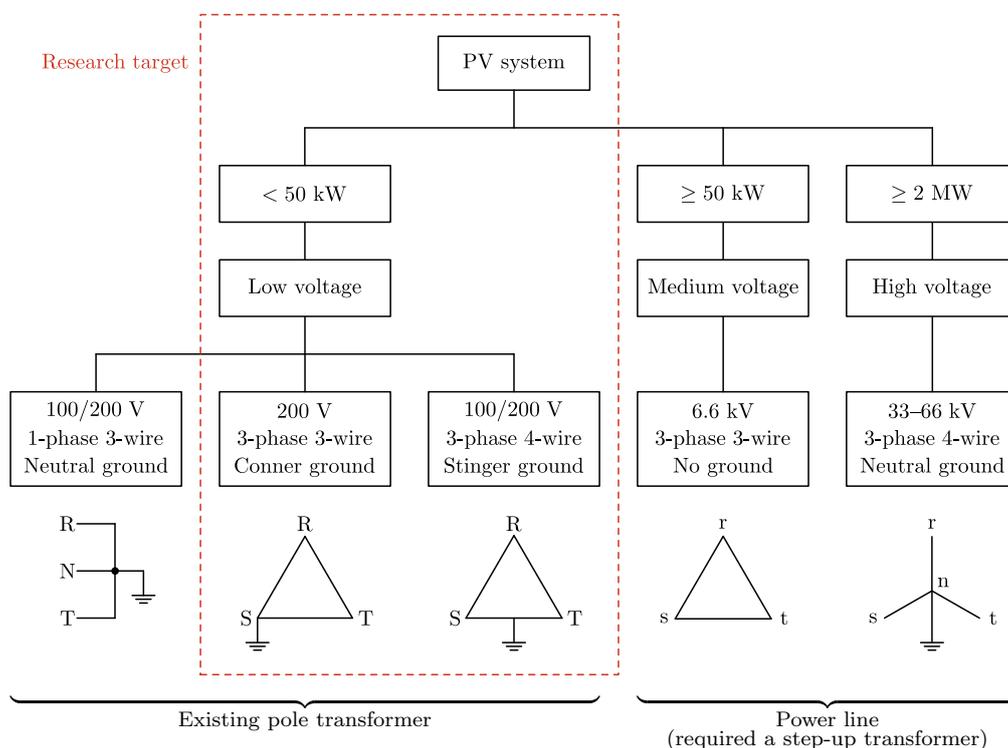


Fig. 2.2: Grid connection categories for PV systems in Japan.

変圧器を介して系統と接続し、昇圧する必要がある。これに対し、50 kW 未満の住宅用や小規模公共・産業用システムの連系には既設の柱上変圧器を使用できるため、低圧連系に区分される。低圧連系は変圧器の結線方式によってさらに分けられる。10 kW 未満の住宅用は 100/200 V 単相 3 線式に連系される。一方、10 kW 以上 50 kW 未満の小規模公共・産業用には、200 V 三相 3 線式 S 相接地と 100/200 V 三相 4 線式 R-S 中点接地の二方式が存在する。この 10 kW 以上 50 kW 未満の容量帯が本研究の太陽光発電用電力変換器の対象である。

### 2.1.2 絶縁変圧器の有無

太陽光発電をはじめとする分散型電源の系統連系設備における絶縁変圧器の有無については、電気設備に関する技術基準を定める省令の中で言及されている。以下に、電気設備の技術基準の解釈 [14] の一部を引用する。

#### 【直流流出防止変圧器の施設】

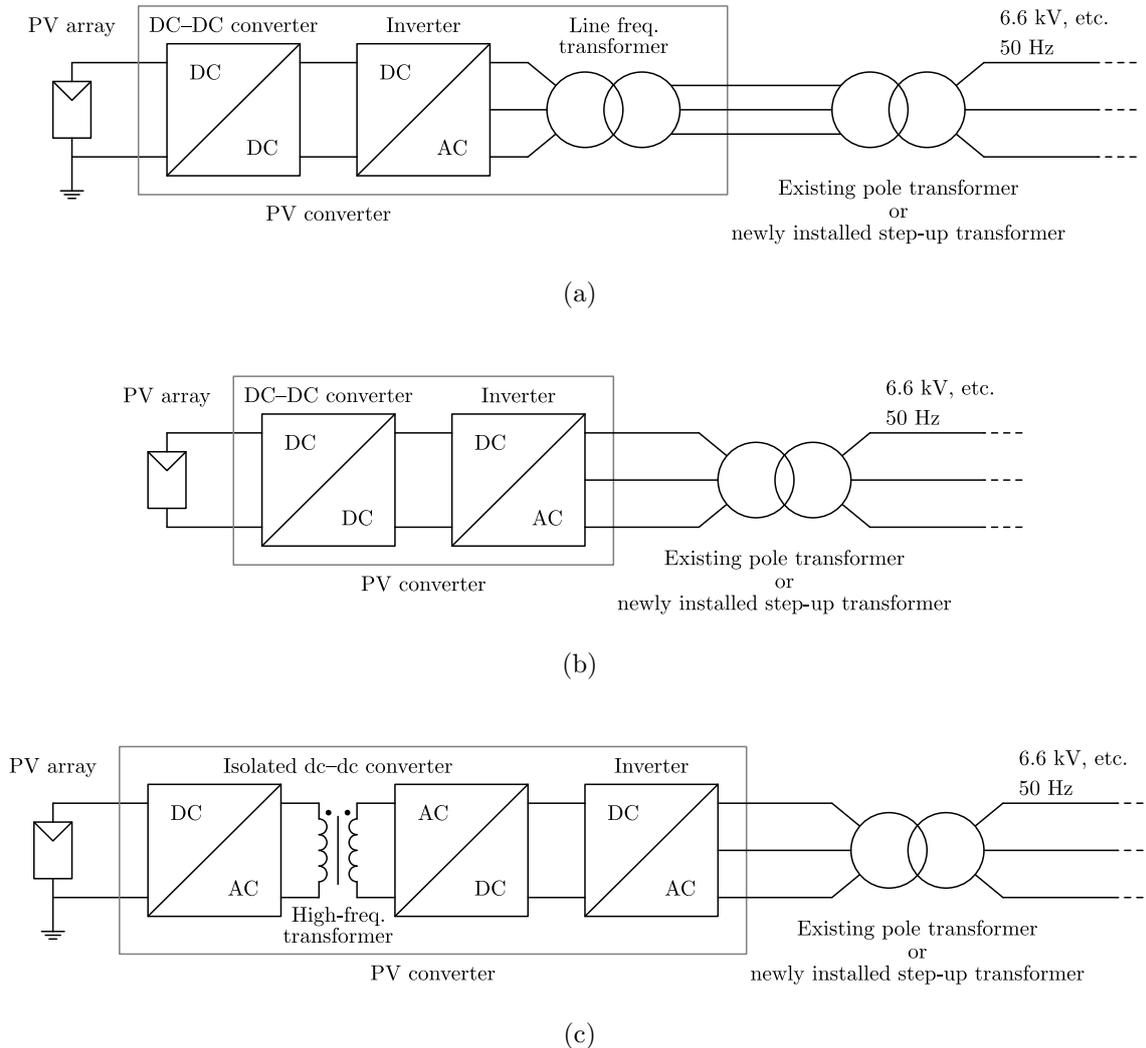
**第 221 条** 逆変換装置を用いて分散型電源を電力系統に連系する場合は、逆変換装置から直流が電力系統へ流出することを防止するために、受電点と逆変換装置との間に変圧器 (単巻変圧器を除く。) を施設すること。ただし、次の各号に適合する場合は、この限りでない。

- 一 逆変換装置の交流出力側で直流を検出し、かつ、直流検出時に交流出力を停止する機能を有すること。
- 二 次のいずれかに適合すること。
  - イ 逆変換装置の直流側電路が非接地であること。
  - ロ 逆変換装置に高周波変圧器を用いていること。
- 2 前項の規定により設置する変圧器は、直流流出防止専用であることを要しない。

さらに以下に、電気設備の技術基準の解釈の解説 [15] の一部を引用する。

**本条**は、逆変換装置から直流が系統へ流出することを防止するために、変圧器を設置するように定めている。逆変換装置から直流が系統へ流出するケースとしては、逆変換装置の内部故障等が考えられ、この場合、系統へ流出した直流が、柱上変圧器の偏磁現象等により系統や他の需要家設備に悪影響を及ぼす恐れがある。このため、逆変換装置の交流出力側に変圧器を設置する必要がある。しかし、**第 1 項第一号**及び**第二号**を共に満たす場合は、このような恐れがないことから、変圧器を省略することができる。

つまり、直流電力流出検出機能と遮断機能を備えれば、電力変換器内に絶縁変圧器を有しないトランスレス方式が認められている。Fig. 2.3(a) に本条の定める商用周波数絶縁方式を、Fig. 2.3(b) に第 1 項第二号イを満たすトランスレス方式を、Fig. 2.3(c) に第 1 項第二号ロを満たす高周波絶縁方式を示す。商用周波数絶縁方式は電力変換器のサイ



**Fig. 2.3: Three types of the configuration depending on isolation.**  
**(a) Line-frequency isolation. (b) No isolation/transformerless. (c)**  
**High-frequency isolation.**

ズや重量を増加させるとともに、商用周波数変圧器に電力損失が生じるため、電力変換効率が低下する。高周波絶縁方式は、サイズや重量は商用周波数絶縁方式に比べて小さいものの、電力変換の回数が他の二方式に比べて1回多い分、一般的には電力変換効率が低い。商用周波数変圧器や高周波絶縁形DC-DCコンバータを取り除くことができれば、電力変換効率が1~2%向上するため、実際、高効率化を目的としてトランスレス方式が主流となっている[16]。しかし、通常、トランスレス方式では、絶縁方式と異なり、太陽電池の出力の一端を接地してはならない、もしくは接地することができない。

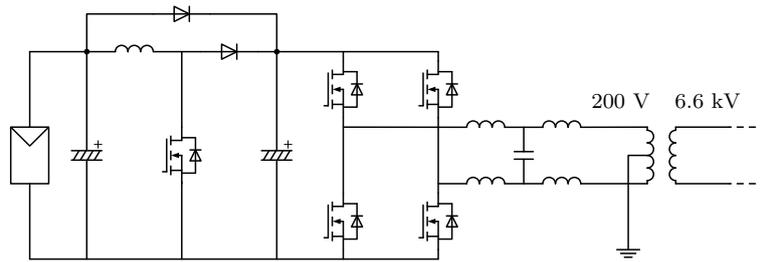


Fig. 2.4: A PV converters interfacing a single-phase three-wire grid in Japan.

この場合、太陽電池と接地電位間の共通モード電圧によって高周波漏えい電流が流れ、EMI ノイズの発生や漏電遮断器のトリップが起こるため、回路方式によって共通モード電圧を抑制する必要がある。

## 2.2 単相 3 線式系統用システム

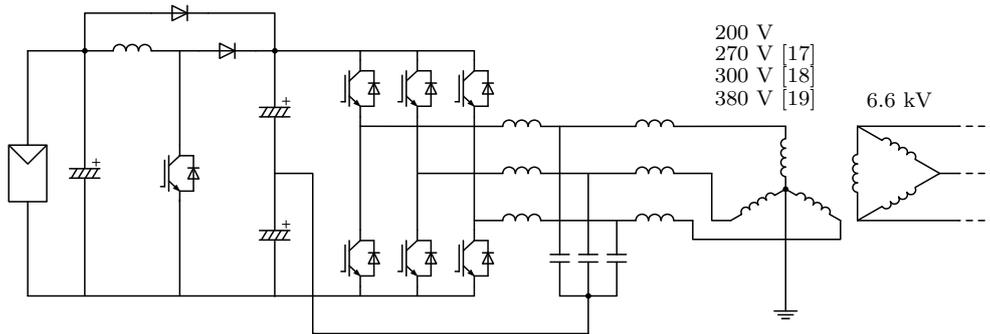
Fig. 2.4 に、単相系統用電力変換器の基本的な回路構成を示す。この住宅用の太陽光発電システムの連系には、柱上変圧器を使用することができる。Fig. 2.4 のように、単相 3 線式配電線の 200 V に接続される。このとき、直流リンク電圧  $V_{dc}$  には、系統電圧最大値以上の電圧が必要となるため、

$$V_{dc} \geq \sqrt{2}V \quad (2.1)$$

となる。ただし、 $V$  は連系変圧器の二次側（電力変換器側）の電圧実効値である。よって、 $V = 200 \text{ V}$  より、 $V_{dc} \geq 282 \text{ V}$  となる。一方、住宅用の太陽電池アレイの開放電圧は 400 ~ 450 V 程度であり、最大電力点追従（MPPT）制御による太陽電池アレイの出力電圧は 320 ~ 360 V となる。したがって、最大電力点動作時は出力電圧を昇圧する必要がないため、Fig. 2.4 のように、バイパスリレーやダイオードを用いて、昇圧コンバータの動作を省略し、電力損失を低減できる。

## 2.3 高圧三相 3 線式系統用システム

Fig. 2.5 に、高圧三相 3 線式系統用電力変換器の基本的な回路構成を示す。50 kW 以上の太陽光発電システムの高圧連系には、柱上変圧器を使用できないため、連系変圧器



**Fig. 2.5: PV converters interfacing a medium-voltage three-phase three-wire grid in Japan.**

を新設し、6.6 kV に昇圧する必要がある。新設する連系変圧器の二次側は三相 4 線式中性点接地方式を採用することが一般的である。この場合、直流リンクの midpoint を三相交流系統の中性線に接続することもできるが、フィルタコンデンサの中性点に接続することにより、太陽電池の対地電圧を一定に保ち、高周波のコモンモード電圧を抑制できる。このため、Fig. 2.5 のように、高圧三相 3 線式系統用の電力変換器にはトランスレス方式を採用できる。

三相 4 線式中性点接地方式に接続されるインバータは、直流リンクの midpoint から見て、系統の相電圧を正負に出力する。したがって、直流リンク電圧  $V_{dc}$  に必要な電圧は、系統相電圧最大値の 2 倍以上となるため、

$$V_{dc} \geq 2\sqrt{\frac{2}{3}}V \quad (2.2)$$

となる。ただし、 $V$  は連系変圧器の二次側の線間電圧実効値である。たとえば、既設の柱上変圧器と同様に  $V = 200 \text{ V}$  とすると、 $V_{dc} \geq 327 \text{ V}$  となる。我が国の高圧連系では直流 600 V のシステムが一般的であり、太陽電池アレイの開放電圧は 500 ~ 600 V 程度である。このとき、MPPT 制御による太陽電池アレイの出力電圧は 400 ~ 480 V となる。したがって、最大電力点動作時は出力電圧を昇圧する必要がないため、単相系統用システムと同様に、昇圧コンバータの動作を省略できる。また、新設する連系変圧器の二次側線間電圧も自由に設計できるため、 $V = 200 \text{ V}$  よりも高く設定 [17-19] することにより、電流を低減し、導通損とスイッチング損失を低減できる。

このように、高圧三相 3 線式系統用の太陽光発電システムは、連系変圧器の新設には手間とコストがかかるが、電力変換効率の観点からは非常に有利である。

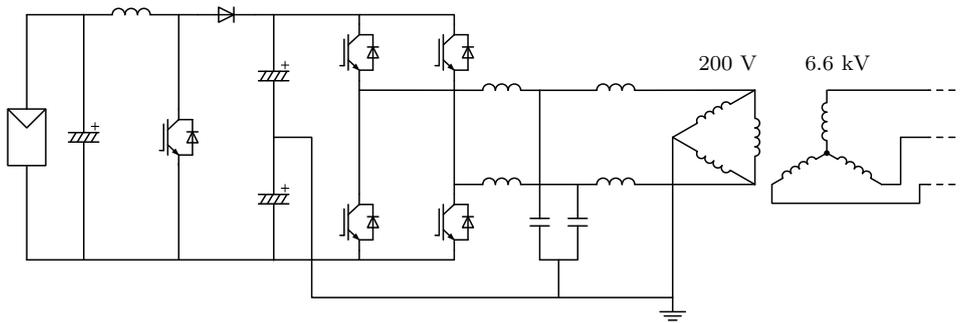


Fig. 2.6: A transformerless PV converter interfacing a low-voltage three-phase three-wire grid in Japan.

## 2.4 低圧三相 3 線式系統用システム

### 2.4.1 トランスレス方式

Fig. 2.6 に、低圧三相 3 線式系統用電力変換器の一般的な回路構成を示す [20, 21]。50 kW 未満の太陽光発電システムの低圧連系には、柱上変圧器を使用できる。柱上変圧器の二次側は、Fig. 2.2 に示すように、200 V 三相 3 線式 S 相接地と 100/200 V 三相 4 線式 R-S 中点接地の二方式が存在するが、ここでは S 相接地を考える。この場合、直流リンクの midpoint と系統の s 相を接続し、直流リンク電圧を一定に制御することによって、太陽電池の対地電圧を一定に保ち、高周波のコモンモード電圧を抑制できる。このため、Fig. 2.6 のように、低圧三相 3 線式系統用の電力変換器には、昇圧コンバータと 2 台のハーフブリッジ変換器を用いたトランスレス方式を採用できる。

三相 3 線式 S 相接地方式に接続されるインバータは、直流リンクの midpoint から見て、系統の線間電圧を正負に出力する。したがって、直流リンク電圧  $V_{dc}$  に必要な電圧は、系統線間電圧最大値の 2 倍以上となるため、

$$V_{dc} \geq 2\sqrt{2}V \quad (2.3)$$

となる。ただし、 $V$  は柱上変圧器の二次側の線間電圧実効値である。 $V = 200$  V であるから、 $V_{dc} \geq 566$  V となる。(2.2), (2.3) 式より、同じ線間電圧を仮定した場合、三相 3 線式 S 相接地方式は三相 4 線式中性点接地方式よりも、1.7 倍高い直流リンク電圧が必要である。高い直流リンク電圧は、昇圧コンバータおよびインバータのスイッチング損失を増加させる。また、Fig. 2.6 の回路構成では、接続される線間電圧実効値が 200 V

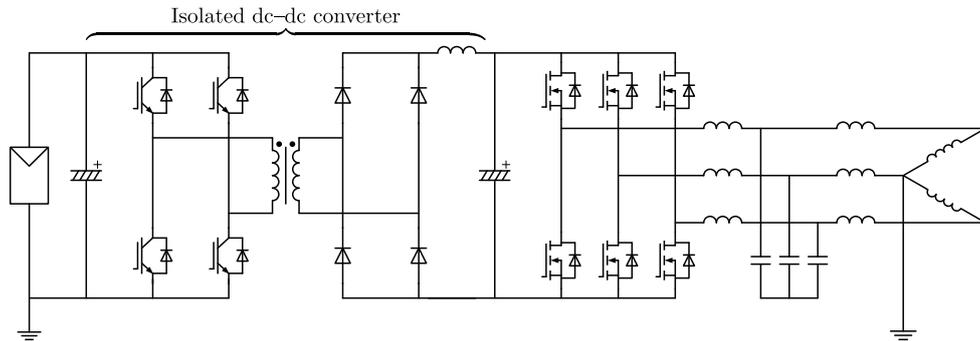


Fig. 2.7: A high-frequency-isolated PV converter interfacing a low-voltage three-phase grid.

であるにもかかわらず，すべてのスイッチング素子に耐圧 1200 V の素子を使用しなければならない。耐圧の高いスイッチング素子は低い素子よりもスイッチング損失が大きいため，これもスイッチング損失増加の一因となる。さらに，太陽電池アレイの開放電圧は 500 ～ 600 V 程度であり，MPPT 制御による太陽電池アレイの出力電圧は 400 ～ 480 V となる。したがって，ほぼすべての出力電力の範囲において，太陽電池アレイの出力電圧を昇圧するために昇圧コンバータが動作し続ける。これらの理由から，昇圧コンバータおよびインバータのスイッチング損失が増加し，トランスレスにもかかわらず，電力変換効率が低いと考えられる。

### 2.4.2 高周波絶縁方式

Fig. 2.7 に，低圧三相 3 線式系統用電力変換器のうち，高周波変圧器を用いた高周波絶縁方式の回路構成を示す。絶縁方式では，太陽電池の出力の一端を接地することにより，太陽電池の対地電位を接地電位に保つ。また，三相 3 線式 S 相接地と三相 4 線式 R-S 中点接地の二方式どちらにも適用できる。

Fig. 1.5 より，高周波絶縁方式の電力変換効率は，92 ～ 94% である。高周波絶縁形 DC-DC コンバータの分損失が増加するにもかかわらず，製品によっては，トランスレス方式と同程度の効率を示している。これは以下の理由による。絶縁方式では，系統側接地方式にかかわらず，インバータは直流リンクの midpoint から見て相電圧を正負に出力すればよい。この場合，直流リンク電圧  $V_{dc}$  に必要な電圧は，(2.2) 式のようになる。もしくは，電圧利用率を向上するために，端子相電圧指令値に零相電圧を重畳 [22] できる

(2.5.2.1 節参照)。この場合、直流リンク電圧  $V_{dc}$  は、線間電圧を出力するのに足る電圧でよく、(2.1) 式のようになる。このため、600 V 耐圧のスイッチング素子を用いることができる上、インバータのスイッチング損失を低減できる。

## 2.5 系統連系変換器の回路方式

以下では、系統連系変換器の回路方式について、単相・三相変換器の両方式をまとめる。それぞれ、最も基本的な H ブリッジ PWM インバータ、三相 PWM インバータを出発点とする。高効率化が可能な技術に注目しているため、太陽光発電用変換器として使用する際、昇圧コンバータを接続してトランスレス方式として使用できる回路方式と、絶縁形 DC-DC コンバータを接続して高周波絶縁方式とする必要のある回路方式の両方が含まれる。

### 2.5.1 単相変換器

#### 2.5.1.1 H ブリッジ PWM 変換器

Fig. 2.8 に、H ブリッジ PWM インバータの回路構成と 2 種類の変調方式による動作波形を示す。Fig. 2.8(b) では、両レグの PWM 制御に交流端子電圧指令値  $v^*$  を用い、対角のスイッチ  $S_1$  と  $S_4$ 、 $S_2$  と  $S_3$  をそれぞれ同時にスイッチングする。このとき、端子電圧  $v$  は、スイッチング周波数の 2 レベルパルス波形となる。 $v$  が常に正負両極に変化するため、この変調方式はバイポーラ変調と呼ばれる。

バイポーラ変調が発生するコモンモード電圧は  $V_{dc}/2$  一定であるため、トランスレス方式で用いることができる。しかし、 $v$  が  $V_{dc}$  から  $-V_{dc}$  に変化するため、端子電流  $i$  のリップルおよび交流インダクタ  $L$  の鉄損が大きい。また、還流期間に直流リンクコンデンサに  $i$  が流れ込むため、リップル電流が大きく、直流等価抵抗 (ESR) に発生する損失が大きい。

一方、Fig. 2.8(c) では、各レグを個別に PWM 制御し、端子電圧  $v = v_A - v_B$  を出力する。 $S_1$  と  $S_3$ 、または  $S_2$  と  $S_4$  がオンして零電圧を出力する動作状態が加わり、 $v$  はスイッチング周波数の 2 倍の周波数の 3 レベルパルス波形となる。 $v$  は半周期毎に正または負の値のみを取るため、この変調方式はユニポーラ変調と呼ばれる。

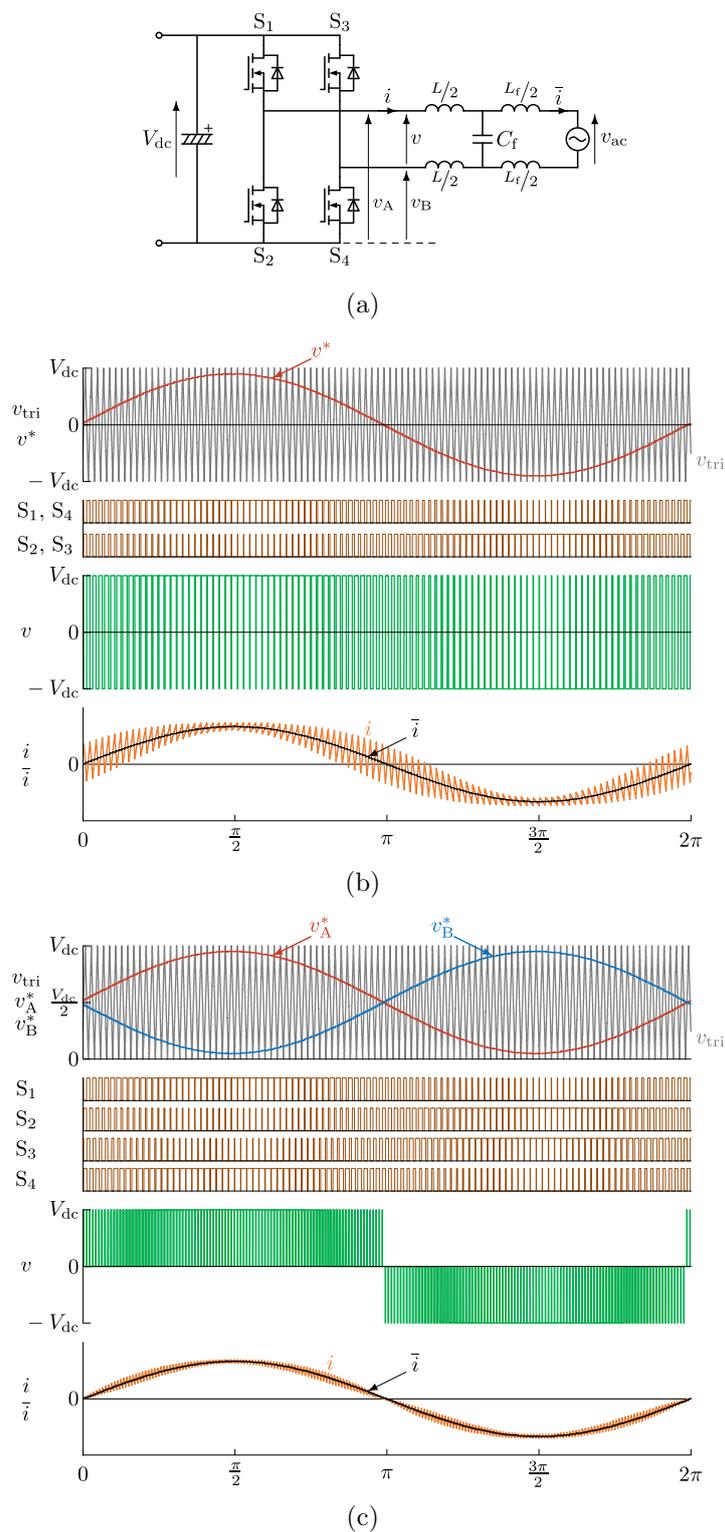


Fig. 2.8: H-bridge PWM converter. (a) Circuit configuration. Operating waveforms by (b) bipolar modulation and (c) unipolar modulation ( $f_{sw} = 5$  kHz).

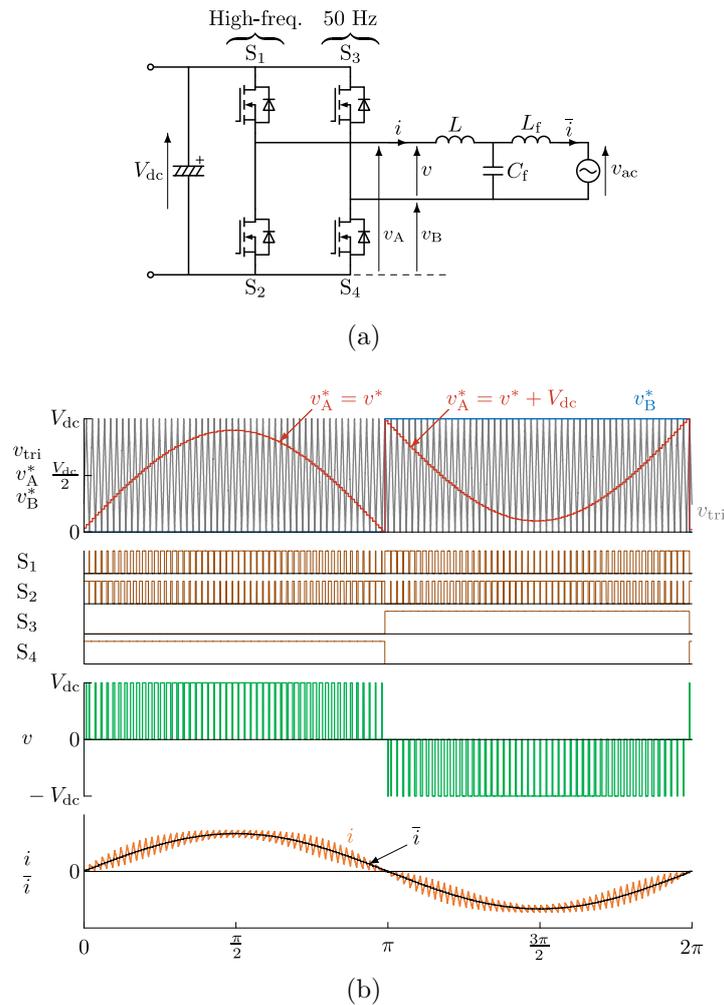


Fig. 2.9: H-bridge PWM converter with hybrid modulation [23].  
 (a) Circuit configuration. (b) Operating waveforms.

ユニポーラ変調の端子電圧  $v$  は、 $V_{dc}$  から 0、または  $-V_{dc}$  から 0 に変化し、その周波数はスイッチング周波数の 2 倍である。このため、端子電流  $i$  のリップルを低減でき、フィルタを小型化できる。還流期間に直流リンクコンデンサはバイパスされるため、流入するリップル電流は小さい。これらの理由から、ユニポーラ変調はバイポーラ変調よりも回路の高効率化および小型化に有利である。しかし、高周波のコモンモード電圧を発生するため、トランスレス方式の太陽光発電用電力変換器として用いることはできない。

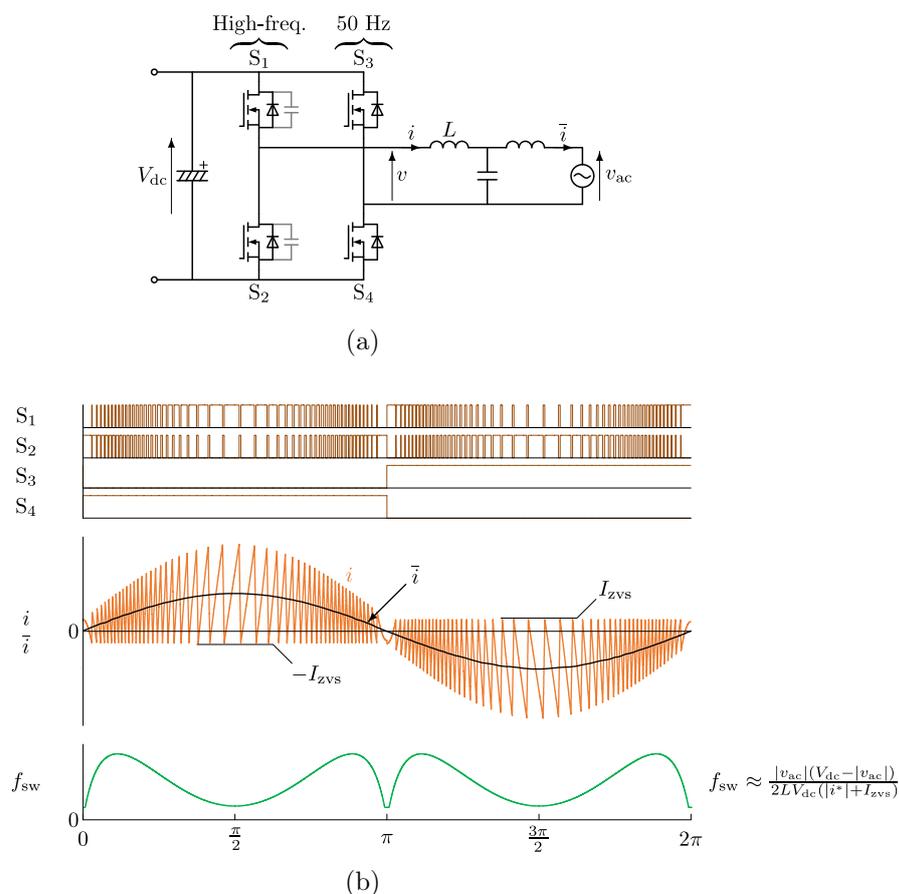


Fig. 2.10: H-bridge PWM converter capable of zero voltage switching (ZVS) [24–26]. (a) Circuit configuration. (b) Operating waveforms.

### 2.5.1.2 一方のレグが極性切替を行う H ブリッジ PWM 変換器

Fig. 2.9 に、一方のレグを系統周波数でスイッチングする H ブリッジインバータの回路構成と動作波形を示す。これは、2つのスイッチング周波数を組み合わせた変調方式であることから、ハイブリッド変調 (Hybrid modulation) [23] と呼ばれる。Fig. 2.8(c) のユニポーラ変調では、 $v_A^*$ ,  $v_B^*$  を直流リンクの中間電位  $V_{dc}/2$  に関して対称に与えるが、 $v_A^* - v_B^* = v^*$  であればよい。そこで、Fig. 2.9(b) のように  $v_A^*$ ,  $v_B^*$  を与えると、スイッチ  $S_4$  ( $S_3$ ) は、 $v^*$  が正のときオン (オフ)、負のときオフ (オン) し、端子電圧  $v$  の極性切替を行う。一方のレグのみが高周波でスイッチングを行うため、スイッチング損失を低減できる。端子電圧  $v$  は 3 レベル波形となるため、端子電流  $i$  のリップルや交流インダクタの鉄損を低減できる。還流期間に直流リンクコンデンサはバイパスされるため、流

入するリップル電流は小さい。このように、ハイブリッド変調は効率面で優れるが、系統周波数の方形波コモンモード電圧を発生するため、トランスレス方式には適さない。

### 2.5.1.3 ZVS を行う H ブリッジ PWM 変換器

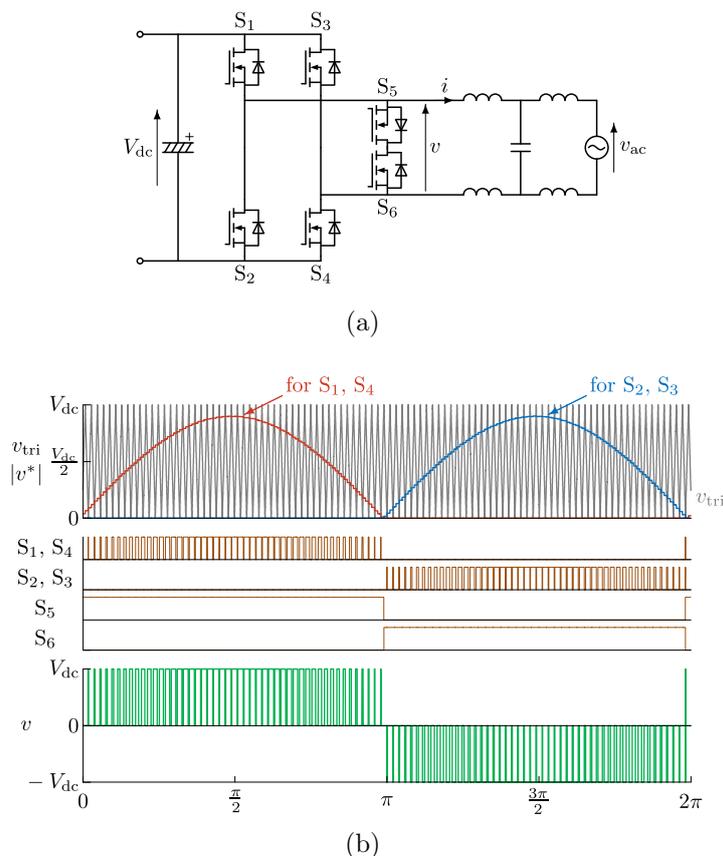
Fig. 2.10 に、零電圧スイッチング (ZVS: Zero Voltage Switching) を行う H ブリッジ変換器の回路構成と動作波形を示す [24-26]。回路構成とスイッチ  $S_3$ ,  $S_4$  の動作は Fig. 2.9 と同じであるが、高周波スイッチングするスイッチの出力容量を考慮する点が異なる。スイッチング毎に端子電流  $i$  が零クロス点を持つように制御し、 $S_1$  がターンオフする前に  $i \geq I_{zvs}$ ,  $S_2$  がターンオフする前に  $i \leq -I_{zvs}$  とする。すると、デッドタイム中に出力容量が充放電され、ターンオン前に逆並列ダイオードが導通し、ZVS ターンオンとなる。ここで、 $I_{zvs}$  は、出力容量の充放電に必要な電流の最小値である。この動作は、DC-DC コンバータにおいてはよく知られてきた [27]。

この ZVS 動作は補助共振回路を必要としない上、Fig. 2.9 のハイブリッド変調と比較し、スイッチング損失をさらに低減できる。端子電流  $i$  のリップルによって電流ピーク値が系統電流の約 2 倍にもなるため、導通損が増加するが、高周波スイッチングするレグを多重化 (インターリーブ化) すればフィルタの負担を低減できる [24-26]。しかし、スイッチング周波数が増えるため、フィルタの設計には一段と注意が必要である。提案されている制御の実装にはヒステリシス制御器や Lookup Table が用いられ、電流ピーク値や零クロス点の正確な検出を必須としている。

### 2.5.1.4 交流バイパススイッチを追加した H ブリッジ変換器

Fig. 2.11 に、交流端子間に双方向スイッチを接続した H ブリッジ変換器の回路構成と動作波形を示す [28]。電圧指令値が  $v^* \geq 0$  の  $180^\circ$  期間、 $S_5$  をオンし、 $S_1$  と  $S_4$  を同時に PWM 制御する。一方、 $v^* < 0$  の  $180^\circ$  期間、 $S_6$  をオンし、 $S_2$  と  $S_3$  を同時に PWM 制御する。H ブリッジ変換器のスイッチがオフのとき、 $S_5$ ,  $S_6$  とその逆並列ダイオードが導通して零電圧が出力され、端子電圧  $v$  は 3 レベル波形となる。端子電流  $i$  のリップルは Fig. 2.9(b) のハイブリッド変調の場合と同様であり、その利点も類似している。

この動作では、還流期間に直流側と交流側が切り離されるため、漏えい電流の経路を遮断し、抑制できる。スイッチが 2 つ増加するが、導通するスイッチは常に 2 つであり、



**Fig. 2.11: HERIC converter [28]. (a) Circuit configuration. (b) Operating waveforms.**

オン損失は増加しない。高周波スイッチングするスイッチは、Fig. 2.9 のハイブリッド変調と同様に常に 2 つであるため、スイッチング損失を低減できる。さらに、Hブリッジ変換器のダイオードは導通しないため、リカバリ損失も発生しない。

この回路方式は、HERIC (Highly Efficient and Reliable Inverter Concept) コンバータと呼ばれ、Sunways 社<sup>†</sup>によって特許が取られている。欧州 230 V 単相 2 線式系統用 [29] だけでなく、Fig. 2.11 の構成を 3 回路用いた 400 V 三相 3 線式系統用の製品も商品化されている [30]。

<sup>†</sup>2014 年、Sunways 社の太陽光インバータ部門は Shunfeng 社の子会社 SF-PV に売却された [31]。

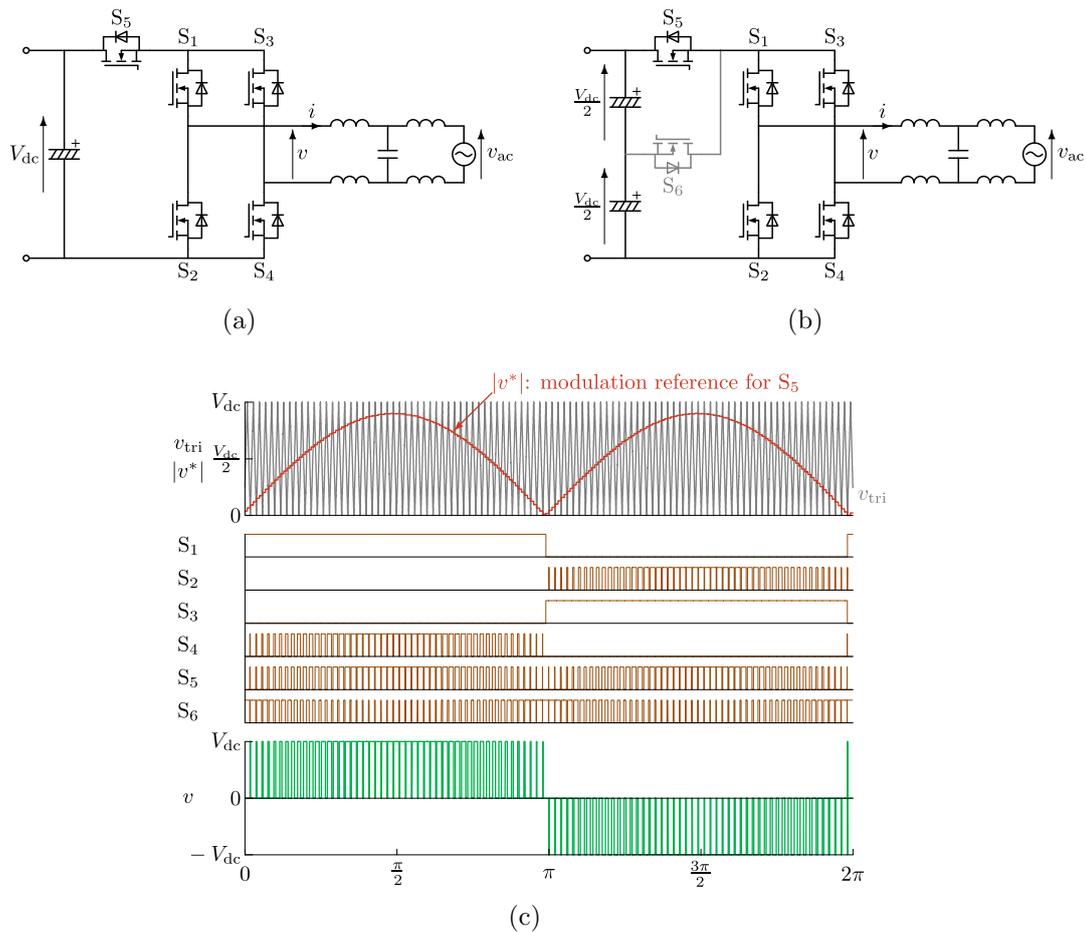


Fig. 2.12: Circuit configurations of (a) H5 converter [32] and (b) oH5 converter [33]. (c) Operating waveforms.

### 2.5.1.5 直流デカップリングスイッチを挿入した H ブリッジ変換器

Fig. 2.12 に、直流端子の正側にスイッチを直列接続した H ブリッジ変換器の回路構成と動作波形を示す [32, 33]。特に Fig. 2.12(a) は、SMA 社によって特許が取られた回路方式で H5 コンバータと呼ばれ、商品化されている [34]。電圧指令値が  $v^* \geq 0$  の  $180^\circ$  期間、スイッチ  $S_1$  をオンし、 $S_4$  と  $S_5$  を同時に PWM 制御する。一方、 $v^* < 0$  の  $180^\circ$  期間、 $S_3$  をオンし、 $S_2$  と  $S_5$  を同時に PWM 制御する。 $S_5$  がオフのとき、端子電流  $i$  は  $S_1, S_3$  とその逆並列ダイオードを還流し、零電圧が出力され、端子電圧  $v$  は 3 レベル波形となる。端子電流  $i$  のリップルは Fig. 2.9(b) のハイブリッド変調の場合と同様である。

これらの回路方式は、Fig. 2.9 のハイブリッド変調と同様の利点を有する上、還流期間にオフした  $S_2, S_4, S_5$  によって直流側と交流側を分離するため、漏えい電流の経路を

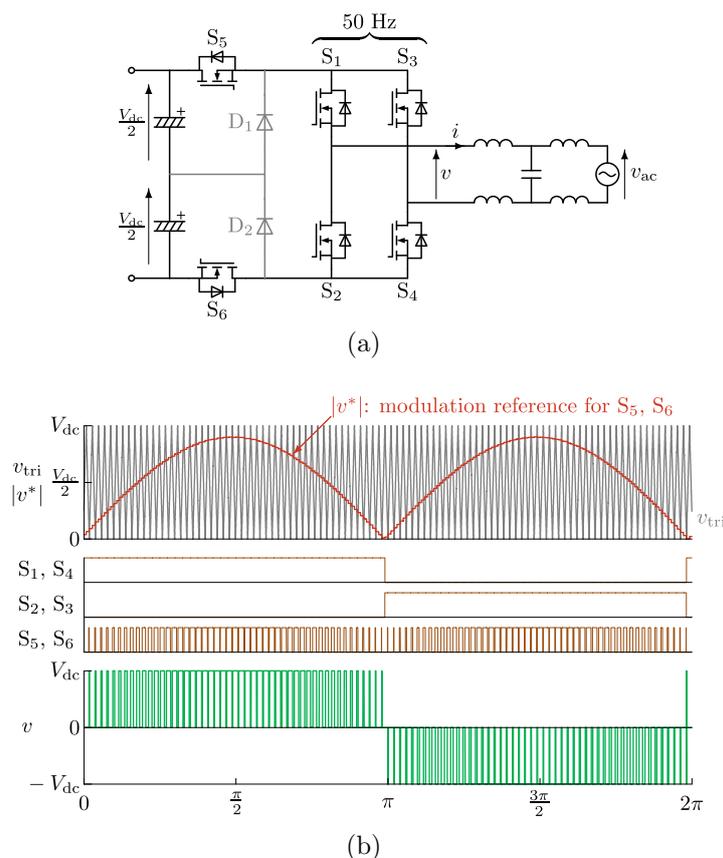


Fig. 2.13: H-bridge converter with dc-bypass switches and clamping diodes [35,36]. (a) Circuit configuration. (b) Operating waveforms.

遮断できる。しかし、実際には、Fig. 2.12(a) の H5 コンバータでは、スイッチの出力容量等を介して漏えい電流が流れる可能性がある。そこで、Fig. 2.12(b) のように  $S_6$  を追加し、 $S_5$  と相補的に動作させると、還流期間を含め、すべての動作状態で共通モード電圧を  $V_{dc}/2$  一定に保持できる。さらにこの場合、 $S_5$  と  $S_6$  の耐圧は  $S_1 \sim S_4$  の半分がよく、また、 $S_6$  に電流はほとんど流れない。ただし、両回路方式とも、最大で3つのスイッチが導通するため、オン損失の点では不利である。

Fig. 2.13 に、直流端子の正負両側にスイッチとダイオードを接続した Hブリッジ変換器の回路構成と動作波形を示す [35,36]。  $S_5$  と  $S_6$  を同時に PWM 制御し、  $v^* \geq 0$  の  $180^\circ$  期間、スイッチ  $S_1$  と  $S_4$  をオンし、  $v^* < 0$  の  $180^\circ$  期間、  $S_2$  と  $S_3$  をオンする。  $S_5, S_6$  がオフのとき、端子電流  $i$  は  $S_1 \sim S_4$  とその逆並列ダイオードを還流し、零電圧が出力され、端子電圧  $v$  は 3 レベル波形となる。端子電流  $i$  のリップルは Fig. 2.9(b) のハイブリッド変調の場合と同様である。

この回路方式は、Fig. 2.9 のハイブリッド変調と同様の利点を有する上、ダイオード  $D_1$ 、 $D_2$  が  $V_{dc}/2$  にクランプされるため、還流期間を含め、すべての動作状態で共通モード電圧を  $V_{dc}/2$  一定に保持できる。最大で4つのスイッチが導通するためオン損失は増加するが、 $S_5$  と  $S_6$  に印加する電圧は  $V_{dc}/2$  となるため、スイッチング損失を半減できる。

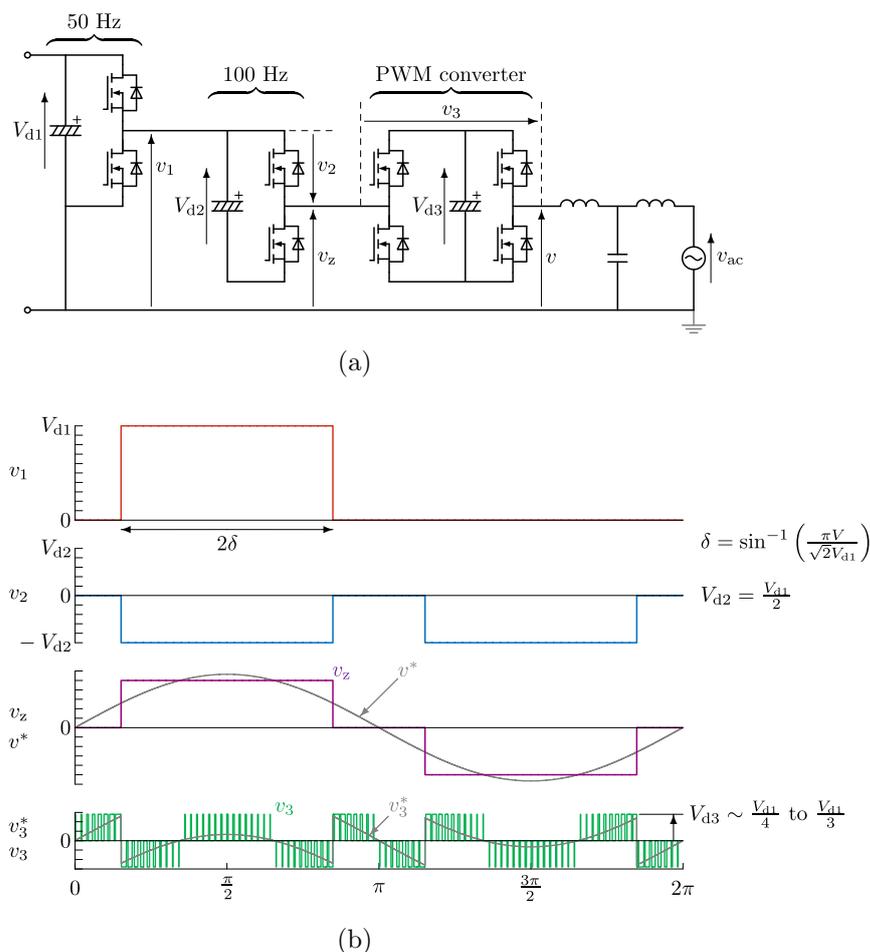
#### 2.5.1.6 チョップパ回路を直列接続した H ブリッジ変換器

Fig. 2.14 に、2 台のチョップセルを直列接続した H ブリッジ変換器の回路構成と動作波形を示す [37-39]。1 段目のチョップパは正の方形波電圧  $v_1$  を、2 段目のチョップパは負の方形波電圧  $v_2$  を出力する。H ブリッジ変換器は直列形アクティブフィルタとして動作し、チョップパの合成出力電圧  $v_z = v_1 + v_2$  に含まれる高調波電圧を補償する。2 段目のチョップパの直流コンデンサ電圧は  $V_{d2} = V_{d1}/2$  とし、耐圧は1段目の1/2 でよい。チョップパのスイッチング周波数は系統周波数またはその2倍であり、スイッチング損失を無視できる。H ブリッジ変換器の直流コンデンサ電圧  $V_{d3}$  は直流入力電圧  $V_{d1}$  の1/4 ~ 1/3 でよいため、耐圧、スイッチング損失、そして交流インダクタの鉄損を低減できる。常に4つのスイッチが導通するが、この回路には低オン抵抗のスイッチング素子を使用できるため、オン損失の増加は抑制できる。

Fig. 2.14 の回路は、単相2線式系統に接続すると、太陽電池の対地電位を接地電位に保持できるため、薄膜太陽電池との併用に適している。このため、Fig. 2.14 の構成を3回路用いた欧州 230/400 V 三相3線式系統用の製品が OMRON 社により商品化されている [40]。

#### 2.5.1.7 電圧の異なる H ブリッジ変換器を直列接続した変換器

Fig. 2.15 に、3 台の H ブリッジ変換器を直列接続した回路構成と動作波形を示す [41,42]。直流コンデンサ電圧の異なる H ブリッジ変換器によって、多レベルの端子電圧  $v$  を出力する。直流リンクに接続した H ブリッジ変換器のスイッチング周波数は系統周波数であり、スイッチング損失を無視できる。2 段目の直流コンデンサ電圧は  $V_{d2} = V_{d1}/2$  であり、耐圧は1段目の1/2 でよく、系統周波数の4倍の周波数で動作するため、スイッチング損失も小さい。高周波スイッチングする3段目の直流コンデンサ電圧  $V_{d3}$  は直流入



**Fig. 2.14: Zig-zag-connected chopper converter with an H-bridge converter [37–39]. (a) Circuit configuration. (b) Operating waveforms.**

力電圧  $V_{d1}$  の 1/4 程度でよいから、耐圧、スイッチング損失、そして交流インダクタの鉄損を低減できる。端子電圧  $v$  は 13 レベル波形となり、フィルタを小型化できる。

方形波のコモンモード電圧を抑制するためには、1 段目の H ブリッジ変換器の交流端子間にさらに双方向スイッチを接続し、Fig. 2.11 の HERIC コンバータのように、零電圧を出力する必要がある。この回路には低オン抵抗のスイッチング素子を使用できるが、常に 6 つのスイッチが導通するため、オン損失の点では不利である。三菱電機から製品化されていたが、現在は生産を終了している [43]。

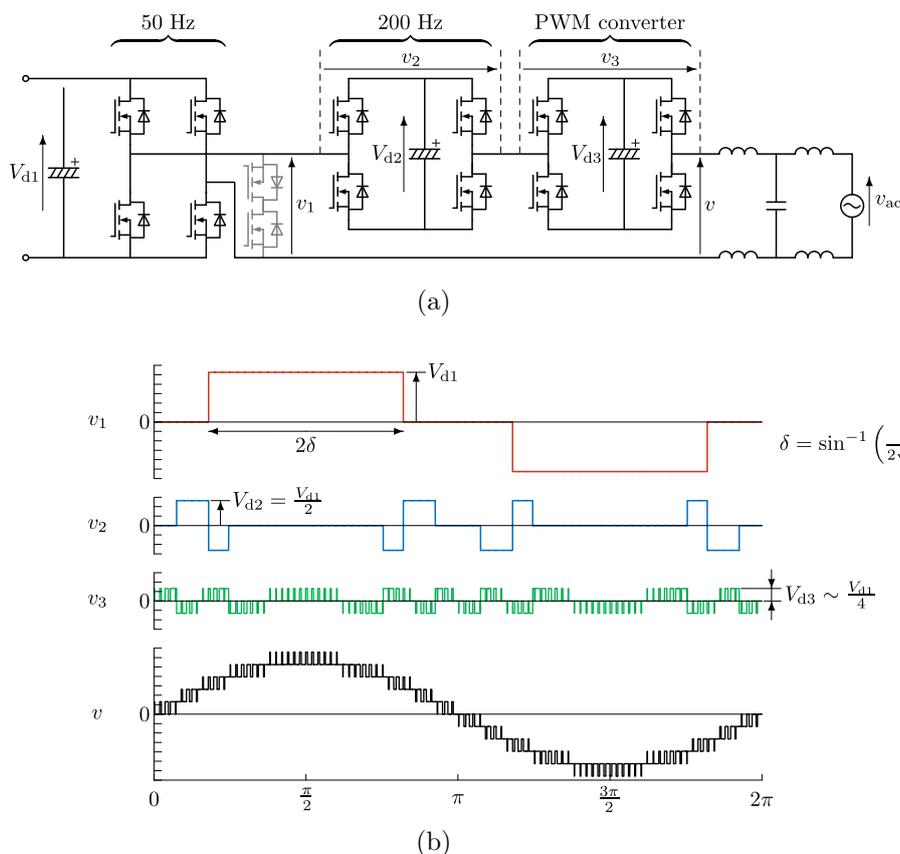


Fig. 2.15: Asymmetric cascaded H-bridge converters [41, 42].  
 (a) Circuit configuration. (b) Operating waveforms.

### 2.5.1.8 降圧コンバータで系統電流制御を行う変換器

Fig. 2.16 に、降圧コンバータを接続した H ブリッジ変換器の回路構成と動作波形を示す [44, 45]。降圧コンバータは全波整流波形  $v_{|ac|}$  を出力し、H ブリッジ変換器は系統周波数で動作して  $v_{|ac|}$  の極性切替を行う。降圧コンバータには通常の PWM 制御も適用できるが、Fig. 2.9(b) の電流波形のように制御して ZVS 動作を行うことにより、スイッチング損失を低減できる。H ブリッジ変換器には、スイッチング特性を考慮することなく低オン損失のスイッチング素子を使用できる。共通モード電圧は系統周波数の 2 倍の周波数で変動する全波整流波形となる。

Fig. 2.17 に、2 台の降圧コンバータを正負対称接続した H ブリッジ変換器の回路構成と動作波形を示す [46]。Fig. 2.16 と同様に、降圧コンバータは全波整流波形  $v_{|ac|}$  を出力し、H ブリッジ変換器は  $v_{|ac|}$  の極性切替を行う。ここで、Fig. 2.17(b) のように、常に

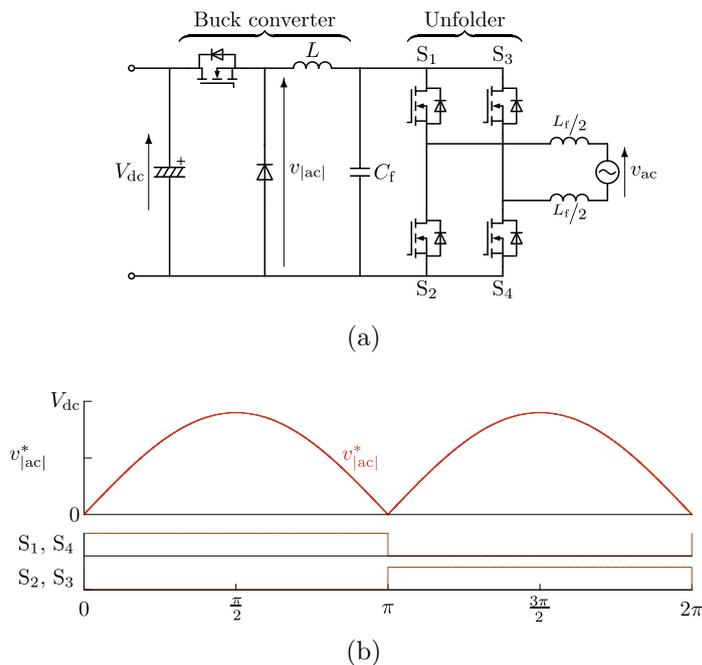


Fig. 2.16: DC-|AC| buck converter, and H-bridge converter acting as a grid-frequency unfolder [44, 45]. (a) Circuit configuration. (b) Operating waveforms.

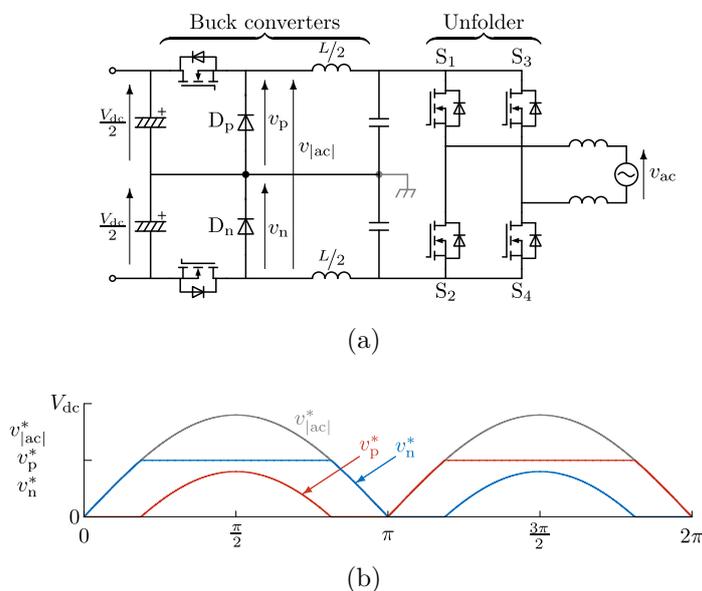
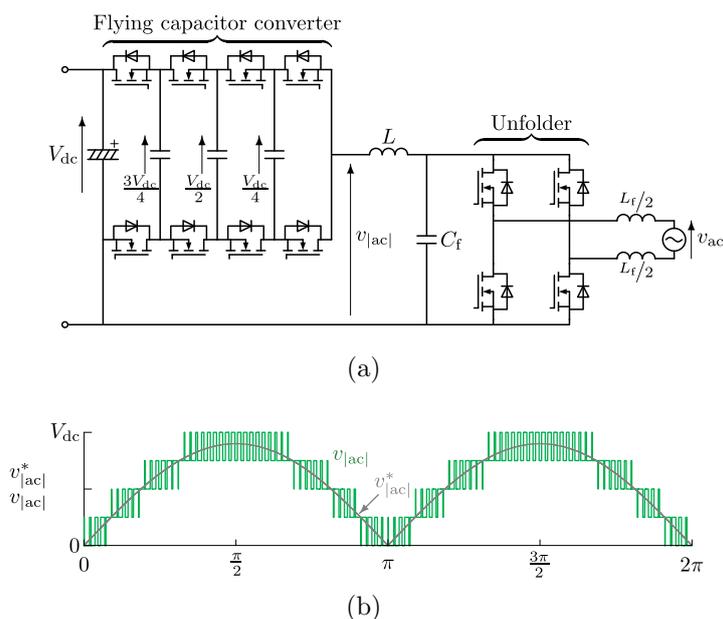


Fig. 2.17: Symmetrically connected DC-|AC| buck converters, and H-bridge converter acting as a grid-frequency unfolder [46]. (a) Circuit configuration. (b) Operating waveforms.



**Fig. 2.18: 5-Level FC DC-|AC| converter, and H-bridge converter acting as a grid-frequency unfolder [49–51]. (a) Circuit configuration. (b) Operating waveforms.**

ちらか一方の降圧コンバータのみを動作させる。最大で4つのスイッチが導通するためオン損失は増加するが、各降圧コンバータに印加する電圧は  $V_{dc}/2$  となるため、スイッチング損失を低減できる。また、正負対称接続により、コモンモード電圧を一定に保持できる。この回路方式は STECA 社によって特許が取られ、製品化されている [47]。

Fig. 2.18 に、Fig. 2.16(a) の降圧コンバータをフライングキャパシタ方式のマルチレベル変換器 [48] に置き換えた回路構成と動作波形を示す [49–51]。Fig. 2.18 の場合、 $v_{|ac|}$  は5レベル波形、等価スイッチング周波数は4倍となり、交流インダクタとフィルタを大幅に小型化できる。スイッチとコンデンサの個数が増加するが、7レベルフライングキャパシタ変換器に GaN MOSFET の 120 kHz スwitching を適用し、小型化と高効率化を両立した研究例が報告されている [51]。

Fig. 2.19 に、2組の降圧コンバータを並列接続した回路構成と動作波形を示す [52]。スイッチ  $S_1$ 、 $S_4$  とダイオード  $D_1$  から成る降圧コンバータは系統電圧が正の半周期動作し、 $S_2$ 、 $S_3$ 、 $D_2$  から成る降圧コンバータは負の半周期動作する。この回路方式は4つのスイッチで構成でき、コモンモード電圧は全波整流波形となるが高周波成分は含まない。ただし、2つの交流インダクタ  $L$  の特性のばらつきが系統電流の正負非対称につながる

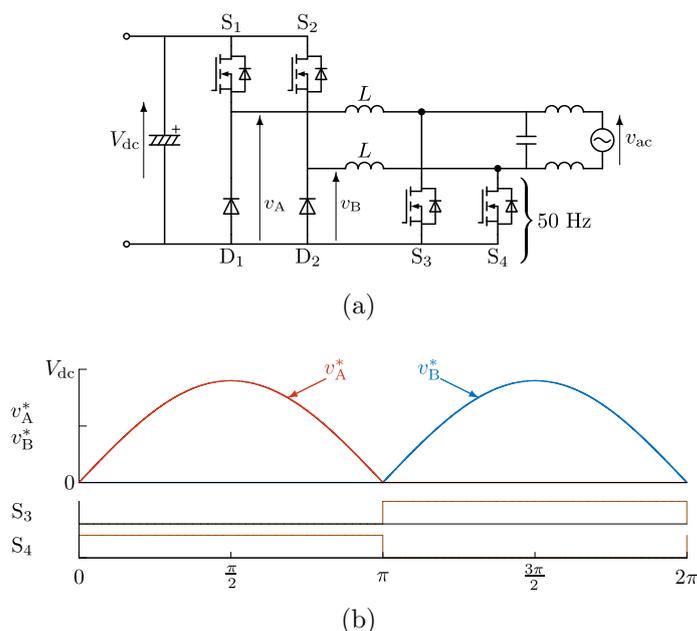


Fig. 2.19: Dual buck converters with return switches [52]. (a) Circuit configuration. (b) Operating waveforms.

ため、インダクタの厳密な設計が必要となる。

### 2.5.1.9 昇圧コンバータとの協調制御を行う H ブリッジ変換器

Fig. 2.20 に、昇圧コンバータを接続した H ブリッジ変換器の回路構成と動作波形を示す [53,54]。直流電圧  $V_{dc}$  と交流端子電圧指令値の絶対値  $|v^*|$  の大小関係に応じて、昇圧コンバータ、H ブリッジ変換器のどちらか一方のみをスイッチングし、系統電流制御を行う。このとき、昇圧コンバータは必要最小限の昇圧動作を行い、直流リンク電圧  $v_C$  は最小となる。この協調制御により、回路の平均スイッチング周波数を低減し、スイッチング損失を低減する。H ブリッジ変換器の PWM 制御休止期間、昇圧コンバータの電圧制御によって系統電流を制御する必要があるが、この制御系の設計が困難であることが指摘されている [55]。また、 $v_C$  に含まれる系統周波数の 2 倍の周波数および高周波のリップルがコモンモード電圧として現れる。2.2 節で述べたように、我が国の 200 V 単相 3 線式系統用システムでは、昇圧コンバータはほとんど動作しないため、この回路方式の適用には向かない。

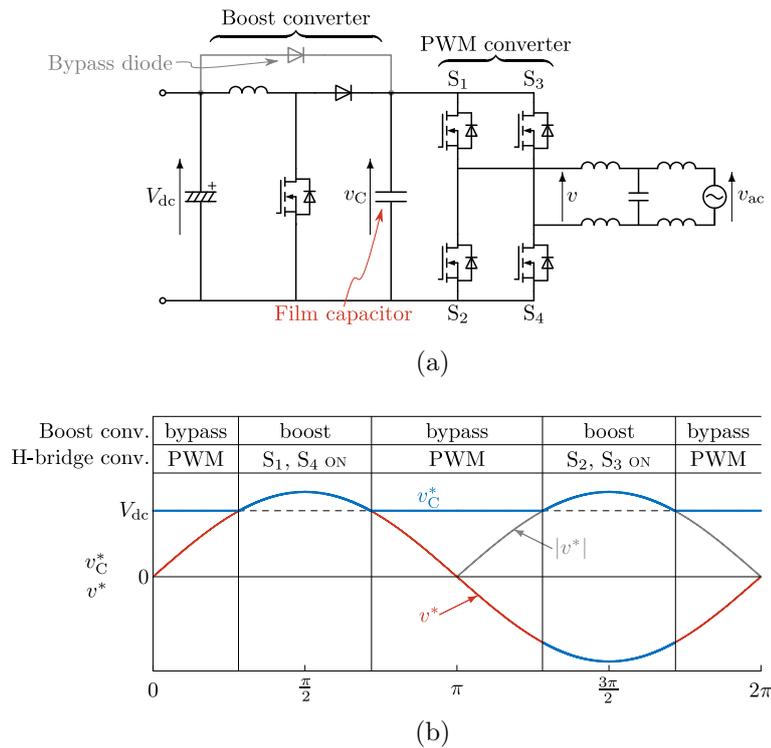


Fig. 2.20: Boost converter and H-bridge converter with cooperative control [53,54]. (a) Circuit configuration. (b) Operating waveforms.

2.5.1.10 3 レベル NPC インバータ

Fig. 2.21 に、NPC (Neutral Point Clamped) インバータ [56] の 1 レグを太陽光発電用の単相変換器に適用した回路構成と動作波形を示す [57]。S<sub>1</sub> と  $\bar{S}_1$ 、S<sub>2</sub> と  $\bar{S}_2$  はそれぞれ相補的に動作させる。S<sub>1</sub> と S<sub>2</sub> を介して V<sub>dc</sub>、S<sub>2</sub> または  $\bar{S}_1$  を介して零電圧、 $\bar{S}_1$  と  $\bar{S}_2$  を介して -V<sub>dc</sub> を出力し、端子電圧 v は 3 レベル波形となる。端子電流 i のリップルは Fig. 2.9(b) のハイブリッド変調の場合と同様である。

この回路は、単相 2 線式系統に接続すれば、太陽電池の対地電位を一定 (-V<sub>dc</sub>) に保持できるが、Fig. 2.11 ~ Fig. 2.13 等の H ブリッジ変換器を基にした回路方式と比較すると、同じ系統電圧 v<sub>ac</sub> に対して必要な直流電圧が 2 倍となる。しかし、Fig. 2.21(a) の構成は、太陽電池アレイの開放電圧が最大 900 V にもなる欧州 230 V 単相 2 線式系統用であっても、耐圧 600 V のスイッチング素子を使用でき、スイッチング損失やオン損失を低減できる。

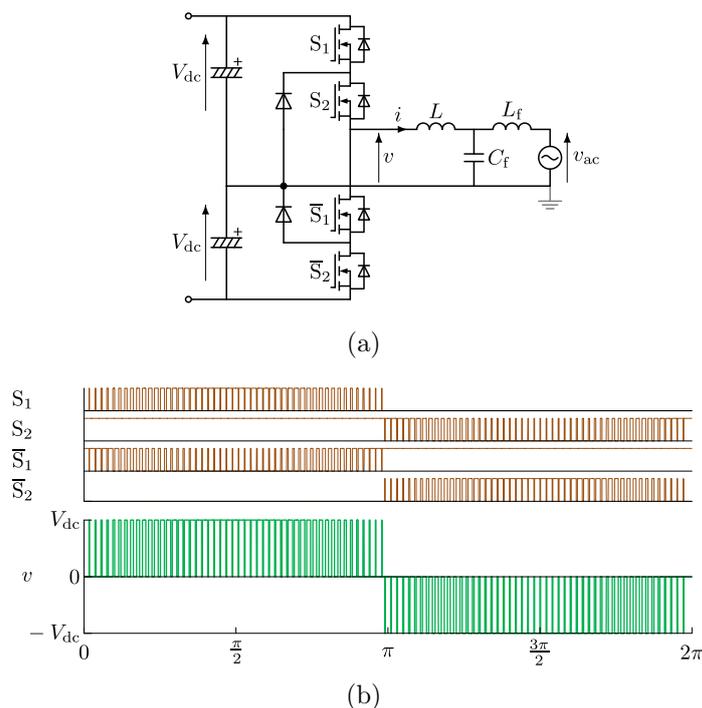


Fig. 2.21: Three-level NPC inverter [56, 57]. (a) Circuit configuration. (b) Operating waveforms.

## 2.5.2 三相変換器

### 2.5.2.1 三相 PWM インバータ

Fig. 2.22 に、三相 PWM インバータの回路構成と動作波形を示す。一般的な三相 PWM インバータでは、直流リンク電圧  $V_{dc}$  をほぼ一定に平滑し、PWM 制御により 6 つのスイッチを常に高周波でスイッチングする。端子相電圧は 2 レベルパルス波形となる。絶縁方式の場合は、Fig. 2.22(b) のように、端子相電圧指令値に零相電圧を重畳 [22] することにより、直流リンク電圧を低減できる。

### 2.5.2.2 一相 PWM 制御法を用いた三相 PWM インバータ

Fig. 2.23 に、一相 PWM 制御法 [58–63] を適用する三相 PWM インバータの回路構成とその動作波形を示す。Fig. 2.22(a) と Fig. 2.23(a) の違いは、直流リンクコンデンサの静電容量のみであり、Fig. 2.23(a) では小さい静電容量のフィルムキャパシタを使

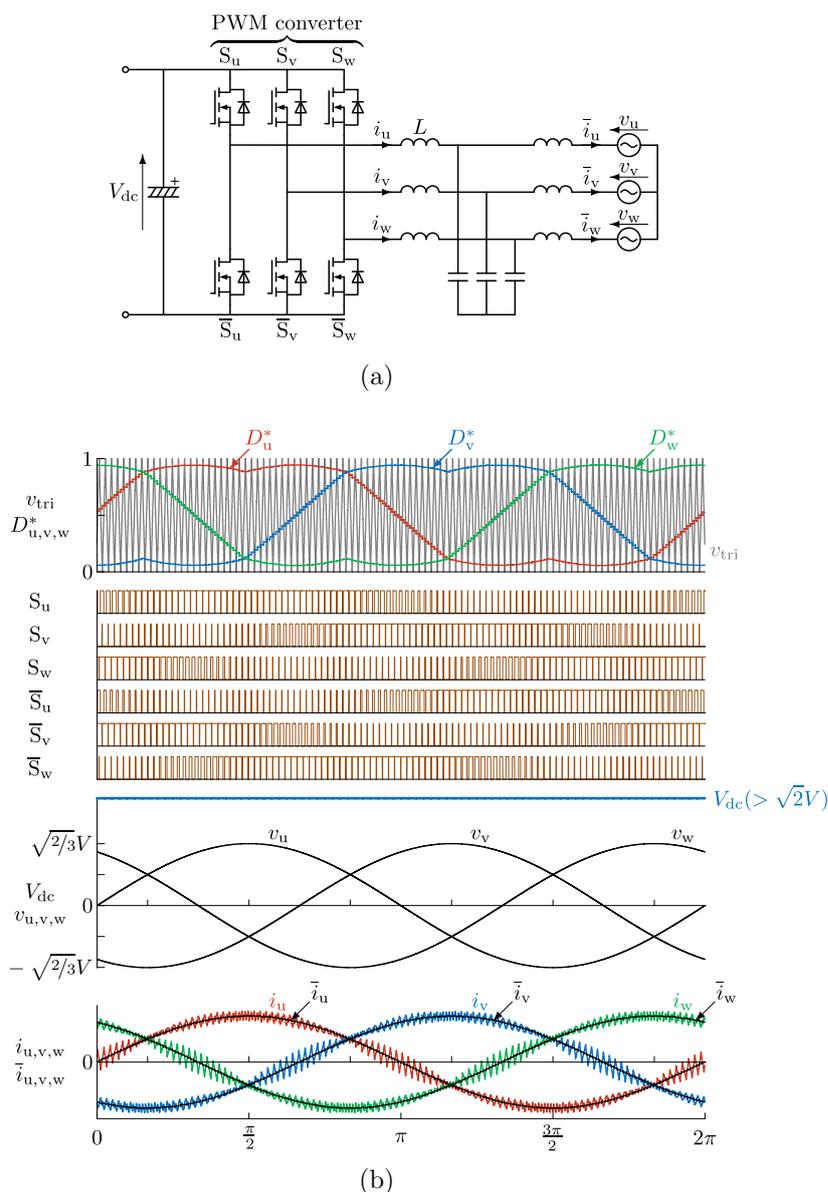


Fig. 2.22: Three-phase PWM inverter. (a) Circuit configuration. (b) Operating waveforms.

用する。一相 PWM 制御法とは、 $60^\circ$  期間毎に中間の相電圧を有する一相の電流のみを PWM 制御すれば、三相すべての電流を正弦波に制御できるというもので、その原理は文献 [59, 60] によって数学的に証明されている。ただし、直流リンク電圧  $v_c$  は系統周波数の 6 倍の周波数で脈動する三相ブリッジ整流波形になる。一相 PWM 制御法では、平均スイッチング周波数を  $1/3$  に低減できる上、電圧・電流実効値の大きい二相に対してスイッチングを行わないため、スイッチング損失を大幅に低減できる。

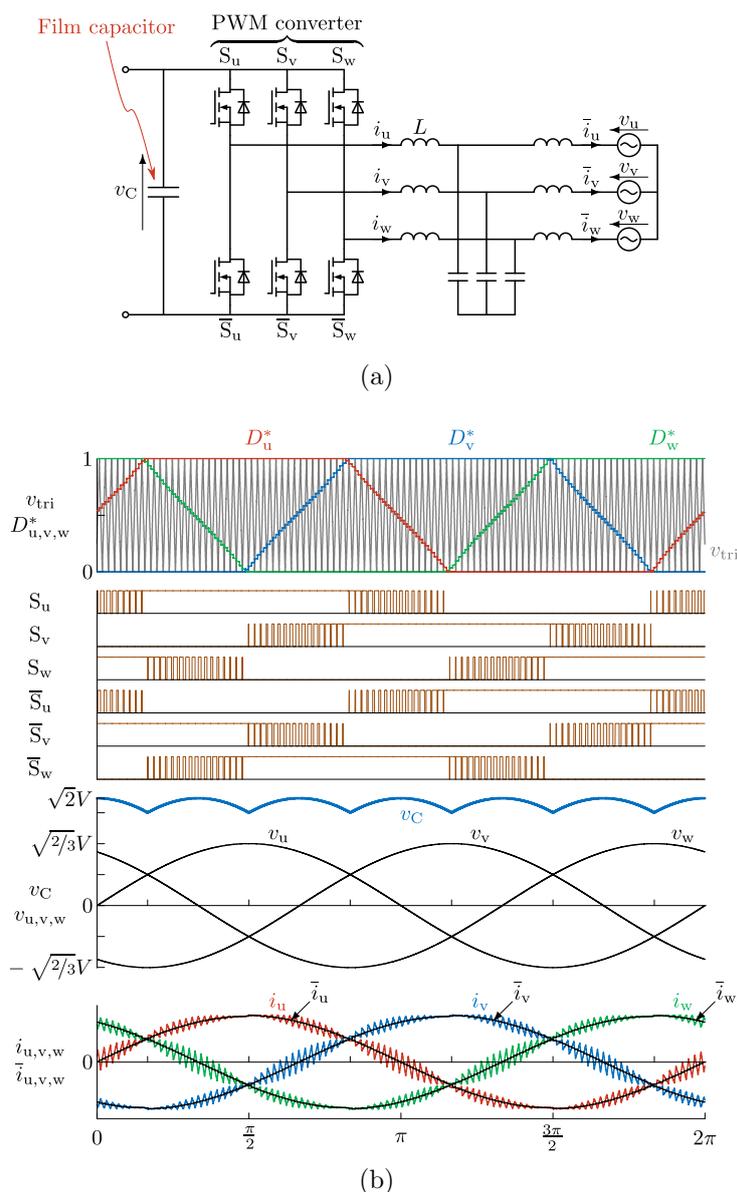


Fig. 2.23: Three-phase inverter with one-leg PWM control [58–63].

(a) Circuit configuration. (b) Operating waveforms.

### 2.5.2.3 ZVS を行う三相インバータ

Fig. 2.24 に、ZVS を行う三相インバータの回路構成と動作波形を示す [64–66]。Fig. 2.10 と同様に、スイッチング毎に端子電流  $i$  が零クロス点を持つように制御することにより、補助共振回路なしで ZVS 動作できる。ハーフブリッジ変換器を用いると、Hブリッジ変換器の場合よりもスイッチング周波数の変動が大きいため、これを抑制するような電

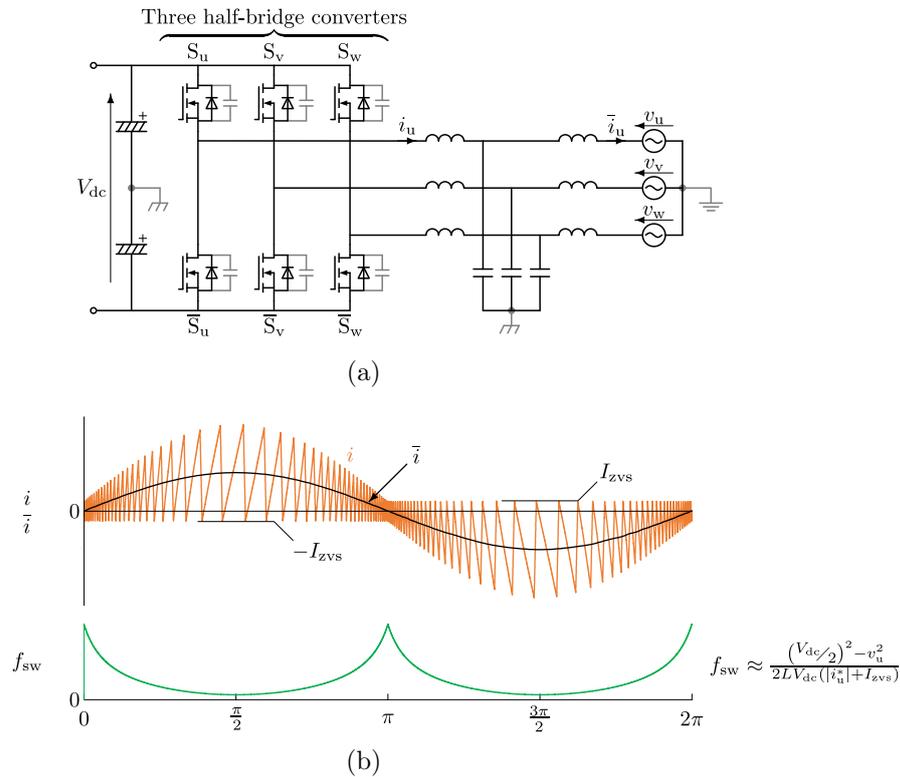


Fig. 2.24: Three-phase inverter capable of ZVS [64–66]. (a) Circuit configuration. (b) Operating waveforms.

流リップルの与え方も検討されている [65,66]。端子電流  $i$  のピーク値が系統電流の 2 倍以上に達するため、せいぜい数 kW 程度の応用に限られる。

#### 2.5.2.4 T 型 NPC インバータ

Fig. 2.25 に、T 型 NPC インバータの回路構成を示す [56,67,68]。各相レグの動作は Fig. 2.21 と同様であり、端子相電圧は 3 レベル波形となる。Fig. 2.22 の 2 レベルインバータと比較して、スイッチング時にスイッチに印加する電圧を半減でき、スイッチング損失を低減できる。

欧州・米国の三相系統用システムでは、直流 1000 V を適用して直流側の導通損失とコストの低減を図っているが、高い直流電圧はスイッチング損失の増加を招く。T 型 NPC インバータは、Fig. 2.21 の NPC インバータとは異なり、オン損失をほとんど増加せずにスイッチング損失を低減できるため、直流 1000 V のシステムに適している。1200 V

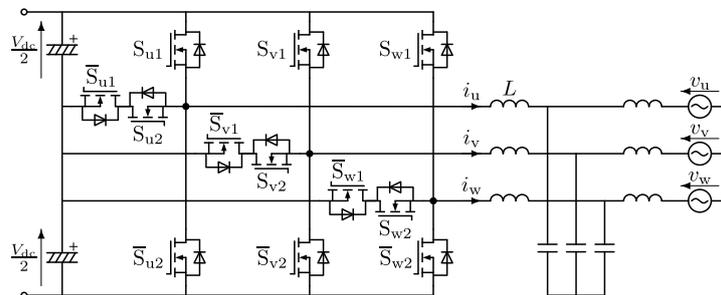
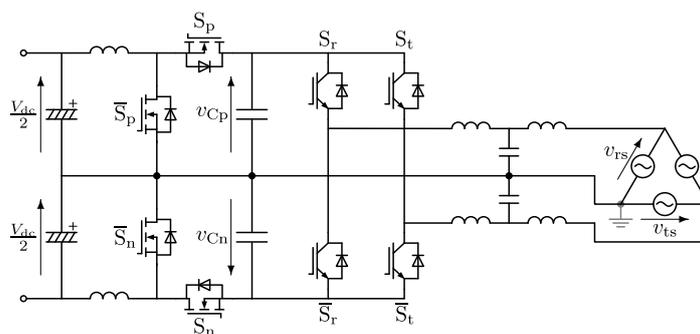
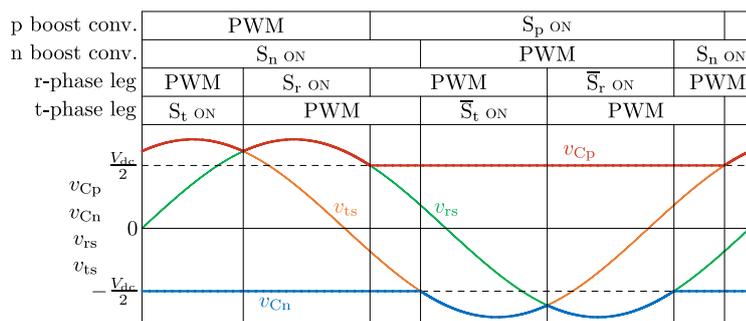


Fig. 2.25: Three-phase T-type NPC inverter [56, 67, 68].



(a)



(b)

Fig. 2.26: Symmetrically connected boost converters and half-bridge inverters for a three-phase three-wire grid the s-phase of which is grounded [70, 71]. (a) Circuit configuration. (b) Operating waveforms.

耐圧のスイッチング素子の進化に伴い、数十 kW の製品でも採用例が見られる [69]。我が国でも、規制緩和や周辺部品の高圧化による直流 1000 V システムへの移行を見据え、T 型 NPC インバータを用いたメガソーラー用製品の開発が進められている [17-19]。

### 2.5.2.5 昇圧コンバータとの協調制御を行う三相 3 線式 S 相接地システム用インバータ

Fig. 2.26 に、2 台の昇圧コンバータを正負対称接続した三相 3 線式 S 相接地システム用インバータの回路構成と動作波形を示す [70,71]。この回路は、正負の昇圧コンバータと r 相・t 相のハーフブリッジインバータの 4 つのレグから成る。昇圧コンバータは、従来は一定に制御していた直流リンク電圧を、線間電圧  $v_{rs}$ ,  $v_{ts}$  と直流電圧  $\pm V_{dc}/2$  の最小値に合わせて変動させる。昇圧コンバータの動作時、r 相または t 相レグはスイッチングを休止する。この協調制御により、同時にスイッチングを行うレグは 2 つに限られ、常に 3 レグがスイッチングする Fig. 2.6 の従来回路と比較し、平均スイッチング周波数を 66.7% に低減でき、スイッチング損失を低減できる。また、正負対称接続した昇圧コンバータによって分割された電解コンデンサの midpoint を接地相である s 相に接続することで、直流リンク電圧の変動にかかわらず、太陽電池の対地電位を一定に保持できる。

## 2.6 本章のまとめ

本研究が対象とする 10 kW クラスの太陽光発電用電力変換器は低圧連系に区分され、低圧三相 3 線式システムに連系される。S 相接地という特有の接地方式のため、トランスレス方式を採用する場合、直流リンクコンデンサ電圧が高く、スイッチング損失が増加する。このため、他のシステムに比べ、電力変換効率が低い。高周波絶縁形を採用する場合、直流リンク電圧の低減と低耐圧のスイッチング素子の使用によって、連系インバータのスイッチング損失を低減することができる。このため、連系インバータの高効率化によって、トランスレス方式よりも高効率な太陽光発電用電力変換器を開発できる可能性がある。連系インバータの高効率化には、システム周波数スイッチングと高周波スイッチングの組み合わせやスイッチングの休止、多レベル化等によるスイッチング損失の低減が重要である。



## 第 3 章

# 高効率化可能な低圧三相連系用絶縁形電力変換器

本章では，低圧三相 3 線式系統に連系される電力変換効率の高効率化を図るため，高周波絶縁方式に注目した，小型・高効率化可能な新しい太陽光発電用電力変換器の回路構成を導出する。

### 3.1 本研究で提案する太陽光発電用電力変換器

本研究では，低圧三相 3 線式系統用の高周波絶縁方式の電力変換器を研究対象とする。絶縁方式では，太陽電池の出力の一端を接地することにより，太陽電池の対地電位を接地電位に保つことができるため，トランスレス方式よりもインバータの回路方式の自由度が高く，効率改善の余地がある。ただし，絶縁形 DC-DC コンバータにおける損失が加わるため，高効率な DC-DC コンバータの選択も重要である。

#### 3.1.1 三相系統連系インバータ

Fig. 3.1 に，絶縁形 DC-DC コンバータに一般的な三相 PWM インバータを接続した回路構成を示す。これを基準とし，系統連系インバータを高効率することに加え，小型化することを考える。

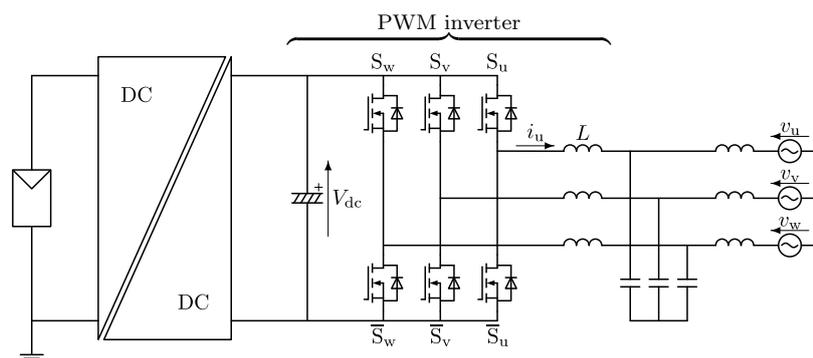


Fig. 3.1: Typical three-phase grid-connected inverter with an isolated dc-dc converter.

### 3.1.1.1 ソフトスイッチング

インバータに必要な受動部品を小型化するための方法の一つに、スイッチングの高周波化がある。しかし、スイッチング周波数を増加すると、スイッチング損失が増加するため、様々なソフトスイッチング技術が提案されている。たとえば、Fig. 2.24 の方法の場合、補助共振回路を追加せずに ZVS 動作可能であるが、大きなリップル電流がインバータとフィルタコンデンサに流れ、電流ピーク値は系統電流の2倍以上に達するため、数 kW 以上の電力変換器には向かない。基本的にソフトスイッチングを行うためには電流ピーク値が増加を伴うため、数 kW ~ 数十 kW 以上の電力変換器への適用は難しい。

### 3.1.1.2 3 レベルインバータ

種々の3レベルインバータ [48, 56, 67] の採用によって、スイッチング損失と交流インダクタの体積の両方を低減できる。たとえば、等価スイッチング周波数と電流リップルが同一の条件下では、Fig. 3.1 の2レベルインバータの場合と比較して、必要なインダクタンス値を1/2に低減でき、その蓄積エネルギーを1/2に低減できる。インダクタの体積が蓄積エネルギーに比例すると仮定すると、体積は1/2となる。なお、商用周波数のリアクトルなどでは、縦横高さを  $a$  倍した場合、鉄心と巻線の断面積は  $a$  の2乗に比例するため、磁束密度と電流密度、周波数が同じであれば、総磁束とアンペアターンの積、すなわち、リアクトルの容量、もしくは（蓄積エネルギーに比例する）皮相電力は  $a$  の4乗に比例する。体積は3乗に比例するため、リアクトルの体積は容量の3/4乗に比例す

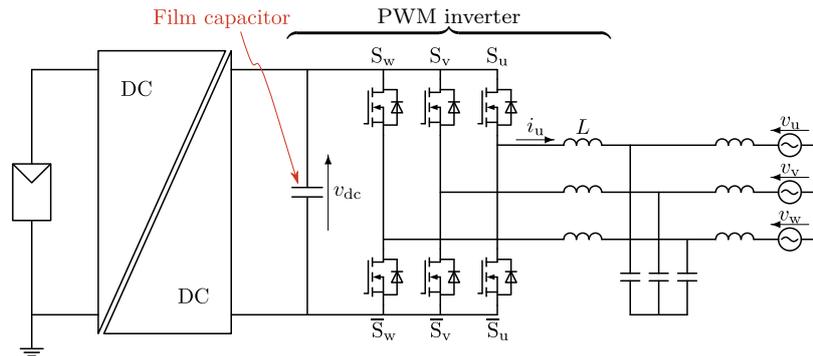


Fig. 3.2: Three-phase inverter with one-leg PWM control with an isolated dc-dc converter.

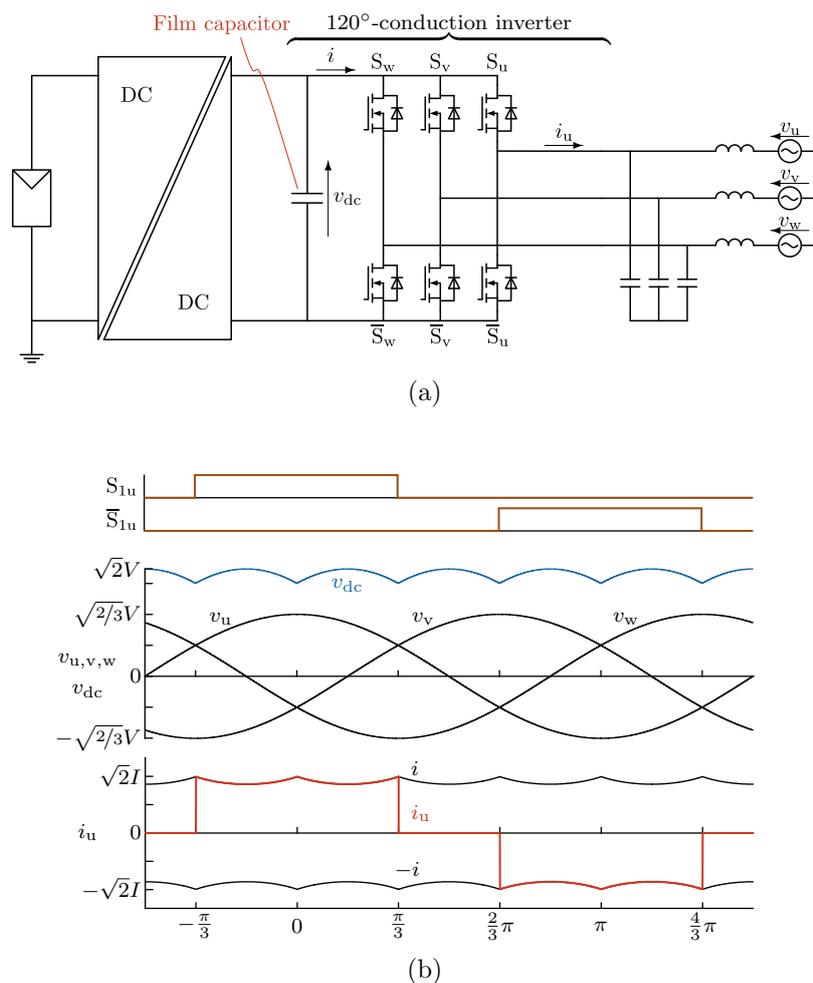
るとするスケールメリットの考え方もある。発電機等が大型化する理由もここにある。損失は体積，すなわち3乗に比例し，放熱面積は2乗に比例するため，実際には，ある程度容量が大きくなると上記のスケールメリットは熱的に限界を迎える。熱的な限界に達した設計では，体積に比例して表面積を増加するような工夫，たとえば扁平化が必要になる。簡単化のために，インダクタ4素子を2直列，2並列とした場合を考えると，1素子の場合に比べて，インダクタンスは同じであるが，電流定格を2倍にすることができる。この場合，体積は4倍になっており，蓄積エネルギーに比例することになる。本論文では後者の場合を考える。

### 3.1.1.3 一相 PWM 制御法

Fig. 3.2 に，一相 PWM 制御法 [58-63] を用いた三相 PWM インバータを接続した回路構成を示す。一相 PWM 制御法はスイッチング損失および直流リンクコンデンサの体積を大幅に低減できるが，交流インダクタを流れる電流の振幅は，Fig. 2.22(b) と Fig. 2.23(b) においてほぼ同じであるため，交流インダクタ  $L$  の蓄積エネルギーは変わらない。つまり，交流インダクタを小型化することはできない。

### 3.1.1.4 120°通電動作

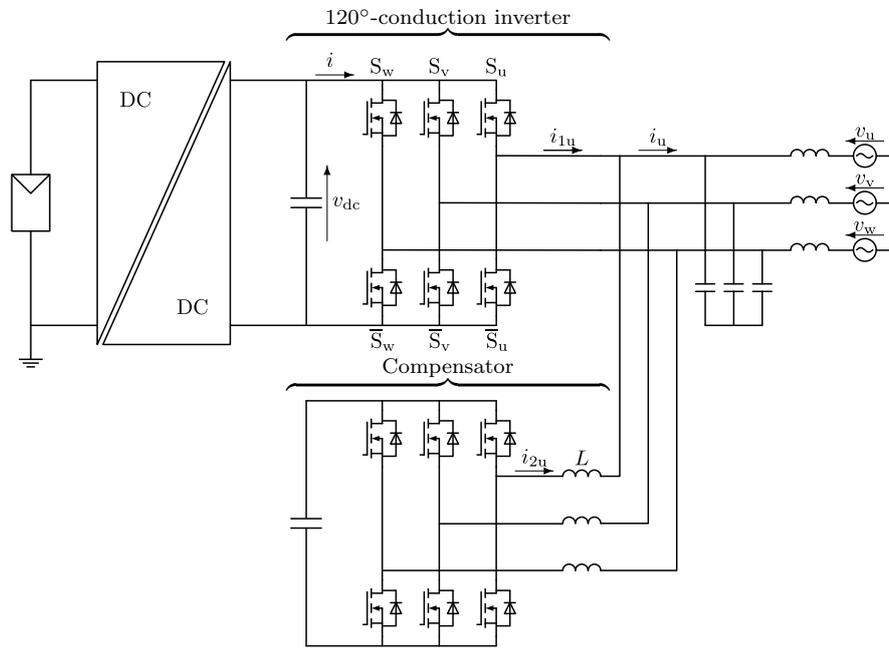
Fig. 3.3 に，120°通電（6パルス）動作を適用する三相インバータを接続した回路構成とその動作波形を示す。Fig. 3.3(a) の回路構成は，Fig. 3.2 からさらに交流インダクタ



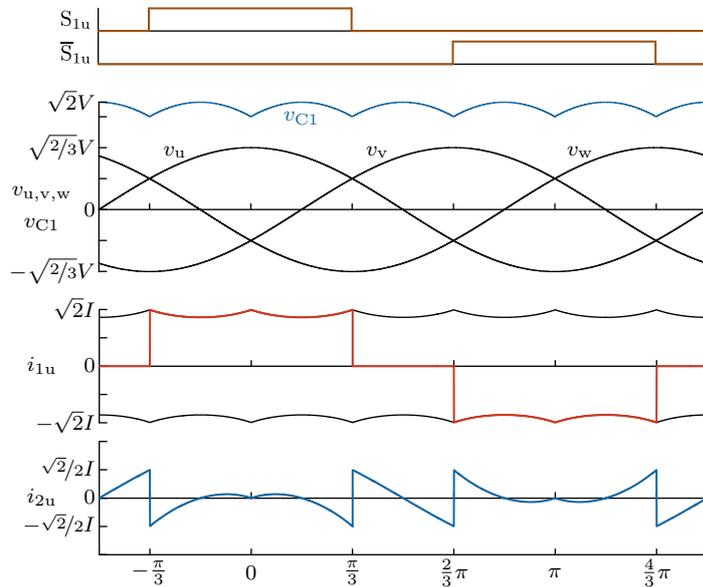
**Fig. 3.3: AC-inductor-less active bridge performing six-pulse operation. (a) Circuit configuration. (b) Operating waveforms.**

を取り除いたものであり，Fig. 3.3(b)の動作は，Fig. 2.23のPWM動作を休止したものである。

120°通電動作では，系統周波数でスイッチングを行うため，スイッチング損失は無視できるほど低減できる。さらに，交流インダクタも削減できる。しかし，系統電流の総合歪み率（THD）は約30%と非常に悪く，このままでは連系インバータとして使用することはできない。



(a)



(b)

Fig. 3.4: 120°-conduction inverter with a harmonic compensator.  
 (a) Circuit configuration. (b) Operating waveforms.

### 3.1.1.5 120°通電動作および高調波補償方式

Fig. 3.4 に、120°通電動作する三相インバータと高調波補償装置を接続した回路構成とその動作波形を示す。この回路方式では、補償装置が補償すべき高調波電流は、アクティブフィルタ等とは異なり、毎周期決まった波形となる。スイッチング素子数は 6 個増加するが、補償電流の振幅は系統電流の 1/2 であるため、補償装置の追加によって発生する電力損失は小さいことが期待される。また、Fig. 3.1 や Fig. 3.2 の方式に比べ、交流インダクタ  $L$  の電流定格を約 1/2 に、蓄積エネルギー、すなわち、体積を 1/4 に低減できる。Fig. 3.4 を、本論文で提案する系統連系インバータの回路方式とし、第 4 章で詳細に論じる。

## 3.1.2 絶縁形 DC-DC コンバータ

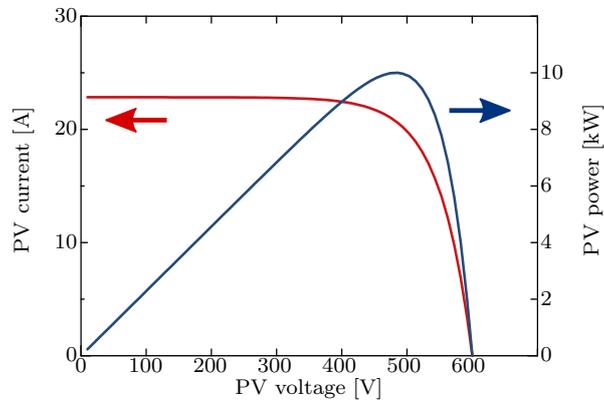
### 3.1.2.1 絶縁形 DC-DC コンバータへの要求

Fig. 3.5(a) に、開放電圧 600 V、10 kW の太陽電池アレイの基準太陽光 1000 W/m<sup>2</sup> に対する出力特性を、Fig. 3.5(b) に、入射光の変化に対する MPPT 動作特性を示す。Fig. 3.5(a) より、開放電圧 600 V の場合、最大電力点の電圧は 400 ~ 500 V 付近である。また、Fig. 3.5(b) より、入射光の変化に対する最大電力点の電圧の変化は、200 ~ 500 V であり、特に、基準太陽光の 20 ~ 100% の範囲では 400 ~ 500 V である。これらのことから、絶縁形 DC-DC コンバータは、200 ~ 600 V の幅広い入力電圧範囲に対する動作が可能であること、特に 400 ~ 500 V の入力電圧での動作時に高効率であることが求められる。

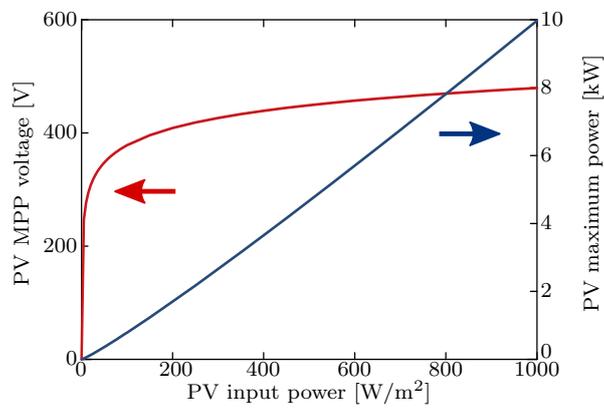
また、Fig. 3.4 のインバータに接続する場合、DC-DC コンバータは、出力電圧の脈動に関わらず一定の電力を伝送可能であること、出力コンデンサの静電容量が小さくても安定した動作が可能であることが求められる。

### 3.1.2.2 Dual Active Bridge を用いた絶縁形 DC-DC コンバータ

Fig. 3.6 に DAB コンバータ [72-74] の回路構成を示す。DAB コンバータは、種々の用途に向けて幅広く研究されている。特に、双方向の電力伝送・絶縁・大幅な電圧変換を必要とする、電気自動車 [75, 76]、電池電力貯蔵装置 [77, 78]、配電用変圧器 [79-81]、



(a)



(b)

Fig. 3.5: (a) Output characteristics of PV array under a 1000-W/m<sup>2</sup> optical input. (b) MPPT characteristics of PV array.

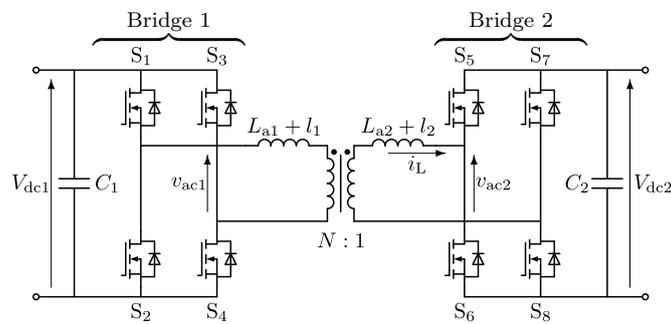


Fig. 3.6: Dual-active-bridge dc-dc converter.

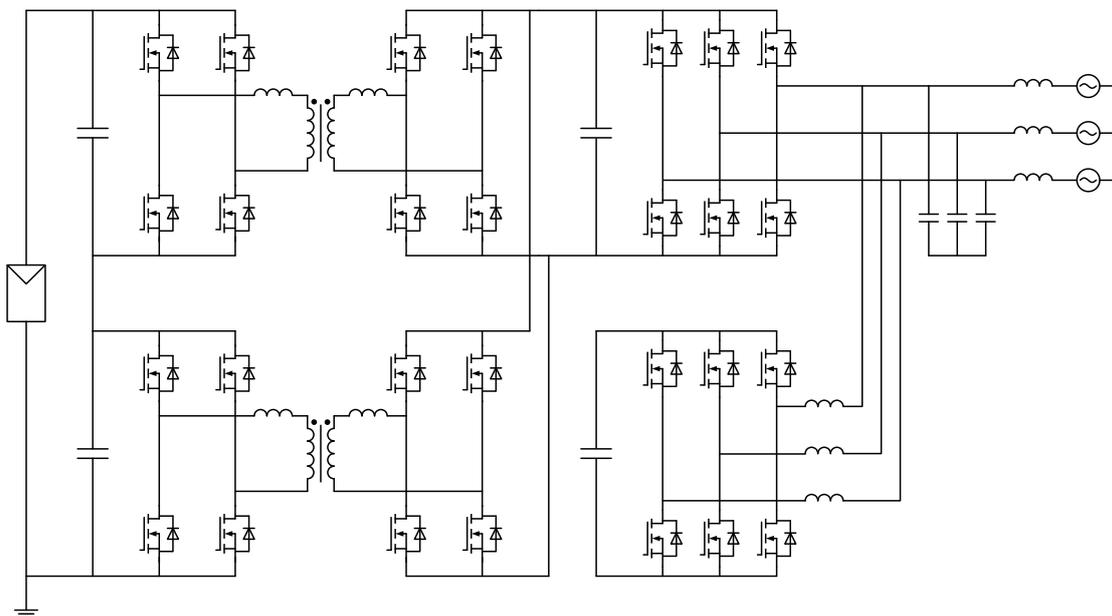


Fig. 3.7: Circuit configuration of the proposed PV converter.

などへの応用が検討されている。また、DAB コンバータは、ZVS と同期整流による高効率な動作が可能であり、単方向の電力伝送を行う太陽光発電用電力変換器等の用途への応用も期待できる [82, 83]。しかし、DAB コンバータは低電力動作時にハードスイッチング動作となり、効率が悪化することがよく知られている。

### 3.1.3 太陽光発電用電力変換器

Fig. 3.7 に本研究で提案する太陽光発電用電力変換器の回路構成を示す。上記の要求に応えるため、2 台の DAB コンバータを入力直列・出力並列構成 [84] とし、DC-DC コンバータを構成する。この構成により、すべてのスイッチング素子に 600 V 耐圧の素子を用いることができる上、動作台数の切り替えにより、低電力動作時の効率改善が期待できる。

## 3.2 本章のまとめ

本章では、本論文で提案する太陽光発電用電力変換器の回路方式を検討した。スイッチングを行う部位を分ける新しい回路方式として、瞬时无効電力補償装置を並列接続し

た三相系統連系インバータを提案した。絶縁形 DC-DC コンバータには DAB コンバータを採用し、太陽電池の動作特性に対応するため、2 台の DAB コンバータを入力直列・出力並列構成とした。



## 第 4 章

# 瞬時無効電力補償装置を並列接続した三相系統連系インバータ

本章では，第 3 章で提案した，瞬時無効電力補償装置を並列接続した三相系統連系インバータについて検討する。提案回路は，直流リンクに接続されたインバータが  $120^\circ$  通電動作を行い，その高調波電流を瞬時無効電力補償装置が注入することで系統電流を正弦波に制御する点に特長がある。 $120^\circ$  通電インバータは系統周波数でスイッチングを行い，高周波スイッチングする補償装置の電流は系統電流の  $1/2$  以下になるため，回路全体のスイッチング損失を大幅に低減することができる。さらに， $120^\circ$  通電インバータには交流インダクタは不要であり，瞬時無効電力補償装置の交流インダクタは，従来の三相 PWM インバータ方式に比べ，その体積を約  $1/4$  に低減できる。以下では，提案回路の動作原理と制御法を論じる。また，5 kW の実験装置により，動作原理および制御法の妥当性と損失低減効果を検証する。

### 4.1 系統連系インバータの回路構成

Fig. 4.1 に実験に使用した系統連系インバータの主回路構成を，Table 4.1 に回路定数を示す。Fig. 4.1(a) は一般的なトランスレス PV インバータの回路構成であり，昇圧コンバータと三相電圧形 PWM インバータで構成される。本論文では，この従来回路を電力損失，電力変換効率および EMI ノイズの比較対象とする。

Fig. 4.1(b) の提案回路は，2 種類の三相インバータを並列接続して構成される。直流リンクに接続されたインバータは系統周波数で  $120^\circ$  通電動作を行い，方形波電流を出力する。以下では，このインバータを「 $120^\circ$  通電インバータ」と呼称する。一方，並列接

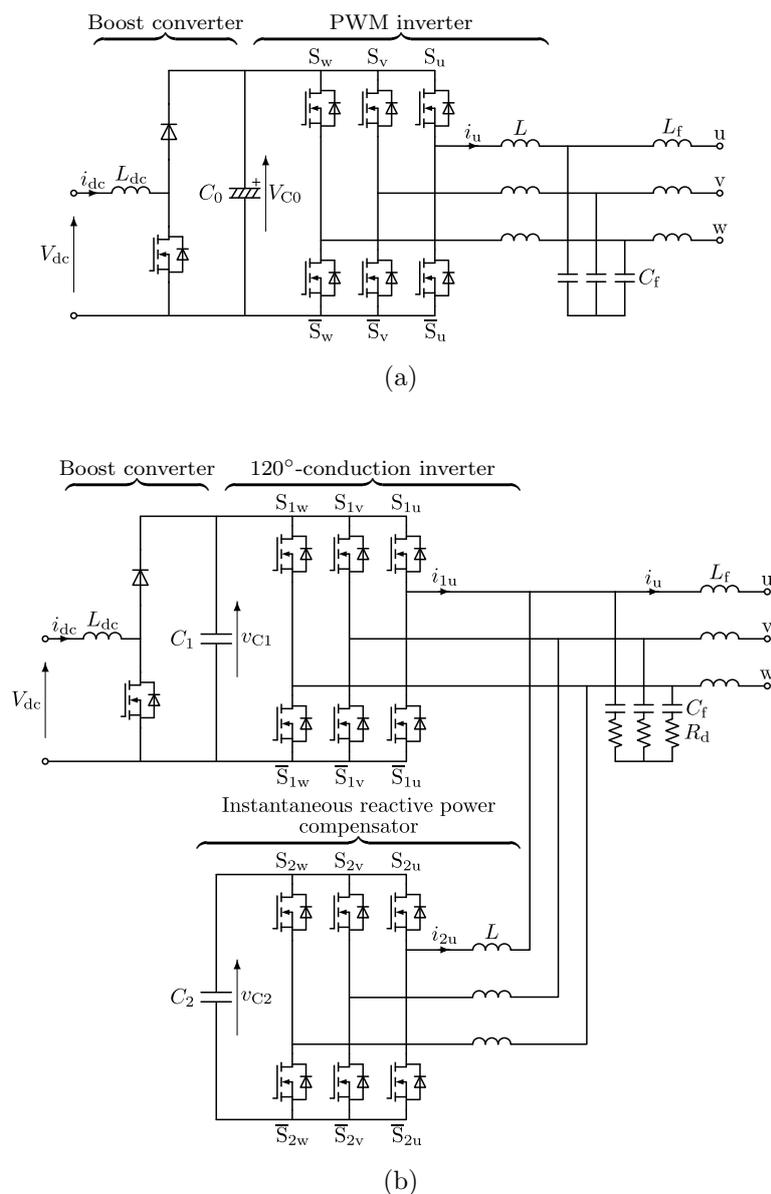


Fig. 4.1: Circuit configurations of the conventional and proposed three-phase grid-connected inverters. (a) PWM inverter with a boost converter. (b) 120° inverter with a boost converter and shunt instantaneous reactive power compensator.

続されたインバータは「瞬时无効電力補償装置」としてPWM動作し、方形波電流に含まれる高調波成分を補償する。その結果、系統電流を正弦波に制御することができる。

Table 4.1: Parameters for the experiment.

		Conventional inverter	120° inverter	IRP compensator
Rated power		5 kW	5 kW	1.6 kvar
Switching frequency		20 kHz	—	20 kHz
Sampling frequency		40 kHz	50 Hz	40 kHz
Sampling period	$T_s$	25 $\mu$ s	—	25 $\mu$ s
Dead time		2 $\mu$ s	—	2 $\mu$ s
Min. overlap time		—	1 $\mu$ s	—
DC capacitor	$C_0/C_1/C_2$	900 $\mu$ F	13 $\mu$ F	30 $\mu$ F
DC-capacitor voltage	$V_{C0}/V_{C1}/V_{C2}$	315 V	283 V <sub>avg</sub>	320 V
AC inductor	$L$	0.5 mH (1.8% <sup>†</sup> )	—	0.5 mH (1.8% <sup>†</sup> )
Others				
Filter capacitor	$C_f$			5 $\mu$ F (1.4% <sup>†</sup> )
Filter inductor	$L_f$			0.2 mH (0.7% <sup>†</sup> )
Damping resistor	$R_d$			0.5 $\Omega$ (5.7% <sup>†</sup> )
AC grid voltage	$V$			210 V
AC grid frequency				50 Hz
DC input voltage	$V_{dc}$			240 V
Boost inductor	$L_{dc}$			0.9 mH

<sup>†</sup>on a three-phase 210-V, 5-kW, and 50-Hz base.

#### 4.1.1 スイッチング素子

120°通電インバータは系統周波数でスイッチングを行うため、入力容量、出力容量、リカバリ電荷等に起因するスイッチング損失は無視できる。したがって、スイッチング特性を考慮することなく、低オン損失のスイッチング素子、たとえば、Superjunction MOSFET や従来の MOSFET を並列接続するなどの構成も適用できる。瞬时无効電力補償装置の電流は系統電流の 1/2 以下であるため、スイッチング素子に発生する損失を大幅に低減できる上、システムの定格に比べて電流定格の小さい素子、たとえば、GaN MOSFET などの応用が適する。

#### 4.1.2 直流コンデンサ

従来回路のような一般的な PWM インバータでは、直流リンク電圧をほぼ一定に平滑するために、直流リンクコンデンサには 1000  $\mu$ F 程度の電解コンデンサが用いられる。

これに対して、提案回路の直流リンク電圧  $v_{C1}$  は、三相ブリッジ整流波形と同様に系統電圧に伴って脈動させるため、直流リンクコンデンサ  $C_1$  に大きな静電容量は必要ない。実用上、昇圧コンバータからの電流リップルを吸収するために、 $C_1$  には数～十数  $\mu\text{F}$  のフィルムキャパシタを用いる。また、瞬时无効電力補償装置には、原理的に有効電力が流出入しないため [85,86]、直流コンデンサ  $C_2$  にも小容量のフィルムコンデンサを使用できる。

### 4.1.3 交流インダクタ

120°通電インバータはPWM動作による電流制御を行わないため、交流インダクタを必要としない。交流インダクタがなくても、各スイッチは直流リンク電圧  $v_{C1}$  を系統線間電圧にクランプするように導通するため、直流リンク・フィルタコンデンサ間やフィルタコンデンサ間に突入電流は流れない。実用上は、スイッチングの遅れや電圧リップル等で若干の電圧を短絡する恐れから、フィルタコンデンサ  $C_f$  に直列に抵抗  $R_d$  を接続する。

瞬时无効電力補償装置の電流は系統電流の1/2以下であるため、従来回路に比べ、交流インダクタ  $L$  の電流定格を約1/2に、蓄積エネルギー、すなわち、体積を1/4に低減できる。

## 4.2 動作原理

Fig. 4.2に120°通電インバータと瞬时无効電力補償装置の動作状態を、Fig. 4.3に理論波形を示す。系統電圧の対称性より、一つの60°期間の動作を考えれば十分である。たとえば、Fig. 4.2は系統電圧が  $v_u > v_v > v_w$  となる  $0 < \omega t < \frac{\pi}{3}$  の期間の動作状態を表している。以下の解析では、スイッチングリップルやフィルタインダクタ  $L_f$  の基本波電圧降下を無視し、補償装置接続点の電圧と系統電圧はほぼ等しいと仮定する。このため、Fig. 4.2では、昇圧コンバータと補償装置を電流源に置き換えている。

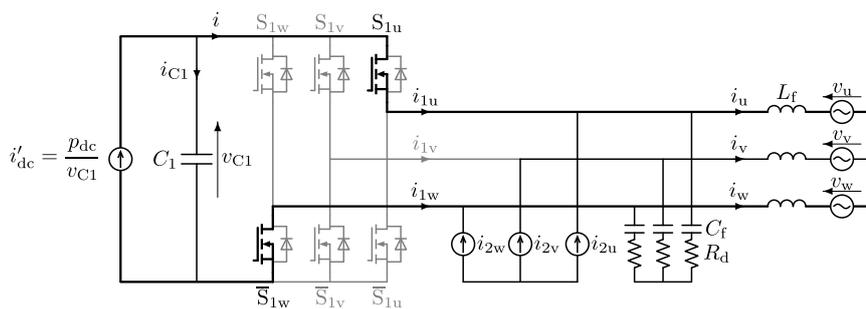


Fig. 4.2: Operating mode of the proposed converter for  $v_u > v_v > v_w$ .

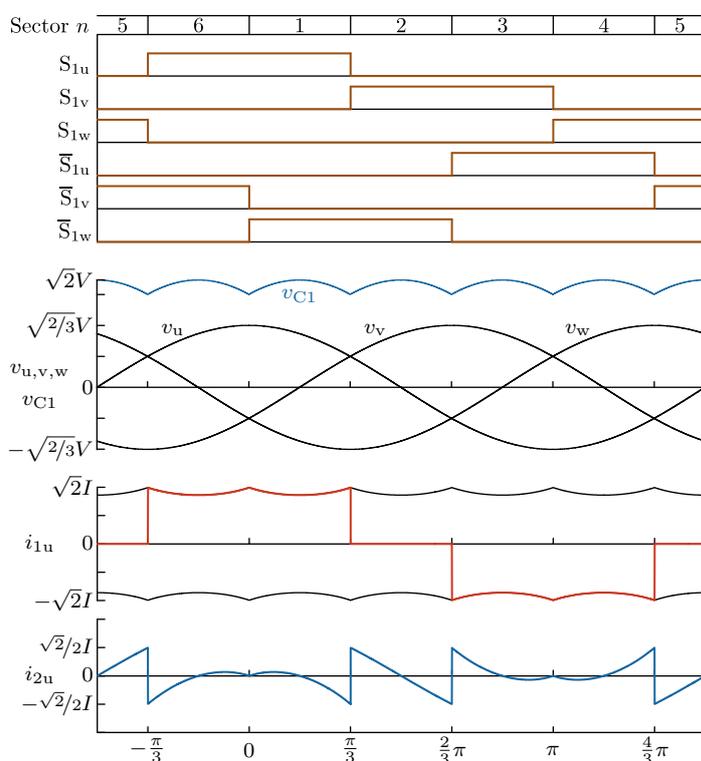


Fig. 4.3: Theoretical waveforms of the gate signals, grid voltage, dc-link voltage  $v_{C1}$ , 120° inverter input and output currents  $i$ ,  $i_{1u}$  and compensating current  $i_{2u}$ .

### 4.2.1 120°通電インバータ

系統電圧の時間的な変化に伴って、120°通電インバータは系統電圧の各 60°期間、最大電圧となる相の上側素子と最小電圧相の下側素子をオン、その他の素子をオフし、120°通電の方形波電流を出力する。Fig. 4.2 のように、 $v_u > v_v > v_w$  の期間では、u 相の上側

素子  $S_{1u}$  と  $w$  相の下側素子  $\bar{S}_{1w}$  のみをオンし、線間電圧  $v_u - v_w$  が直流コンデンサ  $C_1$  に印加する。このように、直流リンクコンデンサ  $C_1$  はオンしている2素子を介して系統線間に接続され、直流リンク電圧  $v_{C1}$  は系統周波数の6倍周波数で脈動する三相ブリッジ整流波形となる。

電圧が  $v_u > v_v > v_w$  となる  $60^\circ$  期間、 $120^\circ$  通電インバータ各相の出力電流は、

$$\begin{cases} i_{1u} = i \\ i_{1v} = 0 \\ i_{1w} = -i \end{cases} \quad (4.1)$$

となる。ただし、 $i$  は  $120^\circ$  通電インバータの入力電流である。このとき、 $120^\circ$  通電インバータが出力する瞬时有効電力は、

$$\begin{aligned} p_1 &= v_u i_{1u} + v_v i_{1v} + v_w i_{1w} \\ &= (v_u - v_w) i \end{aligned} \quad (4.2)$$

$$= v_{C1} i \quad (4.3)$$

となる。Fig. 4.2 で、直流リンクのノードに注目すると、昇圧コンバータの出力電流  $i'_{dc}$  は、 $120^\circ$  通電インバータの入力電流  $i$  と  $C_1$  に流れ込む電流  $i_{C1}$  の和  $i'_{dc} = i + i_{C1}$  である。この両辺に直流リンク電圧  $v_{C1}$  を乗じると、昇圧コンバータと  $120^\circ$  通電インバータの瞬时有効電力の関係が

$$p_{dc} = p_1 + p_{C1} \quad (4.4)$$

と表される。ここで、 $p_{C1}$  は直流コンデンサ  $C_1$  に流入する電力

$$\begin{aligned} p_{C1} &= v_{C1} i_{C1} \\ &= v_{C1} C_1 \frac{dv_{C1}}{dt} \end{aligned} \quad (4.5)$$

である。一般的な PWM インバータでは、大容量の平滑コンデンサを用いるが、直流リンク電圧を一定に制御し、 $dv_{C1}/dt = 0$  とすることにより、 $p_{C1} = 0$  としている。一方、提案回路の直流リンク電圧  $v_{C1}$  は変動するが、 $C_1$  の静電容量を大幅に低減することにより、 $p_{C1} \approx 0$ 、すなわち、 $120^\circ$  通電インバータが出力する電力を、

$$p_1 \approx p_{dc} \quad (4.6)$$

にできる。

昇圧コンバータが一定の電力  $p_{dc} = P_{dc}$  を供給するように動作すれば、(4.2)、(4.6) 式より、 $120^\circ$  通電インバータの入力電流  $i$  には  $v_{C1}$  と逆位相の電流リップルが現れる。した

がって、インバータの出力電流は、Fig. 4.3 の  $i_{1u}$  のようにリップルを有する特徴的な波形となる。

120°通電インバータの電流実効値  $I_1$  は、系統電流実効値  $I$  よりもわずかに大きく、

$$I_1 = I \sqrt{\frac{2\sqrt{3}}{\pi}} \approx 1.05I \quad (4.7)$$

である。しかし、系統周波数でスイッチングを行う 120°通電インバータでは、低オン損失のスイッチング素子を適用できるため、この程度の電流増加は問題とならない。さらに、各スイッチング素子には順方向にしか電流が流れず、逆並列ダイオードが導通しないため、リカバリ損失も発生しない。

## 4.2.2 瞬时无効電力補償装置

### 4.2.2.1 補償特性

瞬时无効電力補償装置は各スイッチング素子を PWM 制御し、120°通電インバータの出力電流に含まれる高調波成分を補償する。通常、コンデンサ入力形ダイオード整流器に並列形アクティブフィルタを接続した構成では、ダイオード整流器の内部インピーダンスが非常に小さいため、交流端子にインダクタを挿入しない限り、補償電流がダイオード整流器に流入する [87, 88]。しかし、本論文の 120°通電インバータの場合、直流リンクコンデンサの静電容量がダイオード整流器の場合よりもずっと小さい。そこで、Fig. 4.2 の補償装置接続点から見た回路の共振周波数

$$f_r = \frac{1}{2\pi \sqrt{2L_f \left( C_1 + \frac{C_f}{2} \right)}} \quad (4.8)$$

を、Table 4.1 の定数の場合に計算すると、 $f_r \approx 2$  kHz となる。したがって、補償電流のうち、高周波のスイッチングリップル成分は直流リンクコンデンサ  $C_1$  とフィルタコンデンサ  $C_f$  に流入するが、高調波成分は系統側に流れるため、系統電流を正弦波に制御できる。

Table 4.2: Classification of compensators.

	Compensated power				Required dc capacitor
	Fundamental		Harmonic		
	active	reactive	active	reactive	
STATCOM		✓			small
Active power filter		possible	✓	✓	medium
Instantaneous reactive power compensator		✓		✓	very small (~ tens of $\mu\text{F}$ )
<b>Compensator proposed in this dissertation</b>				✓	very small (~ tens of $\mu\text{F}$ )

#### 4.2.2.2 補償する電力

Table 4.2 に、各種補償装置が補償する電力の種類および直流コンデンサに必要な静電容量を示す。瞬时无効電力とは、各相で平均的に定義される無効電力を、 $p$ - $q$  理論によって三相一括で瞬時的に観測した物理量である [85, 86]。よく知られている STATCOM・アクティブフィルタ・瞬时无効電力補償装置のうち、本論文で提案する補償装置に最も近いものは瞬时无効電力補償装置である。以下では、補償装置が瞬时无効電力のみを出力することを示す。系統電圧を三相平衡正弦波

$$\begin{cases} v_u = \sqrt{\frac{2}{3}}V \cos \omega t \\ v_v = \sqrt{\frac{2}{3}}V \cos \left( \omega t - \frac{2\pi}{3} \right) \\ v_w = \sqrt{\frac{2}{3}}V \cos \left( \omega t + \frac{2\pi}{3} \right) \end{cases} \quad (4.9)$$

とし、系統電流を力率  $\cos \phi$  の正弦波

$$\begin{cases} i_u = \sqrt{2}I \cos (\omega t - \phi) \\ i_v = \sqrt{2}I \cos \left( \omega t - \frac{2\pi}{3} - \phi \right) \\ i_w = \sqrt{2}I \cos \left( \omega t + \frac{2\pi}{3} - \phi \right) \end{cases} \quad (4.10)$$

に制御できたと仮定する。電圧が  $v_u > v_v > v_w$  となる  $60^\circ$  期間、各相の補償電流は、

$$\begin{cases} i_{2u} = i_u - i \\ i_{2v} = i_v \\ i_{2w} = i_w + i \end{cases} \quad (4.11)$$

と与えられる。(4.2), (4.9), (4.10), (4.11) 式を用いると、補償装置が出力する瞬时有効電力は、

$$\begin{aligned} p_2 &= v_u i_{2u} + v_v i_{2v} + v_w i_{2w} \\ &= v_u i_u + v_v i_v + v_w i_w - (v_u - v_w) i \\ &= \sqrt{3} V I \cos \phi - p_1 \end{aligned} \quad (4.12)$$

となり、系統電力と  $120^\circ$  通電インバータが出力する電力の差で表される。したがって、系統電流を実効値

$$I = \frac{p_1}{\sqrt{3} V \cos \phi} = \frac{P_{dc}}{\sqrt{3} V \cos \phi} \quad (4.13)$$

の正弦波に制御すれば、 $p_2 = 0$ 、すなわち、補償装置は瞬时有効電力を出力せず、瞬时无効電力のみを出力する。このとき、直流コンデンサ電圧  $v_{C2}$  には原理的な電圧リップルを生じない [85, 86]。系統電流の力率が 1 の場合、無効電力を出力する必要もない。

系統電流を力率 1 の正弦波に制御した場合、補償装置の電流実効値  $I_2$  は、

$$I_2 = I \sqrt{\frac{2\sqrt{3}}{\pi} - 1} \approx 0.32I \quad (4.14)$$

となる。したがって、補償装置による追加のオン損失は非常に小さく、スイッチング損失も大幅に低減できる。また、従来回路と提案回路の交流インダクタの巻線抵抗が同じであれば、銅損を約 10% に低減できる。

### 4.3 補償する瞬时无効電力の導出

$120^\circ$  通電インバータが出力する瞬时有効・無効電力  $p_1, q_1$  は、 $p$ - $q$  理論により、

$$\begin{bmatrix} p_1 \\ q_1 \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (4.15)$$

で与えられる。ただし,

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_u \\ v_v \\ v_w \end{bmatrix} \quad (4.16)$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_{1u} \\ i_{1v} \\ i_{1w} \end{bmatrix} \quad (4.17)$$

である。(4.1)式を(4.15)～(4.17)式に代入すると,電圧が $v_u > v_v > v_w$ となる $0 < \omega t < \frac{\pi}{3}$ の間の瞬时有効・無効電力 $p_1, q_1$ は,

$$p_1 = (v_u - v_w)i = v_{C1}i \quad (4.18)$$

$$q_1 = \frac{v_u - 2v_v + v_w}{\sqrt{3}}i \quad (4.19)$$

となる。(4.9)式を用いると,(4.18),(4.19)式は,

$$p_1 = \sqrt{2}V \cos\left(\omega t - \frac{\pi}{6}\right)i \quad (4.20)$$

$$q_1 = \sqrt{2}V \cos\left(\omega t + \frac{\pi}{3}\right)i = -p_1 \tan\left(\omega t - \frac{\pi}{6}\right) \quad (4.21)$$

となる。補償装置が出力すべき瞬时无効電力 $q_2$ は, $p_1 = P_{dc}$ のときの $-q_1$ である。6つの $60^\circ$ 期間 $n$ ごとの $q_2$ をまとめると,

$$q_2 = P_{dc} \tan\left(\omega t - \frac{2n-1}{6}\pi\right), \quad n \in \{1, \dots, 6\} \quad (4.22)$$

が得られる。

Table 4.3: Switching functions for the  $120^\circ$  inverter (cf. Fig. 4.3).

Sector $n$	$\omega t$	$v_u$	$v_v$	$v_w$	$S_{1u}$	$\bar{S}_{1u}$	$S_{1v}$	$\bar{S}_{1v}$	$S_{1w}$	$\bar{S}_{1w}$
1	$0-60^\circ$	<b>max</b>	mid	<b>min</b>	<b>1</b>	0	0	0	0	<b>1</b>
2	$60-120^\circ$	mid	<b>max</b>	<b>min</b>	0	0	<b>1</b>	0	0	<b>1</b>
3	$120-180^\circ$	<b>min</b>	<b>max</b>	mid	0	<b>1</b>	<b>1</b>	0	0	0
4	$180-240^\circ$	<b>min</b>	mid	<b>max</b>	0	<b>1</b>	0	0	<b>1</b>	0
5	$240-300^\circ$	mid	<b>min</b>	<b>max</b>	0	0	0	<b>1</b>	<b>1</b>	0
6	$300-360^\circ$	<b>max</b>	<b>min</b>	mid	<b>1</b>	0	0	<b>1</b>	0	0

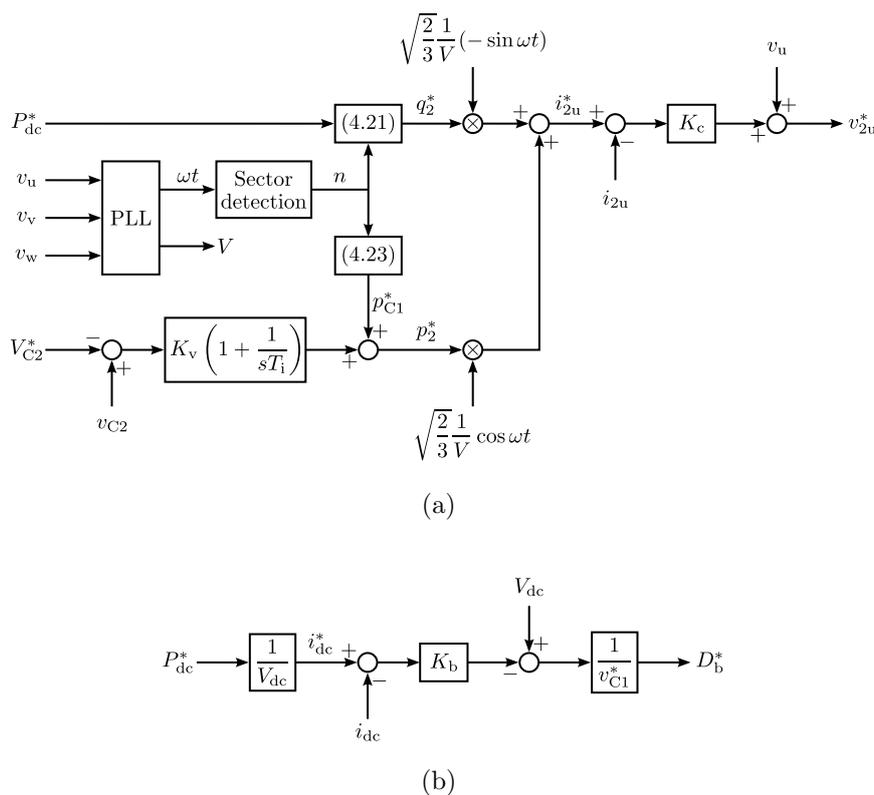


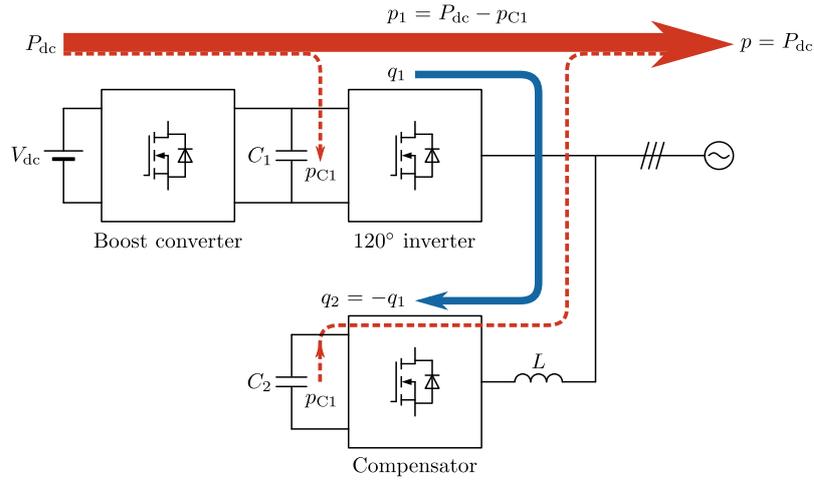
Fig. 4.4: Control block diagrams. (a) Block diagram for the u-phase leg of the compensator, followed by zero-sequence voltage injection and dead-time compensation. (b) Block diagram for the boost converter;  $D_b^*$  is the duty ratio of its upper switch.

## 4.4 制御法

### 4.4.1 基本制御

Table 4.3 に  $120^\circ$  通電インバータのスイッチング関数を示す。系統電圧の位相情報から期間 1 ~ 6 を判定し、 $60^\circ$  期間ごとに最大電圧相の上側素子と最小電圧相の下側素子をオン、その他の素子をオフする。また、 $60^\circ$  期間が切り替わる際、素子のターンオン・オフ遅れにかかわらず電流経路の連続性を確保するために、少なくとも  $1 \mu s$  の重なり期間を設定する。

Fig. 4.4(a) に瞬时无効電力補償装置の u 相レグの制御ブロック図を示す。これは、瞬时无効電力指令値演算、直流コンデンサ電圧制御、直流リンクコンデンサ流入電力補償、電流指令値演算、電流制御から構成される。Fig. 4.4(a) では省略しているが、端子電圧



**Fig. 4.5: Instantaneous active and reactive power flow in the proposed converter considering instantaneous active power flowing into the dc-link capacitor.**

指令値  $v_{2u}^*$  には、電圧利用率向上のために零相電圧を重畳 [22] し、さらに3レベルデッドタイム補償 [89,90] を加える。他の2相のレグの制御ブロックは位相が異なるだけで、基本的な構成は同じである。

瞬时无効電力指令値  $q_2^*$  は、 $60^\circ$  期間  $n$  と直流入力電力指令値  $P_{dc}^*$  から、(4.22) 式を用い、電流情報なしで計算できる。実用上、直流コンデンサ電圧  $v_{C2}$  は、回路損失等の影響により流出する有効電力によって平均値が変化する恐れがあるため、直流コンデンサ電圧  $v_{C2}$  を検出し、PI制御器によって指令値  $V_{C2}^*$  と一致するように、有効電力指令値を操作する。また、直流リンクコンデンサに流入する電力を補償するため、(4.24) 式を用いて  $p_{C1}^*$  を計算し、有効電力指令値に加える。

Fig. 4.4(b) に昇圧コンバータの制御ブロック図を示す。直流入力電力指令値  $P_{dc}^*$  から直流入力電流指令値  $i_{dc}^*$  を演算し、直流入力電流  $i_{dc}$  をフィードバック制御する。直流リンク電圧  $v_{C1}$  は、 $120^\circ$  通電インバータのスイッチングにより、Fig. 4.3 のように三相ブリッジ整流波形になるため、直流リンク電圧  $v_{C1}$  の制御は行わない。

### 4.4.2 直流リンクコンデンサ流入電力補償

Fig. 4.3 のように、提案回路の直流リンク電圧  $v_{C1}$  には、絶対値が最大の系統線間電圧が現れ、

$$v_{C1} = \max(|v_{uv}|, |v_{vw}|, |v_{wu}|) \quad (4.23)$$

となる。4.2.1 節においては、この電圧に起因して直流コンデンサ  $C_1$  に流入する電力  $p_{C1}$  を無視したが、(4.9), (4.23) 式を用いて (4.5) 式を厳密に計算すると、

$$p_{C1} = -\omega C_1 V^2 \sin\left(2\omega t - \frac{2n-1}{3}\pi\right), \quad n \in \{1, \dots, 6\} \quad (4.24)$$

を得る。

Fig. 4.5 に、 $p_{C1}$  とその補償も含めた提案回路の瞬時電力の流れをまとめたものを示す。直流側の入力電力を  $p_{dc} = P_{dc}$  一定、系統側の瞬时无効電力を  $q = 0$  と仮定すると、系統に出力される瞬时有効電力は  $p = P_{dc} - p_{C1}$  となる。このとき、u 相系統電流は、

$$\begin{aligned} i_u &= \sqrt{2} \left( \frac{p}{\sqrt{3}V} \right) \cos \omega t \\ &= \sqrt{2} \left( \frac{P_{dc}}{\sqrt{3}V} \right) \cos \omega t - \sqrt{2} \left( \frac{p_{C1}}{\sqrt{3}V} \right) \cos \omega t \end{aligned} \quad (4.25)$$

となる。第 1 項は基本波成分、第 2 項は高調波成分である。(4.24) 式を用いると、高調波電流実効値  $I_h$  は、

$$I_h = \omega C_1 V \sqrt{\frac{1}{6} - \frac{\sqrt{3}}{8\pi}} \approx 0.313\omega C_1 V \quad (4.26)$$

となる。Table 4.1 の定数の場合、 $I_h = 0.27$  A である。定格 5 kW 動作時の基本波電流実効値は  $I = 13.7$  A であるので、 $p_{C1}$  に起因する系統電流 THD は 2.0% になる。

この電流歪みを改善するために、 $p_{C1}$  を補償装置から供給することを考える。すると、直流コンデンサ  $C_2$  から瞬时有効電力  $p_{C1}$  が流出し、直流コンデンサ電圧  $v_{C2}$  に電圧リップルを生じる。このとき、 $v_{C2}$  の電圧リップル  $\tilde{v}_{C2}$  は、

$$\tilde{v}_{C2} \approx \frac{1}{C_2 V_{C2}} \int (-p_{C1}) d\omega t \quad (4.27)$$

と表せる [91, 92]。ただし、 $V_{C2}$  は  $v_{C2}$  の平均値である。 $p_{C1}$  の対称性より、電圧リップルの peak-to-peak 値  $\tilde{V}_{C2}$  は、

$$\begin{aligned} \tilde{V}_{C2} &\approx \frac{1}{C_2 V_{C2}} \int_0^{\frac{\pi}{6}} (-p_{C1}) d\omega t \\ &= \frac{C_1 V^2}{4C_2 V_{C2}} \end{aligned} \quad (4.28)$$

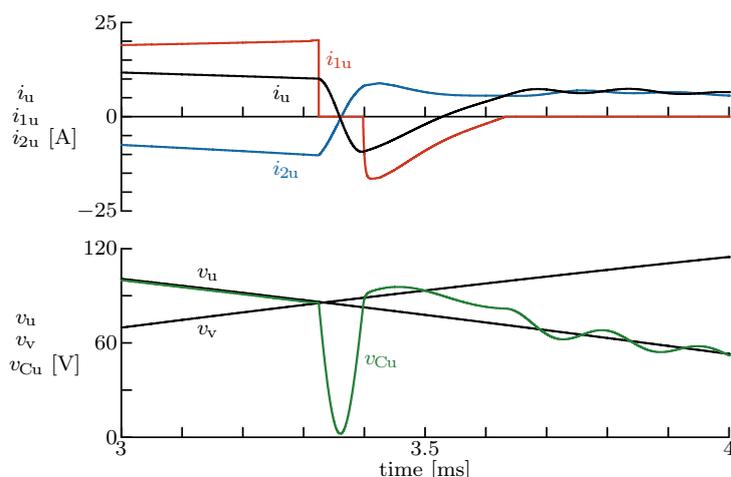


Fig. 4.6: Simulated waveforms at the transition from Sector 1 to 2.

と得られる。Table 4.1 の定数の場合、 $\tilde{V}_{C2} \approx 14.9 \text{ V}$  であり、 $V_{C2} = 320 \text{ V}$  の 4.7% であるため、補償装置の電流制御性に対する影響は無視できる。

## 4.5 120°通電インバータの転流動作

### 4.5.1 電流歪みの発生

Fig. 4.6 に、系統電圧  $v_u$ ,  $v_v$  の交点近傍で、60°期間 1 から 2 に切り替わる際のシミュレーション波形を示す。このシミュレーションでは、瞬时无効電力補償装置は Fig. 4.4(a) のブロック図で制御される理相電圧源で模擬し、昇圧コンバータは Fig. 4.2 のように電圧源で置き換えている。このため、シミュレーション波形はスイッチングリップルを含まない。

Fig. 4.6 では、系統電流  $i_u$  に大きなノッチが現れている。60°期間 1 から 2 への切替開始時、120°インバータのスイッチ  $S_{1u}$  がターンオフし、 $S_{1v}$  がターンオンする。120°インバータの電流  $i_{1u}$  はステップ的に減少し、補償電流指令値  $i_{2u}^*$  は  $-\frac{\sqrt{2}}{2}I$  から  $\frac{\sqrt{2}}{2}I$  にステップ的に増加する。しかし、実際の補償電流  $i_{2u}$  は、交流インダクタ  $L$  と直流コンデンサ電圧  $v_{C2}$  によって  $di/dt$  が制限されるため、徐々に増加する。補償電流  $i_{2u}$  の誤差によって、フィルタコンデンサ  $C_f$  が放電され、電圧  $v_{Cu}$  に大きなノッチが生じる。電圧ノッチはさらに、フィルタキャパシタ・インダクタ間に共振を発生させる。この共振によって、 $v_{Cu}$  が  $v$  相電圧  $v_v$  を超え、120°インバータに帰還電流が流れる。

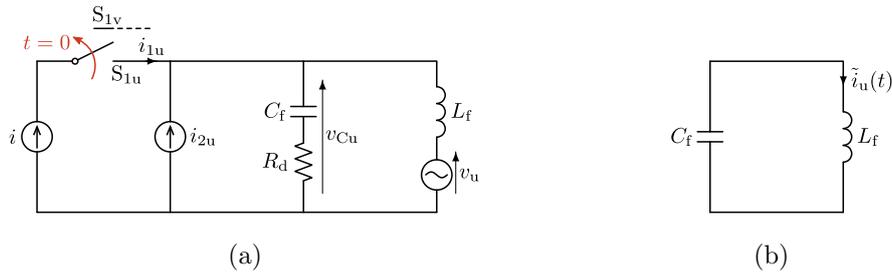


Fig. 4.7: (a) Single-phase (u-phase) equivalent circuit of the converter at the boundary between Sector 1 and 2. (b) Simplified equivalent circuit to find  $\tilde{i}_u$ , the oscillatory component in  $i_u$ .

Fig. 4.7(a) に、60°期間 1 から 2 への切替時の提案回路の u 相等価回路を示す。  $S_{1u}$  がターンオフする時刻を  $t = 0$  と定義し直している。120°インバータの電流は

$$i_{1u}(t) = \begin{cases} \sqrt{2}I & (t = 0) \\ 0 & (t > 0) \end{cases} \quad (4.29)$$

となる。補償電流  $i_{2u}$  の立ち上がりは、一次遅れ系のステップ応答として近似的に表すことができる。60°期間 2 の最初の数スイッチング周期の間、  $i_{2u}$  は、

$$i_{2u}(t) \approx \frac{\sqrt{2}}{2}(1 - 2e^{-\frac{K_c}{L}t}), \quad (t \geq 0) \quad (4.30)$$

と表せる。ただし、  $K_c$  は補償装置の電流制御ゲインである。

Fig. 4.7(b) の LC 回路は、系統電流  $i_u$  に含まれる振動成分  $\tilde{i}_u$  を求めるために、Fig. 4.7(a) の回路を単純化したものである。Fig. 4.7(b) の回路を解くと、  $\tilde{i}_u$  は、

$$\begin{aligned} \tilde{i}_u(t) &= i_{1u}(0) \cos \omega_f t + \frac{v_{Cu}(0) - v_u(0)}{Z_f} \sin \omega_f t \\ &\approx \sqrt{2}I \cos \omega_f t, \end{aligned} \quad (4.31)$$

と求まる。ただし、  $\omega_f = 1/\sqrt{L_f C_f}$ 、  $Z_f = \sqrt{L_f/C_f}$  である。この共振電流はフィルタキャパシタ・インダクタ間を行き来し、回路抵抗によって減衰する。Fig. 4.6 では、  $v_{Cu}$  が  $v$  相電圧  $v_v$  を超えるほど共振が大きく、  $S_{1u}$  の逆並列ダイオードが導通し、  $i_{1u}$  と  $i_u$  に大きな歪みが生じる。

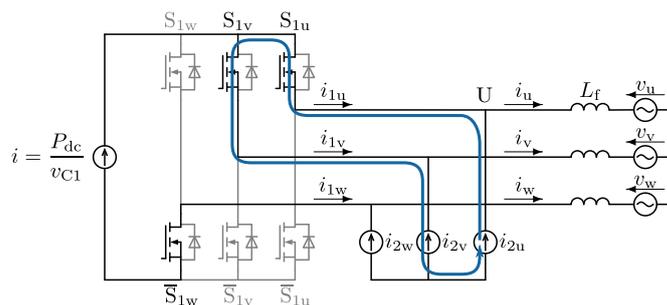


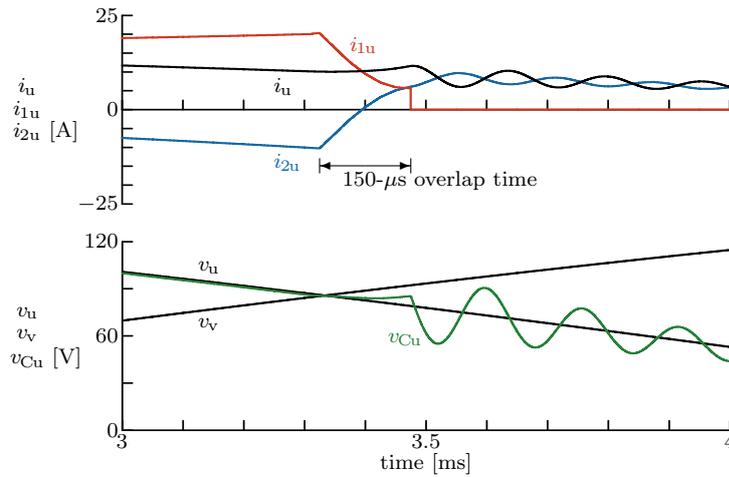
Fig. 4.8: Equivalent circuit of the converter during the intentional overlap time added to the transition from Sector 1 to 2.  $S_{1u}$  remains in ON state. The blue line shows an additional conduction path to prevent current distortion.

#### 4.5.2 重なり期間挿入による電流歪みの抑制

Fig. 4.8 に、 $60^\circ$  期間 1 から 2 への切替時に電流歪みを抑制するための、追加の動作モードを示す。このモードでは、 $120^\circ$  インバータのスイッチ  $S_{1u}$ 、 $S_{1v}$  の両方が同時にオンし、u 相、v 相端子が短絡される。この重なり期間の間、Fig. 4.8 の青線のように循環電流が流れる。循環電流の経路のインピーダンスはほぼ  $S_{1u}$ 、 $S_{1v}$  のオン抵抗であると考えられ、フィルタインダクタ  $L_f$  と系統を含む経路のインピーダンスより十分に小さい。したがって、重なり期間の間、補償電流  $i_{2u}$  は二つのスイッチを流れる。このようにして、補償電流の立ち上がりに伴い、 $120^\circ$  通電インバータの電流を  $S_{1u}$  から  $S_{1v}$  へ徐々に転流させることができる。

Fig. 4.9 に、 $120^\circ$  インバータに  $150\text{-}\mu\text{s}$  の重なり期間を設定した場合のシミュレーション波形を示す。ほかの条件はすべて Fig. 4.6 と同じである。フィルタコンデンサ間に短絡電流が流れるのを防ぐために、 $120^\circ$  インバータは  $v_{Cu}$  と  $v_{Cv}$  が等しい瞬間にスイッチをターンオンしなければならない。このため、ゲート信号にターンオフ遅れを加えることにより、重なり期間を挿入する。Fig. 4.9 では、補償電流  $i_{2u}$  が立ち上がるにつれて、 $120^\circ$  インバータの電流  $i_{1u}$  が立ち下がっている。その結果、 $S_{1u}$  がターンオフして重なり期間が終了する際の  $i_{1u}$  のステップ変化は小さいため、系統電流  $i_u$  の振動は Fig. 4.6 に比べて大きく低減されている。

$i_u$  の振動成分を最小化するように重なり期間を設定することを考える。重なり期間の間、サイリスタインバータの転流動作のように、系統線間電圧  $v_{uv}$  は  $S_{1u}$ 、 $S_{1v}$  と  $L_f$  を



**Fig. 4.9: Simulated waveforms at the transition from Sector 1 to 2 with a 150- $\mu$ s overlap time.**

介して短絡される。ここで、 $v_{uv}$  の極性は、サイリスタインバータの場合と異なることに注意されたい。このため、重なり期間  $t_{ol}$  の間、 $i_u$  は、

$$i_u(t) = \frac{\sqrt{2}}{2}I + \frac{\sqrt{2}V}{2\omega L_f}(1 - \cos\omega t). \quad (0 \leq t \leq t_{ol}) \quad (4.32)$$

のように増加する。Fig. 4.8 の節点 U において、キルヒホッフの電流則より、

$$i_{1u}(t) = i_u(t) - i_{2u}(t). \quad (0 \leq t \leq t_{ol}) \quad (4.33)$$

となる。(4.32) 式の第 2 項の増分によって、重なり期間中であっても、 $i_{1u}(t)$  が零にならない可能性がある。重なり期間を考慮し、(4.31) 式の振動成分を書き換えると、

$$\tilde{i}_u(t) = i_{1u}(t_{ol}) \cos\omega_f(t - t_{ol}) + \frac{v_{Cu}(t_{ol}) - v_u(t_{ol})}{Z_f} \sin\omega_f(\tau - t_{ol}) \quad (t \geq t_{ol}) \quad (4.34)$$

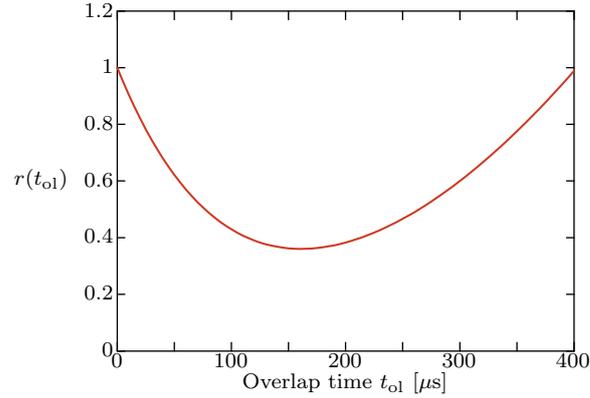
となる。ここで、

$$v_{Cu}(t) = v_{Cv}(t) = \frac{v_u(t) + v_v(t)}{2} \quad (4.35)$$

である。重なり期間の効果を定量的に評価するためには、振動成分と系統電流の比

$$r(t_{ol}) = \frac{1}{\sqrt{2}I} \sqrt{i_{1u}(t_{ol})^2 + \left(\frac{v_{Cu}(t_{ol}) - v_u(t_{ol})}{Z_f}\right)^2} \quad (4.36)$$

を計算するとよい。Fig. 4.10 に、Table 4.1 の回路定数と臨界ゲイン  $K_c = L/4T_s$  の場合に、(4.36) 式を計算した結果を示す。重なり期間  $t_{ol}$  が 150  $\mu$ s より短い場合、補償電



**Fig. 4.10:** Normalized amplitude of the oscillation in the grid current  $i_u$  following the overlap time calculated by (4.36).

流  $i_{2u}$  が十分立ち上がらず,  $i_{1u}$  に大きなステップ変化が生じる。150  $\mu\text{s}$  より長い場合, (4.32) 式に示すように  $i_u$  が増加し, この場合も (4.33) 式より  $i_{1u}$  に大きなステップ変化が生じる。このため, Fig. 4.10 に示されるように, 振動成分は  $t_{ol} = 150 \mu\text{s}$  で最小となる。

**Table 4.4:** Characteristics of the Superjunction MOSFETs Used in the Experiment.

Part number	IXFB110N60P3	IXFB150N65X2	STW58N60DM2AG
Manufacturer	IXYS	IXYS	ST
Maximum voltage	600 V	650 V	600 V
Maximum current	110 A	150 A	50 A
Maximum on-state resistance $R_{on}$	56 m $\Omega$	17 m $\Omega$	60 m $\Omega$
Input capacitance	18000 pF	21000 pF	4100 pF <sup>†</sup>
Output capacitance $C_{oss}$	1550 pF	12500 pF	190 pF <sup>†</sup>
Reverse transfer capacitance	8 pF	42 pF	3.2 pF <sup>†</sup>
Reverse recovery charge	1.6 $\mu\text{C}$	4.6 $\mu\text{C}$	0.7 $\mu\text{C}$
Reverse recovery time	250 ns	190 ns	140 ns

<sup>†</sup>These capacitance values were measured at  $V_{ds} = 100 \text{ V}$ , while the others at  $V_{ds} = 25 \text{ V}$ .

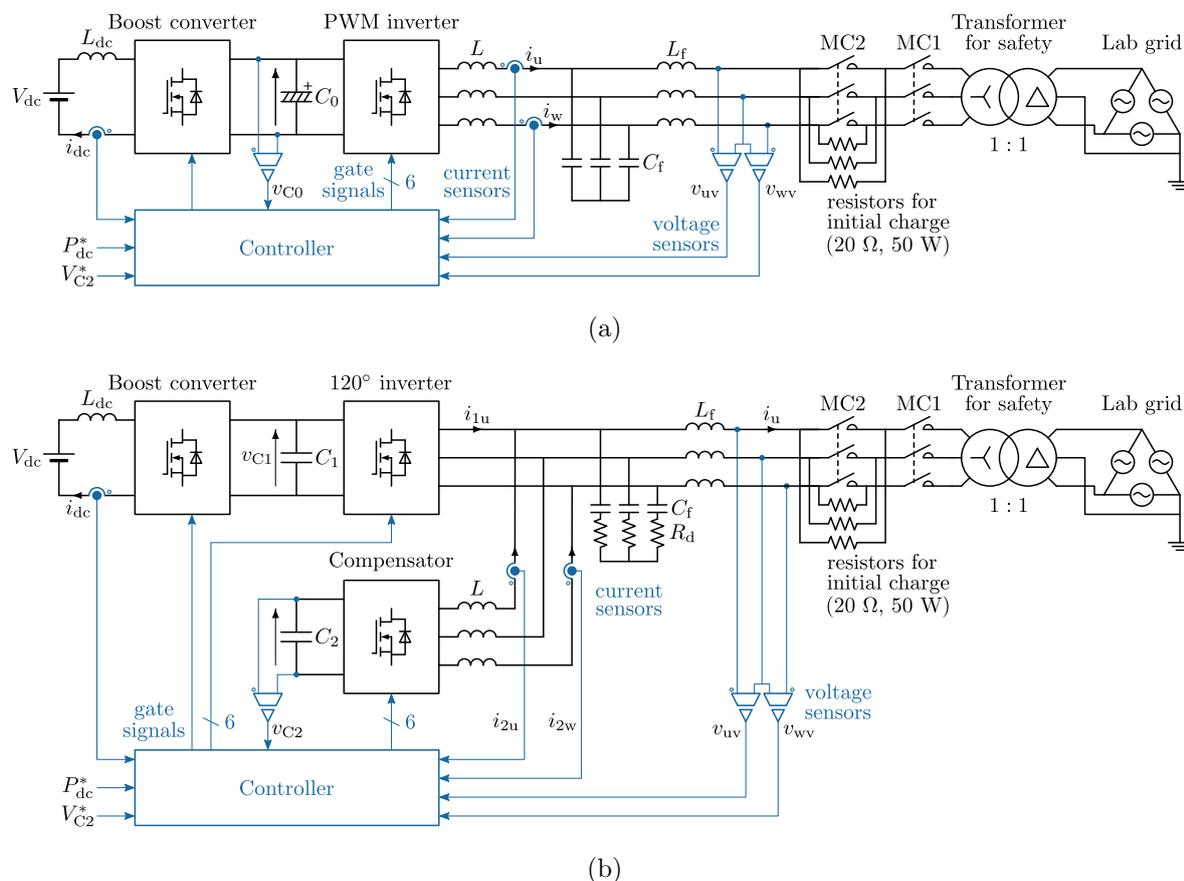


Fig. 4.11: Experimental systems for (a) Conventional inverter and (b) Proposed inverter.

## 4.6 実験結果

### 4.6.1 実験システムの構成

Fig. 4.11 に実験システムの回路構成を、Table 4.1 に実験システムの回路定数を示す。従来回路と提案回路で、必要な電圧センサ・電流センサの個数はそれぞれ等しい。回路の入力端子を直流電圧源、出力端子を研究室の系統電源に接続して実験を行った。Table 4.4 に、使用した MOSFET の電気的特性を示す。以下の 3 つの実験において、3 種類の MOSFET (IXFB110N60P3, IXFB150N65X2, STW58N60DM2AG) 適宜使い分けた。

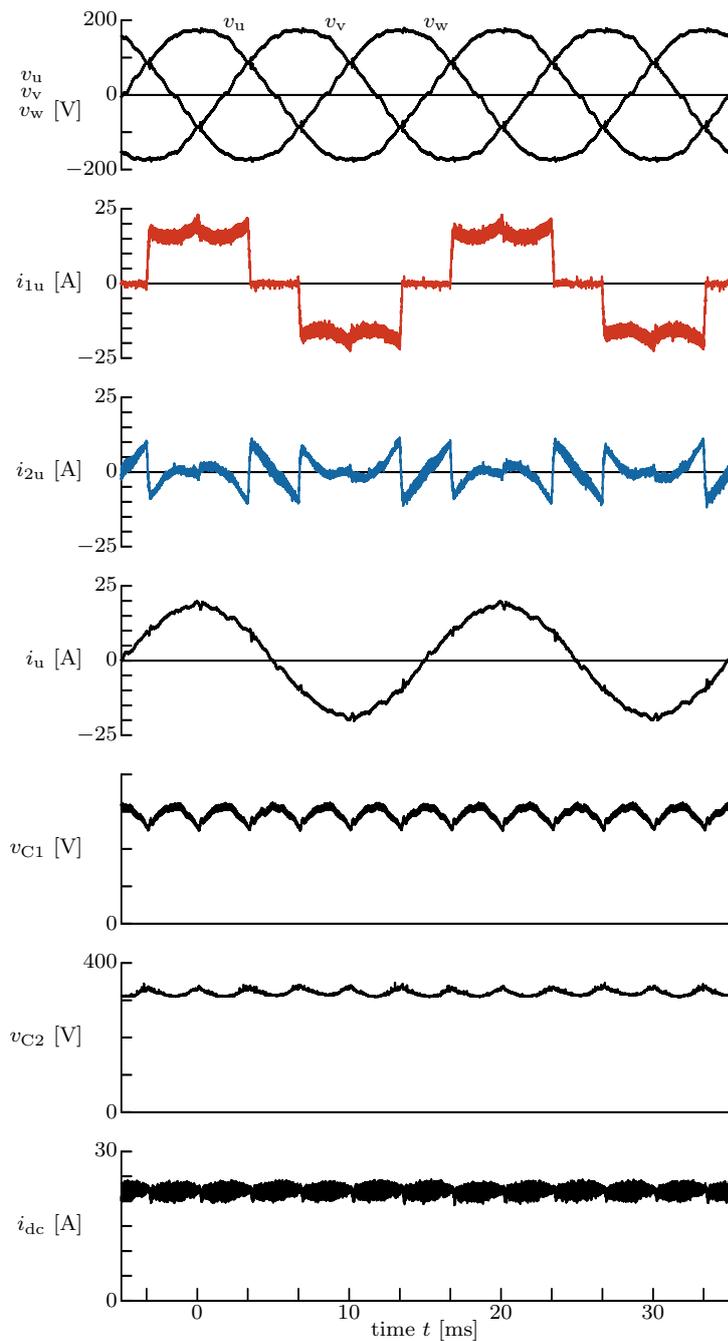
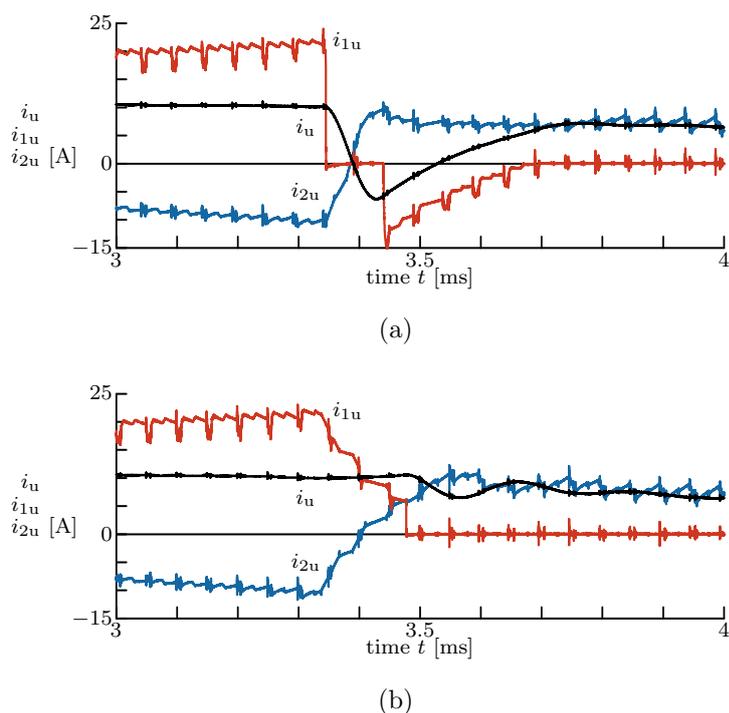


Fig. 4.12: Improved 5-kW experimental waveforms of the proposed converter introducing an additional 150- $\mu$ s overlapping time.

#### 4.6.2 動作原理の検証

Fig. 4.12 に、提案回路の 5 kW 定格動作時の各部の波形全体を示す。提案回路の MOSFET は IXFB110N60P3 を使用した。ここでは、150  $\mu$ s のターンオフ遅れ時間に



**Fig. 4.13:** Detailed experimental current waveforms at the transition from Sector 1 to 2. (a) Without additional overlapping time. (b) With an additional 150- $\mu$ s overlapping time (cf. Fig. 4.8).

よって 120°通電インバータに追加の重なり期間を設けている。系統電流  $i_u$  はほぼ正弦波に制御されており、THD (50 次まで) は 3.7%であった。このとき、必要な補償電流  $i_{2u}$  の振幅は系統電流の約 1/2 でよい。直流リンク電圧  $v_{C1}$  は系統電圧の三相ブリッジ整流波形になっている。直流コンデンサ電圧  $v_{C2}$  の平均値は 320 V に制御されているが、補償装置が直流リンクコンデンサに流入する電力の注入も行っているため、 $v_{C1}$  と逆位相の電圧リップルが含まれている。

Fig. 4.13 は、60°期間 1 から 2 への切替時の転流部分を拡大した電流波形であり、追加の重なり期間を設けた場合と設けなかった場合の両方を示している。系統電流  $i_u$  はフィルタを通過した後の波形であることに注意されたい。Fig. 4.13(a) の追加の重なり期間を設けない場合は、120°通電インバータ電流  $i_{1u}$  は約 100 A/ $\mu$ s で減少しているが、補償電流  $i_{2u}$  の変化は追従していない。このため、系統電流  $i_u$  には 16 A のノッチが生じている。一方、Fig. 4.13(b) では、150  $\mu$ s の重なり期間、 $i_{2u}$  の立ち上がりに合わせて  $i_{1u}$  の変化が約 0.1 A/ $\mu$ s に抑制されており、系統電流  $i_u$  のひずみが低減されている。

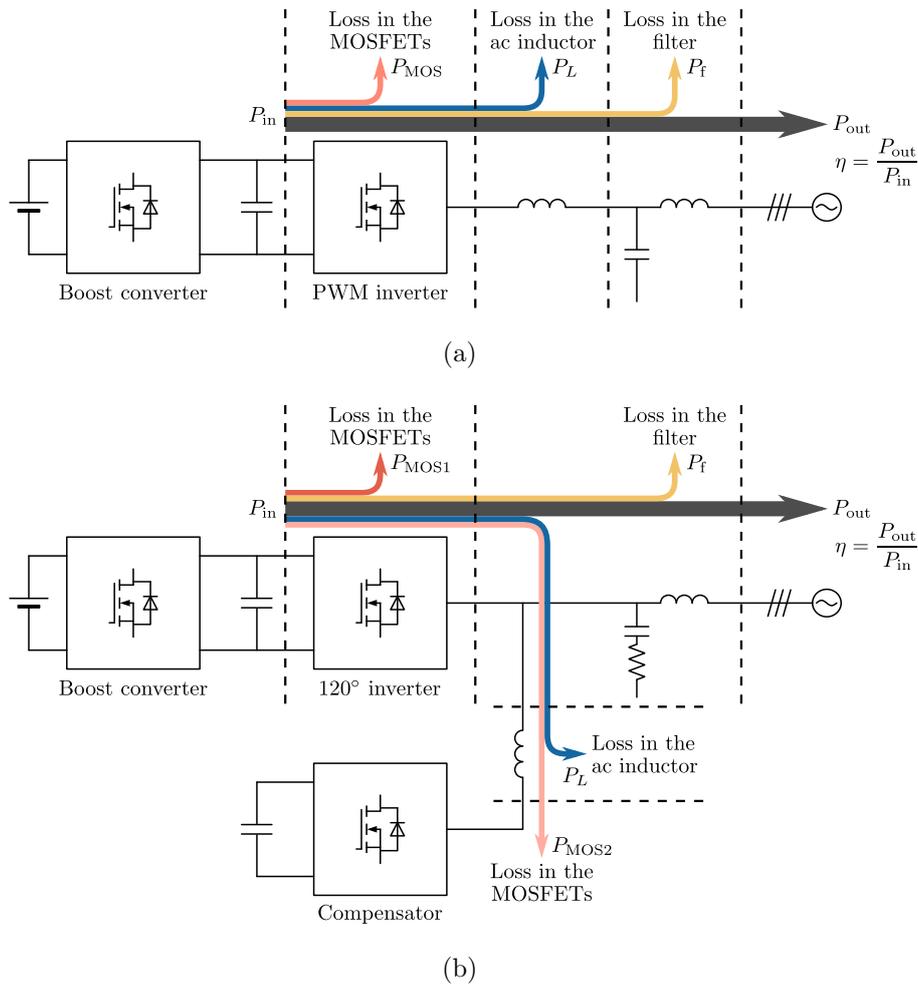
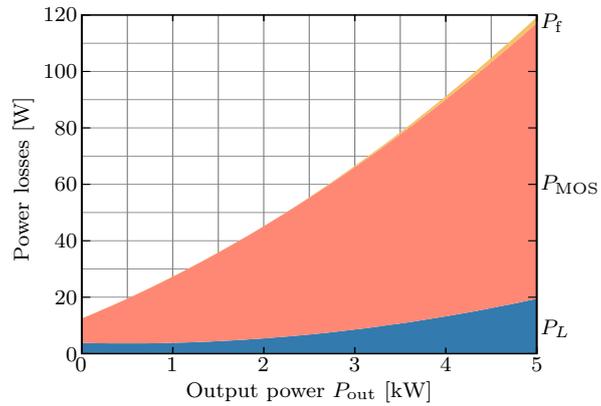


Fig. 4.14: Power loss and efficiency measurement in (a) Conventional inverter and (b) Proposed inverter. The dashed lines represent the measurement points for power loss breakdown (cf. Fig. 4.15).

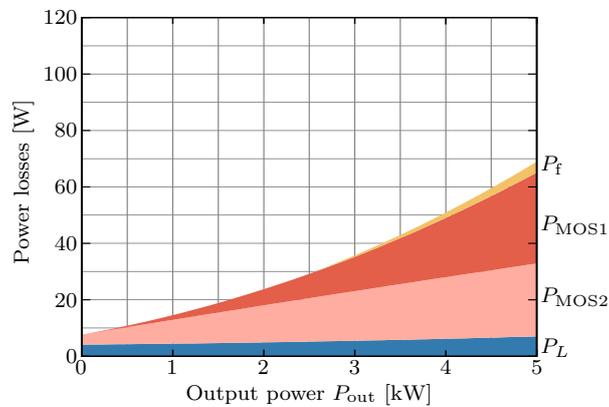
### 4.6.3 損失低減効果の評価

Fig. 4.14 に各インバータの電力測定点および電力損失の項目を示す。測定にはデジタル電力計 (WT1800: 6ch, YOKOGAWA) を使用し、各部の電力を出力電力  $P_{out} = 0.3 \sim 5.0$  kW の範囲で測定した。測定した損失を 2 次近似してその差分から損失分離を行った。

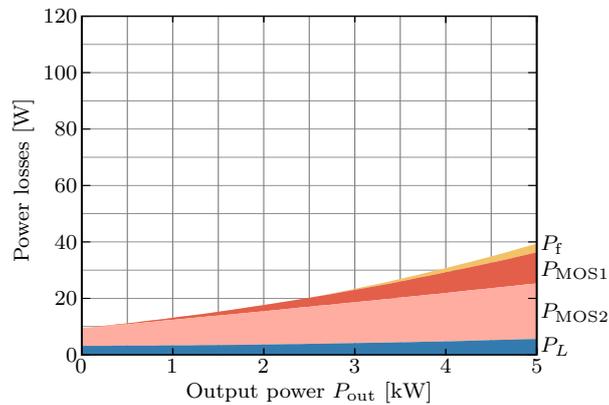
Fig. 4.15 に損失分離の結果を示す。Fig. 4.15(a) と Fig. 4.15(b) では、回路方式の変更による損失低減効果の評価するために、従来回路と提案回路の両方に同一の MOSFET



(a)

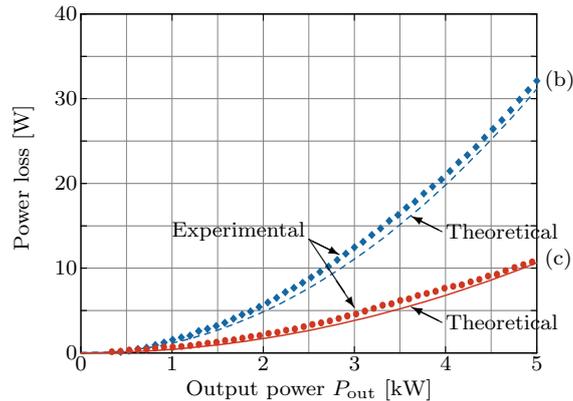


(b)



(c)

Fig. 4.15: Power loss breakdown of the inverters based on the loss measurement as shown in Fig. 4.14. (a) Conventional inverter. (b) Proposed inverter using the same switches as the conventional inverter. (c) Proposed inverter using different, more proper switches for each inverter.



**Fig. 4.16: Power loss in the MOSFETs of the 120°-conduction inverter,  $P_{MOS1}$ . Refer to Fig. 4.15 for labeling. The theoretical curves are the on-state losses.**

(IXFB110N60P3) を使用した。従来回路に比べ、提案回路では MOSFET に発生する損失が 60%以下に低減している。これは、120°通電インバータと瞬时无効電力補償装置によってスイッチング損失が低減されたためである。Fig. 4.16 に、120°通電インバータの MOSFET に発生する損失の測定値  $P_{MOS1}$  と、オン損失の理論値の比較を示す。 $P_{MOS1}$  のほぼすべてがオン損失であるとみなせる。一方、Fig. 4.15(b) の補償装置の損失  $P_{MOS2}$  は、出力電力  $P_{out}$  にほぼ比例しており、スイッチング損失が支配的であると考えられる。しかし、補償電流の実効値は系統電流の 32%であるため、オン損失とスイッチング損失の両方が大幅に低減されている。交流インダクタを流れる電流も同様に低減され、その損失は 5 kW 出力時で 36%に低減されている。これらの結果、提案回路の損失は従来回路に比べ、60%以下に低減している。

Fig. 4.15(c) は、120°通電インバータと補償装置に異なる MOSFET を用いた場合の結果である。それぞれの特長を生かすために、120°通電インバータにはオン抵抗のより小さい IXFB150N65X2 を、瞬时无効電力補償装置には出力容量およびリカバリ電荷のより小さい STW58N60DM2AG を使い分けた。損失は Fig. 4.15(b) からさらに 60%低減している。これは主に、低オン抵抗の MOSFET によって、120°通電インバータのオン損失が低減されたためである Fig. 4.16 に示すように、 $P_{MOS1}$  はオン抵抗の値に比例し、1/3 に低減している。

Fig. 4.17 にインバータの電力変換効率を示す。この効率は、直流リンクを入力、システムを出力として測定したものであり、昇圧コンバータの損失を含まず、補償装置の損失を

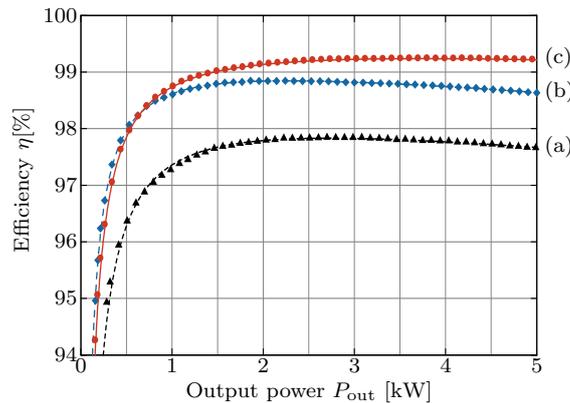


Fig. 4.17: Measured conversion efficiency from the dc link to the grid taking into account the compensator power loss (cf. Fig. 4.14)—and their fitting curve. Refer to Fig. 4.15 for labeling.

含むことに注意されたい。回路方式の変更によって、1～5 kW の広範囲で効率 98.5% 以上に達し、約 1% の改善が見られた。さらに、スイッチング素子の使い分けによって、提案回路の効率は 2.5～5 kW の範囲で 99.2% 以上に達した。

#### 4.6.4 EMI ノイズの評価

Fig. 4.18 に、従来回路と提案回路の系統電流  $i_u$  の実験波形に対して、スペクトル解析を行った結果を示す。両方の回路に同一の MOSFET (IXFB110N60P3) を使用した。電力変換器から発生する EMI ノイズは、高周波電流が配線等の寄生容量と寄生インダクタンスに流れることによって発生する。系統連系変換器から発生する EMI ノイズは、系統側に流出するノイズ量について、国際規格 [93] や国内規格 [94] 等で限度値が定められている。したがって、従来回路と提案回路から発生する EMI ノイズは、系統電流の高周波成分を比較することによって相対的に評価できる。Fig. 4.18(a), Fig. 4.18(b) では、限度値が定められている 150 kHz 以上の高周波について、大きな違いは見られない。これは、両方の回路で PWM 制御によって出力される交流端子電圧が、系統周期の大部分で同様のためである。

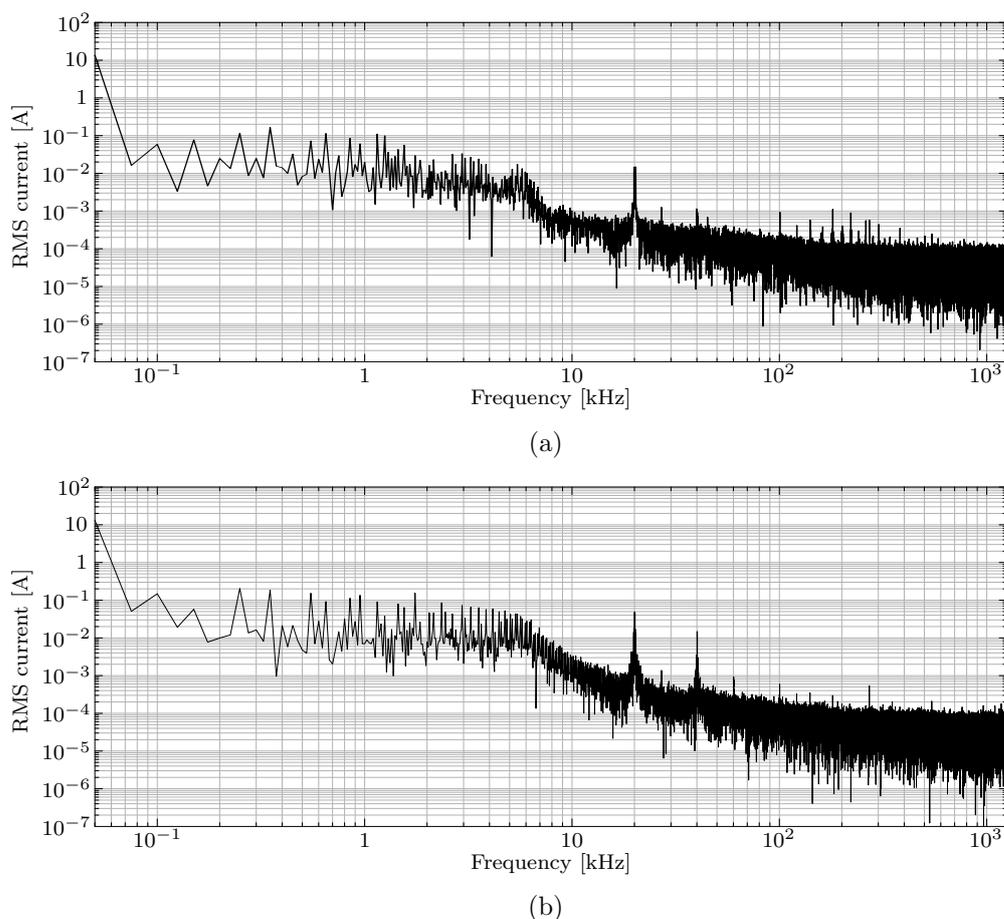


Fig. 4.18: Experimental spectral comparison of the grid current  $i_u$ .  
 (a) Conventional inverter. (b) Proposed inverter.

## 4.7 本章のまとめ

本章では、瞬时无効電力補償装置を並列接続した三相系統連系インバータを検討した。この回路は電解コンデンサを用いず、また、交流インダクタの体積を約1/4に低減可能である。まず、提案回路の動作原理を示し、補償装置は原理的には瞬时无効電力のみを制御することによって、系統電流を正弦波に制御できることを明らかにした。次に、実用上生じる系統電流ひずみに対して改善を検討した。特に、 $120^\circ$ 通電インバータに適切な重なり期間を設けることにより、系統電流波形を大幅に改善することができる。最後に、5 kWの実験装置を用い、実際の系統対する連系動作と損失低減効果を確認した。提案回路方式は、系統電流の1/2以下の電流のみをPWM制御することにより、系統電流をTHD3.7%の正弦波に制御できる。その動作とスイッチング素子の適切な使い分けに

よって、スイッチング素子に発生する損失を大幅に低減することができ、その結果、効率 99.2%以上の高効率な動作を確認した。



## 第5章

# Dual Active Bridge を用いた絶縁形 DC-DC コンバータの制御性の改善

本章では、DAB コンバータの制御特性とその改善法について検討する。DAB コンバータでは位相差が変化する過渡時に、インダクタ電流と変圧器励磁電流の両方に直流電流が重畳することがある。また、DAB コンバータでは低出力時、デッドタイムの影響により、位相差や伝送電力に誤差を生じることも知られている。まず、定常時および過渡時の DAB コンバータの動作特性を解析し、直流偏差を抑制する新しい位相シフト制御法を提案する。一般的な位相シフト制御法では、各 H ブリッジ変換器の対角のスイッチを同時にスイッチングする。これに対し、本論文で提案する制御法は、レグ間の位相調整によって過渡特性を改善する点に特長がある。提案制御法は、インダクタ電流と励磁電流の両方に生じる直流偏差を抑制し、各電流をスイッチング周期の 1/2 内に整定できる。次に、デッドタイムによって生じる位相差および伝送電力の誤差について解析し、デッドタイム補償法を提案する。提案するデッドタイム補償と直流偏差抑制法を組み合わせることにより、すべての動作範囲において良好な過渡応答を実現することができる。提案法の有効性は、5 kW、20 kHz のシステムを用いた実験検証により確認する。

### 5.1 DAB コンバータの問題点

DAB コンバータの直流出力電圧を制御する場合、特に、脈動する直流電圧に対して安定した制御を行うためには、過渡特性が重要となる。高速で安定した制御が実現できれば、電圧制御性が向上するだけでなく、出力コンデンサの容量を低減できる。コンデンサの静電容量を低減できれば、電解コンデンサをフィルムコンデンサに置き換えるこ

## 78第5章 Dual Active Bridge を用いた絶縁形 DC-DC コンバータの制御性の改善

とができる。DAB コンバータでは、出力コンデンサに大きなリップル電流が流れ込むため、効率の観点からもフィルムコンデンサが望ましい。DAB コンバータの過渡特性を改善するためには、少なくとも以下の3つの問題点を解決しなければならない。

### 5.1.1 電流の直流偏差

DAB コンバータでは位相差が変化する過渡時に、インダクタ電流と変圧器励磁電流の両方に直流電流が重畳することがある。インダクタ電流の直流偏差は過電流や電流定格の増加を招く。励磁電流の直流偏差は変圧器の磁気飽和を起こす恐れがある。変圧器の磁気飽和やインダクタの体積やコストの増加を避けるためには、両者の直流偏差を抑制する必要がある。直流偏差を抑制する方法としては、直流カットコンデンサ (dc-blocking capacitor) が最も一般的な方法であるが、システムの体積やコストが増加する。

DAB コンバータの過渡特性を改善する制御法はさまざま提案されており [95-102]、そのうち、いくつかはインダクタ電流の直流偏差を抑制することを目的にしている。文献 [95-97] の制御法は位相差を2ステップで変化させるもので、同様の方法が三相 DAB コンバータにも適用されている [98,99]。しかし、これらの方法は、位相差のステップ変化や線形的な変化に対してはその効果が検証されているが、フィードバック制御と組み合わせた場合の負荷変動に対する効果は未検証である。また、文献 [96] の方法は、インダクタ電流だけでなく変圧器励磁電流の直流偏差も抑制可能であると考えられるが、その両者を同時に抑制する原理と条件は示されていない。

負荷変動に続く過渡変化に対応した制御法には、スイッチング軌跡 (state-plane trajectory) を用いてヒステリシス制御を行う方法 [100]、負荷外乱を考慮した小信号モデルに基づいてフィードフォワード制御する方法 [101]、磁気トランスデューサによって磁束を測定してフィードバック制御する方法 [102] などがある。しかし、これらの方法はそれぞれ、インダクタ電流、出力電圧、変圧器磁束の一つの過渡特性しか対象としておらず、インダクタ電流と変圧器励磁電流の両者の直流偏差を抑制できるかは不明である。

### 5.1.2 制御系の設計

DAB コンバータについて、安定性解析に基づいた制御系の設計法がいくつか検討されている。これには、制御器と主回路をモデリングして伝達関数を求める必要があり、

連続時間モデル [103] や離散時間モデル [104] が報告されているが、多くのパラメータや数式を含んでおり実用的でない。

### 5.1.3 デッドタイムによる誤差

DAB コンバータは、デッドタイムによって伝送電力や位相差に生じる誤差についても報告されている [77,102,105,106]。文献 [105,106] はデッドタイムの影響を含んだ電力伝送モデルを提案しているが、その解決法は示されていない。定常時の伝送電力に含まれる誤差を抑制するために、位相差を補償する方法は提案 [102] されているが、過渡時のデッドタイムの影響に関する検討は十分であるとは言えない。

## 5.2 DAB コンバータの回路構成

Fig. 5.1 に DAB コンバータの回路構成を示す。この回路は、2 台の H ブリッジ変換器を巻数比  $N : 1$  の高周波変圧器と外付けインダクタを介して接続して構成される。Bridge 1 と Bridge 2 はデューティ比 50% でスイッチングし、方形波の端子電圧  $v_{ac1}$  および  $v_{ac2}$  を発生する。

Fig. 5.2 に DAB コンバータの等価回路を示す。簡単のため、回路抵抗やスイッチング素子の出力容量は無視し、H ブリッジ変換器を方形波電圧源に置き換えている。T 型等価回路は変圧器と外付けインダクタ  $L_{a1}$ ,  $L_{a2}$  を表している。 $L'_1$ ,  $L_2$  は変圧器の漏れインダクタンス  $l_1$ ,  $l_2$  と外付けインダクタンス  $L_{a1}$ ,  $L_{a2}$  の和、 $L_0$  は変圧器の励磁インダクタンスである。ただし、二次側換算値を用いており、 $V'_{dc1} = V_{dc1}/N$ ,  $L'_1 = (L_{a1} + l_1)/N^2$ ,  $L_2 = L_{a2} + l_2$  である。

なお、等価回路においては、電力損失やデッドタイムの影響は無視している。一般的に電力変換器では、デッドタイムが電圧波形を歪ませることがある。しかし、DAB コンバータが ZVS 動作している場合、デッドタイムは電圧誤差を生じない、すなわち、デッドタイムと電圧誤差の影響は低電力・小電流動作時のみに現れることが報告されている [77,101,106,107]。したがって、5.3 ~ 5.7 節の解析では ZVS 動作時のみに焦点を当て、デッドタイムの影響は考慮しない。

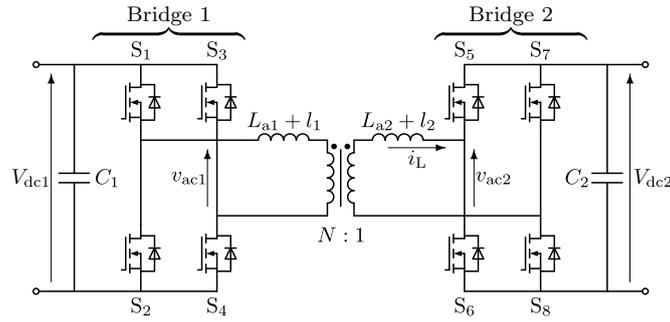


Fig. 5.1: Dual-active-bridge dc-dc converter.

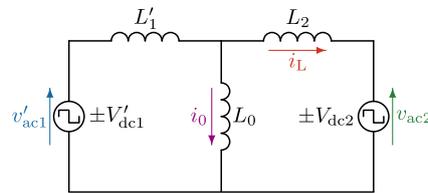


Fig. 5.2: The secondary-referred equivalent circuit of the DAB converter.

### 5.3 従来の位相シフト制御

Fig. 5.3 に従来の位相シフト制御法のゲート信号，電圧および電流波形を示す。Fig. 5.3 では， $V'_{dc1} > V_{dc2}$  の場合を仮定している。多くの場合，DAB コンバータは入出力電圧の差が小さい条件下 ( $V'_{dc1} \approx V_{dc2}$ ) で動作し，インダクタ電流  $i_L$  は Fig. 5.3 に示すような台形波となる。電圧が大きく異なる場合， $i_L$  の波形は三角波に近づき，ZVS 動作範囲および伝送可能な電力を制限する [74]。同様に， $L_2 V'_{dc1}$  と  $L_1 V_{dc2}$  の値の差は変圧器励磁電流  $i_0$  の波形に影響する。たとえば， $L_2 V'_{dc1} \gg L_1 V_{dc2}$  の条件下では， $i_0$  は Fig. 5.3 に示すような三角波に近い波形となる。

従来の位相シフト制御法では，Bridge 1 のスイッチ  $S_1$  と  $S_4$ ， $S_2$  と  $S_3$ ，Bridge 2 の  $S_5$  と  $S_8$ ， $S_6$  と  $S_7$  にはそれぞれ同じタイミングでデューティ比 50% のゲート信号を与える。このとき，Bridge 1 のスイッチのゲート信号の位相を Bridge 2 のゲート信号の位相に対して  $\phi$  だけ進める。Bridge 1 から Bridge 2 に電力が伝送される方向を正とすると，伝送電力  $P$  は，

$$P = \frac{V'_{dc1} V_{dc2}}{\omega L} \phi \left( 1 - \frac{|\phi|}{\pi} \right) \quad (5.1)$$

と表される [72,73]。ただし， $\omega$  はスイッチング角周波数， $L$  は一次と二次のインダクタ

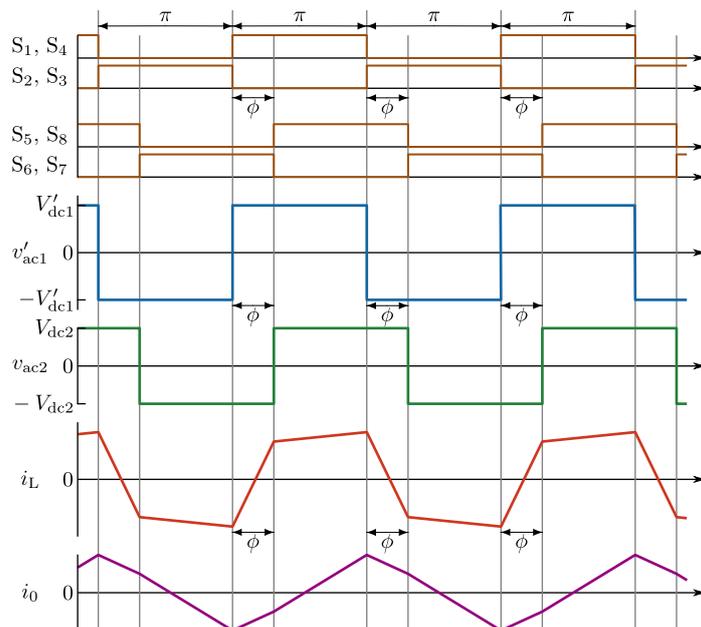


Fig. 5.3: Gate signals, voltage and current waveforms of a conventional phase-shift control method.

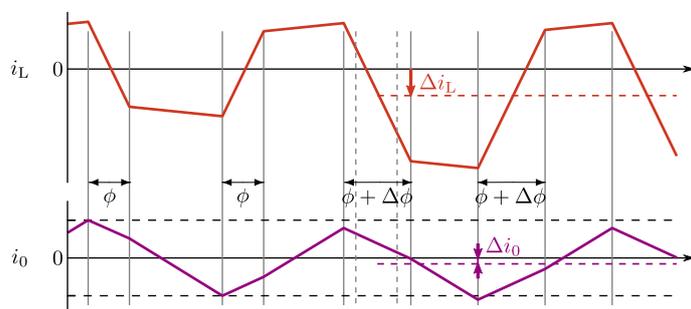


Fig. 5.4: DC offsets in the inductor current and the transformer magnetizing current when the phase-shift angle is changed from  $\phi$  to  $\phi + \Delta\phi$ .

ンスの和で、 $L = L'_1 + L_2$  である。

## 5.4 直流偏差

Fig. 5.4 に従来の位相シフト制御法によって位相差指令値を  $\phi$  から  $\phi + \Delta\phi$  に変化させた際の、インダクタ電流と変圧器の励磁電流の過渡応答波形を示す。インダクタンス  $L$

は比較的小さいため、インダクタ電流  $i_L$  の変化率は大きく、その振幅は  $\phi + \Delta\phi$  に応じた値まで直ちに増加するが、同時に直流偏差が重畳する。 $L_0 \gg L'_1, L_2$  と仮定すると、この直流偏差  $\Delta i_L$  は、

$$\Delta i_L = \frac{V'_{dc1} + V_{dc2}}{2\omega L} \Delta\phi \quad (5.2)$$

となる。この直流偏差は振幅の増加量の  $1/2$  に等しい。一度の位相差変化で生じた直流偏差は、回路抵抗によって数スイッチング周期内に減衰するが、インダクタ電流のピーク値を増加させ、過電流や電流定格の増加を招く恐れがある。さらに、位相差が振動して増減を繰り返した場合、直流偏差は増加し続ける [108]。

変圧器励磁電流  $i_0$  においても直流偏差が発生することがある。この直流偏差  $\Delta i_0$  は、

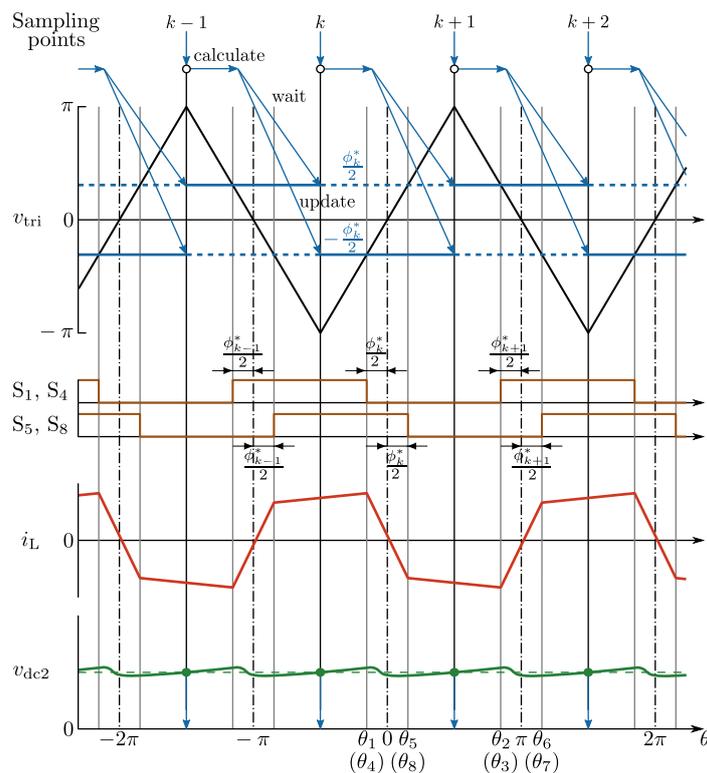
$$\Delta i_0 = \frac{L_2 V'_{dc1} - L'_1 V_{dc2}}{2\omega L L_0} \Delta\phi \quad (5.3)$$

である。したがって、 $L_2 V'_{dc1} = L'_1 V_{dc2}$  である場合を除き、直流偏差が発生する。一度の位相角ステップ変化で励磁電流に生じる直流偏差は比較的小さい。しかし、フィードバック制御の不安定などによって、位相差が振動する場合、直流偏差は徐々に蓄積し、鉄心の磁気飽和を引き起こすことがある。これを避けるためには、変圧器の鉄心断面積の増加、直流カットコンデンサの接続、位相差変化率の制限などの対策を講じる必要があるが、システムの体積やコストが増加する。

## 5.5 直流偏差を抑制する制御

### 5.5.1 制御タイミング

Fig. 5.5 に本論文の位相シフト制御における制御タイミングを示す。本論文の位相シフト制御では、スイッチング半周期毎に、三角波キャリア信号  $v_{tri}$  の最大点および最小点で、出力電圧やインダクタ電流のサンプリングを行う。一周期の間に複数回スイッチングを防ぐために、位相差の指令値  $\phi^*$  の更新もキャリア信号の最大・最小点で行う。Bridge 1 のスイッチのゲート信号の位相は、 $v_{tri}$  の零クロス点から  $\phi^*/2$  だけ進め、Bridge 2 のゲート信号の位相は零クロス点から  $\phi^*/2$  だけ遅らせる。たとえば、サンプリング点  $k$  で更新された位相差指令値  $\phi_k^*$  は、続く零クロス点に対して  $\phi_k^*/2$  だけ進んだスイッチ  $S_1, S_4$  のゲート信号、 $\phi_k^*/2$  だけ遅れた  $S_5$  と  $S_8$  のゲート信号、のように反映される。



**Fig. 5.5: Control timing and switching angles in the phase-shift control method. The solid bars on the triangle carrier  $v_{tri}$  are the reference signals for Bridge 1; the dashed bars are for Bridge 2.**

このように位相シフトおよびサンプリングを行うと、サンプリング点の位相角は位相差の変化にかかわらず一定となる。Fig. 5.5 に示すように、出力電圧  $v_{dc2}$  のサンプル値は電圧リップルを含まず、常にその平均値と等しくなる。インダクタ電流  $i_L$  は常に底辺の中点、すなわち底辺の平均値をサンプリングできる。また、キャリア信号の最大・最小点ではいずれのスイッチもスイッチングを行わないため、電流・電圧のサンプル値にはスイッチングに伴うリングング等を含まない。

これは、PWM 変換器における「同期サンプリング」[109,110]と同様の原理である。大きな違いは PWM 制御器への指令値の与え方にある。Bridge 1 のゲート信号に対しては、指令値  $\phi^*/2$ ,  $-\phi^*/2$  を、それぞれキャリア信号  $v_{tri}$  の最大点と最小点で与える。反対に、Bridge 2 のゲート信号に対しては、 $-\phi^*/2$ ,  $\phi^*/2$  を、それぞれ  $v_{tri}$  の最大点と最小点で与える。その後、 $v_{tri}$  と指令値が比較され、ゲート信号が発生する。この指令値の与え方によって、PWM 制御器を用いて位相シフト制御が実現できる。Fig. 5.5 に示

す制御タイミングおよびサンプリング方法は、DAB コンバータのフィードバック制御系の構成に適している。

### 5.5.2 スイッチング角

本論文では Fig. 5.5 に示すように、スイッチ  $S_1, S_2, \dots, S_8$  がターンオフする位相角を「スイッチング角  $\theta_1, \theta_2, \dots, \theta_8$ 」と定義する。サンプリング点  $k$  の位相角を  $\theta = 0$  とすると、従来の位相シフト制御法のスイッチング角は、位相差  $\phi_k^*$  を用いて、

$$\begin{cases} \theta_1 = \theta_2 - \pi = \theta_3 - \pi = \theta_4 = -\frac{\phi_k^*}{2} \\ \theta_5 = \theta_6 - \pi = \theta_7 - \pi = \theta_8 = \frac{\phi_k^*}{2} \end{cases} \quad (5.4)$$

のように表すことができる。

### 5.5.3 制御法

従来の位相シフト制御法では、各 H ブリッジ変換器の対角のスイッチを同時にスイッチングするのに対し、提案する制御法ではレグ毎のスイッチを独立にスイッチングする。スイッチ  $S_4$  がオンのとき、 $S_1$  をターンオフすると、端子電圧  $v'_{ac1}$  は零となる。同様に、 $S_8$  がオンのとき、 $S_5$  をターンオフすると、端子電圧  $v_{ac2}$  は零となる。このように端子電圧を変化させて、定常動作時の ZVS 動作範囲の拡大や電流実効値低減などが可能であることは良く知られている [111–113] が、ここではこれを過渡時に適用し、インダクタ電流と変圧器励磁電流の直流偏差を抑制することを考える。従来法が位相差  $\phi$  を操作するのに対し、提案法は位相差指令値  $\phi^*$  の変化に応じてスイッチング角  $\theta_1, \theta_2, \dots, \theta_8$  を独立に操作すると言える。以下に、直流偏差を抑制するためのスイッチング角の条件を導出する。

Fig 5.6 に、Fig. 5.2 にの回路に重ねの理を適用するための等価回路を示す。等価回路に重ねの理を適用すると、インダクタ電流  $i_L$  および変圧器励磁電流  $i_0$  は、Fig. 5.6(a) の電圧源  $v_{ac1}'$ 、Fig. 5.6(b) の  $v_{ac2}$  によって各部を流れる電流の和として表すことができ

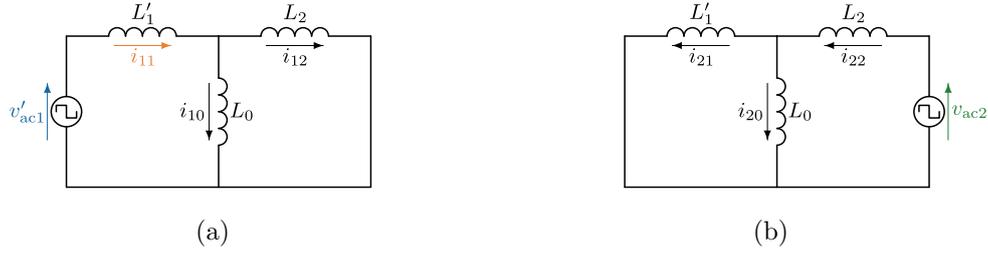


Fig. 5.6: Equivalent circuits where one of the voltage sources in Fig. 5.2 is shorted out. (a) Contribution from  $v'_{ac1}$ . (b) Contribution from  $v_{ac2}$ .

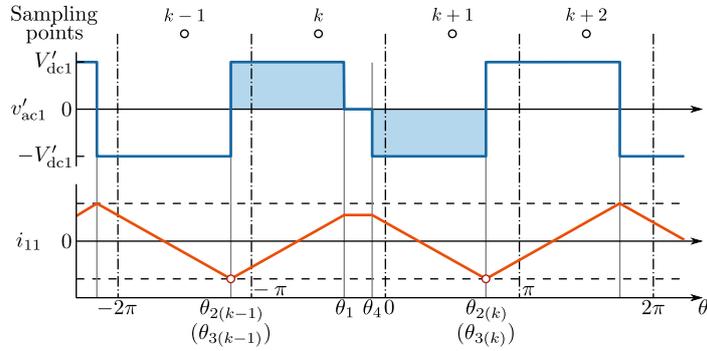


Fig. 5.7: Waveforms of the source voltage and the current flowing through the source in Fig. 5.6(a) with the proposed control method.

る。すなわち,  $i_L$  および  $i_0$  は,

$$i_L = i_{12} - i_{22} = \frac{L_0}{L_0 + L_2} i_{11} - i_{22} \quad (5.5)$$

$$i_0 = i_{10} + i_{20} = \frac{L_2}{L_0 + L_2} i_{11} + \frac{L'_1}{L_0 + L'_1} i_{22} \quad (5.6)$$

となる。(5.5), (5.6) 式より,  $i_L$  と  $i_0$  の直流偏差を抑制するためには,  $i_{11}$  と  $i_{22}$  の直流偏差を抑制すればよい。

Fig. 5.7 に提案する制御法を適用した場合の  $v'_{ac1}$  と  $i_{11}$  の波形を示す。サンプリング点  $k$  で位相差指令値を変更したと仮定すると,  $i_{11}$  の直流偏差を抑制するためには,

$$i_{11}(\theta_{2(k-1)}) = i_{11}(\theta_{2(k)}) \quad (5.7)$$

が成り立たなければならない。(5.7) 式を  $v_{ac1}'$  の電圧時間積, すなわち, Fig. 5.7 で色の付いた部分の面積を用いて表すと,

$$V'_{dc1} (\theta_1 - \theta_{2(k-1)}) = V'_{dc1} (\theta_{2(k)} - \theta_4) \quad (5.8)$$

となる。(5.8) 式を解くと, Bridge 1 のスイッチング角の条件が,

$$\theta_1 + \theta_4 = \theta_{2(k-1)} + \theta_{2(k)} \quad (5.9)$$

と求まる。Bridge 2 のスイッチング角の条件についても同様に,

$$\theta_5 + \theta_8 = \theta_{6(k-1)} + \theta_{6(k)} \quad (5.10)$$

と求まる。

文献 [95, 97, 100] の制御法では, インダクタに印加する電圧時間積のつり合いには注目しているが, 変圧器については考慮していない。このため, 変圧器励磁電流の直流偏差を抑制することはできない。文献 [96] の方法では, Bridge 1 の位相角とデューティ比 (50%) を固定しているため, (5.9) 式の条件を満たしており, (5.10) 式の条件にしたがって Bridge 2 の位相角とデューティ比を調整し, 直流偏差を抑制している, と言い換えることができる。

Fig. 5.7において, サンプルング  $k$  で位相差指令値を  $\phi_{k-1}^*$  から  $\phi_k^*$  に変更したとする。定常時のスイッチング角は (5.4) 式のように表されることから, 指令値の変化前後のスイッチング角は,

$$\theta_{2(k-1)} = -\frac{\phi_{k-1}^*}{2} - \pi, \quad \theta_{2(k)} = -\frac{\phi_k^*}{2} + \pi \quad (5.11)$$

$$\theta_{6(k-1)} = \frac{\phi_{k-1}^*}{2} - \pi, \quad \theta_{6(k)} = \frac{\phi_k^*}{2} + \pi \quad (5.12)$$

となる。したがって, (5.9), (5.10) 式の条件は,

$$\theta_1 + \theta_4 = -\frac{\phi_{k-1}^* + \phi_k^*}{2} \quad (5.13)$$

$$\theta_5 + \theta_8 = \frac{\phi_{k-1}^* + \phi_k^*}{2} \quad (5.14)$$

のように書き換えることができる。

Fig. 5.8 に提案する制御法のゲート信号, 電圧および電流波形を示す。(5.13), (5.14) 式を満足できれば,  $\theta = \theta_8$ , すなわち, 次のサンプルング点  $k+1$  よりも前に  $i_L$  と  $i_0$  の直流偏差を抑制できる。 $\theta = \theta_8$  以降は周期定常状態となり, インダクタ電流  $i_L$  と励磁電流  $i_0$  は繰り返し波形となる。これはつまり, 位相差指令値が毎スイッチング周期連続的に変化しても, 提案法は直流偏差を抑制できるということである。さらに, (5.13), (5.14) 式は, 直流電圧  $V_{dc1}'$ ,  $V_{dc2}$  やインダクタンス  $L_1'$ ,  $L_2$ ,  $L_0$  などの回路パラメータを含まないため, 回路パラメータの誤差や経年変化などを考慮する必要はない。

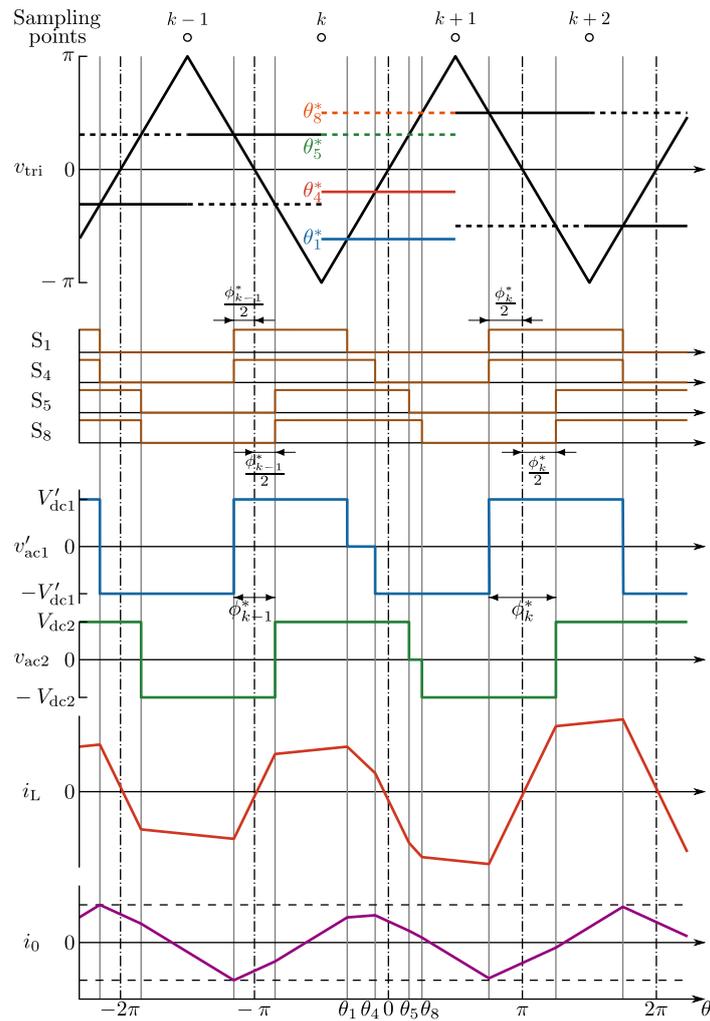


Fig. 5.8: Gate signals, voltage and current waveforms of the proposed control method. The solid bars on the triangle carrier  $v_{tri}$  are the reference signals for Bridge 1; the dashed bars are for Bridge 2.

#### 5.5.4 実装例

(5.13), (5.14) 式を満たせば直流偏差を抑制できるが,  $\theta_1$  と  $\theta_4$  ならびに  $\theta_5$  と  $\theta_8$  の間には自由度が残っている。次の二つの選び方

$$\begin{cases} \theta_1^* = -\frac{\phi_k^*}{2}, & \theta_4^* = -\frac{\phi_{k-1}^*}{2} \\ \theta_5^* = \frac{\phi_{k-1}^*}{2}, & \theta_8^* = \frac{\phi_k^*}{2} \end{cases} \quad (5.15)$$

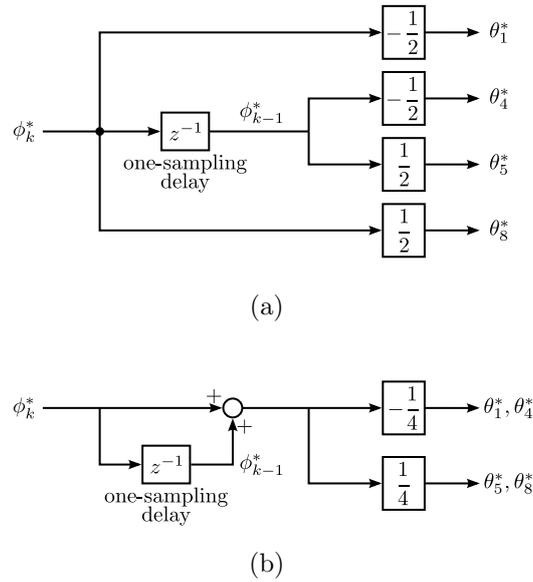


Fig. 5.9: Block diagrams for implementation of the proposed phase-shift control method. (a) Switching angles given by (5.15). (b) Switching angles given by (5.16).

$$\begin{cases} \theta_1^* = \theta_4^* = -\frac{\phi_{k-1}^* + \phi_k^*}{4} \\ \theta_5^* = \theta_8^* = \frac{\phi_{k-1}^* + \phi_k^*}{4} \end{cases} \quad (5.16)$$

が実用的であると考えられる。

Fig. 5.9 に制御ブロック図を示す。Fig. 5.9(a) のブロック図は、スイッチング角を (5.15) 式のように設定した場合で、1 サンプル周期前の位相差指令値をホールドする遅延要素  $z^{-1}$  を追加するだけでよい。一方、Fig. 5.9(b) のブロック図は、スイッチング角を (5.16) 式のように設定した場合で、遅延要素  $z^{-1}$  と加算器を用いて実装できる。この場合、 $S_1$  と  $S_4$ 、 $S_5$  と  $S_8$  はそれぞれ同時にスイッチングする。

なお、指令値が一定 ( $\phi_k^* = \phi_{k-1}^*$ ) の周期定常状態では、(5.15)、(5.16) 式によって計算されるスイッチング角は両方とも (5.4) 式と等しい。つまり、定常時、Fig. 5.9 の制御ブロックが発生するゲート信号は、Fig. 5.3 の従来法と同じである。Fig. 5.9 の制御ブロックは、位相差指令値が変化すると自動的に、直流偏差を抑制するようにスイッチング角を調整するため、制御切替等の特別な操作を必要としない。

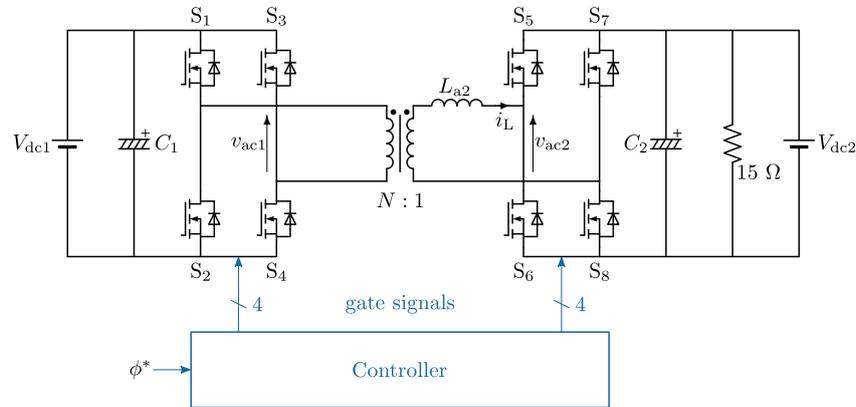


Fig. 5.10: System configuration used in the experiment to verify transient response to a step change in the phase shift.

Table 5.1: Parameters for the Experiment.

Rated power		5 kW
Transformer turn ratio	$N$	5/6
Input voltage	$V_{dc1}$ ( $V'_{dc1}$ )	240 V (288 V)
Output voltage	$V_{dc2}$	270 V
Auxiliary inductor	$L_{a1}$	not connected
	$L_{a2}$	60 $\mu$ H (45% <sup>†</sup> )
Transformer leakage inductance	$l_1, l_2$	$\sim 1$ $\mu$ H
Transformer magnetizing inductance	$L_0$	2.4 mH
Input capacitor	$C_1$	2000 $\mu$ F
Output capacitor in Fig. 5.10	$C_2$	6800 $\mu$ F
Output capacitor in Fig. 5.14		15 $\mu$ F
Switching frequency		20 kHz
Sampling frequency		40 kHz
Sampling period	$T_s$	25 $\mu$ s
Dead time	( $\phi_{dt}$ )	0.6 $\mu$ s (4.3°)
Snubber capacitor	$C_{snub}$	none

<sup>†</sup>Based on single-phase 288 V, 5 kW, and 20 kHz.

## 5.6 位相差のステップ変化に対する過渡特性

### 5.6.1 実験システムの構成

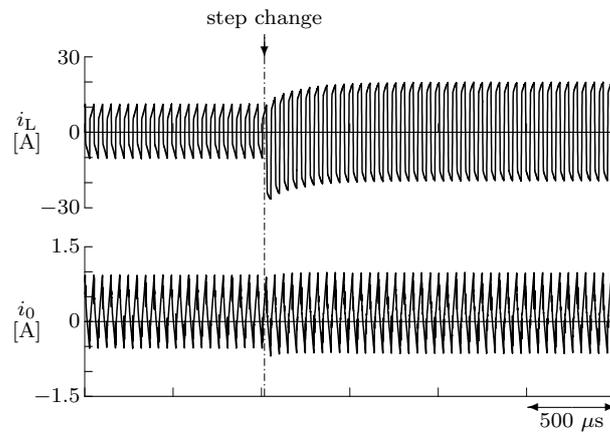
Fig. 5.10 に実験システムの回路構成を、Table 5.1 に実験システムの回路定数を示す。スイッチング素子には MOSFET (IXFB110N60P3) を使用した。Bridge 1 の入力には直流電源を接続し、入力電圧を  $V_{dc1} = 240 \text{ V}$  に設定した。このとき  $V_{dc1}$  の二次側換算値は  $V'_{dc1} = 240/(5/6) = 288 \text{ V}$  となる。一方、Bridge 2 の出力には直流電源と負荷抵抗器を並列に接続し、出力電圧を  $V_{dc2} = 270 \text{ V}$  一定とした。また、外付けインダクタは変圧器の二次側にのみ接続し、DAB コンバータには Bridge 1 から Bridge 2 へ電力を伝送させた。なお、変圧器の励磁電流は、同一の電流プローブに一次側の電流を 5 ターン、二次側の電流を 6 ターン通し、それらの差から測定した。

### 5.6.2 実験結果

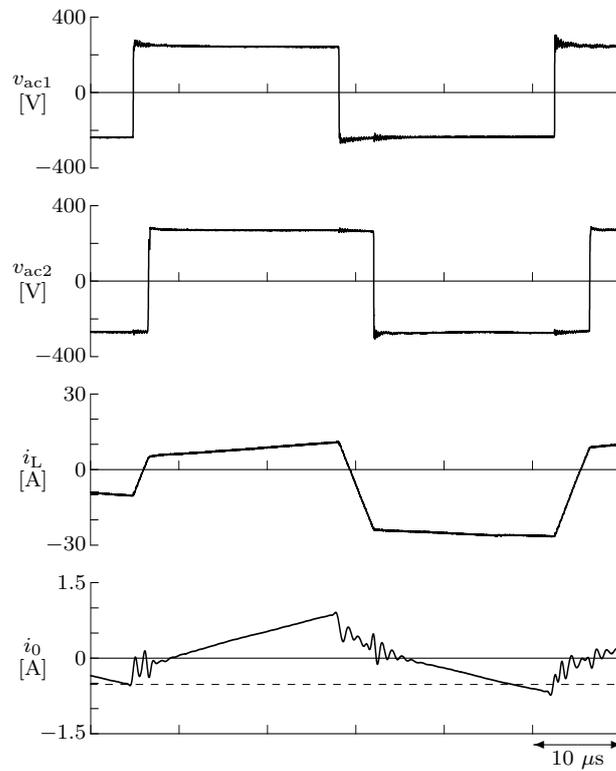
Fig. 5.11 ~ Fig. 5.13 に、伝送電力が 2 kW から 4 kW に増加するように位相差をステップ変化した場合の実験波形を示す。また、Fig. 5.11 ~ Fig. 5.13 のステップ変化前の変圧器励磁電流  $i_0$  には 0.2 A の直流偏差が含まれているが、これはゲート信号や MOSFET のオン抵抗の不均等などにより、端子電圧  $v_{ac1}$  および  $v_{ac2}$  に直流成分が存在したためである [77, 114]。

Fig. 5.11 は従来法を用いた場合の結果であり、ステップ変化直後、インダクタ電流  $i_L$  には直流偏差が生じ、ピーク値は 27 A に達している。0.5 ms 後には、ピーク値は 19 A に減衰している。変圧器励磁電流  $i_0$  では、ステップ変化直後に直流偏差が約 0.1 A 変化している。

なお、実験に使用した変圧器の漏れインダクタンスは外付けインダクタに比べて十分に小さく、端子電圧  $v_{ac1}$  はほぼ方形波であるので、磁化電流は三角波となり、鉄損電流は方形波となる。したがって、励磁電流  $i_0$  は磁化電流と鉄損電流の和であるので、Fig. 5.11(b) のような波形となる。Fig. 5.12 は Fig. 5.9(a) のブロック図、すなわち、(5.15) 式の提案法を用いた場合の実験波形である。この場合、ステップ変化直後のインダクタ電流  $i_L$  と励磁電流  $i_0$  には直流偏差はほとんど生じていない。Fig. 5.12(b) の時間拡大波形では、端子電圧  $v_{ac1}$ ,  $v_{ac2}$  に零電圧期間が挿入されている。これは、(5.15) 式

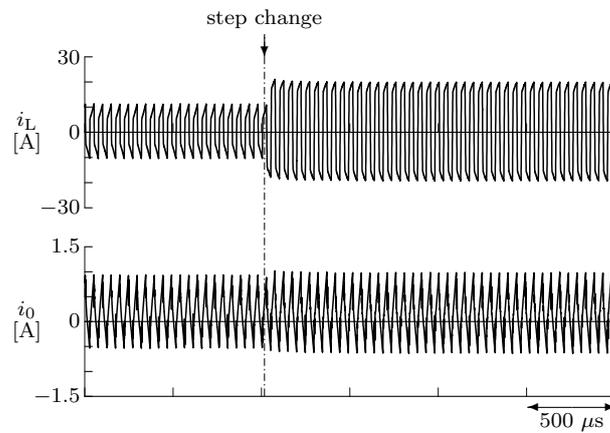


(a)

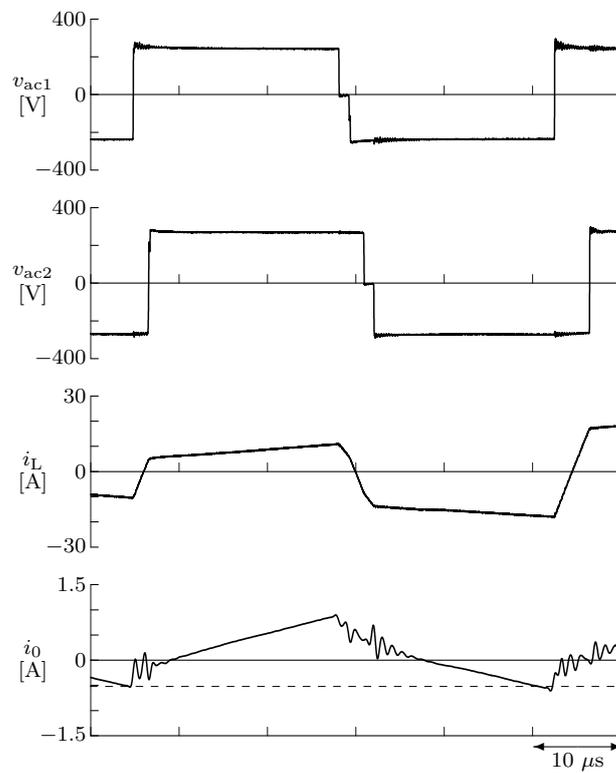


(b)

Fig. 5.11: Experimental transient response to a step change in the phase-shift reference when applying the conventional method. (a) Original waveforms. (b) Time-expanded waveforms showing the phase-shift change.

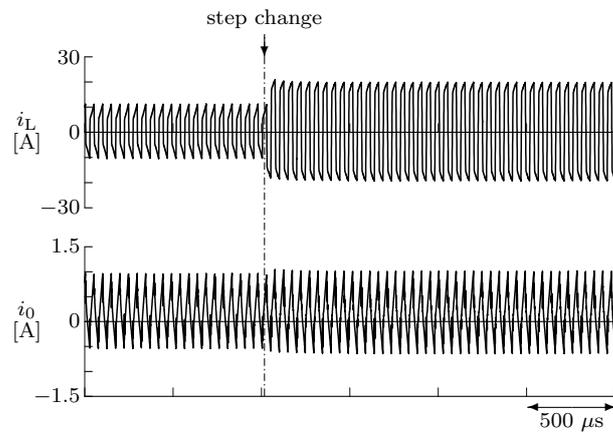


(a)

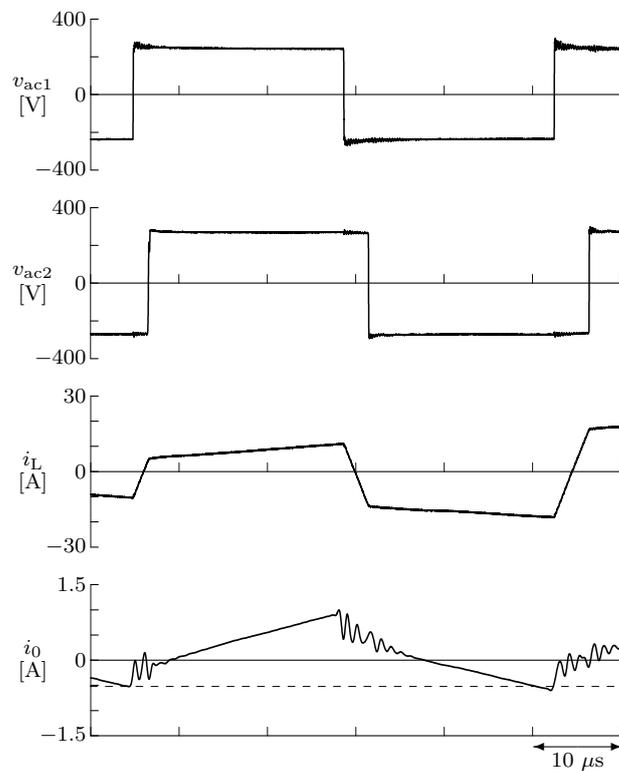


(b)

Fig. 5.12: Experimental transient response to a step change in the phase-shift reference when applying the proposed method implemented as shown in Fig. 5.9(a). (a) Original waveforms. (b) Time-expanded waveforms showing the phase-shift change.



(a)



(b)

Fig. 5.13: Experimental transient response to a step change in the phase-shift reference when applying the proposed method implemented as shown in Fig. 5.9(b). (a) Original waveforms. (b) Time-expanded waveforms showing the phase-shift change.

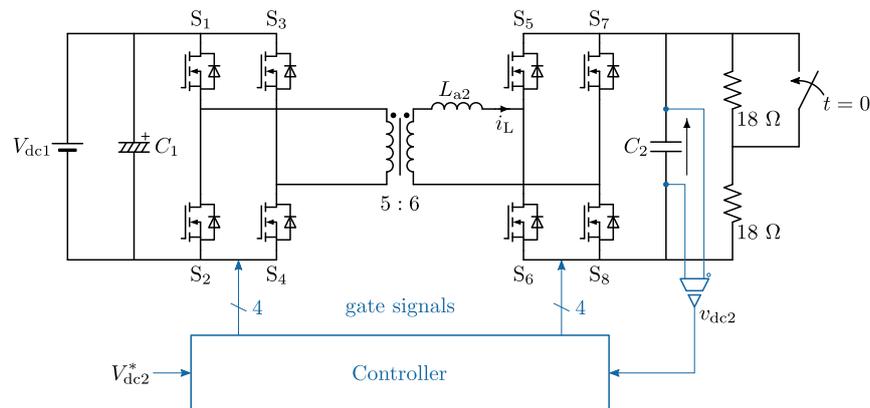


Fig. 5.14: System configuration used in the experiment to verify performance of the output voltage feedback.

に従って，スイッチ  $S_1$ ,  $S_4$ ,  $S_5$ ,  $S_8$  が独立にターンオフしたためである。零電圧期間によって，インダクタ電流の  $di/dt$  が3段階で変化し，直流偏差を抑制している。 $i_L$  と  $i_0$  の両方とも，スイッチング周期の  $1/2$  ( $= 25 \mu\text{s}$ ) 内に整定している。

Fig. 5.13 は Fig. 5.9(b)，すなわち，(5.16) 式を用いた場合の実験波形である。この場合も，インダクタ電流  $i_L$  と励磁電流  $i_0$  は直流偏差を生じることなくスイッチング周期の  $1/2$  内に整定している。Fig. 5.13(b) では，Fig. 5.12(b) とは異なり， $v_{ac1}$  と  $v_{ac2}$  に零電圧期間を挿入されていない。その代わりに，(5.16) 式に従って，位相差を Fig. 5.11(b) よりも小さく操作することにより，直流偏差を抑制している。

(5.15)，(5.16) 式の二組のスイッチング角を用いたこれらの実験結果により，(5.13)，(5.14) 式が直流偏差を抑制するための十分条件であることが示された。

## 5.7 出力電圧制御における特性

### 5.7.1 実験システムの構成

Fig. 5.14 に実験システムの回路構成を，Table 5.1 に実験システムの回路定数を示す。スイッチング素子には MOSFET (IXFB110N60P3) を使用した。Bridge 2 の出力には負荷抵抗器を接続し，出力コンデンサの静電容量は  $C_2 = 15 \mu\text{F}$  とした。積分時定数は過渡応答に影響しないよう，十分に遅く  $T_i = 250 \mu\text{s}$  に設定した。また，出力電圧指令値を  $V_{dc2}^* = 270 \text{ V}$  に設定した。

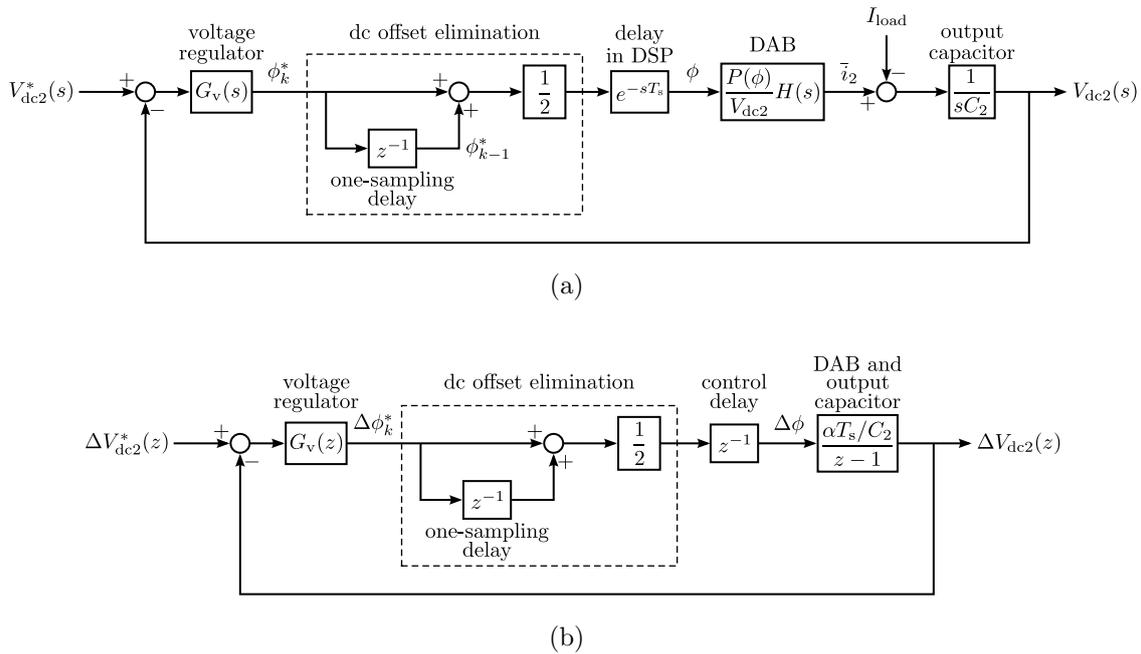


Fig. 5.15: Block diagrams of voltage control. (a) DSP-based voltage control. (b) Simplified discrete-time model.

### 5.7.2 デジタル電圧制御系のモデリングと伝達関数

Fig. 5.15(a) に DAB コンバータのデジタル電圧制御系のブロック図を示す。出力電圧の指令値  $V_{dc2}^*$  と実電圧  $v_{dc2}$  の偏差から電圧制御器の伝達関数  $G_v$  を介して、位相差の指令値  $\phi_k^*$  を演算する。電流の直流偏差を抑制するために提案法を用いる場合、(5.15) または (5.16) 式に従ってスイッチング角指令値が演算される。このとき、DAB コンバータに反映される位相差は、

$$\phi = \theta_5^* - \theta_1^* = \frac{\phi_{k-1}^* + \phi_k^*}{2} \quad (5.17)$$

となる。遅延要素  $e^{-sT_s}$  は  $v_{dc2}$  のサンプリングから指令値が三角波キャリア  $v_{tri}$  と比較されるまでの制御遅延であり、Fig.5.5 のように 1 サンプリング周期  $T_s$  の遅延が生じる。DAB コンバータは (5.1) 式に従って電力  $P$  を伝送し、出力電流  $i_2$  と負荷電流  $I_{load}$  の差が出力コンデンサ  $C_2$  に流れる。 $i_2$  にはスイッチングリップルが含まれるが、出力電圧のサンプル値に寄与するのはその平均値  $\bar{i}_2 = P/V_{dc2}$  のみであり、DAB コンバータはサンプリング点間の平均電流  $\bar{i}_2$  を出力するホールド回路として考えることができる。

Fig. 5.15(a) の DAB コンバータのモデルは非線形な系であるため、動作点  $\phi = \phi_0$  の

近傍で線形化し、小信号解析を施す。Fig. 5.15(a) のブロック図を  $z$  変換を施して整理すると、Fig. 5.15(b) の単純化したブロック図が得られる。ここで、 $\alpha$  は位相差の微小変化を  $\bar{i}_2$  の微小変化に換算するための係数で、

$$\alpha = \frac{V'_{dc1}}{\omega L} \left( 1 - \frac{2\phi_0}{\pi} \right) \quad (5.18)$$

である。

電圧制御器を PI 制御器とし、その伝達関数を、

$$G_v(z) = K \left( 1 + \frac{T}{T_i} \frac{z}{z-1} \right) \quad (5.19)$$

で与える。ただし、 $K$  [rad/V] は比例ゲイン、 $T_i$  [s] は積分時間である。このとき、電圧指令値  $V_{dc2}^*$  から実電圧  $v_{dc2}$  までの閉ループ伝達関数は以下のように 4 次の特異方程式を有する。

$$\begin{aligned} W(z) &= \frac{\Delta V_{dc2}(z)}{\Delta V_{dc2}^*(z)} = \frac{G_v(z) \frac{1+z^{-1}}{2} z^{-1} \frac{\alpha T_s / C_2}{z-1}}{1 + G_v(z) \frac{1+z^{-1}}{2} z^{-1} \frac{\alpha T_s / C_2}{z-1}} \\ &= \frac{A}{T_i z^4 - 2z^3 + (1 + AT_s + AT_s^2 / T_i) z^2 + (AT_s^2 / T_i) z - AT_s} \quad (5.20) \end{aligned}$$

ただし、 $A = K\alpha/2C_2$  である。

### 5.7.3 安定性解析

Fig. 5.16 にゲイン  $K$  に対する (5.20) 式の根軌跡を示す。ここでは、実験条件に合わせて  $T_i = 250 \mu\text{s}$ ,  $\phi_0 = \pi/15 \text{ rad}$  (2 kW に相当) に設定している。  $0 < K < 1.3 \times 10^{-2}$  の範囲では根は単位円の内部に存在し、制御系は安定である。

### 5.7.4 定常特性の実験結果

Fig. 5.17 に、出力電圧のフィードバック制御を適用した場合の定常時の実験波形を示す。これは、前節の解析の妥当性を確認するために安定限界の周辺で動作した場合であり、実用的なゲイン設定を行ったものではない点に注意されたい。負荷抵抗は  $36 \Omega$  に固定した。

Fig. 5.17(a) の  $K = 1.0 \times 10^{-2} \text{ rad/V}$  の場合、出力電圧は一定に制御されている。一方、Fig. 5.17(b) の  $K = 1.5 \times 10^{-2} \text{ rad/V}$  の場合は、持続振動が生じている。この場合、

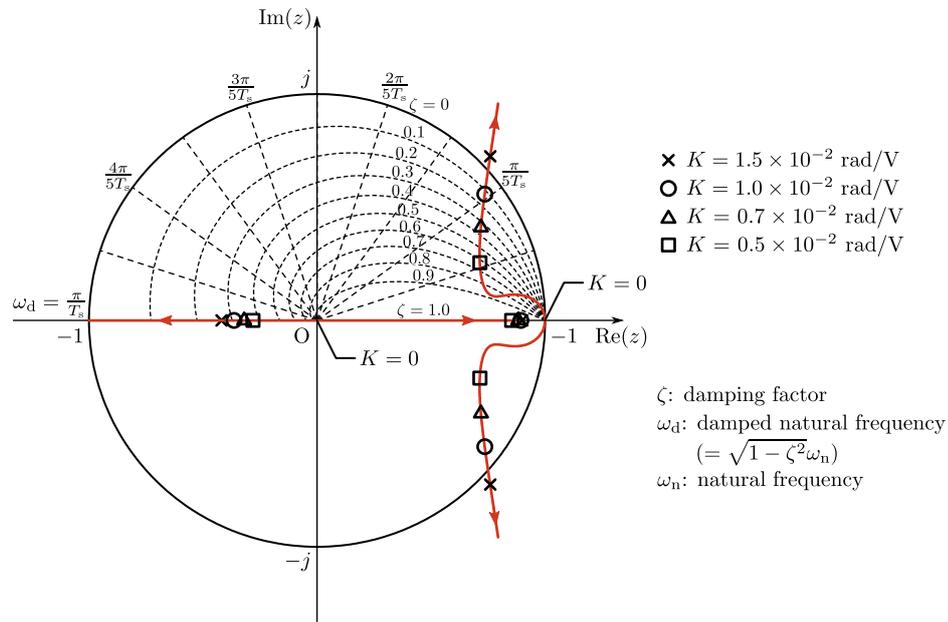


Fig. 5.16: Root locus of (5.20) for  $T_i = 250 \mu\text{s}$  and  $\phi_0 = \pi/15 \text{ rad}$ .

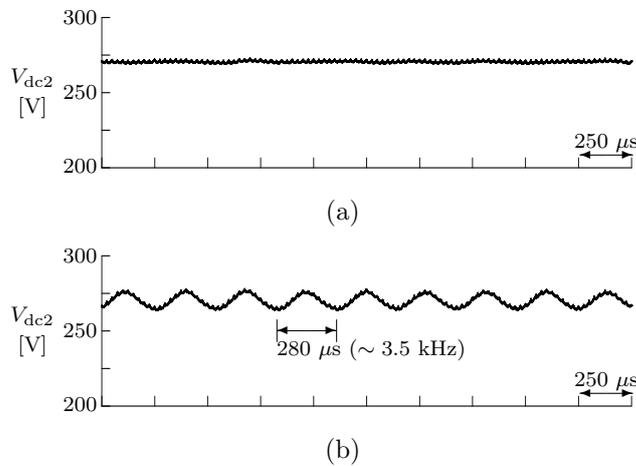


Fig. 5.17: Experimental steady-state waveforms of the output voltage. (a)  $K = 1.0 \times 10^{-2} \text{ rad/V}$ . (b)  $K = 1.5 \times 10^{-2} \text{ rad/V}$ .

Fig. 5.16 の単位円の外部に根が存在するが、これは (5.18) 式で小信号解析を適用したため、Fig. 5.17(b) のような大信号に対して発散はしないが、特定の周波数で持続振動となる。

### 5.7.5 過渡特性の実験結果

Fig. 5.18, Fig. 5.19 に、出力電圧のフィードバック制御を適用した場合の過渡時の実験波形を示す。比例ゲインは安定限界  $K = 1.3 \times 10^{-2}$  rad/V に対してわずかに小さく  $K = 1.2 \times 10^{-2}$  rad/V とした。時刻  $t = 0$  で負荷抵抗を  $36 \Omega$  から  $18 \Omega$  に変化させ、負荷電力を  $2 \text{ kW}$  から  $4 \text{ kW}$  に急変させた。本実験では、直流電流が流れても磁気飽和が生じないように十分大きな鉄心断面積を有する変圧器を用いている。

Fig. 5.18 は、従来の位相シフト制御法に出力電圧フィードバック制御を適用した場合の実験波形である。インダクタ電流  $i_L$  には、振幅と同程度の  $11 \text{ A}$  もの直流偏差が生じている。さらに、負荷急変から  $60 \text{ ms}$  後、変圧器励磁電流  $i_0$  の直流偏差は、通常の  $i_0$  の振幅を大幅に超える  $2.6 \text{ A}$  に達した。

Fig. 5.18(b) に負荷急変から  $2 \text{ ms}$  の間の時間拡大波形を示す。位相差指令値  $\phi^*$  と出力電圧  $v_{dc2}$  のオーバーシュートは  $1 \text{ ms}$  以内に減衰しているが、その後、 $\phi^*$  の振動と  $i_L$  の直流偏差が徐々に増加している。したがって、この直流偏差は  $\phi^*$  のオーバーシュートとは無関係であり、 $\phi^*$  が振動したことに起因する。 $\phi^*$  の振動は端子電圧  $v_{ac1}$  および  $v_{ac2}$  の電圧時間積を不均衡にし、 $i_L$  の直流偏差を発生させる。 $i_L$  の直流偏差によって、出力コンデンサ  $C_2$  がスイッチング半周期毎に不均一に充放電されるため、出力電圧  $v_{dc2}$  にリップルが生じる。 $v_{dc2}$  のリップルは、PI 制御を介して  $\phi^*$  をさらに振動させる。この連鎖反応は電圧フィードバックループの不安定性であると考えられる。一方、 $\phi^*$  の振動は  $i_0$  の直流偏差も引き起こす。Fig. 5.18(c) の拡大波形では、 $i_0$  のピークは鋭く尖っており、飽和磁束密度に近づいていることがわかる。

Fig. 5.19 は、Fig. 5.9(b) の提案法に出力電圧フィードバック制御を適用した場合の実験波形である。インダクタ電流  $i_L$  には直流偏差を生じていないため、出力電圧  $v_{dc2}$  のリップルも抑制され、良好な電圧制御特性が得られている。したがって、位相差指令値  $\phi^*$  の振動も生じず、励磁電流  $i_0$  の直流偏差も増加していない。Fig. 5.19(b) の  $v_{dc2}$  には比較的大きな  $30 \text{ V}$  ( $11\%$ ) の電圧変動が生じているが、これは、出力コンデンサの静電容量を  $15 \mu\text{F}$  まで低減したためである。幸いにも、 $v_{dc2}$  の過渡応答時間はスイッチング周期よりも  $3, 4$  倍程度長いため、(5.8) 式の電圧時間積のつり合いは本実験の条件下においても有効である。この過渡応答時間が短く、スイッチング周期により近い場合、すなわち、出力コンデンサがさらに小さい場合、 $v_{dc2}$  の電圧変動の影響も電圧時間積のつり合いに含める必要がある。

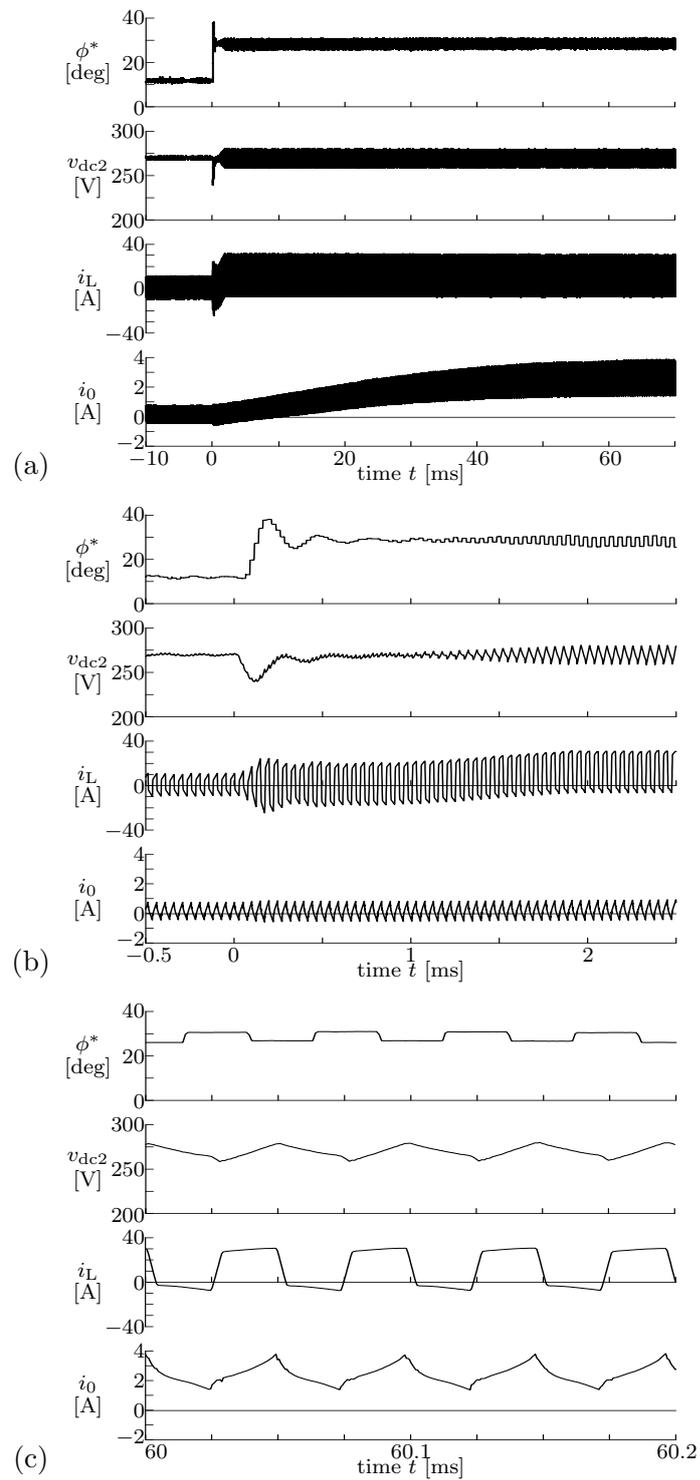


Fig. 5.18: Experimental transient response by the output voltage controller with the conventional method.

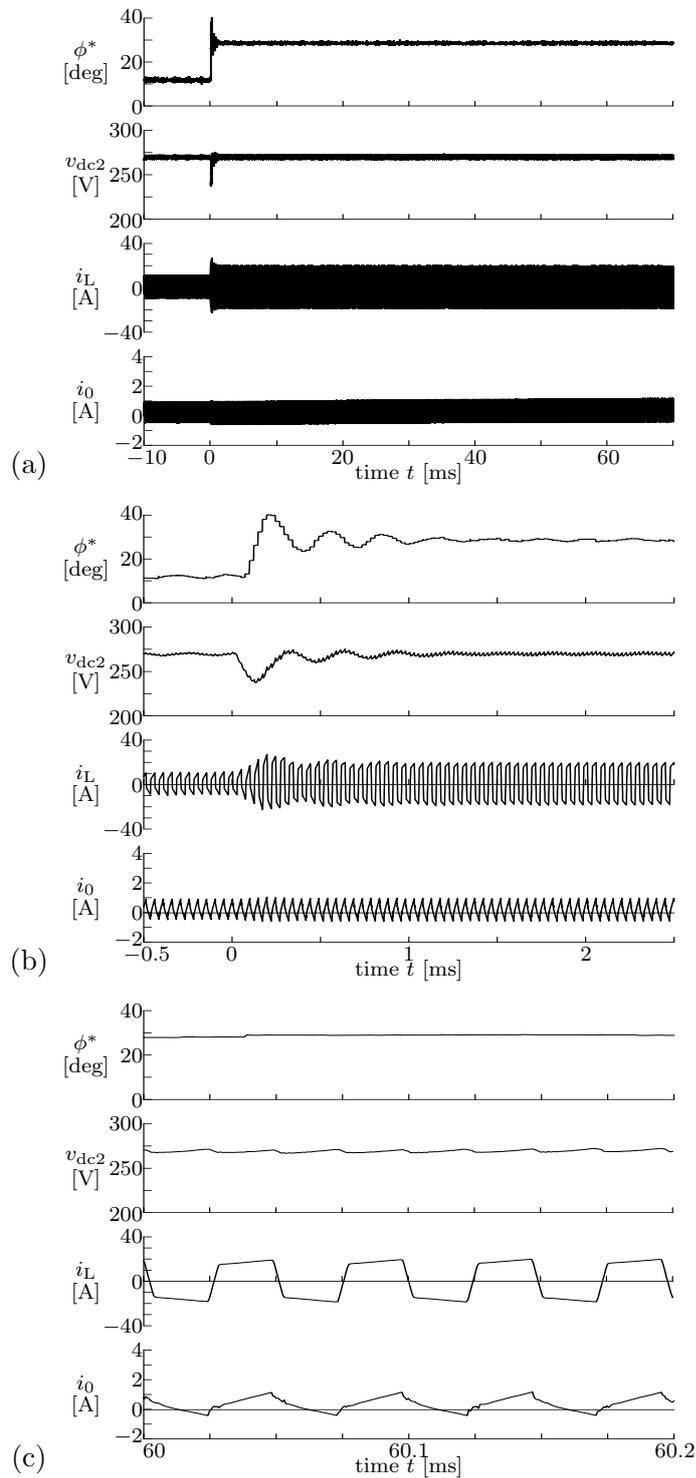


Fig. 5.19: Experimental transient response by the output voltage controller with the proposed method implemented as shown in Fig. 5.9(b).

Fig. 5.19(b) の負荷急変直後の  $\phi^*$  と  $v_{dc2}$  の振動の減衰は、Fig. 5.18(b) に比べて遅くなっているが、これは Fig. 5.9 や Fig. 5.15 に示すように、直流偏差の抑制に遅延要素を用いており、出力電圧フィードバックの位相余裕が若干低下しているためであると考えられる。なお、実験では提案法として Fig. 5.9(b) を用いたが、Fig. 5.9(a) を用いた場合も、Fig. 5.19 のスケールではまったく違いは見られず、同様に良好な制御特性が得られる。

## 5.8 デッドタイム補償

### 5.8.1 デッドタイムによる伝送電力および位相差の誤差

Fig. 5.20(a) に、DAB コンバータの位相差指令値  $\phi^*$  と伝送電力  $P$  の関係を、入力電圧  $V'_{dc1}$  が出力電圧  $V_{dc2}$  より高い場合と低い場合に測定した結果を示す。(5.1) 式から得られる伝送電力の理論値も合わせて示している。実験システムの回路構成、回路定数はそれぞれ Fig. 5.10, Table 5.1 である。スイッチング素子には MOSFET (IXFB110N60P3) を使用した。デッドタイム  $0.6 \mu\text{s}$  は  $4.3^\circ$  に相当する。Fig. 5.20(a) では、指令値  $\phi^*$  が  $10^\circ$  より小さいとき、伝送電力に誤差が現れている。この誤差は、 $V'_{dc1} > V_{dc2}$  の場合は正、 $V'_{dc1} < V_{dc2}$  の場合は負であり、 $\phi^* = 0$  でもそれぞれ  $800 \text{ W}$ 、 $-700 \text{ W}$  である。

Fig. 5.20(b) に、位相差指令値  $\phi^*$  と実際に DAB コンバータに反映される位相差  $\phi$  の関係を示す。実際の位相差  $\phi$  は、(5.1) 式を  $\phi$  について解いた式

$$\phi = \begin{cases} \frac{\pi}{2} - \sqrt{\frac{\pi^2}{4} - \frac{\pi\omega LP}{V'_{dc1} V_{dc2}}} & (P \geq 0) \\ -\frac{\pi}{2} + \sqrt{\frac{\pi^2}{4} + \frac{\pi\omega LP}{V'_{dc1} V_{dc2}}} & (P < 0) \end{cases} \quad (5.21)$$

に測定した  $P$  を代入して計算した。 $\phi^* = 0$  のとき、実際の位相差は  $4.5^\circ$  または  $-4.1^\circ$  であり、この誤差はデッドタイムとほぼ等しい。Fig. 5.20 の結果から、DAB コンバータにはデッドタイムによって位相差に誤差が生じ、その結果、伝送電力の誤差が生じると考えられる。

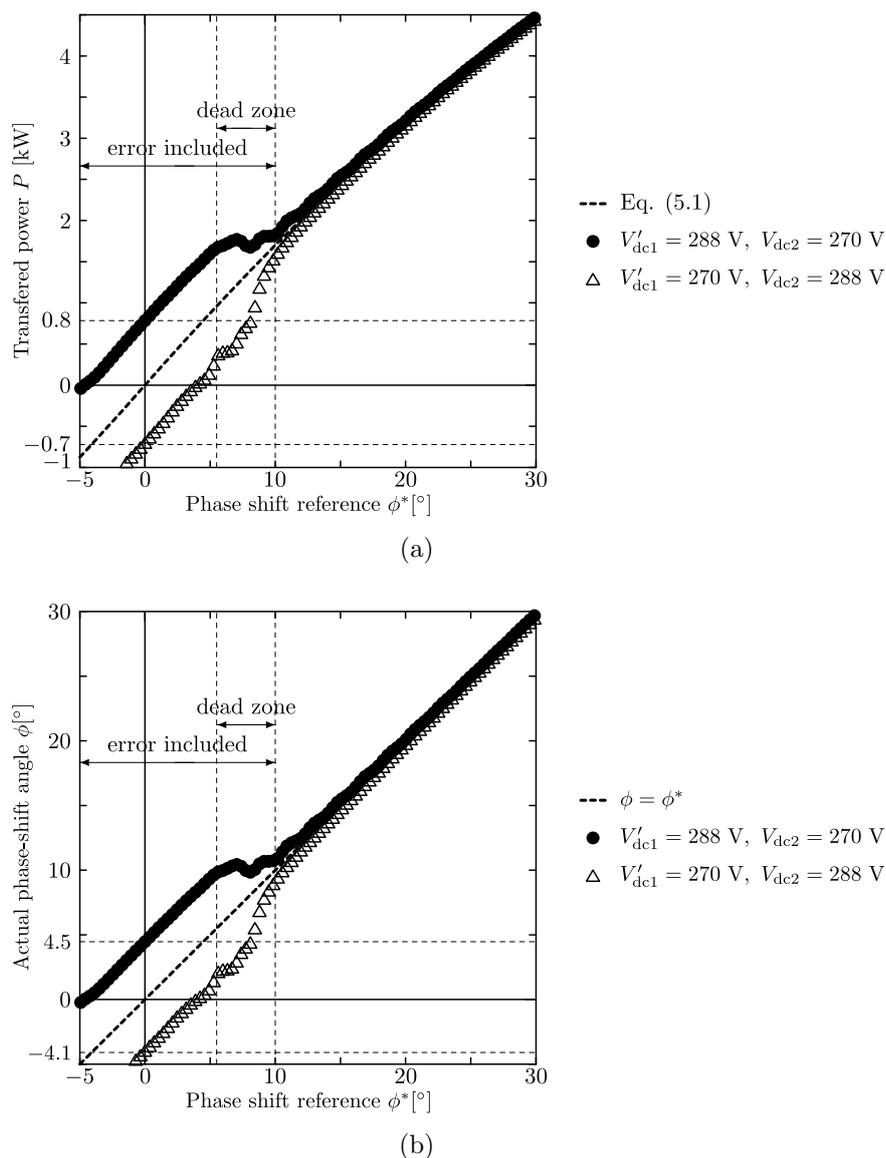
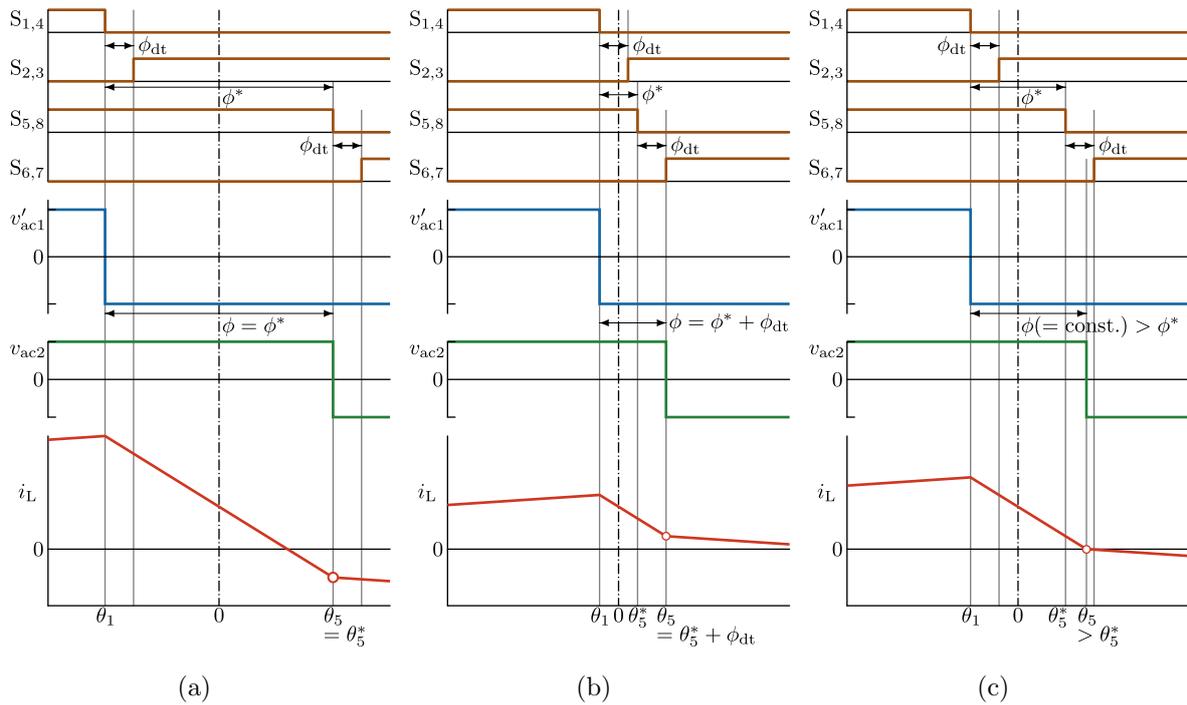


Fig. 5.20: Comparison between reference and actual values. (a) Transferred power versus phase-shift reference. (b) Phase-shift angle versus phase-shift reference.

### 5.8.2 スイッチング角から見たデッドタイムの影響

Fig. 5.21 に、 $V'_{dc1} > V_{dc2}$  の条件下で、DAB コンバータがスイッチングする際の電圧および電流波形を示す。Fig. 5.3 や Fig. 5.8 などとは異なり、デッドタイム  $\phi_{dt}$  の影響を考慮しているが、引き続き、理想的なスイッチング素子を仮定して  $dv/dt$  は無限大としている。Bridge 2 の端子電圧  $v_{ac2}$  の極性が正から負に変化する瞬間のインダクタ電流の



**Fig. 5.21: Switching transition waveforms under the condition that  $V'_{dc1} > V_{dc2}$  and the three different conditions: (a)  $i_L(\theta_5) < 0$ , (b)  $i_L(\theta_5) > 0$  and (c)  $i_L(\theta_5) = 0$ .**

値  $i_L(\theta_5)$  によって、三通りの場合が存在する。ここで、 $\theta_5$  の定義は、スイッチ  $S_5$  と  $S_8$  がターンオフするスイッチング角  $\theta_5^*$  とは異なる点に注意されたい。

Fig. 5.21(a) は  $i_L(\theta_5) < 0$  の場合で、比較的大きい位相差指令値  $\phi^*$  を仮定している。 $\theta = \theta_1^*$  で Bridge 1 のスイッチ  $S_1$  と  $S_4$  がターンオフした瞬間、インダクタ電流  $i_L$  の極性は正である。したがって、 $S_2$  と  $S_3$  に接続されている逆並列ダイオードが直ちに導通するため、端子電圧  $v'_{ac1}$  は  $\theta = \theta_1^*$  で正から負に変化する。同様に、 $S_5$  と  $S_8$  がターンオフした瞬間、 $i_L(\theta_5) < 0$  であるため、 $S_6$  と  $S_7$  の逆並列ダイオードが直ちに導通し、端子電圧  $v_{ac2}$  は  $\theta = \theta_5^*$  で正から負に変化する。これらの動作は DAB コンバータの ZVS 動作に等しい。この場合、デッドタイム  $\phi_{dt}$  は転流に何の影響も及ぼさず、Bridge 1 と Bridge 2 の両方において、スイッチのターンオフと同時に端子電圧の極性が変化する。つまり、実際の位相差は

$$\phi = \theta_5 - \theta_1 = \theta_5^* - \theta_1^* = \phi^* \quad (5.22)$$

となり、誤差は生じない。

Fig. 5.21(b) は  $i_L(\theta_5) > 0$  の場合で、軽負荷時の小さい指令値  $\phi^*$  を仮定している。 $\theta = \theta_1^*$  のときは Fig. 5.21(a) と同様で、 $v'_{ac1}$  の極性は  $S_1$  と  $S_4$  がターンオフした瞬間に変化する。一方、 $\theta = \theta_5^*$  のとき、 $i_L$  の極性は Fig. 5.21(a) とは異なり、引き続き正であるため、 $S_6$  と  $S_7$  の逆並列ダイオードは導通することができない。その代わりに、デッドタイムの間、 $S_5$  と  $S_8$  の逆並列ダイオードが導通し続ける。デッドタイム後、 $S_6$  と  $S_7$  はゲート信号によってターンオンし、 $\theta(=\theta_5) = \theta_5^* + \phi_{dt}$  でようやく  $v_{ac2}$  の極性が変化する。これは、DAB コンバータのハードスイッチング動作に等しい。この場合、デッドタイム  $\phi_{dt}$  は Bridge 2 の転流に影響を及ぼし、デッドタイムだけ遅れて端子電圧の極性が変化する。つまり、実際の位相差は

$$\phi = \theta_5 - \theta_1 = (\theta_5^* + \phi_{dt}) - \theta_1^* = \phi^* + \phi_{dt} \quad (5.23)$$

となり、デッドタイム分増加する。

Fig. 5.21(c) は  $i_L(\theta_5) = 0$  の場合で、Fig. 5.21(a) と Fig. 5.21(b) の中間の指令値  $\phi^*$  を仮定している。 $i_L$  はデッドタイム終了前に零となり、同時に  $S_5$  と  $S_8$  の逆並列ダイオードがターンオフする。続いて、 $S_6$  と  $S_7$  の逆並列ダイオードが導通し、 $v_2$  の極性が負に変化する。 $\theta_5^*$  と  $\theta_5$  の差は  $\phi_{dt}$  よりも小さく、位相差指令値に応じて変化する。その結果、実際の位相差  $\phi$  はある値で一定となり、この間、位相差は制御することができない。この制御不能な範囲については、文献 [77, 102, 105–107] などでも確認されており、位相差の「デッドゾーン」と呼んでいる。デッドゾーンは Fig. 5.20 にも現れている。デッドゾーンの上限  $\phi_{dz,max}$  は、Fig. 5.21(a) の状態から位相差を小さくしていったとき、 $i_L(\theta_5) = 0$  となる位相差に等しい。よって、

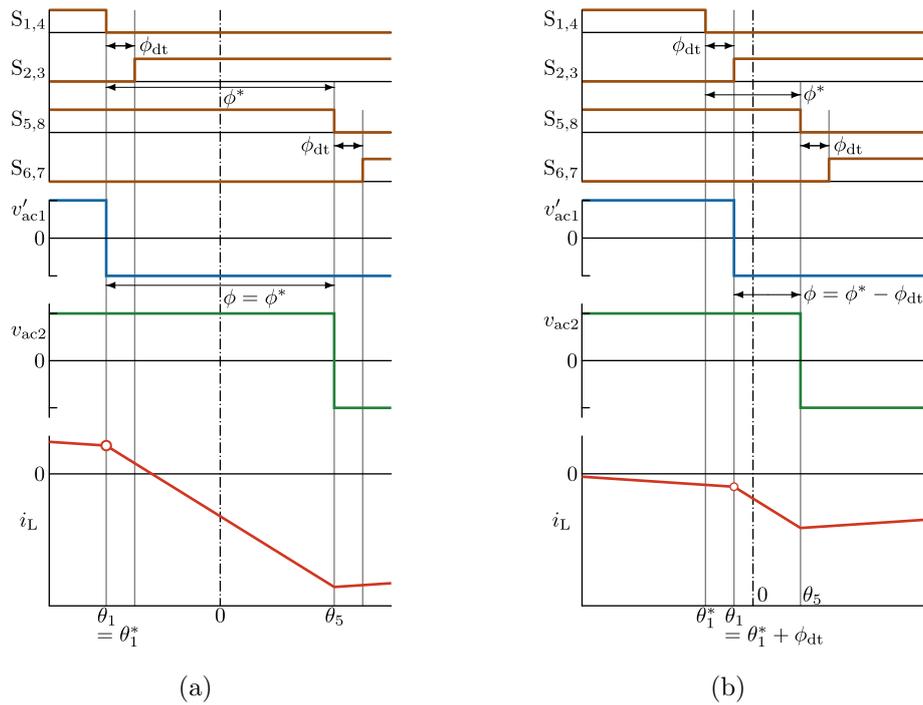
$$\phi_{dz,max} = \frac{V'_{dc1} - V_{dc2}}{2V'_{dc1}}\pi \quad (5.24)$$

と与えられる。デッドゾーン中、実際の位相差  $\phi$  はこの値  $\phi_{dz,max}$  で一定となる。デッドゾーンの下限  $\phi_{dz,min}$  は、Fig. 5.21(b) の状態から位相差を大きくしていったとき、 $i_L(\theta_5) = 0$  となる位相差に等しい。この位相差は誤差を含むため、

$$\phi_{dz,min} = \phi_{dz,max} - \phi_{dt} \quad (5.25)$$

となる。

Fig. 5.22 に、 $V'_{dc1} < V_{dc2}$  の条件下で、DAB コンバータがスイッチングする際の電圧および電流波形を示す。Bridge 1 の端子電圧  $v_{ac1}$  の極性が正から負に変化する瞬間のイ



**Fig. 5.22: Switching transition waveforms under the condition that  $V'_{dc1} < V_{dc2}$  and the two different conditions: (a)  $i_L(\theta_1) > 0$  and (b)  $i_L(\theta_1) < 0$ .**

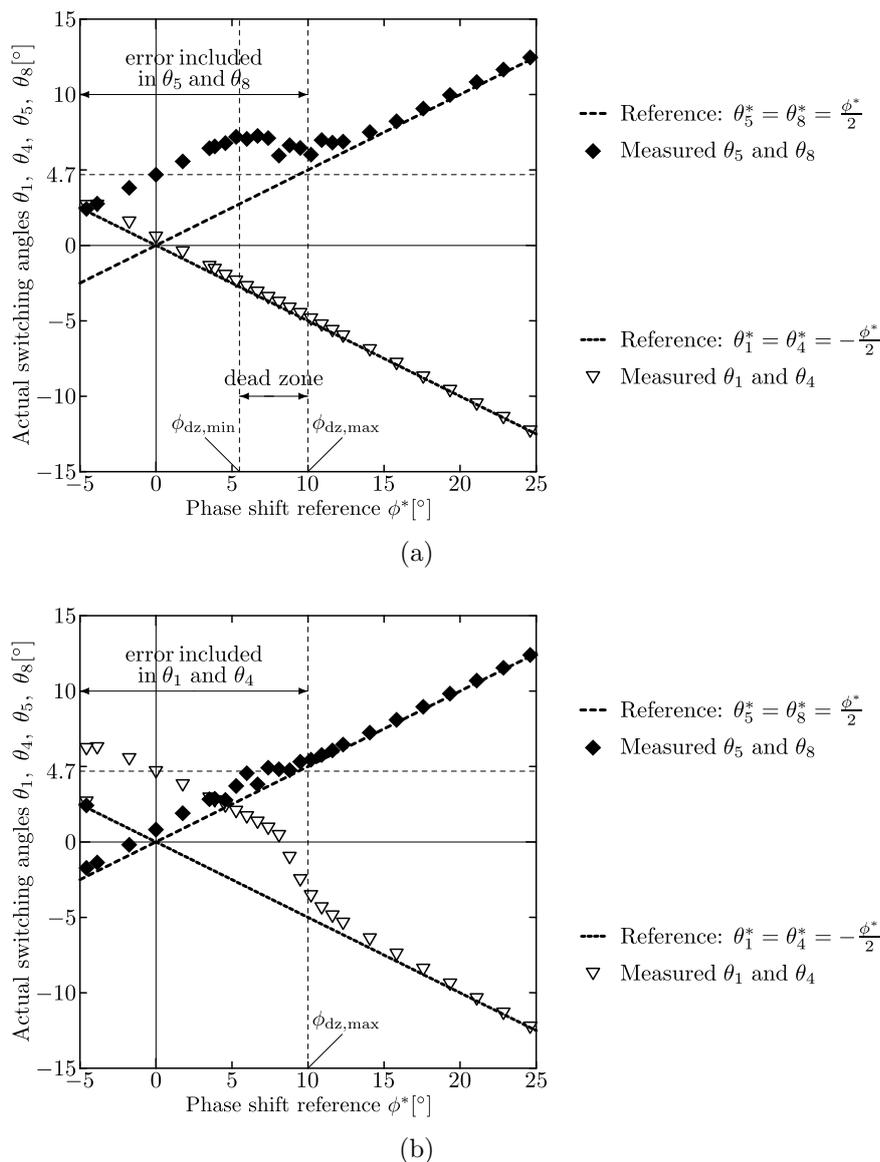
インダクタ電流の値  $i_L(\theta_1)$  によって、二通りの場合が存在する。Fig. 5.22(a) は  $i_L(\theta_1) > 0$  の場合で、Fig. 5.21(a) と同様に、デッドタイム  $\phi_{dt}$  は転流に何の影響も及ぼさず、位相差に誤差を生じない。

Fig. 5.22(b) は、 $S_1$  と  $S_4$  が  $\theta = \theta_1^*$  でターンオフする前に  $i_L$  が零以下になり、 $i_L(\theta_1) < 0$  となる場合である。この場合、デッドタイムの間、 $S_1$  と  $S_4$  の逆並列ダイオードが導通し続ける。デッドタイム後、 $S_2$  と  $S_3$  はゲート信号によってターンオンし、 $\theta(=\theta_1) = \theta_1^* + \phi_{dt}$  で  $v'_{ac1}$  の極性が変化する。デッドタイム  $\phi_{dt}$  は Bridge 1 の転流にのみ影響を及ぼし、デッドタイムだけ遅れて端子電圧の極性が変化する。このとき、実際の位相差は

$$\phi = \theta_5 - \theta_1 = \theta_5^* - (\theta_1^* + \phi_{dt}) = \phi^* - \phi_{dt} \quad (5.26)$$

となり、デッドタイム分減少する。

Fig. 5.23 に、位相差指令値  $\phi^*$  と端子電圧の極性が変化する実際のスイッチング角の関係を、入力電圧  $V'_{dc1}$  が出力電圧  $V_{dc2}$  より高い場合と低い場合に測定した結果を示す。Fig. 5.23(a) の  $V'_{dc1} > V_{dc2}$  の場合、 $\theta_5$  と  $\theta_8$  には大きな誤差が含まれているのに対



**Fig. 5.23: Comparison between reference and actual values of the switching angles under the two different conditions: (a)  $V'_{dc1} > V_{dc2}$  and (b)  $V'_{dc1} < V_{dc2}$ .**

し、 $\theta_1$  と  $\theta_4$  にはほとんど誤差が含まれておらず、指令値とよく一致している。一方、Fig. 5.23(b) の  $V'_{dc1} < V_{dc2}$  の場合、 $\theta_1$  と  $\theta_4$  にのみ無視できない誤差が存在している。 $\phi^* = 0$  のとき、実際のスイッチング角は  $4.7^\circ$  であり、この誤差はデッドタイムとほぼ等しい。Fig. 5.21, Fig. 5.22 を用いた考察と、Fig. 5.23 の測定結果によると、デッドタイムは直流電圧の低い H ブリッジ変換器のスイッチング角にのみ誤差を生じる。

ところで、Fig. 5.23(a) では、 $5.5^\circ$  と  $10^\circ$  の範囲で実際の位相差がほぼ一定となっており、デッドゾーンが存在している。Table 5.1 の定数の場合に、(5.24)、(5.25) 式を用いて計算すると、 $\phi_{dz,\min} = 1.3^\circ$ 、 $\phi_{dz,\max} = 5.6^\circ$  となるが、測定結果と一致しない。これは、実際の MOSFET のドレイン・ソース間には静電容量  $C_{ds} = C_{oss} + C_{snub}$  が存在し、この影響が無視できないためである。ただし、 $C_{oss}$  は MOSFET の出力容量、 $C_{snub}$  はスナバコンデンサである。Fig. 5.21(a) のように  $i_L(\theta_5) < 0$  の場合、 $S_5$  と  $S_8$  をターンオフすると、 $i_L$  が  $S_5$  と  $S_8$  の  $C_{ds}$  を充電、 $S_6$  と  $S_7$  の  $C_{ds}$  を放電する。 $S_5$  と  $S_8$  の  $C_{ds}$  が  $V_{dc2}$  まで充電され、 $S_6$  と  $S_7$  の  $C_{ds}$  が零まで放電されると、 $S_6$  と  $S_7$  の逆並列ダイオードが導通するとともに端子電圧  $v_{ac2}$  の極性変化が完了する。しかし、 $|i_L(\theta_5)|$  が小さいと、 $C_{ds}$  の充放電時間が無視できなくなり、デッドタイム期間中に充放電が完了しないことがある。この場合、デッドタイム終了後、 $S_6$  と  $S_7$  はゲート信号によってターンオンし、 $v_2$  の極性が完全に変化する。この動作は、DAB コンバータの不完全 ZVS 動作 [74, 115] として知られている。

デッドゾーンは不完全 ZVS 動作範囲と等しい。デッドゾーンの上限は不完全 ZVS 動作範囲と ZVS 動作範囲の境界として、以下のように求めることができる。静電容量  $C_{ds}$  を完全に充放電するインダクタ電流の値  $I_{L,\min}$  は、

$$I_{L,\min} = \frac{2\sqrt{V'_{dc1}V_{dc2}}}{Z_{zvs}} \quad (5.27)$$

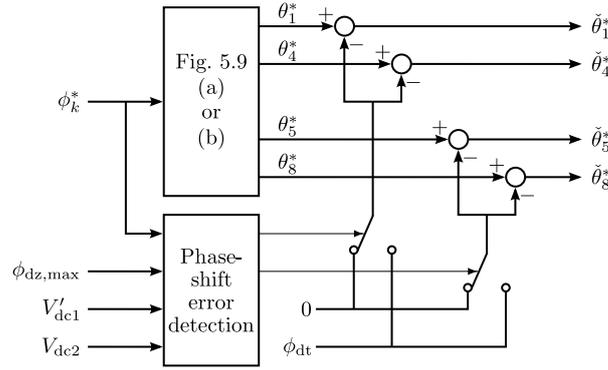
である [74]。ただし、 $Z_{zvs} = \sqrt{L/C_{ds}}$  である。 $C_{ds}$  を考慮すると、デッドゾーンの上限  $\phi_{dz,\max}$  は、 $i_L(\theta_5) = 0$  ではなく、 $i_L(\theta_5) = -I_{L,\min}$  となる位相差に等しい。よって、

$$\phi_{dz,\max} = \frac{V'_{dc1} - V_{dc2}}{2V'_{dc1}}\pi + \frac{2\omega}{\omega_{zvs}}\sqrt{\frac{V_{dc2}}{V'_{dc1}}} \quad (5.28)$$

となる。ただし、 $\omega_{zvs} = 1/\sqrt{LC_{ds}}$  である。Table 5.1 の定数と Table 4.4 の IXFB110N60P3 の出力容量の値を代入して、(5.25)、(5.28) 式を計算すると、 $\phi_{DZ\min} = 5.6^\circ$ 、 $\phi_{DZ\max} = 9.9^\circ$  となり、測定結果とよく一致している。

### 5.8.3 スイッチング角を用いたデッドタイム補償

デッドタイムを位相差指令値から直接足し引きする補償法 [102] を用いれば、定常時の伝送電力に生じる誤差を補償することはできる。しかし、5.8.2 節で考察したように、デッドタイムによる誤差は電圧の低い H ブリッジ変換器のスイッチング角にのみ発生す



**Fig. 5.24: Block diagram for implementation of the dead-time compensation method.**

るため、この補償法では過渡時に Fig. 5.7 および (5.8) 式の電圧時間積のつり合いを保てず、新たに直流偏差を生じる可能性がある。

$V_{dc1}' > V_{dc2}$  の場合、デッドタイムは Bridge 2 のスイッチング角に誤差を生じるため、Bridge 2 のスイッチング角指令値を、

$$\check{\theta}_n^* = \begin{cases} \theta_n^* - \phi_{dt} & (\phi_k^* < \phi_{dz,max}) \\ \theta_n^* & (\phi_k^* \geq \phi_{dz,max}) \end{cases}, \quad n \in \{5, 8\} \quad (5.29)$$

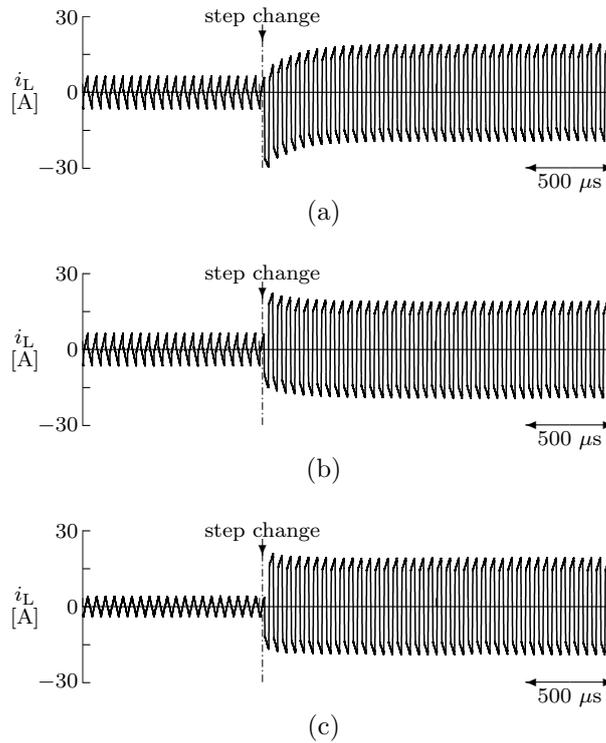
のように修正すればよい。ここで、デッドゾーンの上限  $\phi_{dz,max}$  をデッドタイム補償のしきい値として用いている。

$V_{dc1}' < V_{dc2}$  の場合、デッドタイムは Bridge 1 のスイッチング角に誤差を生じるため、Bridge 1 のスイッチング角指令値を、

$$\check{\theta}_n^* = \begin{cases} \theta_n^* - \phi_{dt} & (\phi_k^* < \phi_{dz,max}) \\ \theta_n^* & (\phi_k^* \geq \phi_{dz,max}) \end{cases}, \quad n \in \{1, 4\} \quad (5.30)$$

のように修正すればよい。

Fig. 5.24 に、5.5 節で提案した位相シフト制御法と (5.29), (5.30) 式のデッドタイム補償とを組み合わせたブロック図を示す。位相差誤差検出のブロックは、 $V_{dc1}'$  と  $V_{dc2}$  の大小比較によって誤差が生じ得る H ブリッジ変換器を判定し、位相差指令値  $\phi_k^*$  とデッドタイム補償のしきい値  $\phi_{dz,max}$  の大小比較によって誤差の有無を判定する。 $V_{dc1}' > V_{dc2}$  の場合、(5.29) 式に従ってスイッチング角指令値が修正される。一方、 $V_{dc1}' < V_{dc2}$  の場合は (5.30) 式に従う。このデッドタイム補償では、スイッチング角の指令値はデッドゾーンを避けるような非線形な関数によって表されるが、実際のスイッチング角は線形

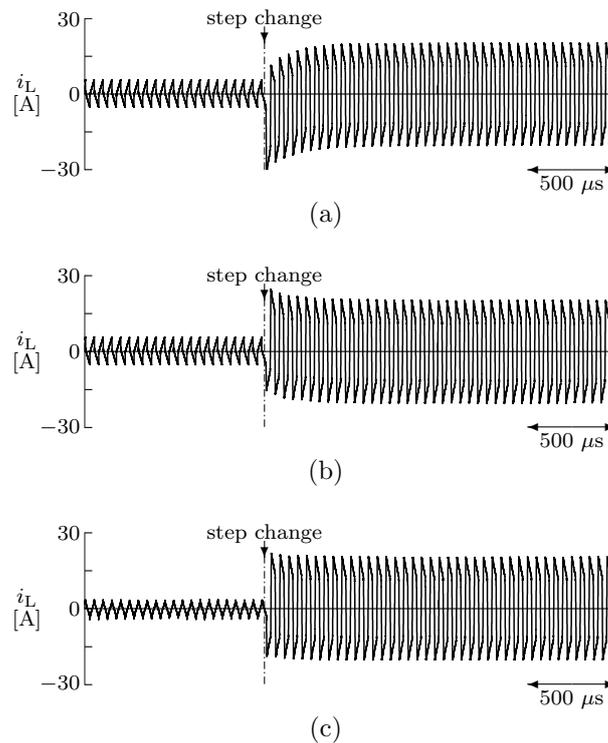


**Fig. 5.25:** Experimental transient response to a step change in the phase-shift reference from  $0^\circ$  to  $26^\circ$  under the condition that  $V'_{dc1} > V_{dc2}$ . (a) Conventional method. (b) Only dc-offset elimination method in Fig. 5.9(b). (c) DC elimination method with the dead-time compensation in Fig. 5.24.

的に変化させることができる。その結果、実際のスイッチング角は位相差指令値の半分  $\pm\phi_k^*/2$  によく追従し、伝送電力の誤差を補償するとともに、デッドタイムにかかわらず直流偏差を抑制することができる。

#### 5.8.4 実験結果

Fig. 5.25 に、 $V'_{dc1} > V_{dc2}$  の条件下で、位相差指令値を  $0^\circ$  から  $26^\circ$  にステップ変化させた場合の実験波形を示す。実験システムの構成は 5.6.1 節と同様である。Fig. 5.25(a) は従来の位相シフト制御法を用いた場合の結果である。ステップ変化前、指令値は  $0^\circ$  であるにもかかわらず、800 W の伝送電力に相当するインダクタ電流  $i_L$  が流れている。ステップ変化直後、 $i_L$  のピーク値は 30 A に達し、同時に 12 A の直流偏差が生じている。



**Fig. 5.26:** Experimental transient response to a step change in the phase-shift reference from  $0^\circ$  to  $26^\circ$  under the condition that  $V'_{dc1} < V_{dc2}$ . (a) Conventional method. (b) Only dc-offset elimination method in Fig. 5.9(b). (c) DC elimination method with the dead-time compensation in Fig. 5.24.

Fig. 5.25(b) は、デッドタイム補償を用いず、(5.16) 式および Fig. 5.9(b) のように実装した提案法を用いた場合の結果である。変化前、800 W の伝送電力に相当するインダクタ電流が流れており、デッドタイムによる誤差が生じている。その後、提案法の効果によって、 $i_L$  の直流偏差は Fig. 5.25(a) よりも低減されているが、3.6 A 残留している。これは、位相差指令値がデッドゾーンをまたいで変化し、デッドタイムによる誤差が生じる動作点から生じない動作点に移ったためである。Fig. 5.25(c) は、Fig. 5.24 のように、デッドタイム補償を (5.16) 式の提案法に組み合わせて実装した場合の結果である。デッドタイム補償によって、伝送電力は誤差なく 0 W から 4 kW に変化しており、 $i_L$  に直流偏差はほとんど生じていない。

Fig. 5.26 に、 $V'_{dc1} < V_{dc2}$  の条件下で、位相差指令値を  $0^\circ$  から  $26^\circ$  にステップ変化させた場合の実験波形を示す。Fig. 5.26(a), Fig. 5.26(b) では最初、 $-700$  W の電力が伝

送されおり，ステップ変化直後の  $i_L$  には，それぞれ 10 A と 4.6 A の直流偏差が生じている。Fig. 5.26(c) では，デッドタイム補償を適用しているため，直流偏差を生じることなく，伝送電力も 0 W から 4 kW に変化している。

## 5.9 本章のまとめ

本章では，DAB を用いた絶縁形 DC-DC コンバータの制御特性を検討し，過渡時に発生するインダクタ電流と変圧器励磁電流の直流偏差抑制法とそれと組み合わせて用いるデッドタイム補償法を提案した。提案法では，位相差指令値の変化に応じてレグ毎のスイッチング角を独立に操作することにより，インダクタ電流と変圧器励磁電流の直流偏差を同時に抑制できる。このとき，スイッチング周期の 1/2 内に整定する高速な制御特性を確認した。また，スイッチング角の条件を理論的に導出し，提案法は直流電圧やインダクタンスなどの回路パラメータを用いることなく，実装可能であることを明らかにした。さらに，5 kW，20 kHz のシステムを用いた実験検証により，提案法の有効性を確認した。提案法の適用により，高速応答と安定動作を両立した DAB コンバータの制御が期待できる。



## 第 6 章

# 瞬時無効電力補償装置を接続した低圧三相連系用絶縁形電力変換器の効率

本章では、第 3 章で提案した太陽光発電システム全体の電力変換効率について検討する。第 4, 5 章の 5 kW の実験室ミニモデルを用いた実験結果から、実機レベル 10 kW システムの電力損失と効率を推算する。推算した効率について、定格効率・最高効率に加え、太陽光発電の実状に合わせて重みづけした部分負荷効率を用いて評価する。

### 6.1 5 kW 実験結果を用いた効率推算

#### 6.1.1 系統連系インバータの効率

Fig. 6.1 に、瞬時無効電力補償装置を接続した系統連系インバータの定格を 10 kW とし、推算した損失と効率  $\hat{\eta}_{inv}$  を示す。推算には Fig. 4.15(c) の損失測定結果を用いた。実験に使用した MOSFET (IXFB150N65X2, STW58N60DM2AG) の電流定格は十分大きく、10 kW まで使用可能であるため、MOSFET の損失  $P_{MOS1}$ ,  $P_{MOS2}$  は Fig. 4.15(c) の損失近似式を用いて 10 kW まで推算できる。交流インダクタやフィルタは、パーセントインピーダンスを揃えれば損失のスケーリング則が成り立つ。したがって、交流インダクタとフィルタの損失  $P_L$ ,  $P_f$  は Fig. 4.15(c) のフィッティングカーブを横軸方向に拡大すればよい。Fig. 6.1(a) の損失推算値から、系統連系インバータの効率推算値  $\hat{\eta}_{inv}$  が Fig. 6.1(b) のように求まる。

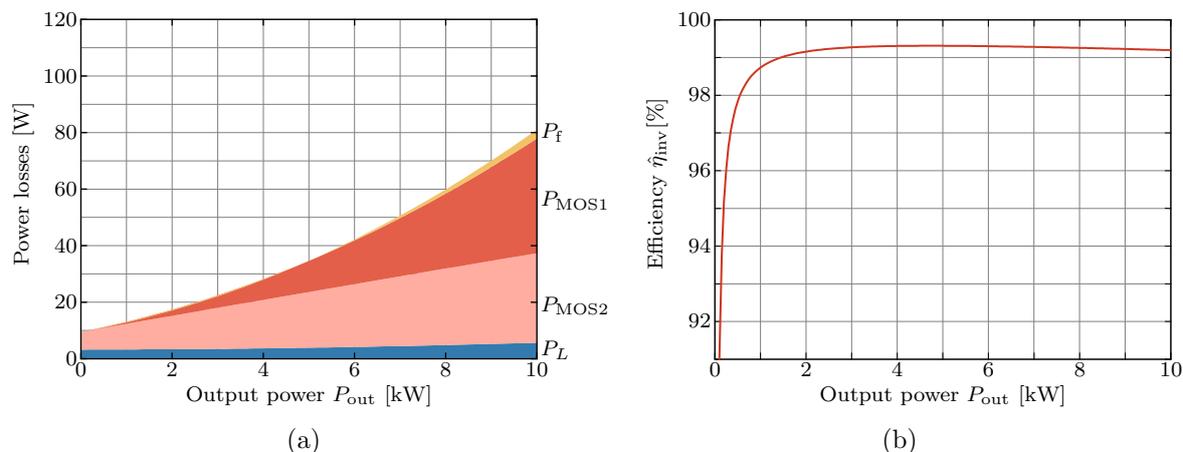


Fig. 6.1: (a) Power losses and (b) Conversion efficiency of the proposed  $120^\circ$  inverter and compensator estimated from Fig. 4.15(c).

### 6.1.2 絶縁形 DC–DC コンバータの効率

Fig. 6.2(a) に、DAB コンバータの効率  $\eta_{1dab}$  の測定結果を示す。実験システムの回路構成は Fig. 5.10 で、スイッチング素子には MOSFET (IXFB110N60P3) を使用した。回路定数は Table 5.1 である。ただし、Fig. 4.3 の直流リンク電圧  $v_{C1}$  の平均値

$$V_{C1} = \frac{3\sqrt{2}}{\pi}V \quad (6.1)$$

に合わせて、 $V_{dc2} = 280\text{ V}$  とした。

Fig. 6.2(b) に、Fig. 3.7 の DAB コンバータが 2 台動作した場合の効率推算値  $\hat{\eta}_{2dab}$  を示す。Fig. 6.2(a) のフィッティングカーブを用いて推算した。出力電力が 2 倍になると、損失も 2 倍になるので、Fig. 6.2(a) のフィッティングカーブを横軸方向に拡大すればよい。DAB コンバータが 1 台動作した場合の効率  $\eta_{1dab}$  も合わせて示す。4 kW 付近で動作する DAB コンバータの台数を切り替えることで、4 kW 以下の部分負荷効率を大きく改善することができる。

### 6.1.3 太陽光発電用システム全体の効率

Fig. 6.3 に、Fig. 3.7 のシステムの定格を 10 kW として、推算した効率を示す。Fig. 6.1(b), Fig. 6.2(b) より、第 3 章で提案した太陽光発電用システム全体の効率  $\hat{\eta}_{sys}$

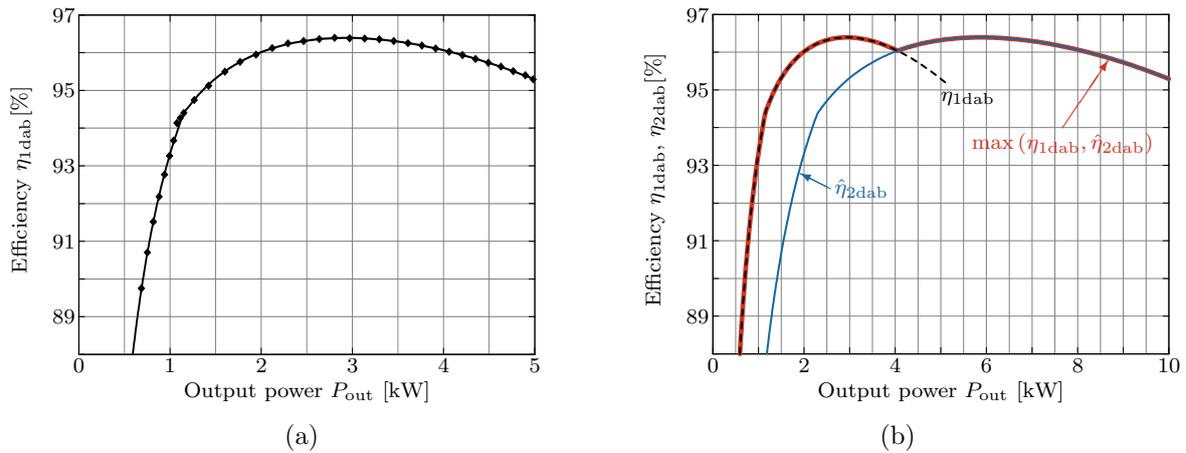


Fig. 6.2: (a) Measured conversion efficiency of the DAB converter,  $\eta_{1dab}$ , and its fitting curve. (b) Estimated conversion efficiency when the two DAB converters in Fig. 3.7 are operated,  $\hat{\eta}_{2dab}$ .

は,

$$\hat{\eta}_{sys} = \hat{\eta}_{inv} \cdot \max(\eta_{1dab}, \hat{\eta}_{2dab})|_{P_{out} \text{ [kW]}}, \quad P_{out} \in [0, 10] \quad (6.2)$$

と推算される。

## 6.2 太陽光発電用電力変換器の効率評価

太陽光発電用電力変換器の効率は、定格（負荷）効率、最高効率のほかに、実際の動作状態に近い効率の評価指標として、ユーロ効率 [116] や CEC (California Energy Commission) 効率 [117] という加重平均効率が知られている。それぞれ、中央ヨーロッパ、アメリカ南西部の気候に沿った指標で、以下のように定義されている。

$$\eta_{EU} = 0.03\eta_5 + 0.06\eta_{10} + 0.13\eta_{20} + 0.1\eta_{30} + 0.48\eta_{50} + 0.2\eta_{100} \quad (6.3)$$

$$\eta_{CEC} = 0.04\eta_{10} + 0.05\eta_{20} + 0.12\eta_{30} + 0.21\eta_{50} + 0.53\eta_{75} + 0.05\eta_{100} \quad (6.4)$$

ただし、 $\eta_a$  は定格出力の  $a\%$ における効率である。

Table 6.1 に、各種効率を算出した結果を示す。定格効率・最高効率・平均効率の差は 1%以内であり、太陽光発電の実態に合った効率特性であるといえる。

電力変換器の主な損失は、出力電力  $P_{out}$  との関係から、以下の 3 つに分類できる。

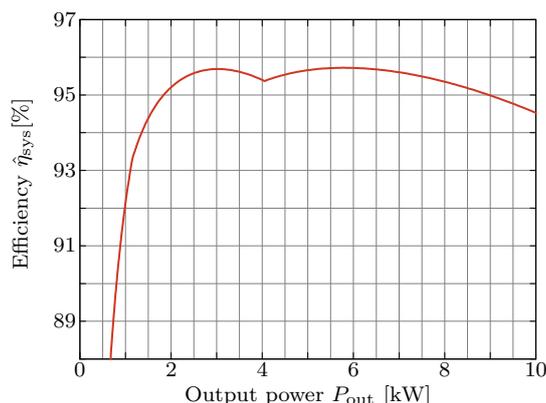


Fig. 6.3: Conversion efficiency of the overall system in Fig. 3.7 estimated from Figs. 6.1(b) and 6.2(b).

Table 6.1: Various efficiency values of the proposed PV converter rated at 10 kW.

Rated efficiency	Peak efficiency	Euro efficiency	CEC efficiency
94.5%	95.7%	94.8%	95.4%

- $P_{out}$  に無関係な固定損：スイッチング素子の出力容量やリカバリ電荷に起因する損失やインダクタの鉄損
- $P_{out}$  に比例する損失：スイッチング損失や IGBT の順電圧降下によるオン損失
- $P_{out}$  の 2 乗に比例する損失：MOSFET のオン損失やインダクタの銅損

このうち、 $P_{out}$  の 2 乗に比例する損失は、 $P_{out}$  の増加に伴って、効率を低下させる [118]。瞬时无効電力補償装置を接続した系統連系インバータでは、Fig. 4.15(c) のように、MOSFET のオン損失が非常に小さい。このため、Fig. 6.1(b) は、2 kW 以上でほぼ一定の効率特性を示している。一方、DAB コンバータの効率は、Fig. 6.2(a) のように、 $P_{out}$  に対して比較的大きく変化している。したがって、DAB コンバータにおいて、MOSFET のオン損失やインダクタの銅損を低減するような設計を行えば、より太陽光発電の実態に合った均一な効率特性が得られる。

## 6.3 本章のまとめ

本章では、5 kW の実験システムを用いた実験結果から、実機を想定した 10 kW の太陽光発電用電力変換器全体の効率を推算・評価した。太陽光発電の実際の稼働状況を考慮したユーロ効率や CEC 効率といった評価指標によって、本論文で提案する電力変換器が太陽光発電に適した効率特性を持ち得ることを示した。



## 第7章

### 結論

#### 7.1 本論文の成果

太陽光発電の導入量の増加が顕著であり、その中でも学校・公共施設・工場・商業施設・オフィスビルなどの屋上や空きスペースへの設置を目的とした 10 kW 以上 50 kW 未満の太陽光発電システムは、固定価格買取制度の認定設備量、導入設備量ともに、わが国の太陽光発電全体の 30%以上を占めている。10 kW 以上 50 kW 未満の太陽光発電システムの導入増加に伴い、10 kW クラスの太陽光発電用電力変換器の需要も増加すると考えられるが、10 kW クラスの電力変換効率は 93%程度と低い。

そこで本研究は、10 kW クラスの太陽光発電用電力変換器を高効率化することを目的とし、絶縁形電力変換器として、高効率な Dual Active Bridge (DAB) を用いた DC-DC コンバータと、瞬時無効電力補償装置を併用した三相インバータとを組み合わせたシステム構成を提案し、システム全体の動作特性の理論解析と実験的検証を行い、本質的な問題点を明らかにするとともに、これを解決する新しい制御方法を提案し、その妥当性を詳細に検討した。以下、本論文の主要な成果を示す。

第2章では、太陽光発電用電力変換器には主として低圧単相・低圧三相・高圧三相系統があるが、低圧三相系統では、S相接地という特有の接地方式用いられており、これに起因して現在のトランスレス方式電力変換器では直流リンク電圧が比較的に高くなるため、スイッチング損失・オン損失が比較的大きく、電力変換器の電力変換効率が著しく低下することを明らかにし、高周波絶縁方式では直流電圧を比較的に低く設定できるため、高効率化を図れる可能性があることを論じた。

第3章では、低圧三相3線式系統へ連系する太陽光発電用高周波絶縁方式電力変換器について、系統連系インバータと絶縁形 DC-DC コンバータのそれぞれの回路方式を比

較・検討した。系統連系インバータとして、種々の系統連系インバータの回路方式を比較し、 $120^\circ$ 通電インバータと高周波補償装置の併用が効率および小型化の両面で優れると述べた。一方、高効率な絶縁形 DC-DC コンバータとしては、DAB 方式が有望であるが、動作可能な電圧範囲に課題があり、2 台の DAB コンバータを直列/並列に接続するシステム構成を提案した。

第4章では、瞬时无効電力補償装置を並列接続した三相系統連系インバータについて検討した。三相系統連系インバータは  $120^\circ$  度通電のスイッチング動作を行い、直流リンクからの電力を交流に変換し、この際に発生する高調波電流とは逆位相の補償電流を瞬时无効電力補償装置が系統へ注入することにより、系統電流を正弦波に制御する点に特長がある。 $120^\circ$  通電インバータは系統周波数でスイッチングを行い、高周波スイッチングする補償装置の電流は系統電流の  $1/2$  以下になるため、回路全体のスイッチング損失を大幅に低減することができる。さらに、 $120^\circ$  通電インバータには交流インダクタは不要であり、瞬时无効電力補償装置の交流インダクタは、従来の三相 PWM インバータ方式に比べ、その体積を約  $1/4$  に低減できる。提案回路の動作原理と制御法を論じるとともに、5 kW の実験装置により、動作原理および制御法の妥当性と損失低減効果を検証した。

第5章では、DAB コンバータの制御特性とその改善法について検討した。DAB コンバータでは、過渡時にインダクタ電流や変圧器励磁電流に直流的な偏差が重畳することを明らかにするとともに、定常時および過渡時の DAB コンバータの動作特性を詳細に解析し、従来の位相シフト制御法では各 H ブリッジ変換器の対角のスイッチを同時にスイッチングするのに対し、レグ間の位相調整によって過渡時の直流偏差を抑制する新しい位相シフト制御法を提案し、直流偏差をスイッチング周期の  $1/2$  以内に抑制し、すべての動作範囲で良好な過渡応答を実現できることを 5 kW、20 kHz 実験システムを用いて検証した。

第6章では、第4章と第5章で検討した 5 kW 実験システムを用いた実験結果に基づいて、瞬时无効電力補償装置を並列接続した三相系統連系インバータに 2 台の DAB コンバータを接続して 10 kW システムを構成した場合の電力損失と電力変換効率を理論的に試算し、システムの最高効率 95.7%、実動作時の重みづけを考慮したユーロ効率では 94.8% 程度の高効率が期待できることを確認した。

## 付録

### DAB コンバータの伝送電力の導出

(5.1) 式で表される DAB コンバータの伝送電力は、Fig. 5.3 の方形波電圧  $v'_{ac1}$ （もしくは  $v_{ac2}$ ）と台形波電流  $i_L$  を乗じ、一周期の平均を取れば求まるが、その計算は煩雑である。以下では、重ねの理を用いて (5.1) 式を導出する。

Fig. 1(a) に、DAB コンバータの等価回路を示す。ここでは、変圧器の励磁インダクタンスと励磁電流を無視している。Fig. 1(a) の電圧源を一つずつ短絡すると、Fig. 1(b) と Fig. 1(c) の回路が得られる。重ねの理を適用すると、インダクタ電流  $i_L$  は、電圧源  $v_{ac1}'$ 、 $v_{ac2}$  によって流れる電流  $i_1$ 、 $i_2$  の和として表すことができる。すなわち、

$$i_L = i_1 - i_2 \quad (1)$$

となる。

Fig. 2 に、Fig. 1(b) と Fig. 1(c) の電圧・電流波形を示す。DAB コンバータの伝送電力は次のように求まる。

$$\begin{aligned}
 P &= \frac{1}{\pi} \int_0^\pi v'_{ac1} i_L \, d\omega t \\
 &= \frac{V'_{dc1}}{\pi} \int_0^\pi (i_1 - i_2) \, d\omega t \\
 &= \frac{V'_{dc1}}{\pi} \left( \int_0^\pi i_1 \, d\omega t - \int_0^\pi i_2 \, d\omega t \right) \\
 &= \frac{V'_{dc1}}{\pi} \left( 0 - \underbrace{\int_0^{2\phi} i_2 \, d\omega t}_{\text{colored area in Fig. 2}} \right) \\
 &= \frac{V'_{dc1}}{\pi} \cdot \frac{\phi(\pi - \phi)V_{dc2}}{\omega L} \\
 &= \frac{V'_{dc1}V_{dc2}}{\omega L} \phi \left( 1 - \frac{\phi}{\pi} \right) \quad (2)
 \end{aligned}$$

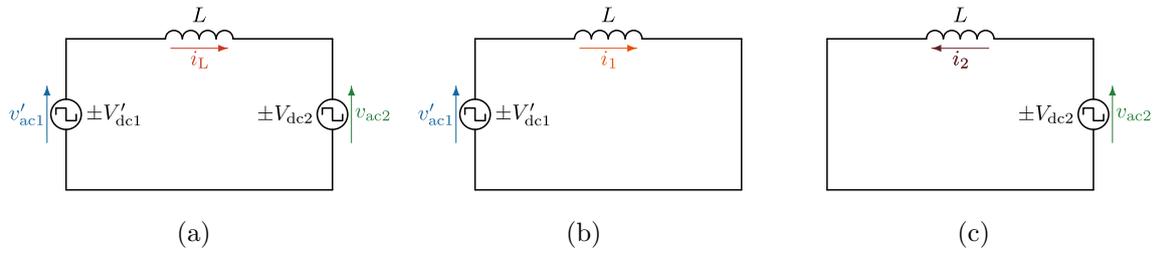


Fig. 1: (a) Equivalent circuit of the DAB converter, neglecting the magnetizing inductance of the transformer. To apply the superposition principle, the voltage source  $v_{ac2}$  is short-circuited in (b) and  $v'_{ac1}$  is short-circuited in (c).

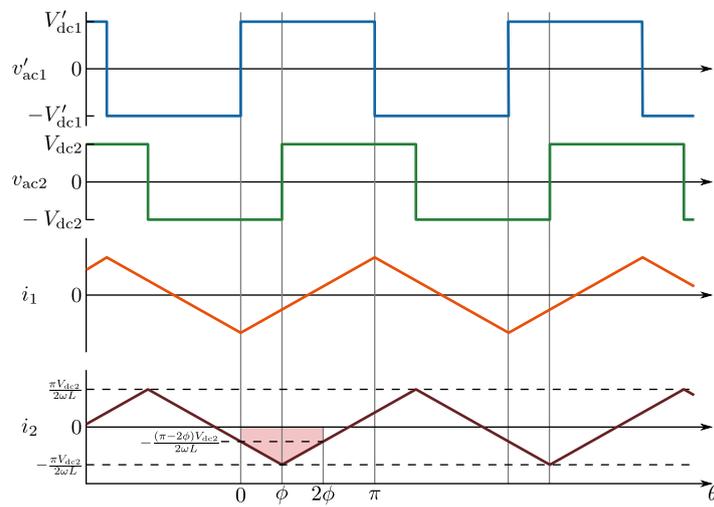


Fig. 2: Waveforms of the source voltage and the current flowing through the source in Figs. 1(b) and 1(c).

## 参考文献

- [1] “Global market outlook for solar power 2017–2021,” Solar Power Europe, Brussels, Belgium, May 2017.
- [2] “FY2013 Annual Report on Energy (Energy White Paper 2014),” Agency for Natural Resources and Energy, Tokyo, Japan, Jun. 2014. (in Japanese)  
「平成 25 年度エネルギーに関する年次報告（エネルギー白書 2014）」, 資源エネルギー庁, (2014-6)
- [3] “JPEA PV OUTLOOK 2050,” Japan PV Energy Assoc. (JPEA), Tokyo, Japan, Jun. 2017. (in Japanese)  
「JPEA PV OUTLOOK ～太陽光発電 2050 年の黎明～」, 太陽光発電協会, (2017-6)
- [4] 資源エネルギー庁: 「固定価格買取制度設備導入状況の公表」, (2017-6) [Online]. Available: <http://www.enecho.meti.go.jp>
- [5] PPS シリーズ, サンケン電気, [Online]. Available: <http://www.sanken-ele.co.jp/prod/powersp/new-energy/pps/index.htm>
- [6] PV-PT10KLUBK 納入仕様書, 三菱電機, (2017-7) [Online]. Available: <https://www.mitsubishielectric.co.jp/ldg/wink/ssl/top.do>
- [7] SANUPS P73H, P73J, 山洋電機, [Online]. Available: <https://products.sanyodenki.com/sanups>
- [8] Enewell-SOL P2, P2H, 安川電機, [Online]. Available: <http://www.e-mechatronics.com/product/environment/index.html>

- [9] (株) ガスレビュー: 「Solvisto PV Japan 2014 特別配布号」, pp. 22–31, (2014-7)
- [10] 太陽光発電用パワーコンディショナシリーズ SOLGRID Series, 新電元工業, [Online]. Available: <http://www.shindengen.co.jp/product/power>
- [11] 三相 9.9kW (出力制御対応), 田淵電機, [Online]. Available: [http://www.enetelus.jp/products/99kw\\_5.html](http://www.enetelus.jp/products/99kw_5.html)
- [12] 太陽光発電システム用パワーコンディショナ, 三社電機, [Online]. Available: <http://www.sansha.co.jp/products/powersupply/003.html>
- [13] *Measuring procedure of power conditioner efficiency for photovoltaic systems*, JIS C 8961, published Jul. 1, 1993, revised Feb. 20, 2008 (in Japanese)  
「太陽光発電用パワーコンディショナの効率測定方法」, JIS C 8961, 平成 5 年 7 月 1 日制定, 平成 20 年 2 月 20 日改定, [Online]. Available: <http://www.jisc.go.jp>
- [14] 経産省商務流通保安グループ電力安全課: 「電気設備の技術基準の解釈」, 平成 29 年 8 月 14 日改正, p. 234, (2017-8) [http://www.meti.go.jp/policy/safety\\_security/industrial\\_safety/sangyo/electric/index.html](http://www.meti.go.jp/policy/safety_security/industrial_safety/sangyo/electric/index.html)
- [15] 経産省商務流通保安グループ電力安全課: 「電気設備の技術基準の解釈の解説」, 平成 29 年 8 月 14 日改正, pp. 313–314, (2017-8) [http://www.meti.go.jp/policy/safety\\_security/industrial\\_safety/sangyo/electric/index.html](http://www.meti.go.jp/policy/safety_security/industrial_safety/sangyo/electric/index.html)
- [16] R. Teodorescu, M. Liserre, and P. Rodriguez, “Grid converters for photovoltaic and wind power systems,” New York, USA: Wiley-IEEE Press, p. 6, Jul. 2011.
- [17] K. Fujii, M. Fujikura, and T. Kikuchi: “PVI1000: Outdoor high-efficiency power conditioners for mega solar projects,” *Fuji Electric Journal*, Vol. 85, No. 3, pp. 245–249, (2012-5) (in Japanese)  
藤井幹介, 藤倉政信, 菊池貴之: 「メガソーラー向け屋外設置型高効率 PCS 「PVI1000」」, 富士時報, Vol. 85, No. 3, pp. 245–249, (2012-5)
- [18] K. Aikawa, H. Magoroku, H. Miyata, H. Igarashi, and C. Nagaoka: “Highly efficient power conditioning system for large photovoltaic generation systems,”

- Hitachi Review*, Vol. 11, pp. 60–63, (2012-11) (in Japanese)
- 相河幸, 孫六久幸, 宮田博昭, 五十嵐洋, 永岡千明: 「大規模太陽光発電用高効率パワーコンディショニングシステム」, 日立評論, Vol. 11, pp. 60–63, (2012-11)
- [19] Y. Fujii, T. Tanaka, and N. Takahashi: “Development of high power capacity pcs for dc 1000 V photovoltaic systems,” in *Proc. Ann. Meeting of IEEJ*, Vol. 6, No. 205, pp. 382, (2014-8) (in Japanese)
- 藤井洋介, 田中嗣大, 高橋伸広: 「DC1000 V 太陽光発電設備用大容量 PCS の開発」, 電学全大, Vol. 6, No. 205, pp. 382, (2014-3)
- [20] S. Nagai, M. Eguchi, S. Sumiyoshi, and Y. Ito: “Technical trend of power converters for utility power line interface of new energy application,” in *Proc. IEEJ Ind. Appl. Soc. Conf.*, Vol. 1, No. S3-3, pp. 11–16, (2006-8) (in Japanese)
- 長井真一郎, 江口政樹, 住吉眞一郎, 伊東洋一: 「新エネルギー用交流インターフェイスの技術動向」, 電学産業応用部大, Vol. 1, No. S3-3, pp. 11–16, (2006-8)
- [21] 藤井幹介: 「用語解説 (第 45 回テーマ: パワーコンディショナ)」, 電学論 B, Vol. 134, No. 12, p. NL12\_10, (2014-12)
- [22] D. Holmes and T. Lipo, “Pulse width modulation for power converters: principles and practice,” New York, USA: Wiley-IEEE Press, pp. 270–272, Sep. 2003.
- [23] R.-S. Lai and K. D. T. Ngo, “A PWM method for reduction of switching loss in a full-bridge inverter,” *IEEE Trans. Power Electron.*, vol. 10, no. 3, pp. 326–332, May 1995.
- [24] J. Biela, D. Hassler, J. Miniböck, and J.W. Kolar, “Optimal design of a 5 kW/dm<sup>3</sup>/98.3% efficient TCM resonant transition single-phase PFC rectifier,” in *Proc. IEEE Int. Power Electron. Conf. (IPEC)*, Sapporo, Japan, Jun. 2010, pp. 1709–1716.
- [25] C. Marxgut, J. Biela, and J.W. Kolar, “Interleaved triangular current mode (TCM) resonant transition, single phase PFC rectifier with high efficiency and high power density,” in *Proc. IEEE Int. Power Electron. Conf. (IPEC)*, Sapporo,

- Japan, Jun. 2010, pp. 1725–1731.
- [26] C. Marxgut, F. Krismer, D. Bortis, and J. W. Kolar, “Ultraflat interleaved triangular current mode (TCM) single-phase PFC rectifier,” *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 873–882, Feb. 2014.
- [27] C. P. Henze, H. C. Martin, and D. W. Parsley, “Zero-voltage switching in high frequency power converters using pulse width modulation,” in *Proc. 3rd Ann. IEEE Appl. Power Electron. Conf. Expo. (APEC)*, New Orleans, LA, Feb. 1988, pp. 33–40.
- [28] H. Schmidt, C. Siedle, and J. Ketterer, “DC/AC converter to convert direct electric voltage into alternating voltage or into alternating current,” US patent, 2005/0174817 A1, Aug. 11, 2005.
- [29] “Sunways solar inverters NT 2500, NT 3700, NT 4200 and NT 5000 ac output: 2.5 to 5.0 kW,” Sunways, [Online]. Available: <http://www.technosun.com/eu/products/grid-tie-inverters>
- [30] “Three-phase Sunways solar inverters NT 10000, NT 11000 and NT 12000,” Sunways, [Online]. Available: <http://www.technosun.com/eu/products/grid-tie-inverters>
- [31] E. Meza, (2014, Jun. 18), “Sunways: prospects positive, says insolvency administrator,” [Online]. Available: <https://www.pv-magazine.com>
- [32] M. Victor, F. Greizer, S. Bremicker, and U. Hübler, “Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into a alternating current voltage,” US patent, 2005/0286281 A1, Dec. 29, 2005.
- [33] H. Xiao, S. Xie, Y. Chen, and R. Huang, “An optimized transformerless photovoltaic grid-connected inverter,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 5, pp. 1887–1895, May 2011.

- [34] “SUNNY BOY 3500TL-JP/4500TL-JP/5400TL-JP,” SMA, [Online]. Available: <https://www.sma.de/en/products/solarinverters.html>
- [35] R. González, J. López, P. Sanchis, and L. Marroyo, “Transformerless inverter for single-phase photovoltaic systems,” *IEEE Trans. Power Electron.*, vol. 22, no. 2, pp. 693–697, Mar. 2007.
- [36] R. Gonzalez, J. Coloma, L. Marroyo, J. Lopez, and P. Sanchis, “Single-phase inverter circuit to condition and transform direct current electric power into alternating current electric power,” US patent, 2009/0316458, Dec. 24, 2009.
- [37] H. Fujita, M. Mabuchi, Y. Mizogami, and Y. Tsubota, “Power conditioner and solar photovoltaic power generation system,” JP patent, 2010-220321, Sep. 30, 2010.
- [38] H. Fujita, “A high-efficiency solar power conditioner using a zigzag-connected chopper converter,” in *Proc. IEEE Int. Power Electron. Conf. (IPEC)*, Sapporo, Japan, Jun. 2010, pp. 1681–1685.
- [39] H. Fujita, M. Mabuchi, Y. Tsubota, and T. Mizogami: “Solar power conditioners using bidirectional chopper circuits connected in series,” *IEEJ Trans. Ind. Appl.*, Vol. 132, No. 1, pp. 50–57, (2012-1) (in Japanese)  
藤田英明, 馬淵雅夫, 坪田康弘, 溝上孝生: 「可逆チョッパ回路を直列接続したソーラーパワーコンディショナ」, 電学論 D, Vol. 132, No. 1, pp. 50–57, (2012-1)
- [40] “Photovoltaic inverter KP100L,” OMRON, [Online]. Available: [https://assets.omron.eu/downloads/datasheet/en/t09e\\_kp100l\\_photovoltaic\\_inverter\\_datasheet\\_en.pdf](https://assets.omron.eu/downloads/datasheet/en/t09e_kp100l_photovoltaic_inverter_datasheet_en.pdf)
- [41] T. Kawakami, T. Okuda, K. Fujiwara, A. Iwata, N. Nishio, and M. Kasugai: “Development of power conditioner for photovoltaic system with gradationally controlled voltage inverter,” *IEICE Tech. Rep.*, Vol. 108, No. 308, pp. 47–50, (2008-11) (in Japanese)  
川上知之, 奥田達也, 藤原賢司, 岩田明彦, 西尾直樹, 春日井誠: 「太陽光発電シ

- システム用階調制御型パワーコンディショナの開発」, 信学技報, Vol. 108, No. 308, pp. 47–50, (2008-11)
- [42] T. Urakabe, K. Fujiwara, T. Kawakami, and N. Nishio, “High efficiency power conditioner for photovoltaic power generation system,” in *Proc. IEEE Int. Power Electron. Conf. (IPEC)*, Sapporo, Japan, Jun. 2009, pp. 3236–3240.
- [43] PV-PN40G 取扱説明書, 三菱電機, (2008-1) [Online]. Available: <https://www.mitsubishielectric.co.jp/ldg/wink/ssl/top.do>
- [44] R. W. Erickson and A. P. Rogers, “A microinverter for building-integrated photovoltaics,” in *Proc. 24th Ann. IEEE Appl. Power Electron. Conf. Expo. (APEC)*, Washington DC, Feb. 2009, pp. 911–917.
- [45] D. Bortis, D. Neumayr, and J. W. Kolar, “ $\eta\rho$ -Pareto optimization and comparative evaluation of inverter concepts considered for the GOOGLE Little Box Challenge,” in *Proc. IEEE 17th Workshop on Control and Modeling Power Electron. (COMPEL)*, Trondheim, Norway, Jun. 2016, pp. 1–5.
- [46] D. Kloos, D. Schekulin, H. T. Weisenhorn, and A. Winter, “Tiefsetzstellerschaltung, Wechselrichter-Schaltungsanordnung und Betriebsverfahren,” DE patent, 102010035020A1, Feb. 23, 2012.
- [47] “Steca’s inverter topology coolcept,” Steca Elektronik, [Online]. Available: [http://www.steca.com/index.php?What\\_is\\_coolcept](http://www.steca.com/index.php?What_is_coolcept)
- [48] T. A. Meynard and H. Foch, “Multi-level conversion: high voltage choppers and voltage-source inverters,” in *Proc. 23rd Ann. IEEE Power Electron. Specialists Conf. (PESC)*, Toledo, Spain, Jun./Jul. 1992, pp. 397-403.
- [49] I. Yoscovitch, “Multi-level inverter,” EU patent, 2779410A2, Sep. 17, 2014.
- [50] P. Papamanolis, D. Neumayr, and J. W. Kolar, “Behavior of the flying capacitor converter under critical operating conditions,” in *Proc. 26th IEEE Int. Symp. Ind. Electron. (ISIE)*, Edinburgh, UK, Jun. 2017, pp. 628–635.

- [51] Y. Lei, C. Barth, S. Qin, W. C. Liu, I. Moon, A. Stillwell, D. Chou, T. Foulkes, Z. Ye, Z. Liao, and R. C. N. Pilawa-Podgurski, "A 2-kW single-phase seven-level flying capacitor multilevel inverter with an active energy buffer," *IEEE Trans. Power Electron.*, vol. 32, no. 11, pp. 8570–8581, Nov. 2007.
- [52] S. V. Araujo, P. Zacharias, and R. Mallwitz, "Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems," *IEEE Trans. Ind. Electron.*, vol. 57, no. 9, pp. 3118–3128, Sep. 2010.
- [53] S. Sumiyoshi, T. Kitaizumi, T. Sato, H. Omori, H. Terai, Y. Nishida, and M. Nakaoka: "Utility-interactive inverter with a novel type of charging up stage for photovoltaic system," in *Proc. IEEJ Ind. Appl. Soc. Conf.*, Vol. 1, No. 67, pp. 349–350, (2002-8) (in Japanese)  
住吉眞一郎, 北泉武, 佐藤武年, 大森英樹, 寺井春夫, 西田保辛, 中岡睦雄: 「部分昇圧機能を有する太陽光発電用系統連携インバータ」, 電学産業応用部大, Vol. 1, No. 67, pp. 349–350, (2002-8)
- [54] K. Ogura, T. Nishida, E. Hiraki, M. Nakaoka, and S. Nagai, "Time-sharing boost chopper cascaded dual mode single-phase sinewave inverter for solar photovoltaic power generation system," in *Proc. Power Electron. Specialists Conf. (PESC)*, Aachen, Germany, Jun. 2004, pp. 4763–4767.
- [55] D. Yamaguchi and H. Fujita: "Experimental demonstrarion of grid-connection control of a PV converter for a high-leg delta transformer using a symmetrically-connected boost converter," in *Proc. IEEJ Ind. Appl. Soc. Conf.*, Vol. 1, No. 123, pp. 545–548, (2017-8) (in Japanese)  
山口大輝, 藤田英明: 「正負対称接続チョップパを用いた電灯動力共用結線向けパワーコンディショナの系統連系制御の実証実験」, 電学産業応用部大, Vol. 1, No. 123, pp. 545–548, (2017-8)
- [56] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point-clamped pwm inverter," *IEEE Trans. Ind. Appl.*, vol. 17, no. 5, pp. 518–523, Sep. 1981.
- [57] M. Calais and V. G. Agelidis, "Multilevel converters for single-phase grid con-

- nected photovoltaic systems-an overview,” in *Proc. Int. Symp. Ind. Electron. (ISIE)*, Pretoria, South Africa, Jul. 1998, vol. 1, pp. 224–229.
- [58] P. Luerkens, M. Wendt, T. Duerbaum, and H. van der Broeck, “3-phase solar converter circuit and method,” International patent, 2006011071, Feb. 2, 2006.
- [59] H. Fujita, “A three-phase voltage-source solar power conditioner using a single-phase pwm control method,” in *Proc. IEEE Energy Conv. Congr. Expo. (ECCE)*, San Jose, CA, Sep. 2009, pp. 3478–3754.
- [60] H. Fujita and R. Suzuki: “A three-phase solar power conditioner using a single-phase pwm control method,” *IEEJ Trans. Ind. Appl.*, Vol. 130, No. 2, pp. 173–180, (2010-2) (in Japanese)  
藤田英明, 鈴木亮: 「一相 PWM 制御法を用いた三相ソーラーパワーコンディショナ」, *電学論 D*, Vol. 130, No. 2, pp. 173–180, (2012-2)
- [61] H. Fujita, “Switching loss analysis of a three-phase solar power conditioner using a single-phase pwm control method,” in *Proc. IEEE Energy Conv. Congr. Expo. (ECCE)*, Atlanta, GA, Sep. 2010, pp. 618–623.
- [62] H. Fujita, “Core-loss analysis in an inductors for a single-phase pulse-width modulated solar power conditioner,” in *Proc. IEEE Energy Conv. Congr. Expo. (ECCE)*, Phoenix, AZ, Sep. 2011, pp. 2050–2057.
- [63] S. K. Mazumder, “Hybrid modulation scheme for a high-frequency ac-link inverter,” *IEEE Trans. Power Electron.*, vol. 31, no. 1, pp. 861–870, Mar. 2016.
- [64] D. M. Divan and G. Skibinski, “Zero-switching-loss inverters for high-power applications,” *IEEE Trans. Ind. Appl.*, vol. 25, no. 4, pp. 634–643, Jul. 1989.
- [65] A. Amirahmadi, H. Hu, A. Grishina, Q. Zhang, L. Chen, U. Somani, and I. Batarseh, “Hybrid ZVS BCM current controlled three-phase microinverter,” *IEEE Trans. Power Electron.*, vol. 29, no. 4, pp. 2124–2134, Apr. 2014.
- [66] A. Amirahmadi, L. Chen, U. Somani, H. Hu, N. Kutkut, and I. Bartarseh, “High

- efficiency dual-mode current modulation method for low-power dc/ac inverters,” *IEEE Trans. Power Electron.*, vol. 29, no. 6, pp. 2638–2642, Jun. 2014.
- [67] V. Guennegues, B. Gollentz, F. Meibody-Tabar, S. Rael, and L. Lectere, “A converter topology for high speed motor drive applications,” in *Proc. 13th European Conf. Power Electron. Appl. (EPE)*, Barcelona, Spain, Sep. 2009, pp. 1–8.
- [68] M. Schweizer and J. W. Kolar, “Design and implementation of a highly efficient three-level T-type converter for low-voltage applications,” *IEEE Trans. Power Electron.*, vol. 28, no. 2, pp. 899–907, Feb. 2013.
- [69] G. Deboy, R. Rupp, R. Mallwitz, and H. Ludwig, “New SiC JFET boost performance of solar inverters,” *Power Electron. Europe*, no. 4, pp. 29–33, Jun. 2011.
- [70] R. Amma and H. Fujita: “A pv converter for grid connection to low-voltage three-phase three-wire systems using symmetrically connected boost converters,” in *Proc. IEEJ Tech. Meeting Semicond. Power Converter*, SPC-14-082, (2014-3) (in Japanese)  
安間良祐, 藤田英明: 「正負対称接続昇圧チョッパを用いた S 相接地系統用ソーラーパワーコンディショナ」, 電学半導体電力変換研究会, SPC-14-082, (2014-3)
- [71] H. Fujita and R. Amma, “Photovoltaic power conversion circuit using a symmetric boost converter for low-voltage distribution systems,” in *Proc. IEEE Energy Conv. Congr. Expo. (ECCE)*, Pittsburgh, PA, Sep. 2014, pp. 5607–5612.
- [72] R. W. De Doncker, D. M. Divan, and M. H. Kheraluwala, “A three-phase soft-switched high-power-density dc/dc converter for high-power applications,” *IEEE Trans. Ind. Appl.*, vol. 27, no. 1, pp. 63–73, Jan./Feb. 1991.
- [73] M. H. Kheraluwala, R. W. Gascoigne, D. M. Divan, and E. D. Baumann, “Performance characterization of a high-power dual active bridge dc-to-dc converter,” *IEEE Trans. Ind. Appl.*, vol. 28, no. 6, pp. 1294–1301, Nov./Dec. 1992.
- [74] S. Inoue and H. Akagi, “A bidirectional isolated dc–dc converter as a core circuit of the next-generation medium-voltage power conversion system,” *IEEE Trans.*

- Ind. Appl.*, vol. 22, no. 2, pp. 535–542, Mar. 2007.
- [75] F. Krismer and J. W. Kolar, “Accurate small-signal model for the digital control of an automotive bidirectional dual active bridge,” *IEEE Trans. Power Electron.*, vol. 24, no. 12, pp. 2756–2768, Dec. 2009.
- [76] L. Xue, Z. Shen, D. Boroyevich, P. Mattavelli, and D. Diaz, “Dual active bridge-based battery charger for pug-in hybrid electric vehicle with charging current containing low frequency ripple,” *IEEE Trans. Power Electron.*, vol. 30, no. 12, pp. 7299–7307, Dec. 2015.
- [77] N. M. L. Tan, T. Abe, and H. Akagi, “Design and performance of a bidirectional isolated dc–dc converter for a battery energy storage system,” *IEEE Trans. Power Electron.*, vol. 27, no. 3, pp. 1237–1248, Mar. 2012.
- [78] Z. Zhang, Y. Y. Cai, Y. Zhang, D. J. Gu, and Y. F. Liu, “A distributed architecture based on microbank modules with self-reconfiguration control to improve the energy efficiency in the battery energy storage system,” *IEEE Trans. Power Electron.*, vol. 31, no. 1, pp. 304–317, Jan. 2016.
- [79] T. Zhao, G. Wang, S. Bhattacharya, and A. Q. Huang, “Voltage and power balance control for a cascaded H-bridge converter-based solid-state transformer,” *IEEE Trans. Power Electron.*, vol. 28, no. 4, pp. 1523–1532, Apr. 2013.
- [80] H. Qin and J. W. Kimball, “Closed-loop control of dc–dc dual-active-bridge converters driving single-phase inverters,” *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 1006–1017, Feb. 2014.
- [81] L. Wang, D. Zhang, Y. Wang, B. Wu, and H. S. Athab, “Power and voltage balance control of a novel three-phase solid-state transformer using multilevel cascaded H-bridge inverters for microgrid applications,” *IEEE Trans. Power Electron.*, vol. 31, no. 4, pp. 3289–3301, Apr. 2016.
- [82] C. P. Dick, K. Righers, H. Radermacher, and R. W. De Doncker, “Investigations on the controllability and the design of dc/dc converters connected to pv-

- generators,” *Elect. Power Quality and Utilisation, Journal*, vol. 12, no. 2, pp. 47–52, 2006.
- [83] M. A. Moonem and H. Krishnaswami, “Control and configuration of three-level dual-active-bridge dc-dc converter as a front-end interface for photovoltaic system,” in *Proc. 29th Ann. IEEE Appl. Power Electron. Conf. Expo. (APEC)*, Fort Worth, TX, 2014, pp. 3017–3020.
- [84] R. Ayyanar, R. Giri, and N. Mohan, “Active input-voltage and load-current sharing in input-series and output-parallel connected modular dc-dc converters using dynamic input-voltage reference scheme,” *IEEE Trans. Power Electron.*, vol. 19, no. 6, pp. 1462–1473, Nov. 2004.
- [85] H. Akagi, Y. Kanazawa, K. Fujita, and S. Nabae: “Generalized theory of the instantaneous reactive power and its application,” *IEEJ Trans. Power and Energy*, Vol. 103, No. 7, pp. 483–490, (1983-7) (in Japanese)  
赤木泰文, 金澤喜平, 藤田光悦, 難波江章: 「瞬時無効電力の一般化理論とその応用」, 電学論 B, Vol. 103, No. 7, pp. 483–490, (1983-7)
- [86] H. Akagi, Y. Kanazawa, and A. Nabae, “Instantaneous reactive power compensators comprising switching devices without energy storage components,” *IEEE Trans. Ind. Appl.*, vol. IA-20, no. 3, pp. 625–630, May/June. 1984.
- [87] F. Z. Peng, M. Kohata, and H. Akagi: “Compensation characteristics of shunt active and series active filters,” *IEEJ Trans. Ind. Appl.*, Vol. 113, No. 71, pp. 33–40, (1993-1) (in Japanese)  
彭方正, 木幡雅一, 赤木泰文: 「並列形アクティブフィルタと直列形アクティブフィルタの補償特性の検討」, 電学論 D, Vol. 103, No. 7, pp. 483–490, (1983-7)
- [88] F. Z. Peng, “Application issues of active power filters,” *IEEE Trans. Ind. Mag.*, vol. 4, no. 4, pp. 21–30, Sep./Oct. 1998.
- [89] M. A. Herrán, J. R. Fischer, S. A. González, M. G. Judewicz, and D. O. Carrica, “Adaptive dead-time compensation for grid-connected PWM inverters of single-

- stage PV systems,” *IEEE Trans. Power Electron.*, Vol. 28, No. 6, pp. 2816–2825, Jun. 2013.
- [90] T. Mannen and H. Fujita, “Dead-Time compensation method based on current ripple estimation,” *IEEE Trans. Power Electron.*, vol. 30, no. 7, pp. 4016–4024, Jul. 2015.
- [91] M. Hagiwara, K. Nishimura, and H. Akagi: “A medium-voltage motor drive with a modular multilevel PWM inverter: Part I. Experimental verification by a 400-V, 15-kW downscaled model,” *IEEJ Trans. Ind. Appl.*, Vol. 130, No. 4, pp. 544–551, (2010-4) (in Japanese)  
萩原誠, 西村和敏, 赤木泰文: 「モジュラー・マルチレベル PWM インバータを用いた高圧モータドライブ 第1報: 400 V, 15 kW ミニモデルによる実験的検証」, 電学論 D, Vol. 130, No. 4, pp. 544–551, (2010-4)
- [92] M. Hagiwara, K. Nishimura, and H. Akagi, “A medium-voltage motor drive with a modular multilevel PWM inverter,” *IEEE Trans. Power Electron.*, vol. 25, no. 7, pp. 1786–1799, Jul. 2010.
- [93] *Adjustable speed electrical power drive systems—Part 3: EMC requirements and specific test methods*, IEC 61800-3, published Jun. 18, 1996, revised Feb. 23, 2017.
- [94] *Adjustable speed electrical power drive systems (PDS)—Electromagnetic compatibility (EMC) requirements and specific test methods*, JIS C 4421, published Dec. 20, 2008, [Online]. Available: <http://www.jisc.go.jp/app/jis/general/GnrJISSearch.html>  
「可変速駆動システム (PDS) —電磁両立性 (EMC) 要求事項及び試験方法」, JIS C 4421, 平成 20 年 12 月 20 日制定, <http://www.jisc.go.jp/app/jis/general/GnrJISSearch.html>
- [95] X. Li and Y. F. Li, “An optimized phase-shift modulation for fast transient response in a dual-active-bridge converter,” *IEEE Trans. Power Electron.*, vol. 29, no. 6, pp. 2661–2665, Jun. 2014.

- [96] B. Zhao, Q. Song, W. Liu, and Y. Zhao, “Transient dc bias and current impact effects of high-frequency-isolated bidirectional dc–dc converter in practice,” *IEEE Trans. Power Electron.*, vol. 31, no. 4, pp. 3203–3216, Apr. 2016.
- [97] S.-T. Lin, X. Li, C. Sun, and Y. Tang, “Fast transient control for power adjustment in a dual-active-bridge converter,” *Elect. Lett.*, vol. 53, no. 16, pp. 1130–1132, Aug. 2017.
- [98] S. P. Engel, N. Soltau, H. Stagge, and R. W. De Doncker, “Dynamic and balanced control of three-phase high-power dual-active bridge dc–dc converters in dc-grid applications,” *IEEE Trans. Power Electron.*, vol. 28, no. 4, pp. 1880–1889, Apr. 2013.
- [99] S. P. Engel, N. Soltau, H. Stagge, and R. W. De Doncker, “Improved instantaneous current control for high-power three-phase dual-active bridge dc–dc converters,” *IEEE Trans. Power Electron.*, vol. 29, no. 8, pp. 4067–4077, Aug. 2014.
- [100] G. G. Oggier, M. Ordonez, M. Galvez, and F. Luchino, “Fast transient boundary control and steady-state operation of the dual active bridge converter using the natural switching surface,” *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 946–957, Feb. 2014.
- [101] D. Segaran, D. G. Holmes, and B. P. McGrath, “Enhanced load step response for a bidirectional dc–dc converter,” *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp. 371–379, Jan. 2013.
- [102] G. Ortiz, L. Fässler, J. W. Kolar, and O. Apeldoorn, “Flux balancing of isolation transformers and application of “the magnetic ear” for closed-loop volt-second compensation,” *IEEE Trans. Power Electron.*, vol. 29, no. 8, pp. 4078–4090, Aug. 2014.
- [103] C. Zhao, S. D. Round, and J. W. Kolar, “Full-order averaging modelling of zero-voltage-switching phase-shift bidirectional dc–dc converters,” *IET Power Electron.*, Vol. 3, No. 3, pp. 400–410, May 2010.

- [104] H. Qin and J. W. Kimball, "Generalized average modeling of dual active bridge dc–dc converter," *IEEE Trans. Power Electron.*, Vol. 27, No. 4, pp. 2078–2084, Apr. 2012.
- [105] H. Bai, Z. Zhao, and C. Mi, "Framework and research methodology of short-timescale pulsed power phenomena in high-voltage and high-power converters," *IEEE Trans. Ind. Electron.*, vol. 56, no. 3, pp. 805–816, Jan. 2009.
- [106] Y. Xie, J. Sun, and J. S. Freudenberg, "Power flow characterization of a bidirectional galvanically isolated high-power dc/dc converter over a wide operating range," *IEEE Trans. Power Electron.*, vol. 25, no. 1, pp. 54–66, Jan. 2010.
- [107] B. Zhao, Q. Song, W. Liu, and Y. Sun, "Dead-time effect of the high-frequency isolated bidirectional full-bridge dc–dc converter: comprehensive theoretical analysis and experimental verification," *IEEE Trans. Power Electron.*, vol. 29, no. 4, pp. 1667–1680, Apr. 2014.
- [108] L. Shi, W. Lei, Z. Li, J. Huang, Y. Cui, and Y. Wang, "Bilinear discrete-time modeling and stability analysis of the digitally controlled dual active bridge converter," *IEEE Trans. Power Electron.*, vol. 32, no. 11, pp. 8787–8799, Nov. 2017.
- [109] K. Kubo, M. Watanabe, T. Ohmae, and K. Kamiyama, "A fully digitalized speed regulator using multimicroprocessor system for induction motor drives," *IEEE Trans. Ind. Appl.*, vol. IA-21, no. 4, pp. 1001–1008, Jul./Aug. 1985.
- [110] P. Jintakosonwit, H. Fujita, and H. Akagi, "Control and performance of a fully-digital-controlled shunt active filter for installation on a power distribution system," *IEEE Trans. Power Electron.*, vol. 17, no. 1, pp. 132–140, Jan. 2002.
- [111] H. Bai and C. Mi, "Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge dc-dc converters using novel dual-phase-shift control," *IEEE Trans. Power Electron.*, vol. 23, no. 6, pp. 2905–2914, Nov. 2008.
- [112] G. G. Oggier, G. O. García, and A. R. Oliva, "Switching control strategy to

- minimize dual active bridge converter losses,” *IEEE Trans. Power Electron.*, vol. 24, no. 7, pp. 1826–1838, Jul. 2009.
- [113] A. K. Jain and R. A. Ayyanar, “PWM control of dual active bridge: comprehensive analysis and experimental verification,” *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1215–1227, Apr. 2011.
- [114] V. Väisänen, T. Riipinen, and P. Silventoinen, “Effects of switching asymmetry on an isolated full-bridge boost converter,” *IEEE Trans. Power Electron.*, vol. 25, no. 8, pp. 2033–2044, Aug. 2010.
- [115] M. Kasper, R. M. Burkart, G. Deboy, and J. W. Kolar, “ZVS of power MOSFETs revisited,” *IEEE Trans. Power Electron.*, vol. 31, no. 12, pp. 8063–8067, Dec. 2016.
- [116] H. Haeberlin, L. Borgna, M. Kaempfer, and U. Zwahlen, “New tests at grid-connected pv inverters: overview over test results and measured values of total efficiency  $\eta_{\text{tot}}$ ,” *21st European Photovoltaic Solar Energy Conf.*, Dresden, Germany, Sep. 2006.
- [117] W. Bower, C. Whitaker, W. Erdman, M. Behnke, and M. Fitzgerald, “Performance test protocol for evaluating inverters used in grid-connected photovoltaic systems,” California Energy Commission, Sacramento, CA, Rep., Oct. 2004.
- [118] J. W. Kolar, F. Krismer, Y. Lobsiger, J. Muhlethaler, T. Nussbaumer, and J. Minibock, “Extreme efficiency power electronics,” *7th Int. Conf. Integrated Power Electron. Systems (CIPS)*, Nuremberg, Germany, pp. 1–22 Mar. 2012.



## 発表論文

### 学会誌論文

- [1] 高木一斗, 藤田英明: 「Dual Active Bridge を用いた絶縁形 DC-DC コンバータの過渡特性の改善」, 電気学会論文誌 D, Vol. 136, No. 9, pp. 622-628, (2016-9)
- [2] K. Takagi and H. Fujita, “Dynamic Control and Performance of a Dual-Active-Bridge DC-DC Converter,” *IEEE Transactions on Power Electronics*, vol. PP, no. 99, pp. 1-1, doi: 10.1109/TPEL.2017.2773267, Nov. 2017.
- [3] 高木一斗, 藤田英明: 「瞬時無効電力補償装置を並列接続した三相系統連系インバータ」, 電気学会論文誌 D, Vol. 138, No. 6, (2017-6)
- [4] K. Takagi and H. Fujita, “A three-phase grid-connected inverter equipped with a shunt instantaneous reactive power compensator,” *IEEE Transactions on Industry Applications*, in peer review.

### 国際会議

- [1] K. Takagi and H. Fujita, “Dynamic control and performance of an isolated dual-active-bridge dc-dc converter,” *9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, Seoul, Korea, Jun. 2015, pp. 1521-1527.
- [2] K. Takagi and H. Fujita, “Dynamic control and dead-time compensation of an isolated dual-active-bridge dc-dc converter,” *17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, Geneva, Switzerland, Sep. 2015, pp. 1-10.
- [3] K. Takagi and H. Fujita, “A three-phase grid-connected inverter equipped with a shunt instantaneous reactive power compensator,” *IEEE Energy Conversion*

*Congress and Exposition (ECCE)*, Cincinnati, OH, Oct. 2017, pp. 589–596.

## 国内会議

- [1] 高木一斗, 藤田英明:, 「瞬時無効電力補償装置を並列接続した三相ソーラーパワーコンディショナの基礎検討」, 平成 26 年電気学会全国大会, Vol. 4, No. 151, pp. 254–255, (2014-3)
- [2] 高木一斗, 藤田英明:, 「Dual Active Bridge を用いた絶縁形 DC–DC コンバータの過渡特性の改善」, 半導体電力変換/モータドライブ合同研究会, SPC-15-060, MD-15-060, (2015-1)
- [3] 高木一斗, 藤田英明:, 「Dual Active Bridge を用いた絶縁形 DC–DC コンバータの電力伝送方向反転時の過渡特性の改善」, 平成 28 年電気学会産業応用部門大会, Vol. 1, No. 56, pp. 255–260, (2015-9)
- [4] 高木一斗, 中山暁斗, 萬年智介, 藤田英明:, 「瞬時無効電力補償装置を並列接続した三相系統連系インバータの損失低減効果」, 電力技術/電力系統技術/半導体電力変換技術合同研究会, PE-16-010, PSE-16-030, SPC-16-049, (2016-3)
- [5] 高木一斗, 藤田英明:, 「Dual Active Bridge を用いた絶縁形 DC–DC コンバータの安定性解析」, 平成 28 年電気学会全国大会, Vol. 4, No. 91, pp. 154–155, (2016-3)
- [6] 高木一斗, 藤田英明:, 「瞬時無効電力補償装置を並列接続した三相系統連系インバータの電流波形改善」, 平成 29 年電気学会全国大会, Vol. 4, No. 94, pp. 156–157, (2017-3)

## 共著論文

- [1] 中山暁斗, 高木一斗, 萬年智介, 藤田英明:, 「瞬時無効電力補償装置を並列接続した三相整流回路」, 半導体電力変換/モータドライブ合同研究会, SPC-17-048, MD-17-048, (2017-1)

## 学会活動等

- [1] 梅上大勝, 服部文哉, 吉田秀人, 小原秀嶺, 齋藤達仁, 兼松正人, 川村弥, 岡崎佑平, 萬年智介, 米田昇平, 高木一斗, 小岩一広, 日下佳祐, 高橋広樹, 加藤尚和, 佐藤大

介, 中西俊貴, 長野剛: 「Ph.D. candidates of Power Electronics in Japan (PPEJ) の設立とその活動-Ph.D. candidate meeting -IPEC Hiroshima- で見えた各国の博士後期課程学生を取り巻く研究環境とその違い-」, 半導体電力変換/モータドライブ合同研究会, SPC-15-037, MD-15-037, (2015-1)

## その他

- [1] Internship as a Visiting Researcher, Michigan State University, East Lansing, MI, Jul. to Sep. 2017.



## 謝辞

本論文の完成にあたり、5年間ご指導を頂きました指導教員の藤田 英明 准教授に厚く御礼申し上げます。先生は私に研究の種をお与えになり、私の力を信じて温かくご指導くださいました。私は実に自由に、なおかつ正しい道に進めるよう折々にご教示を頂きながら、研究を行うことができました。また、先生は熱心にプレゼンテーションの指導をしてくださいました。どんなに忙しい時も、論文を細かく添削してくださいました。その結果、技術的かつ工学的課題に対する問題抽出能力と課題解決能力、そしてプレゼンテーション能力を大きく向上し、研究遂行能力を磨くことができました。先生の下で研究に励めたことを幸せに思います。先生が学会等で時に鋭く、時に優しく質問される姿や、研究の新しいアイデアを楽しそうにお話しされる姿をいつも私が目指す研究者像に重ねておりました。生涯をかけて先生に比肩するパワーエレクトロニクス研究者を目指すことを誓います。

赤木 泰文 特任教授からは、学部3年次の講義で、パワーエレクトロニクスの研究に興味を抱くきっかけを頂きました。また、長年の研究に基づいた私が知り得ないパワーエレクトロニクスの知見や、英語で論文を書く難しさと楽しさをご指導いただきました。厚く御礼申し上げます。

輪講や論文発表会等を通してご指導を頂き、研究室運営にもご尽力いただいた萩原 誠 准教授に深く御礼申し上げます。講義や論文発表会等を通してご指導を頂きました電力グループの千葉 明 教授、安岡 康一 教授、七原 俊也 教授、葛本 昌樹 連携教授に心より御礼申し上げます。専門外の研究者に研究内容を伝える重要性和難しさを学びました。ご多用の中、外部審査員として有益なご指摘を頂きました山口大学 田中 俊彦 教授に厚く御礼申し上げます。鋭いご質問によって、私の理解と本論文の質がさらに深まりました。

研究室の先輩としてご指導を頂きました川村 弥 氏（現 東芝三菱電機産業システ

ム), 萬年 智介 氏 (現 首都大学東京), 岡崎 佑平 氏 (ABB Corporate Research Center Sweden), Paul Sochor 氏 (現 Infineon Technologies Germany) 米田 昇平 氏 (現 東京海洋大学) に深く感謝申し上げます。特に, 萬年 智介 氏には, 博士課程に進学しやすい環境・雰囲気を構築していただき, また, 実験システムの製作に多大なるご助力を頂きました。心より感謝申し上げます。最も近い先輩である米田 昇平 氏には, 研究の些細なことから相談に乗っていただき, また, 長い研究生活を精神的にも支えていただきました。深く感謝申し上げます。

研究室の後輩として, 議論や実験のご協力を頂いた Cristian Garces 氏, 山口 大輝 氏, Hadi Setiadi 氏をはじめ, 多くの後輩諸氏に感謝いたします。特に, Cristian Garces 氏, Hadi Setiadi 氏には, 日々英語で熱心に議論していただき, 私の英語力は大きく向上しました。感謝いたします。山口 大輝 氏には, 毎日のように研究その他のことまで幅広く議論していただき, また, 高専での経験に基づき, 私に足りないことを様々助言していただきました。あなたのような優れた後輩に出会えて私は幸せです。心より感謝いたします。

煩雑な事務処理を肩代わりしていただくことで常に円滑な研究遂行を助けて下さいました秘書 井上 華枝 氏, 遠山 佳代子 氏に深く御礼申し上げます。

3ヶ月間にわたる海外研修の依頼を快諾していただき, 有益な研究指導を賜りました米国ミシガン州立大学の Fang Zheng Peng 教授に厚く御礼申し上げます。研究面・生活面双方で多くのご支援を頂きました同研究室の Deepak Gunasekaran 氏, Ujjwal Karki 氏, Nomar Santini 氏, Hulong Zeng 氏, Xiaorui Wang 氏, Yunting Liu 氏, Yaqub Mahnashi 氏に感謝申し上げます。

最後に, 私の博士課程進学に理解を示し, 9年にもわたる学生生活を支えて下さった両親に心より感謝申し上げます。