

論文 / 著書情報
Article / Book Information

題目(和文)	3次元積層チップに向けた超薄Si基板上的CMOSのミックスシグナル及びRF特性の研究
Title(English)	Study of RF and mixed signal performance of CMOS on ultra-thin Si substrate for 3D stacked chips
著者(和文)	大黒達也
Author(English)	Tatsuya Oguro
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第10863号, 授与年月日:2018年3月26日, 学位の種別:課程博士, 審査員:益 一哉,松澤 昭,筒井 一生,若林 整,石原 昇,伊藤 浩之
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第10863号, Conferred date:2018/3/26, Degree Type:Course doctor, Examiner:,,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	論文要旨
Type(English)	Summary

論文要旨

THESIS SUMMARY

専攻： 物理電子システム創造 専攻
Department of
学生氏名： 大黒 達也
Student's Name

申請学位(専攻分野)： 博士 (半導体)
Academic Degree Requested Doctor of
指導教員(主)： 益 一 哉 教授
Academic Advisor(main)
指導教員(副)：
Academic Advisor(sub)

要旨(和文 2000 字程度)

Thesis Summary (approx.2000 Japanese Characters)

本博士論文では、将来、多機能な積層チップに必要な超薄 Si 基板上に作成された 0.11 μ m CMOS の DC, 低周波、高周波特性及びインダクター特性の研究内容が主に論じられている。Si 基板はグラインディングとドライエッチングによって 1.7 μ m まで薄くした。その結果、基板ロスが低減したため、NMOS, PMOS 共にパワーゲインが向上し、Noise figure min. が低減する。それによって、2dB の N.F.min を実現するための消費電流は 53% 低減し低消費電力化に有効であることが分かった。また、2GHz の基板ノイズが 20dB 低減するため、デジタル回路混載に有効であることも分かった。一方、Si 基板が薄いために下部チップの配線とインダクターが干渉し Q 値が劣化するが、インダクターと下部チップ間に磁性体の NiFe を 10nm 形成することで Q 値劣化を抑制できる。これは、NiFe がインダクターで発生した磁場が配線に侵入することを抑制し、エディー電流の発生を防いでいるためである。

本論文では、上記の技術以外にミックスシグナル、RF 回路の性能向上に向けた技術も記述している。概略は以下の通りである。1. 寄生抵抗を低減する NiSi は、窒素を混ぜることで Si 基板界面のラフネスが低減し接合リーク劣化を抑制出来る。2. ゲート絶縁膜中への窒素導入は、N₂ gas アニールよりもプラズマ窒化で行った方が、窒素がゲート電極側に集まるため 1/f noise が改善される。3. STI ストレスによる 1/f noise 劣化は、MOSFET のレイアウトによって回避出来る。4. インダクターの高 Q 値化に有効な高抵抗基板(>500ohmcm)が STI 作成時に発生するスリップは酸素析出で抑制出来る。5. ドープしていないエピタキシャル Si をチャネルに用いると 1/f noise が下がり、エレベテッドソース、ドレイン、ゲート構造にすると寄生抵抗低減によって、f_{max} 向上、N.F.min 低減が実現出来る。

また、将来のミックスシグナル、RF 回路用のデバイスを考察するために、FinFET を解析した。その結果、FinFET は駆動力が高く、1/f noise が低いため、デジタル、ミックスシグナルには使用されるが、寄生容量が大きいため、f_T, f_{max} が低く、RF 回路にはプレナー構造が最適であることを示した。今後は、要求スペックによってチップが作り分けされ、System in package (SIP)化が進むため、本論文で示したような Si 基板薄膜化の要求も増えると考えられる。

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 1 部提出してください。

Note：Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 1copy of 800 Words (English).

注意：論文要旨は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。

Attention: Thesis Summary will be published on Tokyo Tech Research Repository Website (T2R2).

論文要旨

THESIS SUMMARY

専攻： 物理電子システム創造 専攻
Department of
学生氏名： 大黒 達也
Student's Name

申請学位(専攻分野)： 博士 (半導体)
Academic Degree Requested Doctor of
指導教員(主)： 益 一 哉 教授
Academic Advisor(main)
指導教員(副)：
Academic Advisor(sub)

要旨(英文 300 語程度)
Thesis Summary (approx.300 English Words)

In my doctoral thesis, $0.11\mu\text{m}$ CMOS on $1.7\mu\text{m}$ Si substrate are examined for future 3D stacked chips with various functions. By the Si thinning, power gain increases, the $N.F._{\text{min}}$ and power consumption becomes lower than $725\mu\text{m}$ Si case. On the other hand, Q value of inductor degrades due to coupling with wire under chip. It can be suppressed by putting in 10nm permalloy film (NiFe) between inductor and the chip because the film can suppress the penetration of magnetic field into the wire and occurrence of the eddy-current.

Other technologies for high performance of mixed-signal and RF circuits are also described. Those are salicide and epitaxial technology for higher f_T and f_{MAX} , plasma nitridation process and optimum layout of MOSFET for lower $1/f$ noise and high resistivity substrate for high Q inductor.

Mixed-signal and RF characteristics of FinFET are also described. The FinFET is useful for digital and mixed-signal because of the higher drivability and lower $1/f$ noise. On the other hand, the device has poorer RF performance due to larger parasitic gate capacitance than planar MOSFET. This indicates the future system consists of many chips fabricated by the optimum technology node. Thus the importance of system in package (SIP) has increases and the study of device on ultra-thin substrate will be required for realization of high density 3D stacked chip.

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 1 部提出してください。

Note：Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 1copy of 800 Words (English).

注意：論文要旨は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。
Attention: Thesis Summary will be published on Tokyo Tech Research Repository Website (T2R2).