

論文 / 著書情報
Article / Book Information

題目(和文)	標準CMOSプロセスとの整合性と高周波特性250GHz越のSiGe HBTを有する0.18 μ m SiGe BiCMOSの研究
Title(English)	Study on 0.18 μ m SiGe BiCMOS having compatibility with standard CMOS process and SiGe HBT with high frequency characteristics over 250 GHz
著者(和文)	橋本尚
Author(English)	Takashi Hashimoto
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第12386号, 授与年月日:2023年3月26日, 学位の種別:課程博士, 審査員:筒井 一生,宮本 恭幸,若林 整,角嶋 邦之,大見 俊一郎
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第12386号, Conferred date:2023/3/26, Degree Type:Course doctor, Examiner:,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	論文要旨
Type(English)	Summary

論文要旨

THESIS SUMMARY

系・コース： Department of, Graduate major in	電気電子 電気電子	系 コース	申請学位 (専攻分野)： 博士 Academic Degree Requested Doctor of	(工学博士)
学生氏名： Student's Name	橋本 尚		指導教員 (主)： Academic Supervisor(main)	筒井 一生 教授
			指導教員 (副)： Academic Supervisor(sub)	

要旨 (和文 2000 字程度)

Thesis Summary (approx.2000 Japanese Characters)

従来技術ではバイポーラ素子優先での BiCMOS プロセス構築であったものを、本研究では CMOS 優先のプロセス構築に変更することでレイアウトルール変更や短チャネル特性劣化がない状態で標準 CMOS を BiCMOS に組み込んだ。これにより CMOS 開発で構築された IP(Intellectual Property)を BiCMOS でも活用できるようになり、BiCMOS を用いた通信向け LSI 開発の期間や費用を圧縮した。また、p-SiGeC 層の薄層エピタキシャル形成や素子微細化による寄生容量・寄生抵抗の低減で SiGe HBT の周波数特性を向上させた。p-SiGeC 膜厚を 2nm まで薄層化しエミッタサイズを $0.12 \times 1.0 \mu\text{m}^2$ に微細化することで $f_T=254\text{GHz}$ 、 $f_{\text{MAX}}=325\text{GHz}$ となった。これにより、フィージビリティースタディーのレベルではなく市場で必要な信頼性を兼ね備えた製造技術として 5G 無線や 77GHz 帯 Radar を実現する LSI のプロセス技術の見通しを得た。更に、高周波用途では BiCMOS に利用が限られる厚膜 SOI での高周波信号の伝搬特性を明確化することで、従来は不明確であった厚膜 SOI でのクロストークノイズ抑制への取り組みの指針を得た。

2 章では、 $0.13 \mu\text{m} \sim 0.18 \mu\text{m}$ CMOS を搭載した SiGe BiCMOS プロセスについて述べている。熱負荷のかかる工程をバッチ式から枚葉式に切り替えてバイポーラ素子形成工程全体を低温化した。更に、選択エピタキシャル成長前に Si 基板表面の自然酸化膜を除去するための H_2 アニールを従来の 875°C から 760°C までの低温化を、水分放出の少ない酸化膜の採用により実現した。 H_2 は Boron を増速拡散するため、 H_2 アニールの際の P 型ゲートからゲート酸化膜を突き抜けてチャネル領域への Boron 漏れが課題であった。 H_2 アニールを高温である必要性がウェハ表面に堆積させた酸化膜に要因があることを突き止め、SiGe HBT の特性や歩留に影響を与えることなく P 型ゲートからの Boron 漏れの課題を解消した。本技術は $0.18 \mu\text{m}$ node ベースでの研究開発であったが、 $0.13 \mu\text{m}$ node まで短チャネル特性の劣化なしで BiCMOS に組み込むことで、プロセスのスケーラビリティが実証された。

3 章では、真性ベース層を形成する選択 SiGe エピタキシャル成長技術について述べている。ベース poly-Si 電極上を窒化膜ではなく酸化膜で覆う構造により HCl ガス添加なしでも選択成長が可能となりエピタキシャル成長プロセスが低温化された。また、SiGe 層中の Boron や Ge の濃度にエピタキシャル成長領域面積依存性があることを突き止め、Boron や Ge の濃度のモニタリングパターンを規定した。最終的に、Boron 濃度は $4.5 \times 10^{20} \text{cm}^{-3}$ まで、Ge は 30% まで高濃度化を実現し、0.1~0.2% の Carbon ドーピングで Boron 拡散を抑止できることを評価した。

4 章では、選択 SiGe エピタキシャル成長技術を用いた自己整合構造により寄生容量・寄生抵抗を抑えた SiGe HBT を実現したことを述べている。p-SiGeC 層直下の i-SiGe 層の Ge 濃度を高濃度にしたステップ型 Ge プロファイルで f_T を向上できた。また、真性ベース層やコレクタ層の薄層化により $f_T=200\text{GHz}$ を実現しており、更に、コレクタ-ベース(C-B)間分離の STI(浅溝)を省くことでコレクタ抵抗を低減して f_T を 226GHz から

254GHzに向上した。また、つなぎベース領域の面積を狭くすることによるコレクタ寄生容量抑制でコレクタ時定数を低減し、p-SiGeC膜厚1nmで $f_T=307\text{GHz}$ 、 $f_{MAX}=180\text{GHz}$ を実現した。更に、エミッタ幅を0.12 μm に狭めることでコレクタ寄生容量およびベース抵抗を抑制し、p-SiGeC層の膜厚が2nmの条件で $f_T=254\text{GHz}$ 、 $f_{MAX}=325\text{GHz}$ を実現した。

5章では、厚膜SOIでのクロストークノイズの伝搬の抑制手段として支持基板の抵抗率に応じてSiGe HBTの素子分離に用いられる深溝のパターンを考慮すべきこと、特に支持基板が高抵抗基板の場合には、深溝パターンを多重化する必要があることを述べている。

6章では、更なる高性能化で必要になるエミッタの微細化に伴うエミッタ抵抗上昇への対策が必要であることを述べている。一つはエミッタ周辺部での側壁酸化膜の除去残りであり、もう一つはエミッタ poly-Si 電極と Si 基板との界面酸化膜が問題となる。前者は、素子微細化に合わせたエミッタ・ベース電極分離用酸化膜の薄層化を提案した。後者については、エミッタ poly-Si 電極と Si 基板面との間の界面自然酸化膜を除去する手段としてエピタキシャル・エミッタ構造を提案し、poly-Si エミッタ構造時と変わらない特性を得たことを示している。

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 1 部提出してください。

Note : Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 1 copy of 800 Words (English).

注意：論文要旨は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。

Attention: Thesis Summary will be published on Tokyo Tech Research Repository Website (T2R2).

論文要旨

THESIS SUMMARY

系・コース： Department of, Graduate major in	電気電子 電気電子	系 コース	申請学位（専攻分野）： Academic Degree Requested	博士 Doctor of	（工学博士）
学生氏名： Student's Name	橋本 尚		指導教員（主）： Academic Supervisor(main)	筒井 一生	
			指導教員（副）： Academic Supervisor(sub)		

要旨（英文 300 語程度）

Thesis Summary (approx.300 English Words)

Chapter 1 describes the background of this research.

Chapter 2 describes that the thermal budget in the SiGe HBT formation process was reduced to suppress the deterioration of short-channel characteristics of CMOS. In addition, the H₂ annealing temperature before selective epitaxial growth was lowered to 780 °C to stop Boron leakage from the P-gate by adopting an oxide layer that releases less moisture. Based on the 0.18 μm node, this technology could be incorporated into BiCMOS up to the 0.13 μm node.

Chapter 3 describes a selective SiGe epitaxial growth technique for forming the intrinsic base layer. The step-type Ge profile, which facilitates layer quality monitoring, was adopted because the formation of an accelerating electric field was expected from device simulations. The structure covering the base poly-Si electrode with an oxide layer enabled SiGe selective epitaxial growth without adding HCl gas, and the process temperature was lowered.

Chapter 4 describes the realization of a SiGe HBT with a self-aligned structure using a selective SiGe epitaxial growth technique. $f_T = 200\text{GHz}$ was achieved using a step-type Ge profile and thinning the intrinsic base and collector layers. In addition, $f_T = 254\text{ GHz}$ and $f_{\text{MAX}} = 325\text{ GHz}$ were achieved by narrowing the emitter width to 0.12 μm and reducing the collector resistance by removing the STI isolation between the intrinsic base and collector plug.

Chapter 5 describes that the deep trench pattern should be considered according to the resistivity of the support substrate as a means of suppressing crosstalk noise propagation in thick SOI.

Chapter 6 describes that countermeasures against the increase in emitter resistance due to adopting fine emitters are necessary as a future issue. An epitaxial emitter structure was proposed.

Chapter 7 summarizes the results obtained in this study.

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 1 部提出してください。

Note: Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 1 copy of 800 Words (English).

注意：論文要旨は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。

Attention: Thesis Summary will be published on Tokyo Tech Research Repository Website (T2R2).