

論文 / 著書情報
Article / Book Information

論題(和文)	ラティス構造に基づく低感度2次デジタルフィルタ
Title(English)	Low Sensitivity Second Order Digital Filters Based on Lattice Structures
著者(和文)	渡部英二, 西原明法
Authors(English)	AKINORI NISHIHARA
出典(和文)	電子通信学会論文誌(A), Vol. J68-A, No. 9, pp. 896-902
Citation(English)	, Vol. J68-A, No. 9, pp. 896-902
発行日 / Pub. date	1985, 9
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 1985 Institute of Electronics, Information and Communication Engineers.

ラティス構造に基づく低感度 2次デジタルフィルタ

正員 渡部 英二[†] 正員 西原 明法[†]

Low-Sensitivity Second-Order Digital Filters Based on Lattice Structures

Eiji WATANABE[†] and Akinori NISHIHARA[†], *Members*

あらまし 現時点で最も実用的なデジタルフィルタの構成法は縦続形構成法である。この構成法の低感度化は基本となる1次および2次区間を低感度化することにより達成される。本論文は、優れた有限語長特性とモジュール性を持つデジタルラティスフィルタを基本にして各種の1次および2次低感度デジタルフィルタを最少乗算器数で構成する方法について述べている。この構成法では実現する仕様に応じた最適構成が可能である。これは2ポートアダプタの内部回路の選択という形で実現されるので、本論文で提案した回路は組織的な構成が可能な、非常に柔軟性に富んだ回路である。さらに、モジュール性の高い構造であるという特徴も有している。また、2次の回路は、帯域幅と中心周波数が独立に設定できるという実用上非常に有効な性質を有している。

1. ま え が き

デジタルフィルタはその乗算器係数が有限語長に制限されているため、特性が無限語長の場合から劣化する。したがってフィルタの構成にあたっては、有限語長における劣化の少ない回路構造が望まれる。このような要求を満たす低感度なフィルタとしては、ウェーブデジタルフィルタに代表される両端抵抗終端形LCフィルタをシミュレートする方法が知られている。しかし、これらのフィルタは一般に回路構造が複雑になりがちなことなど実用化に際しての問題も多い。

したがって、構成の容易さや適切なスケールリングを施すことにより良好なダイナミックレンジが得られることなどから、これまでのところ主に実用に供されているのは縦続形構成法である。縦続形構成法の低感度化は基本となる1次および2次区間を低感度化することにより達成され、これまでに数多くの研究成果が発表されている^{(1)~(5)}。しかし、これらの回路は伝達関数の極が $z=1$ あるいは単位円の近くに配置しているという条件の下に導出されているので、あらゆる2次伝達関数に対して有効であるという保証はない。

一方、デジタルラティスフィルタ(以後DLFと

略す)の構成法はGrayとMarkelによって定式化され、構成手順の簡単さや有限語長における優れた特性により注目されている⁽⁶⁾。筆者らは、この構成法をさらに低感度化する方法*およびタップ乗算器数の削減法⁽⁷⁾を示すと共に、2次の全域通過DLFは2個の乗算器で中心周波数と帯域幅を独立に設定できることを明らかにした⁽⁸⁾。当然ながら、この全域通過回路の振幅感度は零である。

本論文では、このような特長を有する2次全域通過DLFを基本にして、最小乗算器数で各種の2次伝達関数を実現する方法を示す⁽⁹⁾。そして、得られた回路において2ポートアダプタの実現回路を選択することにより、2次区間の中心周波数と帯域幅に応じた最適構成が可能であることを周波数感度⁽¹⁰⁾を用いて示す。従来の回路は極の位置により有効性が制限されるのに対し、本論文の回路はそのような制限がなく、非常に柔軟性に富んでいるとすることができる。ところで、ラティス構造に基づく2次デジタルフィルタとして文献(3)のフィルタ2A~2Dが既に提案されているが、これらの回路は中心周波数と帯域幅が独立に設定できるというラティス構造の特長が失われていること、および伝達関数の零点が単位円上にあるような場合の乗算器数は必ずしも最少数ではないことなどの理由によ

[†]東京工業大学工学部電子物理工学科, 東京都
Faculty of Engineering, Tokyo Institute of Technology,
Tokyo, 152 Japan

* 渡部, 西原: "デジタルラティスフィルタの構成法の拡張",
信学論(A), 昭和60年11月号掲載予定。

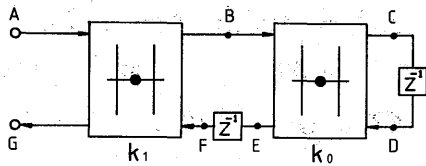


図1 2次全域通過回路
Fig. 1 Second-order allpass circuit.

り、本論文の回路の方が有利である。また、本論文の回路はモジュール性の高い構造を有しているため、実用的な回路でもある。

さらに、縦続形構成ということ considering、1次区間の構成法についても述べる。最後に、例題を通して本論文で提案する回路の有効性を示す。

2. 2次区間の構成

与えられた2次伝達関数

$$H(z^{-1}) = \frac{N(z^{-1})}{1 + az^{-1} + bz^{-2}} \quad (1)$$

をGray-Markel形のデジタルフィルタとして実現することを考える。そのために、 $H(z^{-1})$ の分母多項式から

$$S(z^{-1}) = \frac{b + az^{-1} + z^{-2}}{1 + az^{-1} + bz^{-2}} \quad (2)$$

なる2次全域通過伝達関数 $S(z^{-1})$ を作り、それにリチャーズの定理[†]を適用すると、2つの k -パラメータ

$$k_1 = b \quad (3)$$

$$k_0 = \frac{a}{1+b} \quad (4)$$

† 前ページの脚注*と同じ。

を得る。この2つの k -パラメータを用いてDLFの巡回部を構成すると図1のようになる。2ポートアダプタの内部回路は、1乗算器形の場合、 k -パラメータの値によって表1のように選択することができる。これにより $H(z^{-1})$ の分母が実現されたので、つぎに分子を実現しなければならない。 $H(z^{-1})$ が $S(z^{-1})$ と一致する場合、すなわち $H(z^{-1})$ が全域通過伝達関数のときには、図1において節点Aが入力節点となり、節点Gが出力節点となる。それ以外の場合Gray-Markel形のDLFでは、節点C、E、Gの信号をタップ乗算器を介して加重和することにより $H(z^{-1})$ の分子を実現する。したがって、実現された回路に含まれる乗算器数は5個となり、伝達関数によっては最少数以上の個数の乗算器を必要とする。しかし、この点は節点AからGまでの信号を有効に活用することにより克服可能である。そこで次節以降に具体的な構成法を示す。

また、1乗算器形DLFでは、符号パラメータを選択することによってダイナミックレンジを広げることができる。GrayとMarkelのアルゴリズムによって、2次のときの符号パラメータ ϵ_1, ϵ_0 を求めると次のようになる。

(i) $|k_1| > |k_0|$ のとき

$$\epsilon_1 = \text{sgn}(k_1) \quad (5)$$

$$\epsilon_0 = -\text{sgn}(k_0) \quad (6)$$

(ii) $|k_0| > |k_1|$ のとき

$$\epsilon_1 = -\text{sgn}(k_1) \quad (7)$$

$$\epsilon_0 = \text{sgn}(k_0) \quad (8)$$

表1 2ポートアダプタの内部回路

k	$-1 < k < -0.5$	$-0.5 \leq k \leq 0.5$	$0.5 < k < 1$
ϵ	$k' = 1+k$		$k' = 1-k$
+1			
-1			

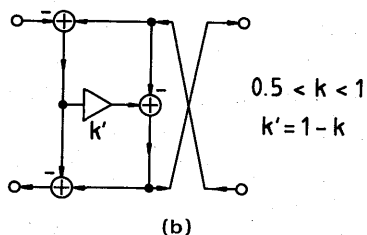
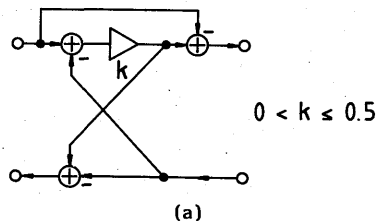


図2 k が正のときの L_∞ ノルムによる2ポートアダプタの実現回路
Fig. 2 Circuit realization of 2-port adaptors for positive k .

ここで $\text{sgn}(x)$ は x の符号に応じて $+1$ か -1 をとる関数である。

符号パラメータの選択は L_2 ノルムの意味で最適なダイナミックレンジを与えるが、最近 L_∞ ノルムの意味で最適なスケーリングを施すような2ポートアダプタの回路の実現法が発表された¹⁰⁾。その回路は k -パラメータの値が負のときは表1において $\epsilon = +1$ の回路に一致し、正のときは図2のようになる。

ところで、DLFはウェーブデジタルフィルタの一種であるから、ウェーブデジタルフィルタと同じ方法によりリミットサイクルを抑圧することが可能である¹¹⁾。

2.1 2次帯域通過回路

帯域通過の出力は、図1において入力と全域通過出力の差として与えられるので、その回路は図3のようになる。この回路の伝達関数を

$$H(z^{-1}) = \frac{h(1-z^{-2})}{1+az^{-1}+bz^{-2}} \quad (9)$$

とすれば、利得調整用乗算器の係数は

$$m = \frac{h}{1-b} \quad (10)$$

で与えられる。ここで、 $m = 1$ とすれば中心利得が2となる。

2.2 2次対称帯域除去回路

対称帯域除去の出力は、図1において入力と全域通

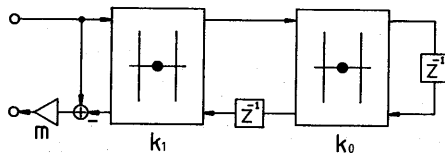


図3 2次帯域通過回路
Fig. 3 Second-order bandpass circuit.

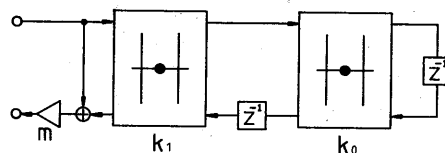


図4 2次対称帯域除去回路
Fig. 4 Second-order symmetrical notch circuit.

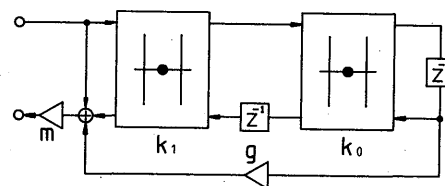


図5 2次非対称帯域除去回路
Fig. 5 Second-order asymmetrical notch circuit.

過出力の和として与えられるので、その回路は図4となる。この回路の伝達関数を

$$H(z^{-1}) = \frac{h\{1+2az^{-1}/(1+b)+z^{-2}\}}{1+az^{-1}+bz^{-2}} \quad (11)$$

とすれば、利得調整用乗算器の係数は

$$m = \frac{h}{1+b} \quad (12)$$

で与えられる。この回路においても、 $m = 1$ とすれば $\omega = 0, \pi$ で利得が2となる。

2.3 2次非対称帯域除去回路

非対称帯域除去の出力は、図5のようにすれば得られる。この回路はタップ乗算器数を削減した構成法¹⁷⁾において次数を2次としたものである。その伝達関数を

$$H(z^{-1}) = \frac{h(1+cz^{-1}+z^{-2})}{1+az^{-1}+bz^{-2}} \quad (13)$$

とすれば、乗算器係数 m は

$$m = \frac{h}{1+b} \quad (14)$$

で与えられ、 g は2種類の2ポートアダプタの実現回路の選択法によりそれぞれ次のようになる。

(i) 符号パラメータ

$$g = \frac{(1+b)\{c(1+b)-2a\}}{(1+\epsilon_1 b)(1+b+\epsilon_0 a)} \quad (15)$$

(ii) L_∞ ノルム

$$g = \frac{(1+b)\{(1+b)c-2a\}}{\{\operatorname{sgn}(k_1)-b\}\{(1+b)\operatorname{sgn}(k_0)-a\}} \quad (16)$$

2.4 2次低減および高域通過回路

非対称帯域除去回路の特殊な場合として、低域および高域通過回路を構成することができる。その回路は2種類の2ポートアダプタの実現回路の選択法によりそれぞれ次のようになる。

(i) 符号パラメータ

$\epsilon_1 = +1$ のとき ϵ_0 の値に応じて、伝達関数の零点を $z = \pm 1$ に配置することができる。その回路は図5において、 $g = -2\epsilon_0$ とすればよい。ただし、実現される回路は ϵ_0 の値によって

$$\epsilon_0 = \begin{cases} +1 : & \text{高域通過} \\ -1 : & \text{低域通過} \end{cases} \quad (17)$$

となり、伝達関数は次式のようになる。

$$H(z^{-1}) = \frac{h(1-\epsilon_0 z^{-1})^2}{1+az^{-1}+bz^{-2}} \quad (18)$$

利得調整用乗算器係数 m は

$$m = \frac{h}{1+b} \quad (19)$$

で与えられる。

式(17)から分かるように、この回路は符号パラメータの値によって実現可能な伝達関数に制限が加わっている。符号パラメータの値が低減通過あるいは高域通過回路として実現不可能なものになったときは、その区間の符号パラメータを無視して、 ϵ_1 を $+1$ 、 ϵ_0 を $+1$ あるいは -1 として回路を構成するか、2.3の方法で ± 1 に零点を作る。前者はダイナミックレンジが符号パラメータまで考慮した回路に比べ多少劣る。また、後者は2次標準形回路より乗算器を1個多く必要とする。

(ii) L_∞ ノルム

$\operatorname{sgn}(k_1) = -1$ すなわち $-1 < k_1 < 0$ のとき、 $g = -2$ とすれば図5の回路の伝達関数は

$$H(z^{-1}) = \frac{m(1+b)\{1+\operatorname{sgn}(k_0)z^{-1}\}^2}{1+az^{-1}+bz^{-2}} \quad (20)$$

となるので、この回路は $\operatorname{sgn}(k_0)$ の値に応じて

$$\left. \begin{aligned} -1 < k_0 < 0 \text{ のとき} & : \text{高域通過} \\ 0 < k_0 < 1 \text{ のとき} & : \text{低域通過} \end{aligned} \right\} \quad (21)$$

となる。そして利得調整用乗算器係数 m は式(19)で与えられる。 k -パラメータが不都合な値になったときは

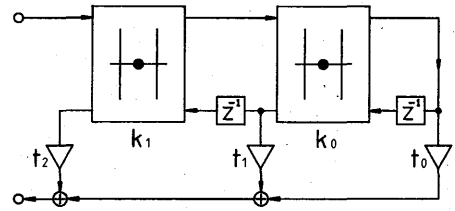


図6 一般の2次区間

Fig. 6 General second-order circuit.

(i)の場合と同様な方法で対処する。

2.5 一般の2次区間

伝達関数の分子多項式がこれまでに述べたもの以外の形をしているときには、Gray-Markelの構成法によって実現する。そのときの回路は図6のようになる。

$$H(z^{-1}) = \frac{c_0 + c_1 z^{-1} + c_2 z^{-2}}{1 + a z^{-1} + b z^{-2}} \quad (22)$$

を与えられた伝達関数とすると、タップ乗算器係数は2種類の2ポートアダプタの実現回路の選択法によりそれぞれ次のようになる。

(i) 符号パラメータ

$$t_2 = c_2 \quad (23)$$

$$t_1 = \frac{c_1 - c_2 a}{1 + \epsilon_1 b} \quad (24)$$

$$t_0 = \frac{(c_0 - c_2 b)(1+b) - (c_1 - c_2 a)a}{(1 + \epsilon_1 b)(1 + b + \epsilon_0 a)} \quad (25)$$

(ii) L_∞ ノルム

$$t_2 = c_2 \quad (26)$$

$$t_1 = \frac{c_1 - c_2 a}{b - \operatorname{sgn}(k_1)} \quad (27)$$

$$t_0 = \frac{(c_0 - c_2 b)(1+b) - (c_1 - c_2 a)a}{\{\operatorname{sgn}(k_1) - b\}\{(1+b)\operatorname{sgn}(k_0) - a\}} \quad (28)$$

3. 1次区間の構成

本章では、奇数次のフィルタを継続形構成法で実現するとき必要となる1次区間について述べる。1次全域通過伝達関数

$$H(z^{-1}) = \frac{k + z^{-1}}{1 + k z^{-1}} \quad (29)$$

を、2次の場合と同じく、リチャーズの定理によって構成すると図7のようになる。このときの符号パラメータは

$$\epsilon = \operatorname{sgn}(k) \quad (30)$$

となる。

さて、1次低域通過および高域通過の出力は入力と

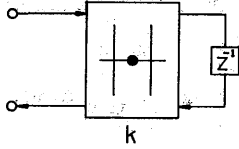


図7 1次全域通過回路
Fig. 7 First-order allpass circuit.

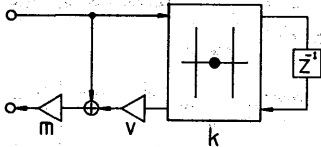


図8 1次低域通過および高域通過回路
Fig. 8 First-order lowpass and highpass circuit.

1次全域通過出力の和および差として与えられるので、その回路は図8のようになる。同図において、 $v = 1$ のときに低域通過回路であり、 $v = -1$ が高域通過回路である。そのときの伝達関数を

$$H(z^{-1}) = \frac{k(1 + vz^{-1})}{1 + kz^{-1}} \quad (31)$$

とすれば、乗算器係数 m は

$$m = \frac{k}{1 + vk} \quad (32)$$

で与えられる。ここで $m = 1$ とすれば、低域通過の場合 $z = 1$ で、高域通過の場合 $z = -1$ で利得が2となる。

4. 周波数感度解析

本章では、これまでに示した回路の周波数感度を解析する。そして、アダプタの実現回路を2.で述べた方法に従って選択すれば、与えられた伝達関数に対する最適実現ができることを明らかにする。そこで、帯域通過フィルタの規格化中心周波数 ω_0 および 3 dB 帯域幅 ω_b を式(3)、(4)の2つの k -パラメータによって実現すると

$$\cos \omega_0 = -k_0 \quad (33)$$

$$\tan \frac{\omega_b}{2} = \frac{1 - k_1}{1 + k_1} \quad (34)$$

を得る。 ω_0 および ω_b は伝達関数が帯域通過フィルタの場合には周波数応答との対応が明確であるが、帯域通過フィルタ以外でもその分母を特徴づける量であると考えられる。

そして、2.で述べた方法に従ってアダプタの実現回路を選択したとき、実現されるフィルタの ω_0 および ω_b の値の範囲を求める。 k_0 は ω_0 のみに依存した量である

ので k_0 の値に対応した ω_0 の値の範囲は次のようになる。

$$(0-1) \quad -1 < k_0 < -0.5 \text{ のとき}$$

アダプタ内の乗算器係数を

$$k'_0 = 1 + k_0 \quad (35)$$

とする。 ω_0 の範囲は

$$0 < \omega_0 < \frac{\pi}{3} \quad (36)$$

となる。

$$(0-2) \quad -0.5 \leq k_0 \leq 0.5 \text{ のとき}$$

$$\frac{\pi}{3} \leq \omega_0 \leq \frac{2\pi}{3} \quad (37)$$

$$(0-3) \quad 0.5 < k_0 < 1 \text{ のとき}$$

$$k'_0 = 1 - k_0 \quad (38)$$

$$\frac{2\pi}{3} < \omega_0 < \pi \quad (39)$$

また、 k_1 の値に対応した ω_b の値の範囲は次のようになる。

$$(1-1) \quad -1 < k_1 < -0.5 \text{ のとき}$$

$$k'_1 = 1 + k_1 \quad (40)$$

$$\tan \frac{\omega_b}{2} > 3 \quad (41)$$

$$(1-2) \quad -0.5 \leq k_1 \leq 0.5 \text{ のとき}$$

$$\frac{1}{3} \leq \tan \frac{\omega_b}{2} \leq 3 \quad (42)$$

$$(1-3) \quad 0.5 < k_1 < 1$$

$$k'_1 = 1 - k_1 \quad (43)$$

$$0 < \tan \frac{\omega_b}{2} < \frac{1}{3} \quad (44)$$

以上を考慮して、 x を回路内の乗算器係数としたとき、

$$S_x^{\cos \omega} = x \frac{\partial \cos \omega_0}{\partial x} \quad (45)$$

$$S_x^{\tan \frac{\omega_b}{2}} = x \frac{\partial \tan \frac{\omega_b}{2}}{\partial x} \quad (46)$$

で定義される周波数感度を計算すると表2、3のようになる。

表2、3において、 $S_{k_0}^{\tan \omega_b/2}$ 、 $S_{k'_0}^{\tan \omega_b/2}$ 、 $S_{k_1}^{\cos \omega_0}$ および $S_{k'_1}^{\cos \omega_0}$ は全て零である。すなわち、本論文で提案する回路は、アダプタの選択にかかわらず、中心周波数と帯域幅が独立に設定できる。この性質は可変フィルタ等を実現するのに適している。アダプタの選択は感度を最も低くするように行なっているの

表2 周波数感度 $S_x^{\cos \omega_0}$

(0-1)	$\cos \omega_0 - 1$
(0-2)	$\cos \omega_0$
(0-3)	$\cos \omega_0 + 1$

表3 周波数感度 $S_x^{\tan \frac{\omega_b}{2}}$

(1-1)	$-\left(1 + \tan \frac{\omega_b}{2}\right)$
(1-2)	$-\frac{1}{2}\left(1 - \tan^2 \frac{\omega_b}{2}\right)$
(1-3)	$\tan \frac{\omega_b}{2} \cdot \left(1 + \tan \frac{\omega_b}{2}\right)$

表4 実現された回路の回路定数

	区間 1	区間 2	区間 2
k_1	0.955748	0.782704	0.426841
k_0	-0.309277	-0.416745	-0.752320
ϵ_1	+1	+1	-1
ϵ_0	+1	+1	-1
g	0.745749	0.713907	3.97015

当然ながら、周波数感度も決められた ω_0 および ω_b の範囲内においては最も零に近い値になっている。

それでは同様な性質を持つ他の回路と比較してみる。まず文献(5)のデジタルバイカッドⅡであるが、この回路の周波数感度は表2, 3の(0-1)および(1-3)と等しい。すなわち、デジタルバイカッドⅡは中心周波数が低くて狭帯域の場合には有効であるが、その他の場合には必ずしも有効ではない。また、文献(4)の回路は表2, 3の(0-2)および(1-3)と等しく、文献(4)の回路は(0-2)および(1-2)と等しい。このように、従来の回路では有効な中心周波数と帯域幅の範囲が制限されるのに対して、本論文の回路はアダプタの内部回路を選択することによって中心周波数と帯域幅に応じた最適構成が可能である。このことは本論文の回路が非常に柔軟性に富んだ回路であることを意味している。

5. 構成例

本章では、実際の構成例を通して従来の回路と感度比較を行なうことによって、本論文で提案する回路の

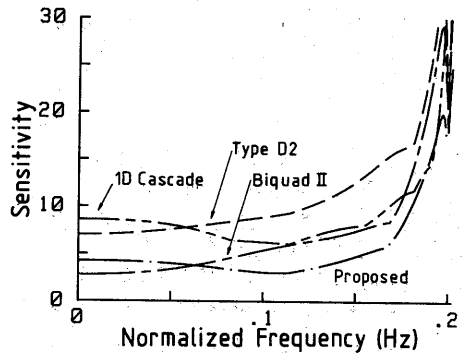


図9 相対感度の絶対値和
Fig. 9 Worst case sensitivity.

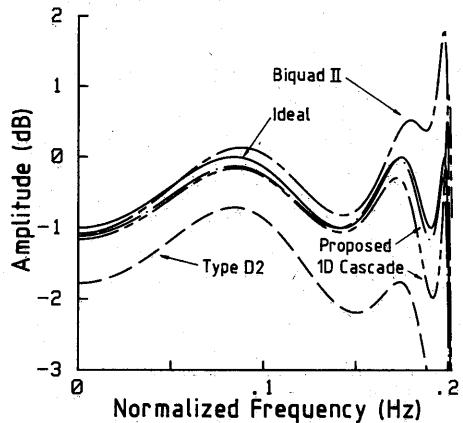


図10 係数語長を5ビットに丸めたとときの振幅特性
Fig. 10 Amplitude characteristic with 5 bit word length.

有効性を示す。伝達関数として規格化標準化周波数が1 Hzで遮断周波数0.2 Hzの6次連立チェビシェフ低域通過関数を用いる。通過域リップルおよび阻止域最小減衰量はそれぞれ1 dBと40 dBである。図5の回路を構成したときの各区間の k -パラメータ、符号パラメータおよび乗算器係数 g の値は表4のようになる。

表1に従って2ポートアダプタの回路を選択して構成された回路の相対係数感度の絶対値和を図9に示す。そして図10には浮動小数点表示された乗算器係数値の仮数部を5ビットに丸めたとときの振幅特性を示す。これらの図には比較のために、同じ伝達関数をデジタルバイカッドⅡと1D形および文献(4)のタイプD2の縦続接続によって実現したときの特性も示してある。これから分かるように、本論文で提案した回路は他の回路に比べて低感度であり、有限係数語長におい

ても極めて特性劣化が少ない。この例の伝達関数は、表4から分かるように、各区間の中心周波数が中域にある。したがって先ほど述べた柔軟性がいかに発揮されるために、本回路はデジタルバイカッドⅡや1D形およびタイプD2より優れた特性を示すのである。実現する回路が狭帯域の低域通過フィルタなどのときには、本回路とデジタルバイカッドⅡはほぼ同等の特性を示す。

6. む す び

本論文では、1次および2次全域通過DLFを基本にして各種の1次および2次伝達関数を最少乗算器数で実現する低感度デジタルフィルタの構成法について述べた。このうち2次の回路は、帯域幅と中心周波数が独立に設定できるという実用上非常に有効な性質を有している。そして周波数感度を解析することにより2次区間の中心周波数と帯域幅に応じた最適構成が可能であることを示した。これはアダプタの内部回路の選択という形で実現されるので、本論文で提案した回路は組織的な構成が可能で、非常に柔軟性に富んだ回路であると言える。さらに、モジュール性の高い構造であるという特徴も有している。問題点としては、 $z = \pm 1$ の零点を実現するのにやや難点があることである。したがって今後の課題としては、この点の克服があると思われる。

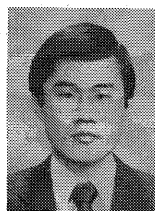
謝辞 日頃から御指導頂き、本研究に対しても有益な御助言を頂いた東京工業大学の柳沢健教授、藤井信生助教授に感謝する。

文 献

- (1) E. Avenhaus: "A proposal to find suitable canonical structures for the implementation of digital filters with small coefficient wordlength", *Nachrichtentech. Z.*, 25, pp. 377-382 (Aug. 1972).
- (2) R.C. Agarwal and C.S. Burrus: "New recursive digital filter structures having very low sensitivity and roundoff noise", *IEEE Trans. Circuits & Syst.*, CAS-22, pp. 921-927 (Dec. 1975).
- (3) 西村, 平野, パル: "低素子感度デジタルフィルタの一構成法", *信学技報*, GST78-63(1978-09).
- (4) S. Nishimura, K. Hirano and R.N. Pal: "A new class of very low sensitivity and low roundoff noise recursive digital filter structures", *IEEE Trans. Circuits & Syst.*, CAS-28, 12, pp. 1152-1158 (Dec. 1981).
- (5) A. Nishihara: "Low sensitivity second-order

digital filters—Analysis and design in terms of frequency sensitivity—", *Trans. IECE Japan*, E67, 8, pp. 433-439 (Aug. 1984).

- (6) A.H. Gray Jr. and J.D. Markel: "Digital lattice and ladder filter synthesis", *IEEE Trans. Audio & Electroacoust.*, AU-21, 6, pp. 491-500 (Dec. 1973).
- (7) E. Watanabe and A. Nishihara: "Digital lattice filters with reduced number of tap-multipliers", *Electron. Lett.*, 21, 4, pp. 137-138 (Feb. 1985).
- (8) A. Nishihara: "Sensitivity reduction in a digital lattice filter", *Electron. Lett.*, 20, 10, pp. 410-411 (May 1984).
- (9) 渡部, 西原: "ラティス構造に基づく低感度1次および2次デジタルフィルタ", *信学技報*, CAS84-177 (1985-01).
- (10) A. Nishihara: "Characterisation of second-order discrete-time filters", *Electron. Lett.*, 19, 3, pp. 84-86 (Feb. 1983).
- (11) L. Gazsi: "Explicit formulas for lattice wave digital filters", *IEEE Trans. Circuits & Syst.*, CAS-32, 1, pp. 68-88 (Jan. 1985).
- (12) A. Fettweis and K. Meerkötter: "Suppression of parasitic oscillations in wave digital filters", *IEEE Trans. Circuits & Syst.*, CAS-22, 3, pp. 239-246 (March 1975).
- (13) 西原明法: "最少乗算器構成による低感度デジタルフィルタ", *信学論(A)*, J61-A, 9, pp. 911-918 (昭58-09).
- (14) 西村, 平野, ミットラ: "特性可変デジタルフィルタの構成", *信学技報*, GST75-99(1976-01). (昭和60年2月27日受付, 4月25日再受付)



渡部 英二

昭56電通大・電気通信・電波通信卒。昭58同大学院修士課程了。同年東工大大学院博士後期課程入学。現在同課程在学中。低感度デジタルフィルタの研究に従事。



西原 明法

昭48東工大・工・電子物理卒。昭53同大学院博士課程了。同年同大助手。昭60同大理工学国際交流センター助教授。昭58チェコスロバキア科学アカデミー無線電子工学研究所客員研究員。工博。アナログおよびデジタル信号処理に関する研究に従事。56年学術奨励賞受賞。IEEE会員。