

論文 / 著書情報  
Article / Book Information

論題(和文)	並列デジタルラティスフィルタ
Title(English)	Paralleled Digital Lattice Filter
著者(和文)	渡部英二, 西原明法
Authors(English)	AKINORI NISHIHARA
出典(和文)	電子通信学会論文誌(A), Vol. J68-A, No. 11, p. 1263-1265
Citation(English)	, Vol. J68-A, No. 11, p. 1263-1265
発行日 / Pub. date	1985, 11
URL	<a href="http://search.ieice.org/">http://search.ieice.org/</a>
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 1985 Institute of Electronics, Information and Communication Engineers.

ショートノート

並列デジタルラティスフィルタ

正員 渡部 英二<sup>†</sup> 正員 西原 明法<sup>††</sup>

Paralleled Digital Lattice Filter

Eiji WATANABE<sup>†</sup> and Akinori NISHIHARA<sup>††</sup>, Members

<sup>†</sup>東京工業大学工学部電子物理工学科, 東京都  
Faculty of Engineering, Tokyo Institute of Technology, Tokyo,  
152 Japan

<sup>††</sup>東京工業大学理工学国際交流センター, 東京都  
International Cooperation Center for Science and Technology,  
Tokyo Institute of Technology, Tokyo, 152 Japan

あらまし 本論文では, ウェーブデジタルラティスフィルタと同じ並列構造を有し, かつ極感度が等しく, 任意の有理伝達関数を実現可能な低感度デジタルフィルタを提案している.

1. まえがき

ウェーブデジタルラティスフィルタ(以後WDLFと略す)<sup>(1)~(3)</sup>は通過域での低感度性に加え, 並列計算可能な構造を有しているところに大きな特長がある. しかし, WDLFは両端抵抗終端形対称格子リアクタンス回路の波動量をシミュレートして得られるため, 実現できる伝達関数は非常に制限されている. WDLFの低感度性は回路の構造的な有界性によって保証されているのであるが, このことが実現可能な伝達関数の範囲を制限しているのである.

そこで本論文では, 極感度は不変のままに構造的な有界性という条件をはずすことにより, WDLFと同じ並列構造を有し, かつ任意の有理伝達関数を実現可能な低感度デジタルフィルタを提案する. 提案する回路はGray-Markel形のデジタルラティスフィルタ(以後DLFと略す)<sup>(4)</sup>の並列接続によって構成されているので, 並列デジタルラティスフィルタ(以後PDLFと略す)と名付ける.

2. WDLFの実現条件

まず, 与えられた伝達関数がWDLFとして実現されるための条件について述べる. 上限が1である有界実関数である.

$$T(z^{-1}) = \frac{f(z^{-1})}{g(z^{-1})} \tag{1}$$

を与えられた伝達関数とし, その特性関数を

$$K(z^{-1}) = \frac{h(z^{-1})}{f(z^{-1})} \tag{2}$$

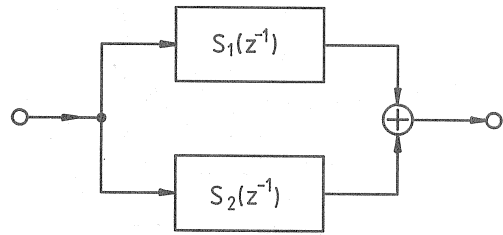


図1 WDLFの回路構造  
Fig.1 Structure of WDLF.

とする. このとき

$$g(z^{-1})g(z) = f(z^{-1})f(z) + h(z^{-1})h(z) \tag{3}$$

である.

$T(z^{-1})$ がWDLFとして実現されるためには $f(z^{-1})$ と $h(z^{-1})$ が次の条件を満足することが必要十分である.  
〔実現条件〕<sup>(2)</sup>

$f(z^{-1})$ と $h(z^{-1})$ は鏡像多項式あるいは反鏡像多項式<sup>(5)</sup>のいずれかであり, 片方が鏡像多項式のとき他方は反鏡像多項式である.

$T(z^{-1})$ がこの条件を満たしているとき,  $S_1(z^{-1})$ と $S_2(z^{-1})$ をそれぞれ

$$S_1(z^{-1}) = \frac{f(z^{-1}) - h(z^{-1})}{g(z^{-1})} \tag{4}$$

$$S_2(z^{-1}) = \frac{f(z^{-1}) + h(z^{-1})}{g(z^{-1})} \tag{5}$$

とすれば,  $S_1(z^{-1})$ と $S_2(z^{-1})$ はいずれも全域通過関数となる. そしてこの2つの全域通過関数を回路的に実現して図1のように接続すれば, WDLFの実現回路を得る.

3. PDLFの構成

2で述べたWDLFの実現条件はかなり厳しい条件であり, 偶数次の低域通過関数などのようにこれを満足しない伝達関数も数多い. この点を克服するため, WDLFが2つの全域通過回路の出力を加算する構造になっていることに着目し, 全域通過回路と極感度が等しい回路の出力を加算することによりフィルタを構成することを考える. そこで $T(z^{-1})$ を

$$T(z) = \frac{a_0 + a_1 z^{-1} + \dots + a_n z^{-n}}{1 + b_1 z^{-1} + \dots + b_n z^{-n}} \tag{6}$$

と表わすとき, これを

$$\begin{aligned} T(z^{-1}) &= T_1(z^{-1}) + T_2(z^{-1}) \\ &= \frac{a_{10} + a_{11} z^{-1} + \dots + a_{1n_1} z^{-n_1}}{1 + b_{11} z^{-1} + \dots + b_{1n_1} z^{-n_1}} \end{aligned}$$

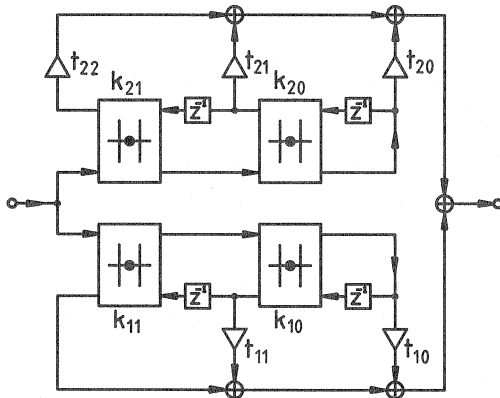


図2 PDLFの実現回路 (n = 4)  
Fig.2 Network structure of PDLF (n = 4).

表1 4次PDLFの乗算器係数値

$k_{20}$	-0.8082180	$k_{10}$	-0.9121476
$k_{21}$	0.9070846	$k_{11}$	0.6166013
$t_{20}$	-0.4174211	$t_{10}$	2.089001
$t_{21}$	0.1096104	$t_{11}$	-0.4897340
$t_{22}$	-1.400207		

$$+ \frac{a_{20} + a_{21}z^{-1} + \dots + a_{2(n_2-1)}z^{-n_2+1} + z^{-n_2}}{1 + b_{21}z^{-1} + \dots + b_{2n_2}z^{-n_2}} \quad (7)$$

の形に部分分数展開する。ここで、

$$n = n_1 + n_2 \quad (8)$$

であり、 $n_1$ と $n_2$ はその差が最小になるように定める。 $T_1(z^{-1})$ と $T_2(z^{-1})$ をGray-Markel形のDLFとして実現し、その出力を加算すると図2に示すPDLFを得る。但し、図2は $n=4$ の場合である。2ポートアダプタの内部回路は文献(6)の表1のようになる。PDLFの乗算器数は、式(7)において $T_2(z^{-1})$ の分子の $z^{-n_2}$ の項の係数が1となるように部分分数展開しているの、標準数となっている。

Gray-Markel形のDLFは分母部分の作り方が全域通過回路のそれと同じなので、PDLFは伝達関数の分母部分についてはWDLFと同じ作り方をしている、分子部分をタップ乗算器によって形成していることになる。このため、PDLFは構造的に有界ではないが、極感度についてはWDLFと等しいため低感度なフィルタであることが期待される。

$T(z^{-1})$ が1.0の条件を満足しているときに式(7)の部分分数展開を行なうと極の組み合わせによってはWDLFが構成される。従って、PDLFはWDLFを包含しているということもできる。

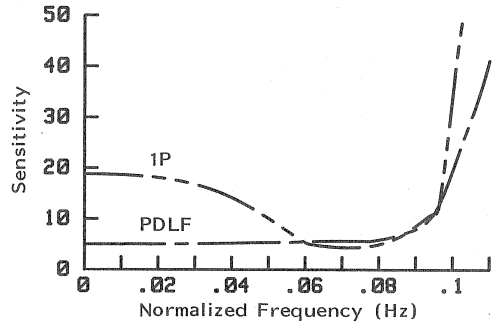


図3 振幅感度の絶対値和  
Fig.3 Worst case sensitivity.

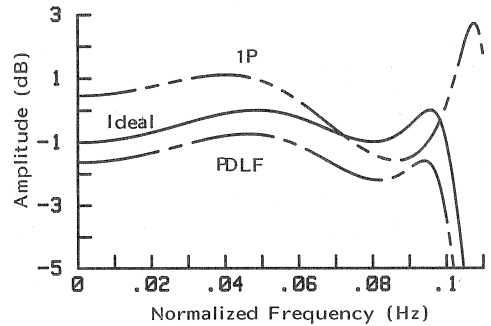


図4 係数語長が4ビットのときの振幅特性  
Fig.4 Amplitude response with 4 bit word length.

#### 4. 構成例

ここでは、正規化標準化周波数1Hz、遮断周波数0.1Hz、通過域リップル1dB、阻止域最大減衰量30dBの連立チェビシェフ形伝達関数

$$T(z^{-1}) = \frac{(0.04371547 - 0.07269864z^{-1} + 0.1042613z^{-2})}{(1 - 3.015921z^{-1} + 3.796515z^{-2} - 2.287961z^{-3} + 0.5593098z^{-4})} \quad (9)$$

をPDLFとして実現する。この伝達関数はWDLFでは実現不可能である。式(9)は、

$$T(z^{-1}) = \frac{-1.591722 + 2.367231z^{-1} - 1.400207z^{-2}}{1 - 1.541340z^{-1} + 0.9070846z^{-2}} + \frac{1.635438 - 2.266284z^{-1} + z^{-2}}{1 - 1.474579z^{-1} + 0.6166013z^{-2}} \quad (10)$$

のように分解されるので、文献(4)に従ってDLFを構成すれば、表1の乗算器係数値を得る。

このPDLFの相対振幅感度の絶対値和を図3に示

す。同図には $T(z^{-1})$ を従来の並列形構成法(1P形)によって実現したときの特性も示す。これから分かるようにPDLFは1P形回路に比べて低感度になっている。

次に、浮動小数点表示した乗算器係数値の仮数部を4ビットに丸めたときの振幅特性を図4に示す。同図からPDLFは、利得水準は変動しているが、全体的な特性の乱れは1P形よりかなり少ないことが分かる。

これら2つのグラフはPDLFの有効性を示している。

### 5. むすび

本論文では、DLFを並列接続することにより任意の有理伝達関数を実現可能で、極感度がWDLFと等しい低感度デジタルフィルタを提案した。このフィルタはWDLFと同じ2並列形の構造を有しているながら、従来の並列形構成法より低感度なところに大きな特長がある。今後の課題としては、伝達関数を2つの部分分数に分けるときの最適な極の組み合わせについて考察する必要がある。

謝辞 日頃から御指導頂き、本研究に対しても有益

な御助言を頂いた東京工業大学の柳沢健教授ならびに藤井信生助教授に感謝する。

### 文 献

- (1) A.Fettweis, H.Levin and A.Sedlmeyer: "Wave digital lattice filters", Int. J. Circuit Theory & Appl., 2, 2, pp.203-211 (June 1974).
- (2) J.Neirynck and C.Vinckenbosch: "Design and properties of canonic symmetric digital filters by Schur parametrisation", 1979 IEEE ISCAS Proc., pp.360-363 (July 1979).
- (3) L.Gazsi: "Explicit formulas for lattice wave digital filters", IEEE Trans. Circuits & Syst., CAS-32, 1, pp.68-88 (Jan. 1985).
- (4) A.H.Gray Jr. and J.D.Markel: "Digital lattice and ladder filter synthesis", IEEE Trans. Audio Electroacoust., AU-21, 6, pp.491-500 (Dec. 1973).
- (5) A.M.Davis: "A new  $z$  domain continued fraction expansion", IEEE Trans.Circuits & Syst., CAS-29, 10, pp.658-662 (Oct. 1982).
- (6) 渡部, 西原: "ラティス構造に基づく低感度2次デジタルフィルタ", 信学論(A), J68-A, 9, pp.896-902 (昭60-09).

(昭和60年6月27日受付)