

論文 / 著書情報
Article / Book Information

論題(和文)	ラティス構造に基づく低感度2次低域通過及び高域通過デジタルフィルタ
Title(English)	Low-Sensitivity and Lowpass and Highpass Second Order Digital Filters Based on Lattice Structures
著者(和文)	渡部英二, 西原明法
Authors(English)	Eiji Watanabe, AKINORI NISHIHARA
出典(和文)	電子通信学会論文誌(A), Vol. J68-A, No. 12, pp. 1398-1399
Citation(English)	, Vol. J68-A, No. 12, pp. 1398-1399
発行日 / Pub. date	1985, 12
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 1985 Institute of Electronics, Information and Communication Engineers.

技術談話室

研究速報

ラティス構造に基づく低感度2次低域通過および高域通過デジタルフィルタ

正員 渡部 英二[†] 正員 西原 明法^{*†}

Low-Sensitivity Lowpass and Highpass Second-Order Digital Filters Based on Lattice Structures

Eiji WATANABE[†] and Akinori NISHIHARA^{*†}, Members

[†]東京工業大学工学部電子物理工学科
Faculty of Engineering, Tokyo Institute of Technology,
Tokyo, 152 Japan

^{*}現在, 東京工業大学理工学国際交流センター

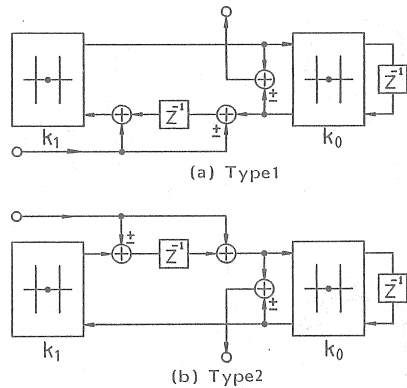


図1 提案する回路
Fig.1 Proposed circuits.

あらまし 2次低域および高域通過伝達関数を最少乗算器数で実現可能なラティス構造に基づいた低感度デジタルフィルタの構成法について述べている。

1. まえがき

現時点で最も実用的なデジタルフィルタの構成法である縦続形構成法の低感度化は基本となる1次および2次区間を低感度化することにより達成される。筆者らは前にデジタルラティスフィルタ(以後DLFと略す)⁽¹⁾を基本にした低感度2次デジタルフィルタを提案した⁽²⁾。この回路はモジュール性が高く、かつ実現する仕様に応じた最適構成が可能であるという長所を有している。しかし低域通過と高域通過回路は、ダイナミックレンジを考慮して2ポートアダプタの内部回路を選択すると最少乗算器数構成とならない、あるいは最少乗算器数で構成しようとする多量ダイナミックレンジが犠牲になるという問題点があった。本論文では新しい信号の入力方式を採用することによりこの点を克服した構成法を提案する。

2. 低域通過回路

$z = -1$ に2重零点を配置するために、2次DLFの巡回部⁽²⁾の2つの2ポートアダプタの間の遅延要素の入力節点と出力節点の両方に入力信号を加え、出力を右側の2ポートアダプタのポート1の入出力信号の和として取り出す。このときの回路は、図1(a)において2カ所の±の符号のうち、+の方を採用したものとなる。この回路の伝達関数を求めると、次式を得る。

$$H(z^{-1}) = \frac{-k_1(1+k_0)(1+z^{-1})^2}{1+k_0(1+k_1)z^{-1}+k_1z^{-2}} \quad (1)$$

図1(a)の左側のアダプタは単に $-k_1$ 倍の乗算になっているだけなので、低域通過回路は遅延要素の位置を同(b)のように変更しても得られる。この図においても

+の符号が採用される。図1(b)の回路の伝達関数は

$$H(z^{-1}) = \frac{(1+k_0)(1+z^{-1})^2}{1+k_0(1+k_1)z^{-1}+k_1z^{-2}} \quad (2)$$

である。そこで、図1(a)の回路をタイプ1、図(b)の回路をタイプ2と呼ぶことにする。

これらの回路は左側のアダプタのポート1の信号は使用していないので、回路中の加算器数は7個あるいは8個である。また同様な理由により、左側のアダプタについては符号パラメータに関係なく k -パラメータの値のみでその内部回路が定まる。そして右側のアダプタの符号パラメータは、次式となる。

$$\varepsilon = \text{sgn}(k_0) \quad (3)$$

いずれのタイプも伝達関数の分母の実現法は同じであるから、これら2つの回路の周波数感度⁽³⁾は等しい。そのため、分母部の影響が支配的である通過域端においてはどちらの回路を採用しても有限係数語長での特性は同等のものとなり、違いは直流付近において生じることが予想される。そこで、タイプ1とタイプ2の回路の直流における相対振幅感度を比較してその差を調べてみる。タイプ1の直流利得は k_1 のみに依存した量なので、 k_1 に対する相対振幅感度を求めると

$$S_1 = S_{k_1}^{|H|} = \frac{1}{1+k_1} \quad (4)$$

を得る。タイプ2でも直流利得に関係するのは k_1 のみであるので、 k_1 に対する相対振幅感度を求めると、

$$S_2 = S_{k_1}^{|H|} = \frac{-k_1}{1+k_1} \quad (5)$$

となる。 k_1 の値の範囲は $-1 < k_1 < 1$ であるから、 S_1 と S_2 の絶対値を比較すると $|S_2|$ の方が小さいことが分かる。したがって、タイプ1よりタイプ2の方が

低感度な回路であるといえる。

3. 高域通過回路

高域通過回路は、低域通過回路において入力部の2つの加算のうちのいずれか一方の加算と出力部の加算を減算に置き換えることにより得られる。その回路は、低域通過回路のタイプ1およびタイプ2に対応して、図1(a)と(b)の2カ所の±の符号のうち-の方を採用したものととなる。図1(a)の回路の伝達関数は

$$H(z^{-1}) = \frac{-k_1(1-k_0)(1-z^{-1})^2}{1+k_0(1+k_1)z^{-1}+k_1z^{-2}} \quad (6)$$

となり、同(b)の伝達関数は

$$H(z^{-1}) = \frac{(1-k_0)(1-z^{-1})^2}{1+k_0(1+k_1)z^{-1}+k_1z^{-2}} \quad (7)$$

となる。高域通過回路においては $z = -1$ での感度を考えることにより低域通過の場合と同じ議論が可能で、その結果高域通過回路もタイプ2、すなわち図1(b)の方が低感度であるという結論を得る。

4. 構成例

2次低域通過伝達関数

$$H(z^{-1}) = \frac{0.340148(1+z^{-1})^2}{1-0.608475z^{-1}+0.969067z^{-2}} \quad (8)$$

を実現すると $k_1 = 0.969067$ および $k_0 = -0.309017$ なる2つの k -パラメータを得る。そこで最適な2ポートアダプタの内部回路を選択したときのタイプ1とタイプ2の回路の相対振幅感度の絶対値和を図2に示す。直流での感度の絶対値和はほとんど問題にならない程小さい値であるため、両タイプのグラフは重なっている。またデジタルバイカッドII⁽³⁾は直流で感度が零になることから、直流付近においては本回路の方が多少感度が高いが、その差は僅かである。それ以外では本回路の感度が半減していることが図2から分かる。

次に、本回路のダイナミックレンジについて検討する。本回路に L_2 スケーリング⁽⁴⁾を施し、演算語長を固定小数点表示の16ビットとしたときのS/N比を表1に示す。但し、S/N比は、スケーリング後の回路の伝達関数の L_2 ノルムを $\|H\|_2$ 、出力に現われる丸め雑音電力を σ_0^2 と表わしたとき、

$$SN = 10 \log_{10} \frac{\|H\|_2^2}{\sigma_0^2} \quad (\text{dB}) \quad (9)$$

のように定義している。この量は L_2 ノルムの意味でのダイナミックレンジを表わしている。

式(8)の伝達関数を文献(2)の回路を用いて最少乗算器数で実現すると、右側の2ポートアダプタの符号パラメータを最適なものにすることができない。それゆえ、

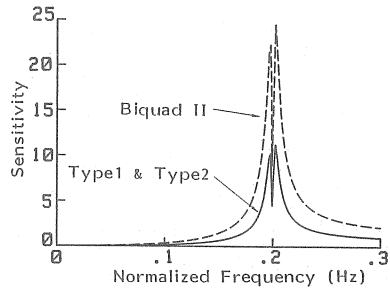


図2 相対振幅感度の絶対値和
Fig.2 Worst case sensitivity.

表1 S/N比

回路	S/N比 (dB)
タイプ1, 2	80.309
文献(2)	76.192
1 D形	77.107

そのような制限のない本回路は約4dB S/N比が向上している。すなわち、本回路の目的は達成されたといえることができる。

5. むすび

ラティス構造に基づき、新しい信号の入力方式を採用して、2次低域および高域通過伝達関数を最少乗算器数で実現する低感度デジタルフィルタを提案した。今後は、低域通過回路であれば直流で感度が零になるような回路を考察する必要がある。

謝辞 日頃から御指導頂き、本研究に対しても有益な御助言を頂いた東京工業大学の柳沢健教授ならびに藤井信生助教授に感謝する。

文 献

- (1) A.H. Gray Jr. and J.D. Markel : " Digital lattice and ladder filter synthesis ", IEEE Trans. Audio & Electroacoust., AU-21, 6, pp.491-500 (Dec. 1973).
- (2) 渡部, 西原 : " ラティス構造に基づく低感度2次デジタルフィルタ ", 信学論(A), J68-A, 9, pp.896-902 (昭60-09).
- (3) A. Nishihara : " Low sensitivity second-order digital filter - Analysis and design in terms of frequency sensitivity - ", Trans. IECE Japan (Section E), E67, 8, pp.433-439 (Aug. 1984).
- (4) L.B. Jackson : " Roundoff-noise analysis for fixed point digital filters realized in cascade or parallel form ", IEEE Trans. Audio & Electroacoust., AU-18, 2, pp.107-122 (June 1970).

(昭和60年4月2日受付, 6月18日再受付)