

論文 / 著書情報
Article / Book Information

論題(和文)	複素2ポートアダプタを用いた低感度2次実デジタルフィルタの一構成法
Title(English)	A Synthesis of Low-Sensitivity digital Filters Second-Order Real Digital Filters Using Coplex Two-Port Adapters
著者(和文)	渡部 英二, 西原 明法
Authors(English)	村越信雄, Eiji Watanabe, Akinori Nishihara
出典(和文)	電子情報通信学会論文誌(A), Vol. J75-A, No. 3, pp. 889- 895
Citation(English)	, Vol. J75-A, No. 3, pp. 889- 895
発行日 / Pub. date	1992, 5
URL	http://search.ieice.org/
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 1992 Institute of Electronics, Information and Communication Engineers.

複素 2 ポートアダプタを用いた低感度 2 次実デジタルフィルタの 一構成法

正 員 村越 信雄[†] 正 員 渡部 英二^{††} 正 員 西原 明法[†]

A Synthesis of Low-Sensitivity Second-Order Real Digital Filters Using Complex Two-Port Adapters

Nobuo MURAKOSHI[†], Eiji WATANABE^{††} and Akinori NISHIHARA[†], *Members*

あらまし 実係数伝達関数を実現する場合に、複素係数を用いることで回路構成の自由度を高め、従来の実係数による低感度フィルタよりも更に低感度なフィルタが得られる可能性がある。本論文は複素 2 ポートアダプタを用いて、2 次実係数 IIR フィルタを構成する方法について述べたものである。まず、複素 2 ポートアダプタを使って、2 次帯域通過、低域通過、高域通過および非対称帯域除去伝達関数を実現する回路構成法を提案する。本構成法は従来の複素係数を用いた実フィルタ構成法に比べ、より少ない乗算器数で回路を実現できる。次に、複素乗算器係数の実部の値により複素 2 ポートアダプタを選択する方法を示す。この選択法により、回路の演算量を増やすことなく、実部に関して最も低感度な回路を実現できる。更に、複素乗算器係数の虚部についても低感度とする方法について検討する。最後に簡単な例題によって、本構成法によって得られる回路の低感度性を確認した。

キーワード：複素係数、デジタルフィルタ、2 ポートアダプタ、低感度

1. ま え が き

複素信号を扱う複素デジタル信号処理の利点が明らかにされるに従い^{(1),(2)}、複素係数フィルタ(以下複素フィルタ)が最近注目を集めている⁽³⁾⁻⁽⁵⁾。例えば低係数感度フィルタの実現に関しても、実係数フィルタよりも回路構成の自由度が高い複素フィルタを導入することで、従来の実係数フィルタに基づく低係数感度フィルタより、いっそう低感度なフィルタが得られる可能性がある。但し注意しなければならない問題は、1 個の複素乗算器を実際に実現するためには一般に 4 個の実乗算器が必要となり、実乗算器数が多くなるということである⁽⁶⁾。

文献(3)、(4)、(5)では複素 IIR フィルタを用いた実伝達関数(実係数フィルタ)の実現方法が提案されている。しかしながら、文献(3)の方法ではゼロ点

感度が高くなったり、1 次区間につき実乗算器数が 12 個と多くなる欠点がある。また、文献(4)の方法は 2 次縦続構成であるので阻止域低感度であり、かつ全域通過関数の和で構成されるため通過域も低感度となる。しかしながら、この方法は 2 次区間につき基本的に 6 個の実乗算器数が必要となり、実現する 2 次伝達関数の分子が $(1+z^{-1})^2$ の低域通過伝達関数、 $(1-z^{-1})^2$ の高域通過伝達関数でも実乗算器数は変わらない。また、 $1-z^{-2}$ の帯域通過伝達関数では 8 個の実乗算器数が必要となるといった、実乗算器数が多くなる欠点がある。更に、文献(5)の方法も文献(4)と同様に 2 次縦続構成であるので阻止域低感度となるが、2 次区間につき実乗算器数は 7 個必要であり、実現する 2 次伝達関数の分子が $1-z^{-2}$ の帯域通過伝達関数、 $(1+z^{-1})^2$ の低域通過伝達関数、 $(1-z^{-1})^2$ の高域通過伝達関数でもこれは変わらず実乗算器数が多くなる欠点がある。

本研究ではこれら従来法の欠点を解決する方法として、1 個の複素乗算器係数を用いた 2 ポートアダプタによる実係数フィルタの構成法を提案する⁽⁷⁾。本構成法は 2 次縦続構成であるため阻止域低感度となり、2 次区間の実乗算器数としては、実現する 2 次伝達関数

[†] 東京工業大学工学部電子物理工学科, 東京都
Faculty of Engineering, Tokyo Institute of Technology,
Tokyo, 152 Japan

^{††} 芝浦工業大学電子情報システム学科, 大宮市
Faculty of Engineering, Shibaura Institute of Technology,
Omiya-shi, 330 Japan

の分子が $1-z^{-2}$ の帯域通過伝達関数, $(1+z^{-1})^2$ の低域通過伝達関数, $(1-z^{-1})^2$ の高域通過伝達関数の場合には, 1個の複素乗算器係数すなわち実乗算器が4個あればよい。また, それ以外の単位円上にゼロ点を有する伝達関数の場合には, 更に1個の実乗算器を加えた計5個の実乗算器があればよく, 上述の方法に比べ実乗算器が少なくて済む。更に複素乗算器係数値によって2ポートアダプタを選択することにより, 低感度な回路を実現できるという利点を有する。

2. 実2ポートアダプタ

本章ではまず実係数の2ポートアダプタについて簡単に述べる。

実2ポートアダプタには実乗算器係数の決め方に3種類, 符号パラメータの決め方に2種類, 計6種類の実現回路が存在する。

実乗算器係数は反射係数 α そのものを用いる場合と

$$\beta = 1 + \alpha \tag{1}$$

$$\gamma = 1 - \alpha \tag{2}$$

とする場合に分けられる。ここで α, β, γ の相対振幅感度をそれぞれ $S_\alpha^{|\gamma|}, S_\beta^{|\gamma|}, S_\gamma^{|\gamma|}$ とすると

$$S_\beta^{|\gamma|} = \frac{\alpha+1}{\alpha} S_\alpha^{|\gamma|} \tag{3}$$

$$S_\gamma^{|\gamma|} = \frac{\alpha-1}{\alpha} S_\alpha^{|\gamma|} \tag{4}$$

となる。式(3), (4)から相対振幅感度が最も低くなる実乗算器係数の選び方は,

$$-1 < \alpha < -0.5 \text{ のとき } \beta$$

$$-0.5 \leq \alpha \leq 0.5 \text{ のとき } \alpha$$

$$0.5 < \alpha < 1 \text{ のとき } \gamma$$

となる。

符号パラメータ ϵ は2ポートアダプタを縦続接続した場合に各実乗算器入力信号振幅をなるべくそろえて, 最適なダイナミックレンジを有する回路を得るためのものであり, -1 と $+1$ がある。

それぞれの場合の2ポートアダプタの実現回路は図1のようになる。

3. 複素2ポートアダプタによる2次区間の構成

3.1 $\epsilon = +1$ の場合

図1において実乗算器係数が α で $\epsilon = +1$ の場合の回路の右側の端子に遅延器を接続した一般にIIR格子型(あるいはラチス型)といわれる回路の実乗算器係数を複素数 $-(a+jb)$ にした回路を図2に示す。

図2の回路の入出力関係は

$$\frac{Y}{X} = \frac{z^{-1} - (a+jb)}{1 - (a+jb)z^{-1}} \tag{5}$$

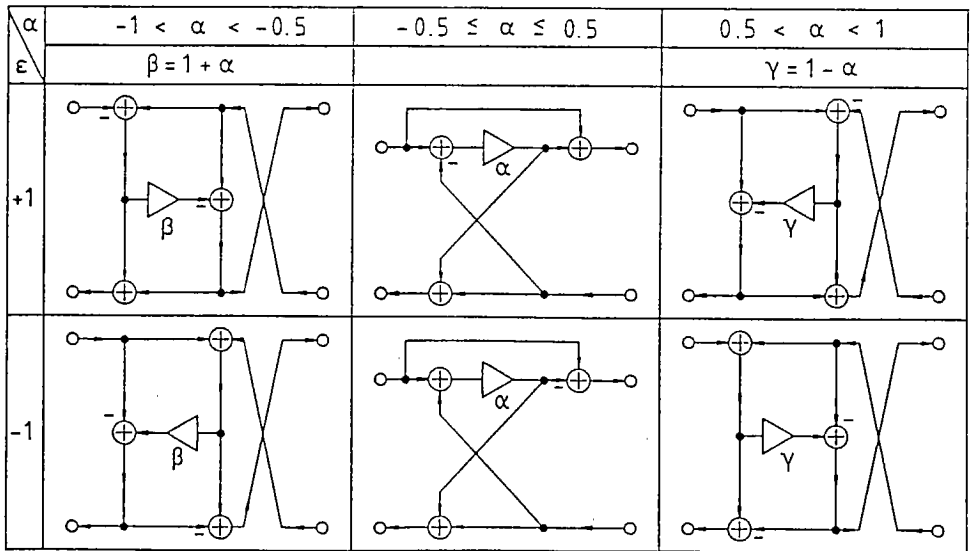


図1 2ポートアダプタ実現回路
Fig.1 Realized circuits of two-port adaptor.

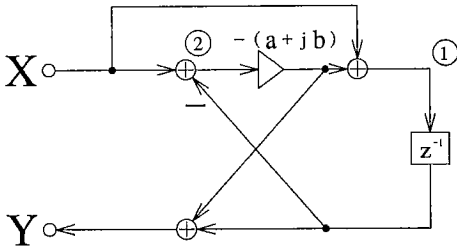


図2 複素 IIR 格子型回路 ($\epsilon=+1$)
Fig. 2 Complex IIR lattice circuit ($\epsilon=+1$).

$$= \frac{-a + (1 + a^2 + b^2)z^{-1} - az^{-2}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} + j \frac{-b + bz^{-2}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} \quad (6)$$

となっている。ここで、図2の①、②において出力をとった場合の入出力関係を調べると①では

$$\begin{aligned} \text{①の出力} &= \frac{1 - (a + jb)}{1 - (a + jb)z^{-1}} \\ &= \frac{(1 - a) + (-a + a^2 + b^2)z^{-1}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} + j \frac{-b + bz^{-1}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} \end{aligned} \quad (7)$$

となり、②では

$$\begin{aligned} \text{②の出力} &= \frac{1 - z^{-1}}{1 - (a + jb)z^{-1}} \\ &= \frac{1 + (-1 - a)z^{-1} + az^{-1}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} + j \frac{bz^{-1} - bz^{-2}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} \end{aligned} \quad (8)$$

となる。式(6)、(7)、(8)より分子の形に応じて以下のように2次実伝達関数を実現できる。なお、以下の表記で用いる Im と Re はそれぞれ複素関数の虚部と実部を表している。

[(I) 2次帯域通過伝達関数]

- (a) $\text{Im}(\text{①の出力}) \times (1 + z^{-1})$
- (b) $\text{Im}(\text{①の出力}) - \text{Im}(\text{②の出力})$
- (c) $\text{Im}(Y/X)$

の3通りの方法により

$$H(z) = -b \frac{1 - z^{-2}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} \quad (9)$$

の帯域通過伝達関数を実現できる。

[(II) 2次高域通過伝達関数]

- (a) $\text{Im}(\text{①の出力}) \times (1 - z^{-1})$
- (b) $\text{Im}(\text{①の出力}) + \text{Im}(\text{②の出力})$

の2通りの方法により

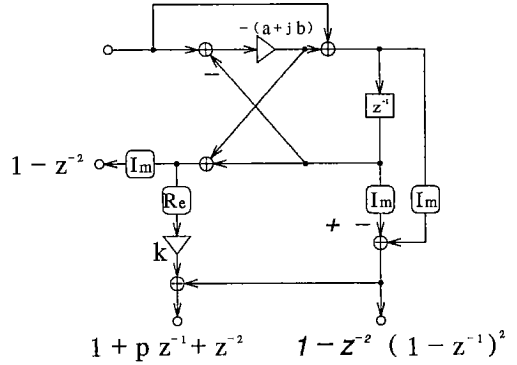


図3 2次区間構成回路 ($\epsilon=+1$)
Fig. 3 Second-order section ($\epsilon=+1$).

$$H(z) = -b \frac{(1 - z^{-1})^2}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} \quad (10)$$

の高域通過伝達関数を実現できる。

[(III) 2次非対称帯域除去伝達関数]

k という値の実乗算器一つを用いて

- (a) $\text{Im}(\text{①の出力}) \times (1 - z^{-1}) + k \text{Re}(Y/X)$
- (b) $\text{Im}(\text{①の出力}) + \text{Im}(\text{②の出力}) + k \text{Re}(Y/X)$

の2通りの方法により

$$H(z) = -(ka + b) \frac{1 + pz^{-1} + z^{-2}}{1 - 2az^{-1} + (a^2 + b^2)z^{-2}} \quad (11)$$

の非対称帯域除去伝達関数を実現できる。ここで k の値は、実現したい式(11)の伝達関数の分子の p の値によって

$$k = \frac{-b(p + 2)}{1 + a^2 + b^2 + pa} \quad (12)$$

と決定すればよい。

以上、図1において実乗算器係数が α の場合の2ポートアダプタによる回路について述べたが、実乗算器係数が β, γ の回路についても同様の結果が得られ、 $\epsilon = +1$ の場合には、2次帯域通過、高域通過、非対称帯域除去伝達関数を実現できる。

ところで、上述したように(I)帯域通過、(II)高域通過、(III)非対称帯域除去の3種類の2次実伝達関数を実現するにはいくつかの方法がある。本構成法では次章で述べるように、複素乗算器係数の値によって2ポートアダプタを選択して使用することを考えている。更に、モジュール性の点についても考慮すると、2ポートアダプタをブラックボックスとして扱い内部には手を触れないことが望ましい。従って、(I)、(II)、(III)とも(a)の方法を用いることにすると、図3に示

す実2次区間構成回路が得られる。図3における Re, Im の記号は信号の実部をとる, 虚部をとるという意味である。また, 右下の加算器において, 本来の符号は右側の一である。左側の+にした場合には右下の出力から $1-z^{-2}$ の分子が得られる。但し+にした場合, 左下の $1+pz^{-1}+z^{-2}$ の分子は得られない。また, 図3の回路においては利得調整用の実乗算器は省略してある。

図3の回路では, 帯域通過, 高域通過伝達関数は, 1個の複素乗算器すなわち4個の実乗算器で実現できる。また, 非対称帯域除去2次伝達関数は, 1個の複素乗算器と1個の実乗算器が必要なので, 合計5個の実乗算器で実現できる。

3.2 $\epsilon = -1$ の場合

3.1の図2の回路と同様に, 図1において実乗算器係数が a で $\epsilon = -1$ の場合の回路の右側の端子に遅延器を接続した回路の実乗算器係数を複素数 $-(a+jb)$ にした回路を図4に示す。

図4の回路の入出力関係は図2の回路と同じであり, 式(5), (6)で表される。

ここで, 図4の①, ②において出力をとった場合の入出力関係を調べると①では

$$\begin{aligned} \text{①の出力} &= \frac{1+(a+jb)}{1-(a+jb)z^{-1}} \\ &= \frac{(1+a)+(-a-a^2-b^2)z^{-1}}{1-2az^{-1}+(a^2+b^2)z^{-2}} \\ &\quad + j \frac{b+bz^{-1}}{1-2az^{-1}+(a^2+b^2)z^{-2}} \end{aligned} \quad (13)$$

となり, ②では

$$\begin{aligned} \text{②の出力} &= \frac{1+z^{-1}}{1-(a+jb)z^{-1}} \\ &= \frac{1+(1-a)z^{-1}-az^{-2}}{1-2az^{-1}+(a^2+b^2)z^{-2}} \\ &\quad + j \frac{bz^{-1}+bz^{-2}}{1-2az^{-1}+(a^2+b^2)z^{-2}} \end{aligned} \quad (14)$$

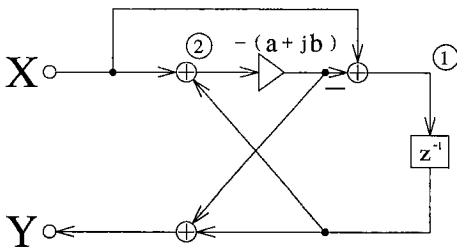


図4 複素IIR格子型回路 ($\epsilon = -1$)
Fig. 4 Complex IIR lattice circuit ($\epsilon = -1$).

となる。式(6), (13), (14)より分子の形に応じて以下のように2次実伝達関数を実現できる。なお, Im, Reの表記法の意味は3.1と同様である。

[(I) 2次帯域通過伝達関数]

- (a) $-\text{Im}(\text{①の出力}) \times (1-z^{-1})$
- (b) $-\text{Im}(\text{①の出力}) + \text{Im}(\text{②の出力})$
- (c) $\text{Im}(Y/X)$

の3通りの方法により

$$H(z) = -b \frac{1-z^{-2}}{1-2az^{-1}+(a^2+b^2)z^{-2}} \quad (15)$$

の帯域通過伝達関数を実現できる。

[(II) 2次低域通過伝達関数]

- (a) $\text{Im}(\text{①の出力}) \times (1+z^{-1})$
- (b) $\text{Im}(\text{①の出力}) + \text{Im}(\text{②の出力})$

の2通りの方法により

$$H(z) = b \frac{(1+z^{-1})^2}{1-2az^{-1}+(a^2+b^2)z^{-2}} \quad (16)$$

の低域通過伝達関数が得られる。

[(III) 2次非対称帯域除去伝達関数]

k という値の実乗算器一つを用いて

- (1) $\text{Im}(\text{①の出力}) \times (1+z^{-1}) + k \text{Re}(Y/X)$
- (2) $\text{Im}(\text{①の出力}) + \text{Im}(\text{②の出力}) + k \text{Re}(Y/X)$

の2通りの方法により

$$H(z) = -(ka-b) \frac{1+pz^{-1}+z^{-2}}{1-2az^{-1}+(a^2+b^2)z^{-2}} \quad (17)$$

の非対称帯域除去伝達関数を得られる。ここで k の値は, 実現したい式(17)の伝達関数の分子の p の値を用いて

$$k = \frac{b(p-2)}{1+a^2+b^2+pa} \quad (18)$$

と決定すればよい。

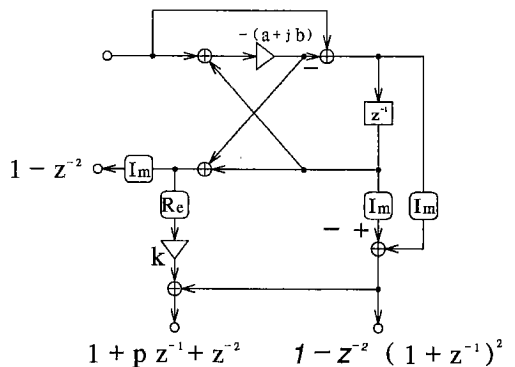


図5 2次区間構成回路 ($\epsilon = -1$)
Fig. 5 Second-order section ($\epsilon = -1$).

3.1と同様に図1における実乗算器係数が β, γ の回路についても同様の結果が得られ、 $\epsilon = -1$ の場合には、2次帯域通過、低域通過、非対称帯域除去伝達関数を実現できる。

また、3.1で述べた理由により(I)帯域通過、(II)低域通過、(III)非対称帯域除去伝達関数を実現する方法としては(a)の方法を用いるので、図5の2次区間構成回路が得られる。図5の記号および右下の加算器の符号等の意味は、3.1の図3と同様であり、利得調整用の実乗算器も同様に省略してある。

また3種類の2次伝達関数を実現するのに必要な実乗算器数は3.1と同様に、帯域通過、低域通過伝達関数では4個、非対称帯域除去伝達関数では5個となっている。

4. 複素2ポートアダプタの選択

3.の図3、図5に示した2次区間構成法は、複素2ポートアダプタをブラックボックスとして扱っているので、実乗算器係数が β や γ に対応する複素2ポートアダプタを使っても全く同じ結果が得られる。従って、2.を参照して、以下に示す方針により複素2ポートアダプタを選択すれば演算量を増やすことなく相対振幅感度を低減することができる。

まず a, β, γ の実乗算器係数の回路の選択法について述べる。2.を参照することにより、複素乗算器係数：

$-(a+jb)$ の実部 $-a$ の値によって

- (1) $-1 < -a < -0.5$ の場合、複素乗算器係数値が $1-(a+jb)$ の β の回路を用いる。
- (2) $-0.5 \leq -a \leq 0.5$ の場合、複素乗算器係数値が $-(a+jb)$ の a の回路を用いる。
- (3) $0.5 < -a < 1$ の場合、複素乗算器係数値が $1+(a+jb)$ の γ の回路を用いる。

とすればよい。

ところで3.で述べたように符号パラメータ $\epsilon = +1$ の回路で実現できるのは帯域通過、高域通過、非対称帯域除去伝達関数であり、 $\epsilon = -1$ の回路で実現できるのは帯域通過、低域通過、非対称帯域除去伝達関数である。すなわち、高域通過と低域通過伝達関数以外はどちらの回路でも実現可能であり、また相対振幅感度も同じである。従って

- (1) 分子が $(1-z^{-1})^2$ の2次高域通過伝達関数を実現する場合、 $\epsilon = +1$ の回路とする。
- (2) 分子が $(1+z^{-1})^2$ の2次低域通過伝達関数を実現する場合、 $\epsilon = -1$ の回路とする。

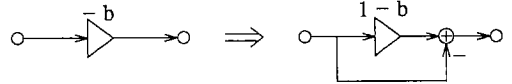


図6 乗算器係数変換(1-b)
Fig.6 Multiplier transformation (1-b).

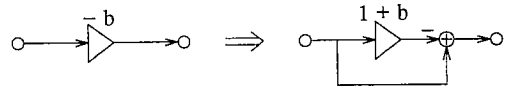


図7 乗算器係数変換(1+b)
Fig.7 Multiplier transformation (1+b).

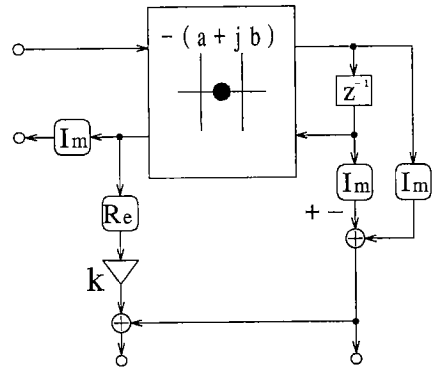


図8 複素2ポートアダプタによる2次区間構成回路
Fig.8 Second-order section by complex two-port adapter.

とすればよく、その他の伝達関数を実現するときにはどちらの回路を用いてもよい。

なお、ここで示した方法では複素乗算器係数の実部に関してのみ相対振幅感度の低減化を行っており、虚部に関しての考慮はなされていない。ここで虚部についても相対振幅感度の低減化を考える。実部に関しての方法の基本的な考え方は、2.で述べたように実乗算器係数の値を絶対値0.5以下にすれば相対振幅感度が低減されるというものである。従って、虚部についても同じように考えると、 $-(a+jb)$ の複素乗算器係数の虚部にあたる $-b$ の値の実乗算器があった場合、その係数値に従って以下の方針により回路の置換えを行う。

- (1) $-1 < -b < -0.5$ の場合、 $1-b$ の値の実乗算器を用いて図6に示す置換えを行う。
- (2) $-0.5 \leq -b \leq 0.5$ のときは、 $-b$ の値の実乗算器をそのまま使い、置換えはしない。
- (3) $0.5 < -b < 1$ の場合、 $1+b$ の値の実乗算器を用いて図7に示す置換えを行う。

以上述べた方法を使えば虚部に関しても相対振幅感度の低減化が図れる。但し、実部と異なり加算器が余計に必要なため、演算量が増加してしまうという欠点がある。

以上よりまとめると、複素2ポートアダプタを用いた2次区間構成回路は図3、図5を参考として図8のように示される。図8の右下の加算器の+-の符号は、用いる2ポートアダプタのεの値と求めたい2次実伝達関数を考慮して選択すればよい。

5. 構成例

ここでは与えられた伝達関数から実際に回路を構成し、従来の複素全域通過関数を用いた方法⁽⁴⁾と1次複素フィルタによる方法⁽⁵⁾、および実係数の低感度フィ

ルタ構成法⁽⁸⁾による回路との感度比較を行うことによって、本研究で提案した構成法の有効性を示す。伝達関数としては

$$H(z^{-1}) = \frac{0.001836(1-z^{-2})^4}{\left\{ \begin{array}{l} (1-1.118773z^{-1}+0.888006z^{-2}) \\ \times (1-1.858123z^{-1}+0.955196z^{-2}) \\ \times (1-1.350784z^{-1}+0.769515z^{-2}) \\ \times (1-1.673101z^{-1}+0.843778z^{-2}) \end{array} \right\}} \quad (19)$$

で与えられる8次チェビシェフ帯域通過関数を採用する。その規格は正規化標準周波数1Hz、中心周波数0.1Hz、帯域0.1Hz、通過域リプル1dBである。

図9、図10にそれぞれの回路の相対振幅感度の絶対値和を示す。Proposed-1は本構成法において複素係数の実部のみの感度を低減化した回路、Proposed-2は更に複素係数の虚部についての感度も低減化した回路の相対振幅感度の絶対値和である。また、Reference(4)、Reference(5)、Reference(8)はそれぞれ文献(4)、(5)、(8)の方法によって構成された回路の相対振幅感度の絶対値和である。図9からわかるように、本構成法は、文献(4)の回路に比べ阻止域、通過域ともに非常に低感度になっていることがわかる。また、文献(5)の回路と比べても、阻止域ではほぼ同程度であるが、通過域では非常に低感度となっていることがわかる。更に図10より、本構成法と文献(8)の回路と比べると、複素係数の実部のみの感度を低減化した回路ではほぼ同程度の感度特性となっているが、虚部まで低減化した回路ではより優れた感度特性となっていることがわかる。

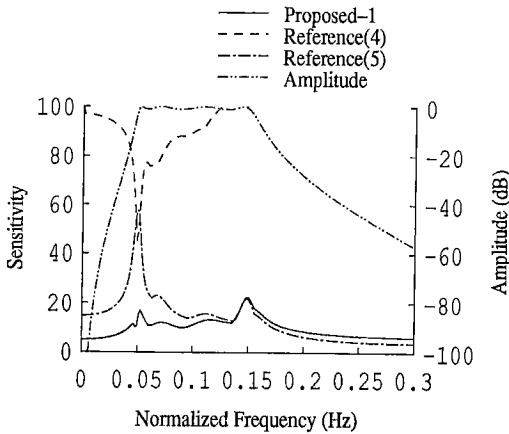


図9 相対振幅感度の絶対値和
Fig. 9 Worst-case sensitivity.

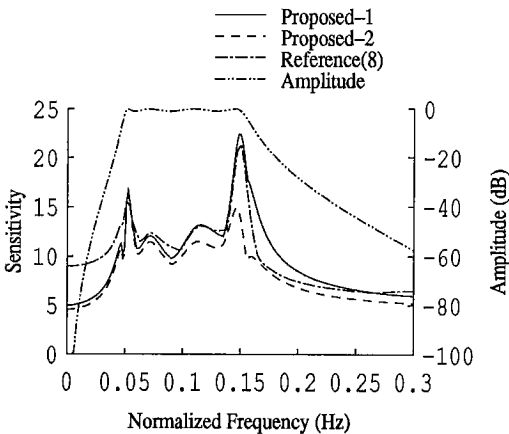


図10 相対振幅感度の絶対値和
Fig. 10 Worst-case sensitivity.

6. むすび

複素2ポートアダプタを用いた2次実係数IIRフィルタの構成法について述べた。提案した回路は、従来の複素全域通過関数による回路や1次複素フィルタによる回路に比べ、帯域通過、低域通過、高域通過関数を実現した場合、少ない実乗算器で回路が構成できる。また、複素乗算器係数の値に対応して複素2ポートアダプタを選択することにより、従来の方法より低感度な回路を得ることができる。以上の二点より、提案した構成法は有効な構成法であると考えられる。

今後の課題としては、複素乗算器係数の虚部について感度の低減化を図り、なおかつ演算量の増えない方法についての検討が考えられる。

謝辞 日ごろから適切な御指導を頂き、本研究に対

しても有益な御助言を頂いた芝浦工業大学の柳沢健教授，東京工業大学の藤井信生教授，高木茂孝助教授に感謝する。

文 献

- (1) 大西 誠，石倉和夫，鈴木教洋：“複素信号処理による新しい周波数変換法”，信学技報，CAS88-45(1988-08)。
- (2) 関口高志，高橋進一：“複素デジタル信号処理”，軽井沢回路とシステムワークショップ論文集，1-8(1988-05)。
- (3) Regalia P. A., Mitra S. K. and Fadivi-Ardkani J.: “Implementation of real coefficient digital filters using complex arithmetic”, IEEE Trans. Circuits & Syst., CAS-34, pp. 345-353(April 1987)。
- (4) Saramaki T., Tian-Hu and Mitra S. K.: “Very low sensitivity realization of IIR digital filters using a cascade of complex all-pass structures”, IEEE Trans. Circuits & Syst., CAS-34, pp. 876-886(Aug. 1987)。
- (5) 尾知 博，屋比久直也，神林紀嘉：“複素IIRフィルタを用いた実係数デジタルフィルタの一構成法”，信学論(A)，J73-A, 4, pp. 911-914(1990-04)。
- (6) Blahut R. E.: “Fast algorithms for digital signal processing”, Chapter 1, Addison-Wesley(1985)。
- (7) 村越信雄，渡部英二，西原明法：“複素2ポートアダプタを用いた低感度2次実デジタルフィルタの一構成法”，信学技報，CAS90-147(1991-03)。
- (8) Nishimura S., Hirano K. and Pal R. N.: “A new class of very low sensitivity and low roundoff noise recursive digital filter structures”, IEEE Trans. Circuits & Syst., CAS-28, pp. 1152-1158(Dec. 1981)。

(平成3年9月12日受付，12月17日再受付)



員。

西原 明法

昭48東工大・工・電子物理卒，昭53同大大学院博士課程了。工博。同年より同大勤務。現在，同大工学部電子物理工学科助教授。回路理論，電子回路，信号処理等の研究，教育に従事。信号処理用プロセッサのソフトウェアにも興味をもつ。IEEE会員。



村越 信雄

昭59東工大・工・電子物理卒，昭61同大大学院修士課程了。同年防衛庁技術研究本部入庁。現在，東工大大学院理工学研究科電子物理工学専攻(博士課程)在学中。デジタルフィルタの構成に関する研究に従事。



渡部 英二

昭56電通大・電気通信・電波通信卒，昭58同大大学院修士課程了。昭61東工大大学院理工・電子物理博士後期課程了。工博。同年同大大学院総合理工・物理情報助手。平3芝工大講師。デジタルフィルタを中心に離散時間回路網の構成と実現の研究に従事。IEEE会員。