

論文 / 著書情報
Article / Book Information

論題(和文)	デジタルベーススケーラブルQPSK RF変調回路
Title(English)	A Digital Based Scalable QPSK RF Modulator
著者(和文)	白根 篤史, 天川 修平, 石原 昇, 益 一哉
Authors(English)	Atsushi Shirane Shuhei Amakawa Noboru Ishihara Kazuya Masu, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu
出典(和文)	2010 年 電子情報通信学会総合大会, vol. 36, , pp. 79
Citation(English)	, vol. 36, , pp. 79
発行日 / Pub. date	2010, 3
URL	http://www.ieice.org/jpn/books/t_g.html
権利情報 / Copyright	本著作物の著作権は電子情報通信学会に帰属します。 Copyright (c) 2010 Institute of Electronics, Information and Communication Engineers.

デジタルベーススケーラブルQPSK RF 変調回路

A Digital Based Scalable QPSK RF Modulator

白根 篤史
Atsushi Shirane

天川 修平
Shuhei Amakawa

石原 昇
Noboru Ishihara

益 一哉
Kazuya Masu

東京工業大学 統合研究院
Integrated Research Institute, Tokyo Institute of Technology

1 はじめに

無線端末の多機能化に伴い、様々な無線サービスに対応する広帯域な送受信回路の実現が求められている。またプロセスの微細化に伴いデジタル回路の性能は飛躍的に向上した。しかしその一方で電源電圧の低下や、アナログ回路における受動素子の面積占有率の向上といった問題が顕在化してきており、それらを解決するようなスケラブルな回路技術が求められている。送受信回路の重要なコンポーネント回路である変調回路部分は従来、アナログ回路ベースで構成されてきた。しかしそれらで使われるアップコンバージョンミキサや加算回路などは電源電圧の低下によるダイナミックレンジの低下や受動素子による面積の問題などが懸念される。今回その部分をデジタル回路ベースにすることにより広帯域でスケラブルな変調回路を試作し、その測定を行った。

2 QPSK 変調回路構成

今回試作した回路はベースバンド信号からパワーアンプ (PA) の前段までの部分である。図 1 に QPSK 変調回路の構成を示す。ベースバンド信号としてシリアルデータをシンボル生成部分に入力する。ここではシリアルパラレル変換を行い、論理回路を経て QPSK の四つのシンボルに応じて四つの出力 (図 2) のうちの一つだけが Low となり残りは High となるように構成した。図 2 に位相選択ミキサ部分の回路図を示す。この部分が従来の回路のアップコンバージョンミキサや加算回路に取って代わった部分である。この部分で四段差動リング DCO の合計八つの位相のうち、QPSK のシンボルに応じて連続した三つの位相を取り出す。例えばシンボルが "00" の場合には位相 0 度、45 度、90 度、シンボルが "01" のときには 90 度、135 度、180 度の三つというように、それぞれ真ん中の 45 度、135 度の位相は QPSK 変調のための主位相として、その前後の位相は後段の正弦波生成部分のために取り出す。正弦波生成部分では取り出した三つの位相を使って、振幅を図 1 のように $1 : \sqrt{2} : 1$ とすることで、高調波を抑制することができる [2]。

3 測定結果

提案する変調回路は CMOS180nm プロセスを用いて試作した。回路面積は $260 \times 280 \mu\text{m}^2$ である。入力したシリアルデータは 200Mbps の PRBS9 段で、電源電圧は 1.8V、消費電力は出力周波数が 1.14GHz で変調時、DCO を含め全体で 50mW であった。出力波形は図 3 に示すように、420MHz から 1.14GHz まで変調がかかっていることが位相のずれから確認できた。しかし正弦波生成部分に関しては周波数が高くなるにつれて立上がり立下りが追いつかなくなってしまい、1.14GHz では三角波のようになってしまっている。また 420MHz の測定の際、この周波数が本来 DCO では得られない低い周波数であるため、電源電圧を 1.2V として発振周波数を下げている。図 4 に 420MHz のときの無変調時と変調時のスペクトラムを示す。三次歪が -35dBc 程度と十分ではないが、抑制されていることが確認できる。また今回何もフィルタリングを施していないベースバンド信号を使ったために帯域制限されていない変調スペクトラムとなっているが、今後デジタルフィルタを用いるなど検討を行う予定である。

4 まとめ

デジタル回路ベースで変調、アップコンバートを行う QPSK 変調回路を提案した。提案する回路は微細化による電源電圧低下に強く、受動素子を含んでいないためスケラブルな回路である。今後微細化が進んでいくとともに小面積化、広帯域化、低消費電力化が期待できる。

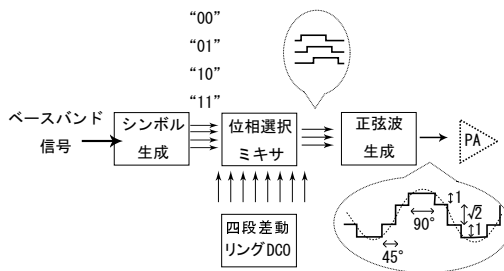


図 1 QPSK 変調回路の構成

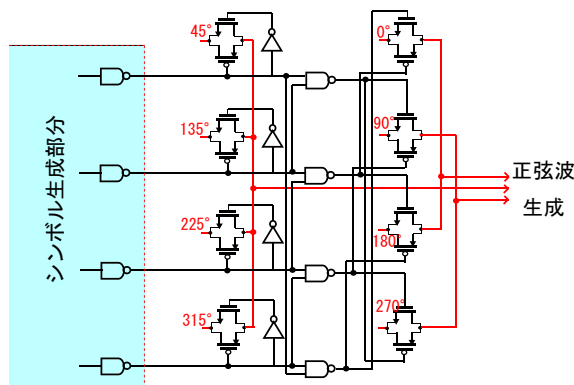


図 2 位相選択ミキサ回路図

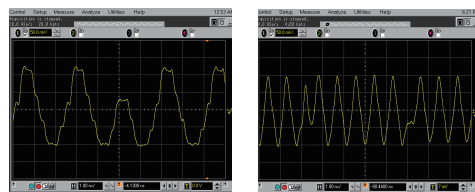


図 3 変調回路出力波形 左: 420MHz 右: 1.14GHz

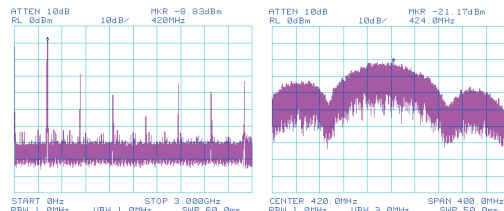


図 4 変調回路スペクトラム 左: 無変調時 右: 変調時

謝辞

本研究の一部は、STARC、文部科学省科研費、日本学術振興会科研費、総務省 SCOPE、NEDO、文部科学省科学技術振興調整費（統合研究院）の支援を受け、東京大学大規模集積システム設計教育研究センターを通じ、日本ケイデンス株式会社、メンター株式会社、アジレント・テクノロジー株式会社の協力により行なわれた。

参考文献

- [1] 白根篤史 他, "スケラブル広帯域 RF QPSK 変調回路の検討," 2009 年電子情報通信学会ソサイエティ大会, C-12-23
- [2] J.A. Weldon et al., "A 1.75-GHz highly integrated narrow-band CMOS transmitter with harmonic-rejection mixers" IEEE Solid-State Circuits, vol.36, pp. 2003-2015, Dec.2001.