

論文 / 著書情報
Article / Book Information

題目(和文)	ECRスパッタ法により形成した極薄HfNゲート絶縁膜に関する研究
Title(English)	A study on ultrathin hafnium nitride gate insulator formed by ECR plasma sputtering
著者(和文)	韓熙成
Author(English)	Hui-seong Han
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第9247号, 授与年月日:2013年6月30日, 学位の種別:課程博士, 審査員:大見 俊一郎
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第9247号, Conferred date:2013/6/30, Degree Type:Course doctor, Examiner:Shun-ichiro Ohmi
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	論文要旨
Type(English)	Summary

論文要旨

THESIS SUMMARY

専攻： 物理電子システム創造 専攻	申請学位 (専攻分野)： 博士 (工学)
Department of	Academic Degree Requested Doctor of
学籍番号：	指導教員 (主)： 大見 俊一郎
Student ID Number	Academic Advisor(main)
学生氏名： 韓 熙成	指導教員 (副)：
Student's Name	Academic Advisor(sub)

要旨 (和文 2000 字程度)

Thesis Summary (approx.2000 Japanese Characters)

本論文は“A study on ultrathin hafnium nitride gate insulator formed by ECR plasma sputtering” (邦題：ECR スパッタ法により形成した極薄 HfN ゲート絶縁膜に関する研究)と題し、英文 6 章より構成されている。

第 1 章 “Introduction” では、本研究の背景と目的について述べている。Metal-Insulator-Si Field-Effect Transistor(MISFET)の微細化の傾向を説明し、MISFET における高誘電率ゲート絶縁膜/金属ゲート電極ゲートスタック構造の必要性および重要性を述べている。特に、酸化物系の高誘電率ゲート絶縁膜において SiO₂ 換算膜厚(EOT)の薄膜化を制限する、低誘電率界面層および酸素欠損から生じるフラットバンド電圧(V_{FB})シフトについて説明し、界面層の形成を抑制可能な高誘電率窒化膜をゲート絶縁膜に用いることが重要であると述べている。さらに本研究では、比誘電率の報告値が 30 と高く極薄膜化が期待できる HfN に着目し、その形成手法として高密度で低ダメージなプラズマにより高品質な薄膜の形成が可能な電子サイクロトロン共鳴(ECR)スパッタ法を用いて、Si 基板上に EOT 0.5 nm 以下の HfN ゲート絶縁膜を形成し、MISFET の高性能化を実現することが目的であると説明している。

第 2 章 “Fabrication and characterization methods” では、本研究で用いた ECR スパッタ法などの作製方法を述べるとともに、深さ方向組成分布、断面形状、表面モフォロジーおよび電気特性などの評価方法について述べている。

第 3 章 “Formation and evaluation of HfN gate insulator formed by ECR plasma sputtering” では、HfN 絶縁膜の形成条件について説明している。HfN 堆積時のプレスパッタ条件、窒素流量比、堆積後の熱処理条件を検討することにより、薄膜中の酸素量を 5%以下に低減し、組成比が Hf:N=1:1.2 で界面層の形成を抑制した HfN の形成プロセスを確立している。さらに、Al/HfN(4 nm)/p-Si(100) 構造による評価を行い、HfN 薄膜の堆積後 N₂/4.9%H₂ 雰囲気中で 400 °C/30 min の熱処理を行うことにより、EOT 0.6 nm、界面準位 $2.4 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ が得られたことを説明している。さらに、堆積膜厚を 1 nm と薄膜化し、500 °C/20 min の熱処理を行うことにより、EOT 0.5 nm を実現し V_{FB}-1 V におけるリーク電流値 $3.8 \times 10^{-3} \text{ A/cm}^2$ を達成したと説明している。

第 4 章 “Reliability of HfN gate insulator” では、EOT 0.6 nm の HfN 絶縁膜の電氣的な信頼性について述べている。リーク電流の測定温度依存性に関する評価により、HfN 絶縁膜の活性化エネルギーが 1.6 eV であることを示し、欠陥が少なく高品質な薄膜が形成されていると述べている。さらに、20 MV/cm の電界を 1000 秒間印加した場合でも絶縁破壊が起こらないことから、電氣的信頼性が SiN 絶縁膜と比べて優れていると述べている。

第 5 章 “Fabrication of MISFET with HfN gate insulator” では、HfN ゲート絶縁膜を用いた MISFET の作製プロセスとデバイス特性について説明している。まず、希フッ酸による HfN ゲート絶縁膜のエッチング条件を検討し、良好なソース/ドレインコンタクトの形成が可能であることを説明している。さらに、ゲート幅(W)/ゲート長(L)が W/L=90 μm/5 μm の MISFET を作製し、オンオフ比 10⁴、最大相互コンダクタンス 20.5 mS/mm、チャネル移動度 $63.5 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ が得られたことを説明し、HfN をゲート絶縁膜に用いた n 型 MISFET の動作を初めて実現したと述べている。

第 6 章 “Conclusions” では、本研究で得られた結果をまとめ、今後の展望について述べている。以上を要するに、本論文は、高品質で低ダメージな薄膜形成が可能な ECR スパッタ法により、従来の酸化物系高誘電率薄膜の限界を超える EOT 0.5 nm で V_{FB}-1 V でのリーク電流値 $3.8 \times 10^{-3} \text{ A/cm}^2$ の極薄 HfN ゲート絶縁膜を Si 基板上に実現し、さらに HfN ゲート絶縁膜を有する n 型 MISFET の動作を初めて示したものであり、工学上並びに工業上貢献するところが大きい。よって我々は本論文が博士 (工学) の論文として十分価値あるものと認める。

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 2 部提出してください。

Note : Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 2 copies of 800 Words (English).

論文要旨

THESIS SUMMARY

専攻 : Department of	物理電子システム創造 専攻	申請学位 (専攻分野) : Academic Degree Requested	博士 (工学) Doctor of (Engineering)
学籍番号 : Student ID Number		指導教員 (主) : Academic Advisor(main)	大見 俊一郎
学生氏名 : Student's Name	韓 熙成	指導教員 (副) : Academic Advisor(sub)	

要旨 (英文 800 語程度)

Thesis Summary (approx.800 English Words)

Scaling of CMOS technology has required high-k gate insulator instead of conventional SiO₂ and/or SiON gate insulator because of the increase of direct tunneling gate leakage current which leads to degradation of dielectric integrity, reliability, and standby power consumption such as HfO₂ or HfSiON. Despite of the high dielectric constant, however, the formation of an interfacial layer with low dielectric constant between the high-k dielectric and Si substrate causes the increase of equivalent oxide thickness (EOT). On the other hand, the most of the reported high-k materials and oxides causes the interfacial layer formation. Furthermore, the oxide high-k gate insulators have severe problem such as flat-band voltage (V_{FB}) roll-off due to oxygen vacancy. Therefore, nitride dielectrics are the candidate materials as the gate dielectric instead of oxide dielectrics to suppress interfacial layer formation and the V_{FB} roll-off. However, the most of the nitride dielectrics reported so far, such as SiN or AlN, show low relative dielectric constants below 10. Nitrogen-rich HfN has high dielectric constant such as 30 compared with other nitride dielectrics. Generally, the stoichiometric hafnium mononitride is a metal. On the other hand, the nitrogen-rich HfN is reported to be a transparent insulator. In this thesis, HfN gate insulator was studied to realize under 0.5 nm-thick EOT using electron-cyclotron-resonance (ECR) plasma sputtering methods. The nitrogen-rich HfN gate insulator formation on Si substrate was investigated for the first time.

First, to obtain insulating property for HfN film, we deposited HfN film with various Ar/N₂ flow ratio to optimize the deposition condition. After optimizing the Ar/N₂ flow ratio, the EOT of 1.1 nm was obtained by hydrogen annealing at 400°C 10 min. However, it was found that the oxygen incorporated more than 20% in the deposited HfN film. Therefore, we investigated the dependence of pre-sputtering condition to suppress the oxygen incorporation. We investigated Ar pre-sputtering instead of Ar/N₂ pre-sputtering. We found that Ar pre-sputtering is effective to improve the electrical characteristics. The EOT of 0.6 nm was obtained for the 4 nm-thick HfN gate insulator after post deposition annealing (PDA) of N₂/4.9% H₂ (FGA). The relative dielectric constant for 400°C FGA sample was

obtained as 26, and no interfacial layer was observed. The density of interface state (D_{it}) was as low as an order of $10^{11} \text{ cm}^{-2}\text{eV}^{-1}$. From the depth profile measured by x-ray photoelectron spectroscopy (XPS), it was found that oxygen incorporation was suppressed to 5% or less in the HfN film. In the HfN film, the atomic concentration ratio of hafnium and nitrogen was confirmed as 1:1.2. To reduce EOT for the HfN gate insulator, we investigated 1 nm-thick HfN film. The EOT of 0.5 nm with low leakage current of $2.6 \times 10^{-3} \text{ A/cm}^2$ (@ $V_{FB} -1 \text{ V}$) was realized after 500°C FGA for 20 min. It was found that hydrogen annealing leads to improve the electrical characteristics for the HfN film.

Next, we investigated the reliability for HfN gate insulator. To evaluate the activation energy of HfN gate insulator, the C-V and J-V characteristics dependence on measurement temperature were investigated. From Arrhenius plot, the activation energy of HfN gate insulator was calculated as 1.6 eV. It was found that the HfN film is stable and has lower traps. Time dependent dielectric breakdown (TDDB) characteristic was also investigated compared with SiN gate insulator. When we applied 20 MV/cm for 1000 s, it was found that the HfN was not broken down and showed better TDDB characteristic compared to the SiN gate insulator. Furthermore, the stress induced leakage current (SILC) was measured after constant voltage stress at room temperature. Even after constant voltage stress, no significant SILC was observed.

Finally, the MISFETs with 4 nm-thick HfN gate insulator were fabricated and evaluated for the first time. From the characterization of the fabrication MISFETs with gate width (W) and length (L) of $W/L = 90/5 \text{ }\mu\text{m}$, the saturation mobility, on/off ratio, and subthreshold swing at $W/L = 90/5 \text{ }\mu\text{m}$ were $32.4 \text{ cm}^2/(\text{Vs})$, 104, and 180 mV/dec., respectively. In particular, the n-MISFET exhibits $I_{DS,sat} = 20.2 \text{ }\mu\text{A}/\mu\text{m}$ and $g_m = 20.5 \text{ mS/mm}$. The improvement of fabrication process will realize good device characteristics

In conclusion, HfN gate insulator was investigated on Si substrate for the first time. The fabricated diode with the HfN gate insulator showed 0.5 nm-thick EOT with low leakage current of $2.6 \times 10^{-3} \text{ A/cm}^2$. It was found that the HfN film was stable and had good TDDB and SILC characteristics. From the device characterizations, the saturation mobility, on/off ratio, and subthreshold swing were $63.5 \text{ cm}^2/\text{Vs}$, 10^4 , and 180 mV/dec., respectively.

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 2 部提出してください。

Note: Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 2 copies of 800 Words (English).