

論文 / 著書情報
Article / Book Information

題目(和文)	ECRスパッタ法により形成した極薄HfNゲート絶縁膜に関する研究
Title(English)	A study on ultrathin hafnium nitride gate insulator formed by ECR plasma sputtering
著者(和文)	韓熙成
Author(English)	Hui-seong Han
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第9247号, 授与年月日:2013年6月30日, 学位の種別:課程博士, 審査員:大見 俊一郎
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第9247号, Conferred date:2013/6/30, Degree Type:Course doctor, Examiner:Shun-ichiro Ohmi
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	審査の要旨
Type(English)	Exam Summary

(博士課程)

論文審査の要旨及び審査員

報告番号	甲第	号	学位申請者氏名	韓 熙成	
		氏 名	職 名	氏 名	職 名
論文審査 審査員	主査	大見 俊一郎	准教授	宮本 智之	准教授
	審査員	半那 純一	教授	嶋田 勝	MES アフティ (外部審査員)
		筒井 一生	教授		
		渡辺 正裕	准教授		

論文審査の要旨 (2000 字程度)

本論文は“A study on ultrathin hafnium nitride gate insulator formed by ECR plasma sputtering”(邦題: ECR スパッタ法により形成した極薄 HfN ゲート絶縁膜に関する研究)と題し、英文 6 章より構成されている。

第 1 章“Introduction”では、本研究の背景と目的について述べている。Metal-Insulator-Si Field-Effect Transistor(MISFET)の微細化の傾向を説明し、MISFET における高誘電率ゲート絶縁膜/金属ゲート電極ゲートスタック構造の必要性および重要性を述べている。特に、酸化物系の高誘電率ゲート絶縁膜において SiO₂ 換算膜厚(EOT)の薄膜化を制限する、低誘電率界面層および酸素欠損から生じるフラットバンド電圧(V_{FB})シフトについて説明し、界面層の形成を抑制可能な高誘電率窒化膜をゲート絶縁膜に用いることが重要であると述べている。さらに本研究では、比誘電率の報告値が 30 と高く極薄膜化が期待できる HfN に着目し、その形成手法として高密度で低ダメージなプラズマにより高品質な薄膜の形成が可能な電子サイクロトロン共鳴(ECR)スパッタ法を用いて、Si 基板上に EOT 0.5 nm 以下の HfN ゲート絶縁膜を形成し、MISFET の高性能化を実現することが目的であると説明している。

第 2 章“Fabrication and characterization methods”では、本研究で用いた ECR スパッタ法などの作製方法を述べるとともに、深さ方向組成分布、断面形状、表面モフォロジーおよび電気特性などの評価方法について述べている。

第 3 章“Formation and evaluation of HfN gate insulator formed by ECR plasma sputtering”では、HfN 絶縁膜の形成条件について説明している。HfN 堆積時のプレスパッタ条件、窒素流量比、堆積後の熱処理条件を検討することにより、薄膜中の酸素量を 5%以下に低減し、組成比が Hf:N=1:1.2 で界面層の形成を抑制した HfN の形成プロセスを確立している。さらに、Al/HfN(4 nm)/p-Si(100) 構造による評価を行い、HfN 薄膜の堆積後 N₂/4.9% H₂ 雰囲気中で 400 °C/30 min の熱処理を行うことにより、EOT 0.6 nm、界面準位 $2.4 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ が得られたことを説明している。さらに、堆積膜厚を 1 nm と薄膜化し、500 °C/20 min の熱処理を行うことにより、EOT 0.5 nm を実現し V_{FB}-1 V におけるリーク電流値 $3.8 \times 10^{-3} \text{ A/cm}^2$ を達成したと説明している。

第 4 章“Reliability of HfN gate insulator”では、EOT 0.6 nm の HfN 絶縁膜の電気的な信頼性について述べている。リーク電流の測定温度依存性に関する評価により、HfN 絶縁膜の活性化エネルギーが 1.6 eV であることを示し、欠陥が少なく高品質な薄膜が形成されていると述べている。さらに、20 MV/cm の電界を 1000 秒間印加した場合でも絶縁破壊が起こらないことから、電気的信頼性が SiN 絶縁膜と比べて優れていると述べている。

第 5 章“Fabrication of MISFET with HfN gate insulator”では、HfN ゲート絶縁膜を用いた MISFET の作製プロセスとデバイス特性について説明している。まず、希フッ酸による HfN ゲート絶縁膜のエッチング条件を検討し、良好なソース/ドレインコンタクトの形成が可能であることを説明している。さらに、ゲート幅(W)/ゲート長(L)が W/L=90 μm/5 μm の MISFET を作製し、オンオフ比 10⁴、最大相互コンダクタンス 20.5 mS/mm、チャネル移動度 63.5 cm²V⁻¹s⁻¹ が得られたことを説明し、HfN をゲート絶縁膜に用いた n 型 MISFET の動作を初めて実現したと述べている。

第 6 章“Conclusions”では、本研究で得られた結果をまとめ、今後の展望について述べている。以上を要するに、本論文は、高品質で低ダメージな薄膜形成が可能な ECR スパッタ法により、従来の酸化物系高誘電率薄膜の限界を超える EOT 0.5 nm で V_{FB}-1 V でのリーク電流値 $3.8 \times 10^{-3} \text{ A/cm}^2$ の極薄 HfN ゲート絶縁膜を Si 基板上に実現し、さらに HfN ゲート絶縁膜を有する n 型 MISFET の動作を初めて示したものであり、工学上並びに工業上貢献するところが大きい。よって我々は本論文が博士(工学)の論文として十分価値あるものと認める。