T2R2 東京科学大学 リサーチリポジトリ
Science Tokyo Research Repository

論文 / 著書情報
Article / Book Information

論題	LSI多層配線の信頼性
著者	中村 友二, 鈴木 貴志
出典	応用物理, Volume 78, No. 9, Page 873-877
発行日	2009, 9
URL	https://www.jsap.or.jp/ap/2009/09/ob780873.xml

Powered by T2R2 (Science Tokyo Research Repository)

LSI 多層配線の信頼性

中村友二・鈴木貴志

微細化に伴って問題が深刻化する Cu/Low-k 多層配線の信頼性に関し，代表的な故障モードであるエレクトロマイグレーション（EM），ストレスマイグレーション（SM），経時絶縁破壊（TDDB）のメカニズムと対策プロセスの現状を概括する．原子移動を引き起こす駆動力は，電子風力，応力，電界と故障モードごとに異なるが，その本質的な要因は，Cu 配線を覆う界面やバリア絶縁膜/Low-k 膜界面での原子の動きやすさにある．

Keywords : interconnect, Cu, Low-k, reliability, electro migration, stress migration, time-dependent dielectric breakdown

1. まえがき

サーバー，パソコン，携帯電話などに代表される現代のデジタル電子機器の普及は，その心臓部であるマイクロプロセッサー（MPU）やロジック LSI（Large Scale Integration）あるはメモリーLSI の高性能化と低価格化によるところが大きい．これら LSI の性能向上は，その構成要素であるトランジスタおよび配線の微細化により 30 年以上にわたって推し進められてきた．

しかしながら近年，微細化に伴う配線抵抗 R および配線間容量 C の増大が，LSI 性能のさらなる向上を妨げる要因として無視できない値に達し，配線材料には従来の Al 合金より抵抗率の小さな銅（Cu）が，絶縁材料には比誘電率 k が SiO_2 より小さな低誘電率（以下，Low-k と記す）材料が積極的に導入されている[1]．

一方で微細化の進展に伴い，LSI 配線の信頼性の問題が深刻になっている．配線中の金属イオンが電子との衝突による運動量交換作用（電子風力：Electron Wind Force）により移動し，空隙（ボイド）が形成されて，配線が破断するエレクトロマイグレーション（Electro Migration : EM）現象は，電流密度の増加に伴いより顕著となる．また電流を流さなくても，配線に加わる強い引張応力により原子が移動して，配線が破断に至るストレスマイグレーション（Stress Migration : SM，Stress Induced Voiding : SIV とも呼ばれる）現象も，微細化された Al 配線の大きな課題であった．Si や Cu などの不純物元素を添加し合金化することで，機械的強度を増し，原子の移動を抑制することは可能だが，同時に抵抗率の上昇や加工性の低下を引き起こすため，配線材料を Al より融点の高い Cu に変えることは，EM や SM 問題への根本的な対策として期待された[2]．

しかし，Cu 配線の製品導入が始まった ITRS（International Technology Roadmap of Semiconductors）ノード 0.18 μm 世代から現在に至るまで，配線寸法の微細化と絶縁材料の低誘電率化シナリオに沿った Cu/Low-k 多層配線技術の開発は，同時に信頼性問題への挑戦でもあった．Cu 配線導入当初より，SiO_2 絶縁膜中への Cu 拡散やそれに伴う経時絶縁破壊（Time-Dependent Dielectric Breakdown : TDDB）信頼性の低下が不安視されていたが，絶縁膜の Low-k 化に伴って問題は深刻化した．さらに EM 信頼性は期待どおりには向上せず，新たな SM 故障モードの発生に苦しめられた．微細化，低誘電率化が Cu 多層配線の信頼性に及ぼす影響を**図 1** に，各故障モードの断面模式図を**図 2** に示す．

EM，SM，TDDB は，それぞれ高密度の電子風力，応力，電界が駆動力となって，ボイドを成長させたり絶縁破壊を引き起こし，故障に至る．寸法の微細化は配線間隔を狭め，断面積を縮小化することから，原子を動かす駆動力が必然

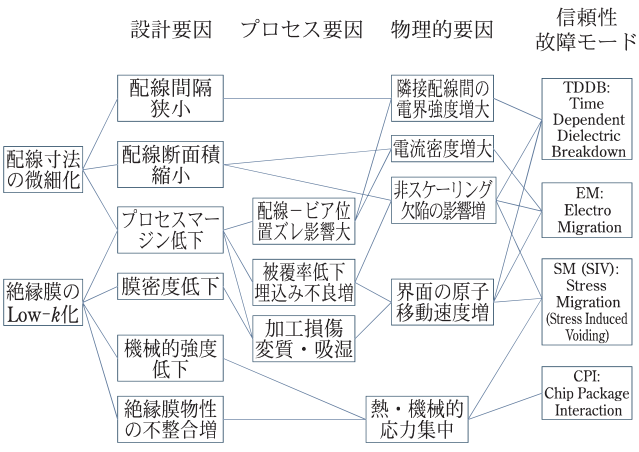

図 1　LSI 配線の微細化，低誘電率化が信頼性に及ぼす影響．

株式会社 富士通研究所　〒 243-0197　厚木市森の里若宮 10-1.　e-mail : tomo.nakamura@jp.fujitsu.com　分類番号　3.1
Reliability of LSI multilayer interconnects.　Tomoji NAKAMURA and Takashi SUZUKI.　Fujitsu Laboratories Ltd.（10-1 Morinosato-Wakamiya, Atsugi　243-0197）

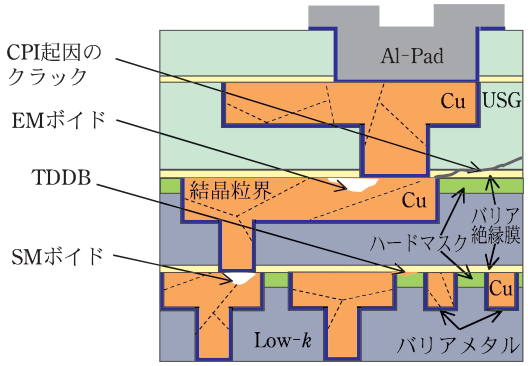

図2　LSI 多層配線の断面構造と故障モード．

的に大きくなる．一方，ボイドの成長速度や絶縁破壊耐性は，原子の移動経路（拡散経路）での動きやすさにも強く依存する．Al 配線と比べ Cu 配線が信頼性的に最も不利な点は，配線材料である Cu 自身の酸化膜が不安定なため，表面あるいは酸化膜との界面を介して動きやすい点にある．Cu 表面をバリア膜で被覆し表面・界面を安定化させることがその対策となるが，微細化に伴うプロセスマージンの低下や，Low-k 化による絶縁膜の変質は，表面・界面の安定化を阻害する．

図 1，図 2 には先に述べた EM，SM および TDDB 故障に加え，Chip Package Interaction：CPI 不良[3] についても表記した．これも Low-k 絶縁膜の導入に伴って露呈した新たな不良モードである．パッケージング工程で加わる応力により，多層絶縁膜の界面剝離や膜内クラックが発生する．長期間経過して発生する摩耗的な故障ではないため，厳密には信頼性問題と言えないが，本質は絶縁膜の Low-k 化にあり，EM，SM，TDDB と同時に解決すべき課題である．

故障モードごとの話題に移る前に，信頼性問題への取り組みについて整理する．究極的には故障しない製品，デバイスを作ればいいのだが，それは非現実的であるため，故障しない使用条件や使用期間などを明確にする必要がある．そのためには以下の四つの課題がある．

①信頼性改善を実現する材料・プロセス技術の開発
②故障モードの特定・分類，およびそれぞれの発生機構の解明とモデル化
③長時間かけて徐々に劣化が進行し故障に至る現象を，短時間で再現させるための加速劣化試験技術の開発
④試験パターンを用いて得られる加速試験データに基づき，製品の実使用条件における信頼性（寿命）を推定する技術の開発

2.　エレクトロマイグレーション（EM）

Al 配線の EM 現象は発生機構の物理モデル，加速劣化試験および寿命予測方法まで 40 年にわたる長年の蓄積がある[2,4]．Cu 配線の場合も EM 寿命を直接的に決定づけるのは配線内でのボイドの成長速度であり，それは配線の多層構造，微細構造（結晶粒分布），表面・界面の拡散速度およびボイドの初期成長を引き起こす何らかの要因（核形成サイト）に依存する．EM によって生じる原子流の速度は，$(D_{\mathrm{eff}}/kT)F_{\mathrm{e}}$ で表され，D_{eff}：実効的な拡散係数，k：ボルツマン定数，T：温度，F_{e}：EM を引き起こす駆動力 $Z^*e\rho j$（Z^*：有効電荷，e：電荷素量，ρ：電気抵抗率，j：電流密度）である．D_{eff} は結晶粒界，Cu/バリアメタル界面，Cu/バリア絶縁膜界面など，すべての拡散経路についての総和となる．拡散係数 D は一般に $D=D_0\exp(-Ea/kT)$（Ea：活性化エネルギー）で表される．

EM 加速試験は，実使用条件より高い電流密度 j あるいは試験温度 T で行われ，故障した配線の累積故障時間分布は対数正規分布もしくはワイブル分布に従う．試験試料の半分が故障に至るまでの時間（平均故障時間：MTF）は，Black が 1969 年に発表した経験的な評価式 $\mathrm{MTF}=Aj^{-n}\exp(Ea/kT)$（$n$：指数）でよく近似され，Cu 配線の EM 寿命予測にも用いられている．

上記 Black の式に基づき MTF の温度依存性より求められる Ea から，前述のボイド成長における主要拡散経路が予測される．Cu の結晶粒界の Ea（～1 eV）は Al（～0.6 eV）より大きいため当初 EM 耐性の大幅な向上につながると期待された．しかし Cu 配線導入直後の実力は Ea：0.6～0.9 eV と予想を大きく下回り，Cu 配線の形成方法や配線を覆う絶縁材料がおおむね同じであっても，発表機関によって Ea の値が大きくばらついていた．これは，Cu 内部の原子移動よりも Cu を覆う周囲との界面が主な拡散経路となっており，その界面状態が材料の組み合わせ，構造，形成方法などに依存することを示唆している[5]．

現在 Cu 多層配線材料として，バリアメタルには Ta/TaN，バリア絶縁膜には SiN_x あるいは $SiC_xN_yH_z$ が主に用いられているが，さらなる信頼性向上のため，これらに代わるバリア材料や，界面状態の改善プロセス，結晶粒界強化のための不純物添加が提案されている．Ta/TaN に代わるバリアメタルとして Ti[6,7] や Ru[8] が，バリア絶縁膜との界面には CoWP[9]，CoWB[10] などの Co 系金属膜（メタルキャップと呼ぶ）や CuSiN[11] に代表される表面反応膜（シリサイドキャップ膜と呼ぶ）の形成が検討されている．メタルキャップ膜は，十分な厚さがあればバリアメタルと同じように Cu 上面の外方拡散の抑制が可能だが，高選択の成長技術を必要とするため，厚さ数 nm のメタルキャップ膜で Cu 界面を強化し，その上にバリア絶縁膜を成膜するのが現実的となっている[10]．バリアメタルの特性改善指針は Cu の拡散バリア性に加え，周囲の水分や酸素の浸入を防ぐ阻止性能が重要と考えられ，前述の Ti，Ru に加え Mn 酸化物[12,13] が注目されている．電解めっきで Cu を成膜する際の下地電極膜（シード Cu 膜）に Mn を添加し，その後の配線形成工程での加熱処理により，Mn 酸化膜が Cu 表面に自己整合的に形成される[12,13]．シリサイドキャップ膜はバリア絶縁膜を成膜する直前に，配線 Cu の上面と Si とを反応させて形成する[11]．

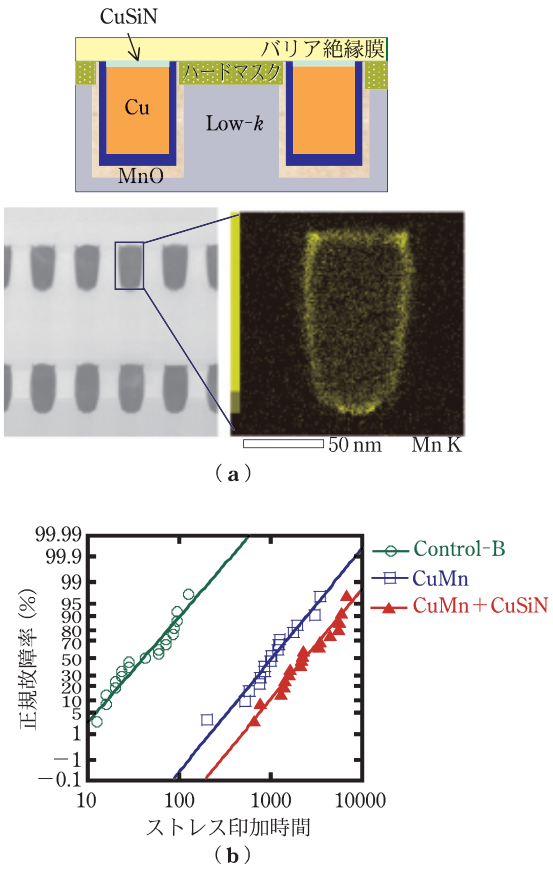

図3　Mn 酸化膜および CuSiN バリア膜を用いた微細 Cu 配線の信頼性向上技術[14]．（a）断面模式図（上図）とその TEM 像および Mn 組成分布像．（b）EM 故障時間の分布．

Mn 添加したシード Cu 膜とシリサイドキャップ膜を用いて EM 耐性を改善した例を**図3**に示す[14]．Mn 添加 Cu 膜は Ta バリア膜とめっき埋め込み Cu 膜との間に成膜するが，Mn 酸化膜はその後の熱処理により Low-k 絶縁膜/Ta バリア膜界面およびバリア絶縁膜/Cu 界面に形成される．Mn 添加 Cu 膜を用いない場合と比べ，10 倍以上の EM 寿命の改善が得られる．

Al 配線では添加不純物（Cu，Si）を結晶粒界に析出させて信頼性を向上させたが，Cu 配線でも Al[15]，Ag[16] などをシード Cu 膜から配線全体に拡散させ，EM，SM 耐性の改善が確認されている．またバリアメタルとして用いられている Ti に関しても，その一部が内部に拡散し，粒界に析出して信頼性向上に寄与すると考えられている[5,6]．これらの EM 寿命改善プロセスは，Cu 内に拡散する不純物濃度が高いほど改善効果が大きいが，配線抵抗率の増加という副作用を伴う．不純物添加による配線抵抗の上昇と EM 寿命改善率との関係を**図4**に示す[17]．前述の CuSiN シリサイドキャップ膜は成膜条件により特性が大きく異なり，抵抗が上昇しない条件で EM 耐性を向上させる必要がある．本比較の範囲内では CoWP メタルキャップが最も効果的であるが TDDB などほかの信頼性への影響も考慮する必要がある．

3.　ストレスマイグレーション（SM）

SM 現象は LSI 中の Al 配線が，通電をしなくても高温状態で放置するだけで断線する現象として 1984 年に報告され，配線に生じた引張応力を緩和するための拡散クリープ現象と考えられている[18]．Cu 配線でもその断線寿命の放置温度依存性が，ある温度で最短，それより高温側や低温側で長くなる傾向を示すため，Cu 配線と Si 基板や周囲の絶縁膜との熱膨張率の差に起因する SM 故障と考えられている．しかし，その故障モード最初の報告[19,20]は，太幅配線と接続した細いビア近傍でのボイドによるもので，細い単層配線が引っ張られて断線する Al の故障モードとは大きく異なる．その現象理解と対策に関する多くの報告があるが，配線寿命と応力や拡散係数の関係，配線形状やプロセス依存など，まだ統一的な現象理解に至っていない．以下，SM ボイドの特徴とその対策，および形成モデルについて述べる．

SM 故障の発生頻度は，ビアと接続した配線形状に強く依存する．**図5**は，配線形状の異なる 3 種類の試験パターン（a）で高温放置試験を行い，累積故障率の時間依存をワイブル分布で示したものである（b）[21]．パターン A は，幅 W 1，長さ 30 μm の配線を上層（M 2）と下層（M 1）に配置した 2 層配線を 0.14 μm 径のビアで直列接続したチェーン構造，パターン B は，幅 3 μm，長さ 20 μm の配線から，幅 0.14 または 0.42 μm，長さ 5 μm の細幅配線が突出した構造の配線が上下層に配置しこれらをビア接続，パターン C は，幅 0.14 または 0.42 μm，長さ 200 μm の配線を上下層に配置し，図のようにビアを接続した．

図5（b）から明らかなように SM 故障は太幅配線（1 μm 以上）で顕著に見られ，幅が広いほど短時間で発生する．ボイドは，ビア内部あるいはビア直下の太幅配線との界面

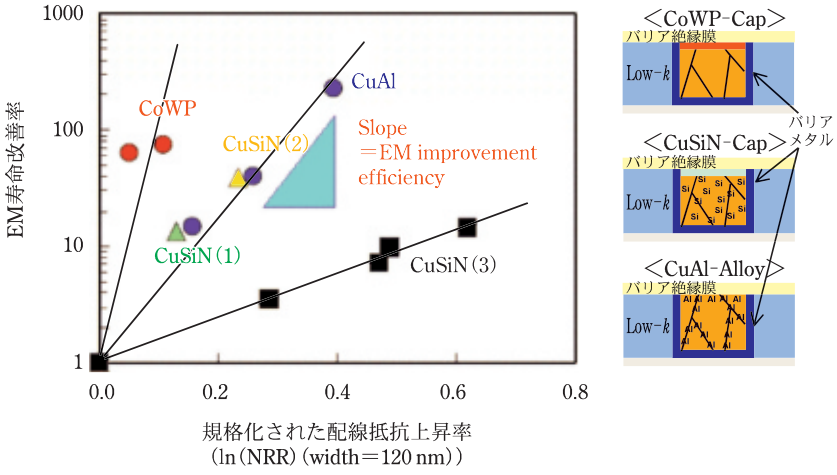

図4　EM 信頼性の改善技術による，配線抵抗上昇率と EM 寿命改善率の関係[17]．

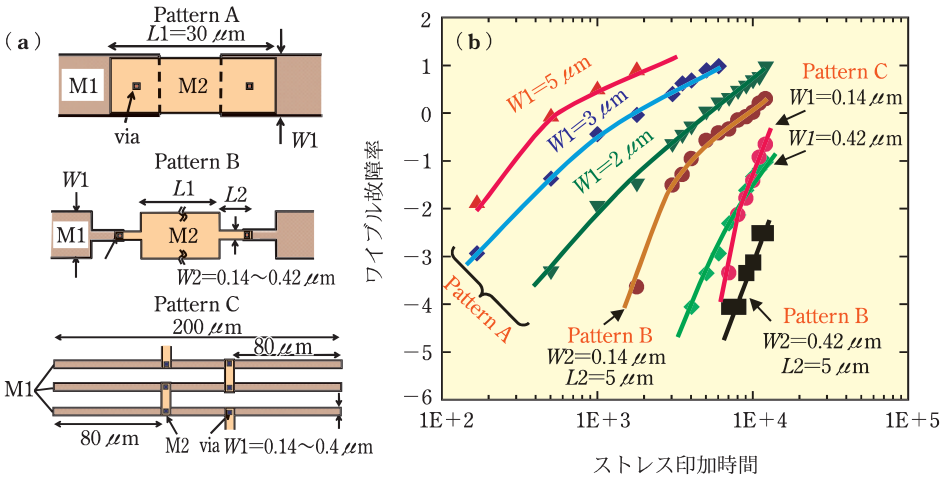

図5　加速劣化試験パターン(a)による SM 故障時間分布の違い(b)[21].

に生じる[21]．太幅配線から突出した細幅配線(パターン B)と接続するビアでも，太幅配線と同様の故障が発生するが，発生までに要する時間は突き出し配線の幅，長さ，太幅配線形状などに依存する．さらにビア径とほぼ同じ幅をもつ細幅配線(パターン C)でも，SM 故障が生じる[22]．ただし，太幅配線の故障モードより潜伏期間が長く，4000～10000 時間を経過後に故障が検出され，その後の故障率は急激に増加する．

ボイド形成のモデルについては以下の報告がある．まず，太幅 Cu 配線中の過剰空孔がビア直下に拡散してボイドを形成する（Active Diffusion Model）[19]．陽電子消滅測定によれば，電解めっきで成膜した Cu 配線中には約 10^{19}cm^{-3} の空孔型欠陥が存在する[23]．ボイドは引張応力勾配に起因する拡散で成長する．ビア直下の粒界にボイド初期核が形成されると，ボイド表面（応力ゼロ）の Cu が粒界に沿って高応力領域に移動し，ボイドが成長する[24]．空孔供給と応力緩和に寄与できる十分な体積と，拡散速度の大きな移動経路がボイド成長に必要と考えられる．

プロセス的な対策として，バリアメタルの成膜条件，バリア絶縁膜の前処理，界面制御，メタルキャップ化，めっき Cu の成膜・アニール条件が試みられている．これらは界面での Cu の動きやすさを抑制するもので，前述の EM 対策と同じ方針である．しかし，バリア絶縁膜/Cu 界面のプロセスが EM と SM に相反する効果を及ぼす報告例[22]もあり，ボイド成長に関して不明な点も多い．また，加速試験や寿命推定方法に関する統一的な理解も不十分なため，太幅配線や突出し細幅配線に接続するビアを複数個に増やして，配線レイアウト上の対策が行われている[25]．

4.　経時絶縁破壊（TDDB）

時間依存性のある絶縁破壊現象 TDDB は，配線の微細化，絶縁膜の Low-k 化に伴って深刻な問題となっている．絶縁破壊現象は通常電界依存タイプが知られており，電界を徐々に増加していくと，ある電界で急激に電界破壊を起こす．一方 TDDB は瞬間的な絶縁破壊を起こさない低い電界でも，その電界をある時間印加し続けると，リークが増え絶縁破壊を起こす現象である．ゲート酸化膜のように均一な薄い絶縁膜での TDDB 現象については，その故障モードや破壊メカニズムについて多くの報告があり，Cu/Low-k 配線の TDDB 故障モデルも当初はその延長線上で，Low-k 膜中の絶縁破壊現象として検討された[26]．しかし図 2 の断面図からも明らかなように，絶縁膜は均一ではなく，バリア絶縁膜/(ハードマスク)/Low-k 膜の界面が隣接配線間の電界と並行に存在する．また CMP 研磨面も電界と並行なため，TDDB 信頼性はダマシン加工プロセスの影響を強く受ける．

TDDB 信頼性では，まず所定の加速温度下で近接配線間に比較的高い電圧を加え，絶縁破壊までの時間と印加電界の関係を求め，次いで実際に使用する電界強度に外挿して寿命を推定する．TDDB 加速試験による破壊箇所は，そのほとんどが Low-k 膜とバリア絶縁膜との界面である[27,28]．またバリア絶縁膜成膜前の表面清浄化で信頼性が向上するという報告や[27]，Cu 配線を覆うバリアメタルやバリア絶縁膜との界面を制御することで EM，SM のみならず TDDB 寿命も改善することから[10,14]，Low-k 膜/バリア絶縁膜界面のリーク経路や Cu 表面での Cu の動きやすさが TDDB 信頼性を支配していると考えられる．

外挿で求められる寿命は，絶縁破壊時間と電界強度との関係を記述するモデル式で大きく変わる．Chen らは Cu/Low-k 配線の TDDB 寿命の電界依存モデルとして，一般に用いられている E モデル（寿命の対数が E に線形比例）よりも，$\sqrt{E}$ モデルが実験データによく合うことを報告している[28]．その破壊モデルでは，まず絶縁耐性が弱い Low-k 膜/バリア絶縁膜界面をショットキー放出（Schottky Emission），あるいはプール・フレンケル伝導（Poole Frenkel Conduction）で電子が移動し，高電界下で生じた過剰エネルギーが陽極側の Cu 配線内に渡され，Cu のイオン化が促進される．次いで生成された Cu イオンは Low-k 膜/バリア絶縁膜界面に沿って絶縁膜中に侵入し，電気的短絡が引き起こされると考えられている[28]．

TDDB 信頼性問題は，今後ますます深刻になると予想される．それは配線間隔がスケーリング則で狭くなるだけでなく，ライン状配線パターンのエッジ形状の微細な凹凸（Line Edge Roughness : LER）に起因する局所的な配線間隔のゆらぎで局所的な電界集中の影響が顕著になるためである[29]．加工プロセスの改善だけでは対応困難になると考えられ，より正確な TDDB 寿命の評価と予測を行うため

に，電界加速性などの物理モデルに関する検討がますます重要となる．

5. むすび

微細化が進むCu/Low-k多層配線の信頼性に関し，代表的な故障モードであるエレクトロマイグレーション（EM），ストレスマイグレーション（SM），経時絶縁破壊（TDDB）のメカニズムや物理モデルと対策プロセスの現状を概括した．故障モードごとに原子移動を引き起こす駆動力はそれぞれ異なるが，その本質的な要因はCu配線を覆う界面や粒界での原子の動きやすさや，バリア絶縁膜/Low-k膜界面を介した伝導，イオンドリフト現象である．今後のLSI配線の信頼性向上やより正確な寿命予測に向け，表面・界面を介した原子輸送についてのさらなる理解が望まれる．

文　献

1) 大崎明彦：応用物理 **72**, 1162 (2003).
2) 河崎尚夫：応用物理 **68**, 1226 (1999).
3) G. Wang, C. Merrill, J.-H. Zhao, S. K. Groothuis, and P. S. Ho : IEEE Trans. Device and Materials Reliability **3**, 119 (2003).
4) C.-K. Hu, L. Gignac, and R. Rosenberg : Microelectronics Reliability **46**, 213 (2006).
5) M. W. Lane, E. G. Liniger, and J. R. Lloyd : J. Appl. Phys. **93**, 1417 (2003).
6) A. Sakata, S. Yamashita, S. Omoto, M. Hatano, J. Wada, K. Higashi, H. Yamaguchi, T. Yosho, K. Imamizu, H. Kaneko *et al*.: *Proc. of IITC, San Francisco, 2006*, p. 101.
7) H. Kitada, T. Suzuki, S. Akiyama, and T. Nakamura : Jpn. J. Appl. Phys. **48**, 04c026 (2009).
8) C.-C. Yang, T. Spooner, S. Ponoth, K. Chanda, A. Simon, C. Lavoie, M. Lane, C.-K. Hu, E. Liniger, D. Edelstein *et al*.: *Proc. of IITC, San Francisco, 2006*, p. 187 (2006).
9) T. Ishigami, T. Kurokawa, Y. Kakuhara, B. Withers, J. Jacobs, A. Kolics, I. Ivanov, M. Sekine, and K. Ueno : *Proc. of IITC, 2004*, p. 75.
10) M. Tagami, N. Furutake, N. Inoue, E. Nakazawa, K. Arita, Y. Hayashi *et al*.: *Proc. of IITC, Sappro, 2009*, p. 11 (2009).
11) P. Dumont-Girard, L. G. Gosset, S. Chhun, M. Juhel, V. Girault, G. Bryce, C. Prindle, and J. Torres : *Proc. of IITC, San Francisco, 2005*, p. 132.
12) J. Koike and M. Wada : Appl. Phys. Lett. **87**, 041911 (2005).
13) T. Usui, H. Nasu, J. Koike, M. Wada, S. Takahashi, N. Shimizu, T. Nishikawa, M. Yoshimaru and H. Shibata : *Proc. of IITC, San Francisco, 2005*, p. 188.
14) H. Kudo, M. Haneda, T. Tabira, M. Sunayama, N. Ohtsuka, N. Shimizu, H. Ochimizu, A. Tsukune, T. Suzuki, H. Kitada *et al*.: *Proc. of IITC, San Francisco, 2008*, p. 117.
15) S. Yokogawa and H. Tsuchiya : J. Appl. Phys. **101**, 013513 (2007).
16) A. Isobayashi, Y. Enomoto, H. Yamada, S. Takahashi and S. Kadomura : *Tech. Digest of IEDM 2004, San Francisco, 2004*, p. 953.
17) S. Yokogawa, K. Kikuta, H. Tsuchiya, T. Takewaki, M. Suzuki, H. Toyoshima, Y. Kakuhara, N. Kawahara, T. Usami, M. Sekine et al. : IEEE Trans. Electron Devices **55**, 350 (2008) を基にSTRJ-WG4にて加筆．以下のサイトにて公開 http://strj-jeita.elisasp.net/strj/index.html
18) H. Niwa, H. Yagi, H. Tsuchikawa, and M. Kato : J. Appl. Phys. **68**, 328 (1990).
19) E. T. Ogawa, J. W. McPherson, J. A. Rosal, K. J. Dickerson, T.-C. Chiu, L. Y. Tsung, M. K. Jain, T. D. Bonifield, J. C. Ondrusek and W. R. McKee : *Proc. of IRPS, 2002*, p. 312.
20) T. Suzuki, S. Ohtsuka, A. Yamanoue, T. Hosoda, T. Khono, Y. Matsuoka, K. Yanai, H. Matsuyama, T. Nakamura, H. Yagi *et al*.: *Proc. of IITC, 2002*, p. 229.
21) T. Suzuki, T. Nakamura, Y. Mizushima, T. Kouno, M. Shiozu, S. Otsuka, T. Hosoda, H. Matsuyama, and K. Shono : J. Appl. Phys. **101**, 044513 (2007).
22) T. Kouno, T. Suzuki, S. Otsuka, T. Hosoda, T. Nakamura, Y. Mizushima, M. Shiozu, H. Matsuyama, K. Shono, M. Miyajima *et al*.: *Tech. Digest of IEDM, Washington, D. C., 2005*, p. 187.
23) A. Uedono, T. Suzuki and T. Nakamura : J. Appl. Phys. **95**, 913 (2004).
24) H. Tsuchikawa, Y. Mizushima, T. Nakamura, T. Suzuki and H. Nakajima : Jpn. J. Appl. Phys. **45**, 714 (2006).
25) G. D. R. Hall, D. D. J. Allman, and H. D. Bhatt : *Proc. of IRPS, Arizona, 2008*, p. 392.
26) E. T. Ogawa, J. Kim, G. S. Haase, H. C. Mogul, and J. W. McPherson : *Proc. of IRPS, 2003*, p. 166 (2003).
27) D. Oshida, T. Takewaki, M. Iguchi, T. Taiji, T. Morita, Y. Tsuchiya, H. Tsuchiya, S. Yokogawa, H. Kunishima, N. Okada *et al*.: *Proc. of IITC, San Francisco, 2008*, p. 222.
28) F. Chen, O. Bravo, K. Chanda, P. McLaughlin, T. Sullivan, J. Gill, J. Lloyd, R. Kontra, and J. Aitken : *Proc. of IRPS, 2006*, p. 46.
29) M. Vilmay, D. Roy, C. Monget, F. Volpi, and J.-M. Chaix.: *Proc. of IRPS, Sappro, 2009*, p. 606.

(2009年6月19日　受理)

中村　友二（なかむら　ともじ）

1984年東京大学大学院工学系研究科電子工学専攻博士課程修了．同年(株)富士通研究所に入社．化合物半導体の評価技術，ULSI多層配線の材料・プロセス，評価，信頼性技術の研究・開発に従事．現在，基盤技術研究所に所属．工学博士．

鈴木　貴志（すずき　たかし）

1993年東京大学大学院工学系研究科電子工学専攻博士課程修了．同年(株)富士通研究所に入社．III-V族化合物半導体結晶の研究，先端ULSIの多層配線技術や信頼性保証技術の研究・開発に従事．現在，基盤技術研究所　新材料研究部に所属．工学博士．