

論文 / 著書情報
Article / Book Information

題目(和文)	
Title(English)	An Ultra-Low-Power Miniaturized Atomic Clock Based on CMOS Frequency Probing and Synchronization Loop
著者(和文)	ZhangHaosheng
Author(English)	Haosheng Zhang
出典(和文)	学位:博士(学術), 学位授与機関:東京工業大学, 報告番号:甲第11353号, 授与年月日:2019年12月31日, 学位の種別:課程博士, 審査員:岡田 健一,高木 茂孝,波多野 睦子,徳田 崇,伊藤 浩之,柳町 真也, 五箇 繁善
Citation(English)	Degree:Doctor (Academic), Conferring organization: Tokyo Institute of Technology, Report number:甲第11353号, Conferred date:2019/12/31, Degree Type:Course doctor, Examiner:,,,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	審査の要旨
Type(English)	Exam Summary

論文審査の要旨及び審査員

報告番号	甲第		号	学位申請者氏名		Zhang Haosheng
論文審査 審査員		氏 名	職 名		氏 名	職 名
	主査	岡田 健一	教授	審査員	伊藤 浩之	准教授
	審査員	高木 茂孝	教授		柳町 真也	産業技術総合研究所 主任研究員
		波多野 睦子	教授		五箇 繁善	首都大学東京 准教授
		徳田 崇	教授			

論文審査の要旨（2000 字程度）

本論文は“An Ultra-Low-Power Miniaturized Atomic Clock Based on CMOS Frequency Probing and Synchronization Loop (CMOS 集積回路を用いた超低消費電力小型原子時計)”と題し、英文六章からなっている。

第一章“Introduction (序論)”では、時刻精度に求められる産業的要請について、特に衛星測位システムや次世代の無線通信システムに求められる性能要求の観点から説明し、原子時計の必要性を説いている。また、原子時計の簡単な動作原理と、その劣化要因について、短期安定度と長期安定度にかけて詳述している。

第二章“CPT Interrogated Atomic Clock Operating Principle (CPT 共鳴を用いた原子時計の動作原理)”では、小型な原子時計を実現するための方式として Coherent Population Trapping(CPT)共鳴を用いる方式の原子時計について、その詳細な動作原理や従来方式との違いについて説明している。特に原子時計を構成する各構成部品の性能と、原子時計としての周波数安定度との関係を精査し、具体的な数式モデルにより、各構成部品に必要な性能を明らかにしている。

第三章“Atomic Clock Implementation (原子時計の実装)”では、共同研究プロジェクトとして開発した超低消費電力小型原子時計(Ultra-Low-Power Atomic Clock: ULPAC)の全体構成について紹介するとともに、本学位申請者が作製した回路部分について詳細に説明している。ULPAC は、Cs を封入したガスセルおよび Vertical Cavity Surface Emitting LASER(VCSEL)等により構成される量子部と、それを制御するための制御回路、水晶発振器により構成されている。制御回路は、VCSEL の駆動のための電流バイアス回路、変調のための Phase-Locked Loop(PLL)および Power Amplifier(PA)と、それらを制御するための回路により構成されている。原子時計特有の要求性能として、VCSEL の波長制御のため電流バイアス回路には 0.1μA の電流精度が、変調指数の制御のため PA には 0.01dB の電力精度が、CPT 共鳴周波数の検出のため PLL には 0.3mHz の周波数分解能がそれぞれ必要となることを説明し、従来の回路方式が利用できないことを述べている。本章の後半部分では、必要とされる性能を実現するための回路方式について論じている。可変電流バイアス回路では、電流源をカスコード型にすることで雑音を低減させつつ、アナログ制御ではなくデジタル制御とすることで制御信号側からの雑音感度を低減させる回路方式を提案している。VCSEL 変調用の PA では、従来の減衰器を用いる回路構成ではなく、Class-E 型 PA の電源電圧により出力を精密に制御できる回路方式を提案している。

第四章“Prototype and Evaluation (試作機とその評価)”では、試作した小型原子時計について、CPT 共鳴の Q 値、周波数安定度、VCSEL 駆動電流源の線形性および電流雑音、PLL の位相雑音および周波数制御範囲、PA の出力電力特性等の実測評価結果や、各ブロックでの消費電力の内訳を詳述している。原子時計全体での消費電力は 60mW で、平均化時間 10⁵ 秒でのアラン標準偏差は 2.2×10⁻¹² であり、小型原子時計としては世界最高性能を達成している。

第五章“Ultra-low-power RF Circuit Techniques (低消費電力高周波回路技術)”では、さらなる低消費電力化のための回路技術について議論しており、特に電圧制御発振器について、原子時計の試作機で用いたものは 0.65mW の消費電力であったが、パルス駆動方式とすることで 0.12mW にまで消費電力が削減できることを示している。

第六章“Conclusion and Future Work (結論と展望)”では、本論文で得られた成果をまとめ、今後の研究の展望について論じ、本論文を締めくくっている。

以上を要するに、本論文は超低消費電力小型原子時計を構成するための回路技術について論じたもので、学術上、産業上貢献するところが大きい。よって我々は、本論文が博士(学術)の学位論文として、十分に価値あるものと認める。

注意：「論文審査の要旨及び審査員」は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。