

論文 / 著書情報
Article / Book Information

題目(和文)	SiC-MOSFETを使用した大容量双方向絶縁形DC-DCコンバータの損失低減に関する研究
Title(English)	Study of Power-Loss Reduction in High-Power Bidirectional Isolated DC-DC Converters Using SiC-MOSFETs
著者(和文)	羽根田 峻
Author(English)	Ryo Haneda
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第12081号, 授与年月日:2021年9月24日, 学位の種別:課程博士, 審査員:藤田 英明,千葉 明,萩原 誠,竹内 希,清田 恭平,和田 圭二
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第12081号, Conferred date:2021/9/24, Degree Type:Course doctor, Examiner:,,,,,
学位種別(和文)	博士論文
Type(English)	Doctoral Thesis

東京工業大学工学院電気電子系

<< 博 士 論 文 >>

SiC-MOSFET を使用した
大容量双方向絶縁形 DC-DC コンバータの
損失低減に関する研究

令和3年9月

指導教員 藤田 英明 教授

提 出 者

コース 電気電子コース

氏名 羽根田 峻

目次

第 1 章	序論	1
1.1	本研究の背景	1
1.1.1	双方向絶縁形 DC-DC コンバータ (DAB コンバータ) の名称と効率評価の意義	1
1.1.2	パワー半導体素子と磁気デバイスの低損失化の技術動向	3
1.1.3	電力損失分離の必要性と課題	5
1.1.4	DAB コンバータの技術課題と解決策	7
1.2	本研究の目的と成果	8
1.2.1	本研究の目的	8
1.2.2	本研究の成果	9
1.3	本論文の構成	10
第 2 章	DAB コンバータの技術動向	13
2.1	DAB コンバータの回路方式	13
2.1.1	単相 DAB コンバータ	13
2.1.2	三相 DAB コンバータ	14
2.1.3	直列共振 DAB コンバータ	17
2.1.4	DAB コンバータの回路方式の比較	18
2.2	DAB コンバータの電力変換効率の動向	19
2.3	DAB コンバータの損失低減に向けた課題	22
2.3.1	ZVS の動作原理とターンオン損失の発生原理	22
2.3.2	ZVS 時のターンオフ損失の発生原理	25
2.4	ZVS 時のスイッチング損失の測定	27
2.4.1	全損失・変換効率の測定誤差	29

2.4.2	電流検出遅れによるターンオフ損失の測定誤差	30
2.4.3	ターンオフ損失と測定可能なエネルギーの関係	30
2.5	軽負荷時や昇降圧動作時の低損失化	32
2.5.1	レグ間位相シフト	32
2.5.2	間欠運転	33
2.6	本章のまとめ	34
第 3 章	スイッチング損失の分離	37
3.1	実験システム	37
3.1.1	システム構成	37
3.1.2	全損失と変換効率の定義	40
3.1.3	変換効率	40
3.2	実験結果	40
3.2.1	v_L, v_{tr}, i_m の測定法	40
3.2.2	実験波形	41
3.3	損失分離	42
3.3.1	概要	43
3.3.2	Step 1 : 配線抵抗損失	44
3.3.3	Step 2 : 変圧器鉄損	44
3.3.4	Step 3 : インダクタ鉄損	45
3.3.5	Step 4 : 抵抗損失とスイッチング損失の分離	48
3.3.6	Step 5 : 導通損失, 銅損, 未知損失の算出	48
3.3.7	結果と考察	50
3.4	スイッチング損失の測定誤差	51
3.4.1	電流・電圧の瞬時値積による直接測定	51
3.4.2	提案する全損失からの損失分離	51
3.5	スイッチング損失の分離	52
3.5.1	Bridge 1, 2 のスイッチング電流の比較	52
3.5.2	スイッチング損失とスイッチング電流の関係	53
3.5.3	スイッチング損失と直流電圧の関係	55
3.6	温度による損失測定と比較	58
3.6.1	温度による SiC モジュールの損失測定	58

3.6.2	分離結果と温度による測定値の比較	61
3.7	本章のまとめ	64
第4章	軽負荷時の損失低減	67
4.1	効率測定用のテストベンチ	67
4.2	連続運転の動作原理	69
4.3	実現可能な間欠運転の4種類の制御法	70
4.4	電流不連続モード (DCM) 間欠運転	72
4.5	電流連続モード (CCM) 間欠運転	73
4.5.1	DCM, CCM 間欠運転と研究業績との対応関係	73
4.5.2	CCM 間欠運転の動作原理	74
4.6	スイッチング損失の推定	75
4.7	最適なスイッチング周波数の選定	76
4.8	実験波形と変換効率	78
4.8.1	実験波形	78
4.8.2	全損失と変換効率	81
4.9	間欠運転による広範囲な出力領域の高効率化	83
4.10	過渡特性	84
4.11	間欠運転時の電圧リップル	87
4.11.1	実験検討	87
4.11.2	理論検討	87
4.12	間欠運転時の騒音	88
4.13	変換効率の動向と将来予測	89
4.14	本章のまとめ	92
第5章	昇降圧動作時の損失低減	95
5.1	一般的な位相シフト制御の動作原理	95
5.1.1	ブリッジ間の位相シフト制御 (Method I)	96
5.1.2	高圧側ブリッジのレグ間位相シフト制御 (Method II)	97
5.2	昇降圧動作時の効率測定用のテストベンチ	99
5.3	実験波形	100
5.4	損失分離の手順	102

5.5	インダクタ鉄損	103
5.6	損失分離結果	104
5.7	本章のまとめ	106
第 6 章	結論	107
6.1	本研究の成果	107
6.2	本研究の技術的意義	109
6.3	今後の展望	109
	参考文献	111
	研究業績	125
	謝辞	127

表目次

1.1	スイッチング損失の測定・推定法の比較	6
2.1	図 2.1 の 3 種類の DAB コンバータの回路方式による比較	18
3.1	図 3.1 の 750-V 100-kW 16-kHz DAB コンバータの実験定数	38
3.2	図 3.1 の 750-V 100-kW 16-kHz DAB コンバータの冷却システム	39
3.3	1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールの電気的特性（三菱電機, FMF400BX-24A） [97]	39
3.4	図 3.4 のインダクタ鉄損（1 個当たり）の推定値の比較	47
3.5	$E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}, f_{\text{sw}} = 16 \text{ kHz}$ での分離したレグ当たりのスイッチング損失の比較	55
3.6	図 3.14 の $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}, f_{\text{sw}} = 16 \text{ kHz}$ でのスイッチング電流 $I_{\text{sw}} = 150 \text{ A}$ で等しい場合の実験値の比較	56
3.7	$E_1 = E_2 = 750 \text{ V}, 100 \text{ kW}, 16 \text{ kHz}, I_{\text{rms}} = 147 \text{ A}$ での温度から測定した SiC モジュールの損失	62
3.8	図 3.23 の $E_1 = E_2 = 750 \text{ V}, 100 \text{ kW}, 16 \text{ kHz}$ でのサージ振動に起因する損失	64
4.1	図 4.1 の 850-V 100-kW 16-kHz DAB コンバータの実験定数	68
4.2	$E_1 = E_2 = 850 \text{ V}, P = 100 \text{ kW}$ でのスイッチング周波数変化時の変換効率の比較	76
4.3	100-kW DAB コンバータの変換効率の比較と将来予測	89
5.1	図 5.4 の 100-kW 16-kHz DAB コンバータの実験定数	100
5.2	ブリッジ間の位相シフト制御適用時と高圧側ブリッジ (Method I) のレグ間位相シフト制御 (Method II) 適用時の $E_1 = 750 \text{ V}, E_2 = 850 \text{ V}, 100 \text{ kW}, 16 \text{ kHz}$ での実験値比較	105

目次

1.1	DAB コンバータの基本回路（変圧器巻数比 1 : 1）	2
1.2	DAB コンバータの直流-直流変換効率 99.3%の意義	2
1.3	重量 26 kg の珪素鋼板を使用した単相 100-V 3-kVA 50-Hz 変圧器（左側） と重量 11 kg のファインメットを使用した単相 750-V 100-kVA 16-kHz 変 圧器（右側）の外観	4
1.4	2 種類の全損失の測定法	6
1.5	DAB コンバータの昇圧動作時 ($E_1 < E_2$) の入出力のブリッジ変換器の損 失の関係（変圧器巻数比 1 : 1）	7
2.1	3 種類の代表的な DAB コンバータの回路方式（変圧器巻数比 1 : 1）	14
2.2	図 2.3 に関する単相 DAB コンバータ	15
2.3	図 2.2 の単相 DAB コンバータの $E_1 = E_2$ での理論波形の一例	15
2.4	図 2.5 に関する三相 DAB コンバータ	16
2.5	図 2.4 の三相 DAB コンバータの $E_1 = E_2$ での理論波形の一例	16
2.6	図 2.7 に関する直列共振 DAB コンバータ	17
2.7	図 2.6 の直列共振 DAB コンバータの $E_1 = E_2$ での理論波形の一例	17
2.8	大容量（10 kW 以上）DAB コンバータの定格時の直流-直流電力変換効率 の動向	20
2.9	図 2.2 の出力電力変動時と負荷電圧変動時の理論波形	22
2.10	図 2.2 の DAB コンバータの Bridge 1 のデッドタイム期間前後の動作モード	23
2.11	図 2.10 の MOSFET Q_2, Q_3 のドレイン-ソース間電圧の理論波形	24
2.12	図 2.2 の Bridge 1 の Q_1, Q_4 ターンオフ前後の動作モード	26
2.13	図 2.12 の Q_1 ターンオフ時の理論波形	27
2.14	2 種類の電力変換効率の測定法	29

2.15	図 2.12 で電流検出遅れが発生した場合の理論波形	31
2.16	図 2.15 の電流検出遅れに対する ZVS 時のターンオフ損失の測定誤差 . . .	31
2.17	図 2.2 の $E_1 < E_2$ での入出力の両方のブリッジのレグ間位相シフト制御適 用時の理論波形	32
2.18	間欠運転の制御概念	33
3.1	$E_1 = E_2 = E$ での 750-V 100-kW 16-kHz DAB コンバータのテストベンチ	38
3.2	図 3.1 のテストベンチと測定機器の外観	39
3.3	図 3.1 の v_L, v_{tr} の測定環境	41
3.4	図 3.1 の $E_1 = E_2 = 750$ V でのターンオフ時の電流を等しく設定した場合 の実験波形	42
3.5	$E_1 = E_2$ での損失分離手順	43
3.6	正弦波でのインダクタ・変圧器の誘導起電力，励磁電流の理論波形 . . .	44
3.7	センダストインダクタのインピーダンス，位相の周波数特性	46
3.8	$E_1 = E_2 = 750$ V, $P = 100$ kW, $f_{sw} = 16$ kHz での損失分離結果	49
3.9	$E_1 = E_2 = 750$ V, $f_{sw} = 16$ kHz での出力電力に対する全損失と損失分離結果	50
3.10	$E_1 = E_2 = 750$ V, $f_{sw} = 16$ kHz での出力電力に対する Bridge 1, 2 のスイッ チング電流	52
3.11	図 3.1 の $E_1 = E_2 = 750$ V, $f_{sw} = 16$ kHz での位相シフト期間の時間軸拡大 波形	53
3.12	$E_1 = E_2 = 750$ V, $f_{sw} = 16$ kHz でのスイッチング電流に対する分離したレ グ当たりのスイッチング損失	54
3.13	図 3.1 の MOSFET Q_4 のドレイン-ソース間電圧 $v_{ds,4}$ とドレイン電流 $i_{d,4}$.	56
3.14	$I_{sw} = 150$ A, $f_{sw} = 16$ kHz での Bridge 1 の MOSFET Q_4 ターンオフ時のド レイン-ソース間電圧とドレイン電流の実験波形	57
3.15	図 3.14 の Mode II の等価回路	58
3.16	図 3.1 のテストベンチの SiC モジュール，ヒートシンク，冷却ファン， サーミスタの配置	59
3.17	SiC モジュールの温度-損失特性の測定回路	59
3.18	図 3.17 で測定した SiC モジュールの温度-損失特性	59
3.19	図 3.17 で測定した SiC モジュールのオン抵抗と導通損失の温度依存性 .	60

3.20 $E_1 = E_2 = 750 \text{ V}$, 100 kW, 16 kHz での 3 時間の連続運転試験時の SiC モジュールの温度	60
3.21 図 3.8 の $E_1 = E_2 = 750 \text{ V}$, 100 kW, 16 kHz での周波数に比例する損失の内訳	62
3.22 図 3.1 の Q_4 のドレイン-ソース間電圧 $v_{ds,4}$ と Leg B の PN 間電圧 $v_{PN,B}$.	63
3.23 図 3.1 の $E_1 = E_2 = 750 \text{ V}$, 16 kHz, 100 kW での Q_4, Q_8 スイッチング時のドレイン-ソース間電圧と PN 間電圧の実験波形	63
4.1 $E_1 = E_2 = E$ での 850-V 100-kW 16-kHz DAB コンバータのテストベンチ	68
4.2 双方向絶縁形 DC-DC コンバータの基本回路構成	69
4.3 Bridge 1 の 4 つのスイッチングモード	69
4.4 理論的に実現可能な 4 種類の間欠運転の制御法	71
4.5 DCM 間欠運転の 1 間欠周期の理論波形 ($E_1 = E_2 = E$)	72
4.6 CCM 間欠運転の 1 間欠周期の理論波形 ($E_1 = E_2 = E$)	73
4.7 図 4.1 の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での出力電力に対するスイッチング損失の推定値	75
4.8 連続運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での実験波形	77
4.9 図 4.8 の MOSFET ターンオン時の時間軸拡大波形	78
4.10 DCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 10 \text{ kW}$ での実験波形 ($I_{rms} = 23 \text{ A}$, $P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 2.48$, $P_{loss} = 164 \text{ W}$, $\eta = 98.39\%$)	79
4.11 CCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 10 \text{ kW}$ での実験波形 ($I_{rms} = 36 \text{ A}$, $P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 2.26$, $P_{loss} = 85 \text{ W}$, $\eta = 99.16\%$)	80
4.12 CCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 3 \text{ kW}$ での実験波形 ($I_{rms} = 1 \text{ A}$, $P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 9.74$, $P_{loss} = 42 \text{ W}$, $\eta = 98.62\%$)	81
4.13 $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での連続運転と間欠運転時の全損失の測定値	82
4.14 $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での連続運転と間欠運転時の変換効率の測定値	82
4.15 ドレインソース間合成容量 C_{all} と直流電圧 E による軽負荷時と定格時の損失の変化	84
4.16 $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での 1 ms の出力電力 $-100 \text{ kW} \sim 100 \text{ kW}$ 反転動作時の過渡特性の実験波形	84
4.17 $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での $31.25 \mu\text{s}$ の出力電力 $-100 \text{ kW} \sim 100 \text{ kW}$ 反転動作時の過渡特性の実験波形	85

4.18	CCM 間欠運転時の直流キャパシタの電圧リップル測定用のテストベンチ ($L_{dc,1} = 40 \mu\text{H}$, $L_{dc,2} = 8 \mu\text{H}$)	86
4.19	CCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 10 \text{ kW}$ での電圧リ プルの実験波形 ($P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 2.26$)	86
4.20	間欠運転時の等価周波数	88
4.21	100-kW DAB コンバータの定格 100 kW での損失分離結果の比較	90
4.22	変換効率 99.5%以上の達成による技術的価値	91
5.1	図 5.2, 5.3 に関する DAB コンバータの基本回路	96
5.2	$E_1 < E_2$ でのブリッジ間の位相シフト制御適用時の理論波形	97
5.3	$E_1 < E_2$ での高圧側ブリッジのレグ間位相シフト制御適用時の理論波形	98
5.4	昇降圧動作時の効率測定が可能な 100-kW 16-kHz DAB コンバータのテス トベンチ	99
5.5	図 5.4 の DAB 1, 2 にブリッジ間の位相シフト制御を適用した場合の $E_1 =$ 750 V , $E_2 = 850 \text{ V}$, $P_1 = 100 \text{ kW}$ での実験波形	101
5.6	図 5.5 の位相シフト期間の時間軸拡大波形	102
5.7	図 5.4 の DAB 1 に高圧側ブリッジのレグ間位相シフト制御を, DAB 2 に ブリッジ間の位相シフト制御を適用した場合の $E_1 = 750 \text{ V}$, $E_2 = 850 \text{ V}$, $P_1 = 100 \text{ kW}$ での DAB 1 の実験波形 ($I_{rms} = 146 \text{ A}$, $\delta_1 = 9.1^\circ$, $\phi_1 = 20.1^\circ$, $P_{loss} = 1056 \text{ W}$, $\eta = 98.96\%$, DAB 2 の波形は図 5.5(b) と同様)	103
5.8	$E_1 \neq E_2$ での損失分離手順	104
5.9	図 5.5 のブリッジ間の位相シフト制御 (Method I) 適用時と図 5.7 の高圧 側ブリッジのレグ間位相シフト制御 (Method II) 適用時の DAB 1 の $E_1 =$ 750 V , $E_2 = 850 \text{ V}$, 100 kW, 16 kHz での損失分離結果	104

第 1 章

序論

1.1 本研究の背景

脱炭素社会を目指す国際的な協定である「パリ協定」が、2020 年から本格的に運用されている。これに対して我が国は、「2050 年までに 80 %の温室効果ガスの排出削減を目指す」という目標を掲げている [1]。これを実現するための重要な取り組みとして、太陽光・風力などの再生可能エネルギーの主力電源化，電気自動車・航空機・船舶などの電動化の普及が挙げられ，このためにはパワーエレクトロニクス（パワエレ）技術が必要不可欠である。これは，パワー半導体素子のスイッチング動作を活用することにより，電力機器の省エネルギー化や小型・軽量化を可能にする実用的な技術である [2]。パワエレ機器では，特にパワー半導体素子と磁気デバイスが重要な役割を担う。

1.1.1 双方向絶縁形 DC-DC コンバータ（DAB コンバータ）の名称と効率評価の意義

パワー半導体素子や磁気デバイスの低損失化に伴って，電気自動車のバッテリー充放電システム，太陽光・風力発電システムなどに応用される直流-直流電力変換器である双方向絶縁形 DC-DC コンバータが注目されている。図 1.1 に電氣的絶縁と電圧整合を目的とした小型・軽量の間周波変圧器（巻数比 1:1）を使用した双方向絶縁形 DC-DC コンバータの基本回路構成を示す。この回路はその機能から双方向絶縁形 DC-DC コンバータ，回路構成からは Dual-Active-Bridge (DAB) コンバータとも呼ばれている。本論文では，略して DAB コンバータと呼ぶ。2 台の单相ブリッジ変換器を中間周波変圧器と外付けインダクタを介して接続する左右対称の回路構成に特長がある。ブリッジ間に位相差を設けることで，スイッチング損失を低減可能な零電圧スイッチング (ZVS:

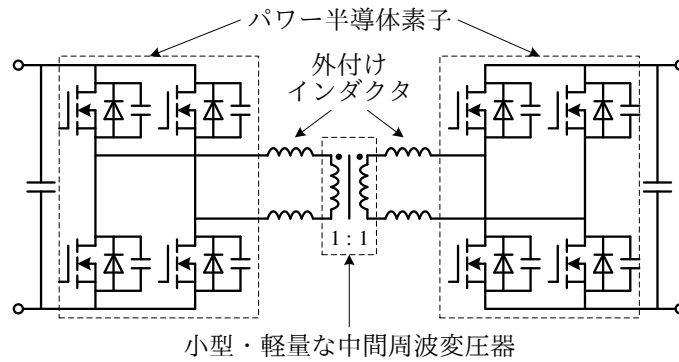


図 1.1: DAB コンバータの基本回路 (変圧器巻数比 1 : 1)

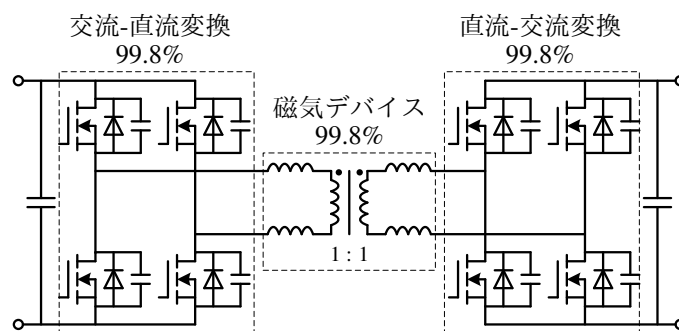


図 1.2: DAB コンバータの直流-直流変換効率 99.3%の意義

Zero-Voltage Switching) を容易に行えるため、大電力用途に適している [3–10]。

10 kW 以上の大容量 DAB コンバータの効率評価を実施している研究機関は本学（東工大）、ヨーロッパの RWTH Aachen University, ETH Zurich, アメリカの The University of Texas at Austin, オランダの Delft University, Eindhoven University の 6 大学のみである。本論文では、SiC-MOSFET モジュールとファインメット変圧器を使用した 850-V 100-kW 16-kHz 非共振形・単相 DAB コンバータのテストベンチにより、定格 100 kW で変換効率 99.3% を達成し、筆者が調査した限り、現時点での世界最高効率である。DAB コンバータの直流-直流電力変換効率 99.3% ということは、図 1.2 に示すように直流-交流変換、磁気デバイス、交流-直流変換の 3 つのステージに分けて考えると、各段では 99.8% もの超高効率動作の実現を意味する。大容量 100 kW テストベンチを使用して詳細な効率評価を行った例は筆者が知る限り他になく、さらなる高効率化を目指して大容量 DAB コンバータの効率評価を行うことは学術的・技術的に意義がある。

1.1.2 パワー半導体素子と磁気デバイスの低損失化の技術動向

パワエレ機器の主要部品であるパワー半導体素子とインダクタや変圧器などの磁気デバイスの低損失化に関する最新の技術動向を述べる。

■パワー半導体素子 従来は大電力用のパワー半導体素子として Si (Silicon) を材料とした IGBT (Insulated Gate Bipolar Transistor) が主流であったが、近年では低損失なワイドバンドギャップ半導体である SiC (Silicon Carbide) を材料とした MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) の導入が増えてきている [11,12]。以下に日本での代表的な SiC-MOSFET モジュールの導入例を要約する。

1. 2012 年: 三菱電機は東京メトロ銀座線の鉄道車両用主回路システムに Si-IGBT と SiC-SBD (Schottky Barrier Diode) のハイブリッド SiC モジュールを適用し、消費電力量 38.6%低減を実証した [13]。
2. 2015 年: 三菱電機は小田急電鉄車両の鉄道車両用主回路システムに SiC-MOSFET と SiC-SBD のフル SiC モジュールを適用し、全体として約 40%の省エネ効果を実証した [14]。

さらに、国家プロジェクトとしても SiC デバイスの実用化に取り組んできた [15]。

MOSFET は IGBT が原理的に有するテール電流が存在しないため、スイッチング損失の低減が可能であり、高周波動作に適している。SiC は Si に比べて、絶縁破壊電界強度が約 10 倍であるため、高耐圧化が容易である。また、MOSFET のチャンネル長を短くできることから、オン抵抗低減により導通損失の低減が可能となる。IGBT は原理的にビルトイン電圧を有するが、MOSFET はオン抵抗により導通損失が決定するため、広範囲な出力領域で低損失化が可能である。これらのことから SiC と MOSFET の組み合わせにより、高耐圧で低損失な半導体素子が実現可能である。SiC-MOSFET モジュールは、現在 1.2 ~ 3.3 kV 耐圧までの製品が市販されており、さらに 6.5 kV 耐圧のモジュールの開発が進んでいる [16]。近年では、従来のプレーナゲート構造 SiC-MOSFET に代わるトレンチゲート構造 SiC-MOSFET の開発が進められている。トレンチゲート構造はウエハの溝にゲート電極を埋め込んだ構造であり、従来のプレーナゲート構造に比べて、面積を小さくできるため、オン抵抗をさらに 50%削減できることと [17]、ドレイン-ゲート間の帰還容量が減少することにより、スイッチング損失が 50%削減できることが報告されている [18]。これらの報告例と、SiC-MOSFET は Si-IGBT に比べて発展途上であることから、将来的に損失が半分以下になることは現実的である。

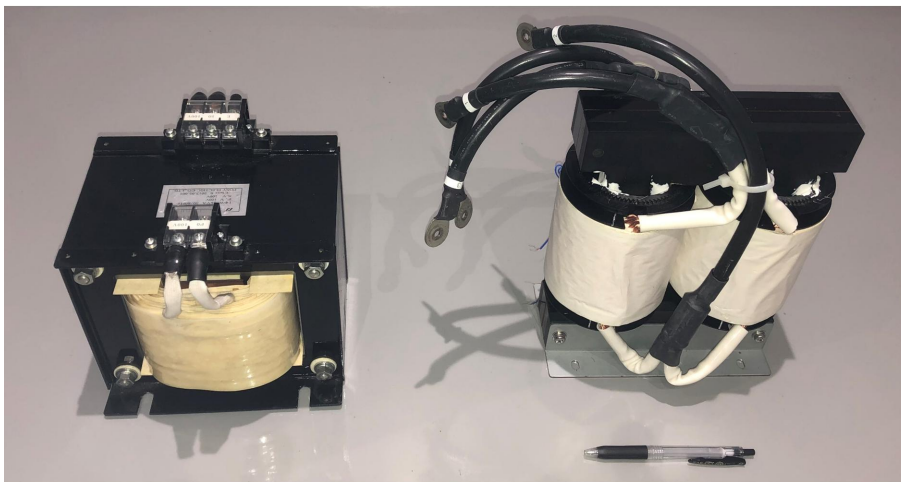


図 1.3: 重量 26 kg の珪素鋼板を使用した单相 100-V 3-kVA 50-Hz 変圧器（左側）と重量 11 kg のファインメットを使用した单相 750-V 100-kVA 16-kHz 変圧器（右側）の外観

■磁気デバイス パワエレ機器に欠かせない要素としてインダクタや変圧器などの磁気デバイスがある。インダクタはエネルギー蓄積要素として、変圧器は電氣的絶縁と電圧整合の手段として機能する。インダクタは鉄心にギャップを設け、磁気抵抗を大きくすることで、エネルギーの蓄積を可能にする。一方、変圧器は鉄心のギャップは不要で、磁気抵抗を可能な限り小さくすることで、一次側から二次側にエネルギーを伝えやすくする。これらの素子はスイッチング周波数を数十～数百 kHz まで引き上げることで、最大磁束密度を低減できるため、小型・軽量化を図ることができる [19]。高周波用途のインダクタ鉄心構造として従来は Mn-Zn フェライトなどの積層鉄心が主流であったが、Fe-Si-Al 合金（Magnetics, 商品名「センダスト」）[20] や Fe 基金属ガラス合金（アルプスアルパイン, 商品名「リカロイ」）[21] などの圧粉鉄心が注目されている。以下に圧粉鉄心の代表的な特長を要約する。

1. 積層鉄心に比べて原理上うず電流損が小さいため、高周波では低損失なインダクタが実現できる。
2. 多数の粉末間の空間がギャップとして機能する。
3. 粉末を押し固めるため、種々の形状に対応可能である。

リカロイはセンダストに変わる最新の磁性材料であり、鉄心の直流抵抗が高いことから、うず電流損がほとんど発生せず、さらなる低損失化が期待できる [22]。

一方、中間周波変圧器の磁性材料に着目すると、商用周波用途として珪素鋼板、高周

波用途として Mn-Zn フェライトなどが使用されてきたが、近年ではナノ結晶軟磁性材料（日立金属，商品名「ファインメット」）が注目されている。ファインメットの飽和磁束密度はフェライトに比べて約4倍大きく，数十 kHz では低鉄損であるため，大容量変圧器の小型・軽量化に適している [23]。図 1.3 に体積と重量の比較のために変圧比が 1:1 の 2 つの変圧器の外観を示す。左側は珪素鋼板を使用した单相 100-V 3-kVA 50-Hz 変圧器であり，重量は 26 kg である。右側は最新の厚さ 14 μm のファインメット (FT-3TL) を使用した单相 750-V 100-kVA 16-kHz ノーカットコア変圧器であり，重量は 11 kg である。容量が約 33 倍になっているにもかかわらず，重量は 58%もの削減を実現している。さらに，厚さ 14 μm のリボン状の形状がノーカットコア構造を可能にし，カットコア構造に比べて，大幅な損失低減が実現できる [24]。ファインメットは磁化のしやすさを表す透磁率が高い磁性材料であるため，インダクタには適していない。

本論文では，パワエレ機器の低損失化の観点からパワー半導体素子として SiC-MOSFET モジュールを，インダクタのコア磁性材料としてセンダスト，リカロイを，変圧器のコア磁性材料としてファインメットを使用する。

1.1.3 電力損失分離の必要性と課題

電力変換器のさらなる高効率化の可能性を示すためには，支配的な損失要素を明確化する必要がある。特に DAB コンバータの場合には軽負荷時や昇降圧動作時に増大するスイッチング損失を定量的に評価することが必要不可欠である。表 1.1 にスイッチング損失の測定・推定法の比較を示す。スイッチング損失の測定・推定法は以下の 4 種類に大別できる。

1. MOSFET のデータシートからの推定: 一般にダブルパルス試験によるハードスイッチング動作時の結果であり，低損失なスイッチング動作である零電圧スイッチング時には適用できない。
2. 実機のドレイン・ソース間電圧とドレイン電流の瞬時値積による直接測定: スwitchングが高速な SiC-MOSFET の場合，特にプローブの検出遅れの補正が厄介であり [25,26]，測定精度は約 50%で実用的ではない。
3. 温度による間接測定 [26–30]: 測定精度は 10 ~ 20%で，直接測定と比べて高精度な測定が可能であるが，測定時間が長いことや温度測定の基準を固定するために恒温槽などの特別な測定環境が必要である。

表 1.1: スイッチング損失の測定・推定法の比較

手法	精度	課題
データシートからの推定	記載なし	ZVS では適用不可
電流・電圧の瞬時値積による直接測定	約 50%*	ドレイン電流の測定精度
温度による間接測定 [26–30]	約 10 ~ 20%	測定時間が長い 特別な測定環境が必要
高精度に測定した全損失からの損失分離 [31]	約 20%**	インダクタ鉄損の測定精度

* 電流検出遅れ補正精度が立下り時間に対して 10%の場合

** インダクタ鉄損の測定誤差が $\pm 10\%$ の場合

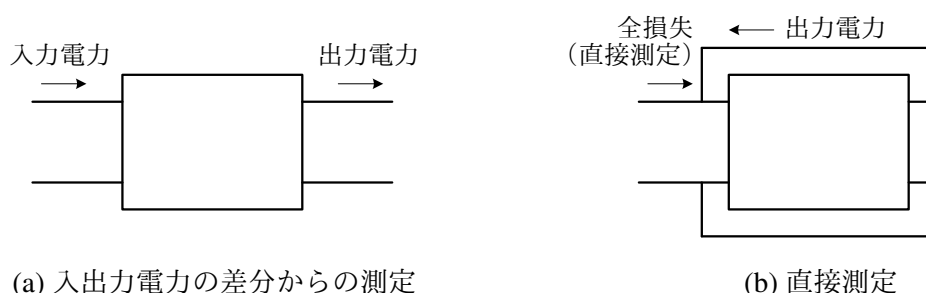


図 1.4: 2 種類的全損失の測定法

- 高精度に測定した全損失からの損失分離 [31]: 温度による間接測定と同程度の測定精度 20%を有し、短時間かつ特別な測定環境なしで測定可能であるため、簡便かつ実用的な手法である。しかし、昇降圧動作時への適用については未検討であった。

図 1.4 に 2 種類的全損失の測定法を示す。図 1.4(a) は入出力電力を個別に測定し、それらの差分から全損失を測定する手法である。全損失の測定誤差は入出力電力の測定精度の差分と入力電力に対する全損失の割合に依存するため、現在入手可能な高精度なパワーアナライザ（電力測定誤差: 0.2% [32]）を使用しても、変換効率が 99.3%の場合、全損失の測定誤差は 57%となり、実用的ではない。図 1.4(b) は入出力の端子を直接接続した構成で、「全損失を直接高精度に測定可能」な点に特長がある [33]。全損失の測定誤差はパワーアナライザの電力測定精度 0.2%となり、高効率な変換効率の評価に適した測定法である。手法 4.は、図 1.4(b) を使用し、「全損失が高精度に測定可能」である特長を活用することで簡便かつ実用的なスイッチング損失の分離を可能にする。

図 1.5 に中間変圧器の巻数比が 1 : 1 の DAB コンバータの昇圧動作時の入出力のブリッジ変換器の損失の関係を示す。昇降圧動作時には入出力のブリッジ変換器の損失が異なるため、[31] で提案された損失分離法ではブリッジ変換器ごとの損失を分離するこ

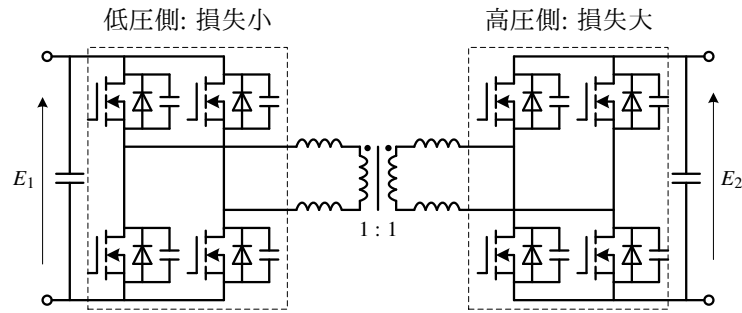


図 1.5: DAB コンバータの昇圧動作時 ($E_1 < E_2$) の入出力のブリッジ変換器の損失の関係 (変圧器巻数比 1:1)

とができない。本論文では、[31] をベースとして、「実用的な昇降圧動作の範囲では、零電圧スイッチング時のスイッチング損失がターンオフ時の電流にのみ依存し、入出力電圧にはほぼ無関係」であることを理論と実験で確認し、昇降圧動作時にも適用可能なスイッチング損失の評価法を提案する。

1.1.4 DAB コンバータの技術課題と解決策

DAB コンバータには以下の 2 点の技術課題が以前から指摘されている。

1. 軽負荷時の損失増大: 日本での太陽光発電の設備利用率は 15.9% [34], 風力発電の場合、陸上で 20%, 洋上で 30% [35] である。これらの応用を想定した場合、DAB コンバータは軽負荷動作が要求され、電力損失は定格動作時に比べて増大することが知られている [36,37]。これはスイッチング損失を低減可能な零電圧スイッチングが不完全あるいは不能となることで、MOSFET のターンオン損失が増大するためである。
2. 昇降圧動作時の損失増大: 高圧 DC グリッド間の接続 [38], モータドライブ [9,39], Solid-State Transformer (SST) [40–42] などの応用として、複数の DAB コンバータをカスケード接続した高圧マルチレベル変換器として使用される場合には、各 DAB コンバータの入出力電圧が一致する。このような動作条件では、変換効率が最大となる。一方、バッテリー充放電システムなどの応用では DAB コンバータは昇降圧動作が要求され、その場合の電力変換効率は入出電圧が等しい場合に比べて低下することが知られている [43–46]。これは高圧側の MOSFET のターンオフ時のスイッチング電流が上昇し、ターンオフ損失が増大するためである。

軽負荷時や昇降圧動作時の低損失化を実現するために大きく以下の2つの手法が報告されている。

1. レグ間の位相シフト [5,43,47–63]: DAB コンバータのブリッジ間の位相シフトに加えて、レグ間の位相シフトを適用した制御法であり、インバータの制御法として古くから知られる one-pulse PWM を適用することと同義である。しかし、制御変数と制御パターンが増大するため、制御アルゴリズムが複雑である。
2. 間欠運転 [64–74]: 電力伝送休止期間を設け、伝送電力を平均的に調整しようとする制御概念であり、制御アルゴリズムが単純で、軽負荷時でもスイッチング損失を低減可能な点に特長がある。この制御概念は通信分野で古くから使用されているデータ転送方式である「バーストモード」と同義である。英語で“burst”は「破裂する、爆発する」という意味であり、通信分野では一度に複数のパルス状のデータを「一括」で転送するという概念として使用されている [75,76]。本論文で提案する手法は電力を送る動作と休む動作が1周期ごとに交互に行われることから、より適切な用語として「間欠運転」(intermittent operation)を使用する。しかし、従来の電流不連続モード間欠運転では、電力伝送の開始時と終了時のスイッチング損失が低減できる可能性が残されていた [70,74,77]。

1.2 本研究の目的と成果

1.2.1 本研究の目的

本論文は、SiC-MOSFETを使用した大容量双方向絶縁形 DC-DC コンバータ (DAB コンバータ) を対象として、零電圧スイッチング時の SiC-MOSFET のスイッチング損失を定量的に評価する簡便かつ実用的な手法を提案し、軽負荷時や昇降圧動作時に増大するスイッチング損失を低減する制御法を提案する。

電圧・電流の瞬時値積からスイッチング損失を測定する方法では、SiC-MOSFET のスイッチングが高速であるため、電流検出遅延の影響を取り除くことが困難であり、実用的な測定精度を得ることは期待できない。これに対して、[31] で提案された高精度に測定した全損失からの損失分離が実用的であるが、昇降圧動作時では入出力のブリッジ変換器の損失が異なるため、適用できない。本論文では、「零電圧スイッチング時のスイッチング損失がターンオフ時の電流にのみ依存し、入出力電圧とはほぼ無関係」であることを理論と実験で確認し、昇降圧動作時にも適用可能なターンオフ時の電流からの

スイッチング損失の評価法を提案する [78]。

軽負荷時の低損失化を実現する制御法として制御アルゴリズムが単純な間欠運転が有力であるが、電力伝送の開始時と終了時のスイッチング損失が低減できる可能性が残されていた [70, 74, 77]。本論文では、提案法で評価したスイッチング損失を用いて従来の間欠運転の損失増大を定量的に明らかにし、電力伝送休止期間中に電流を意図的に還流させることにより、スイッチング損失を大幅に低減可能な電流連続モード間欠運転を提案する [79]。

昇降圧動作時の低損失化を実現する制御法としてレグ間位相シフト制御が検討されているが、制御アルゴリズムが複雑であった [49]。本論文では、提案法で評価したスイッチング損失に基づいて、昇降圧動作時の定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムが単純な高圧側ブリッジへのレグ間位相シフト制御を提案する [78]。

1.2.2 本研究の成果

本研究の成果を以下に要約する。

1. 昇降圧動作時にも適用可能な零電圧スイッチング時の SiC-MOSFET のスイッチング損失の評価法を提案した。これは温度による間接測定と同程度の測定精度を有し、ターンオフ時の電流を測定するだけでよいため、簡便かつ実用的な手法である。
2. 軽負荷時の低損失化が可能な制御法として電流連続モード間欠運転を提案した。定格の 10 ~ 100% の広範囲な出力領域で変換効率 99.16% 以上の高効率動作を実現した。
3. 昇降圧動作時の低損失化が可能な制御法として高圧側のブリッジのレグ間位相シフトを提案した。入力電圧 750 V, 出力電圧 850 V の昇圧動作時において定格 100 kW での変換効率は 98.96% に到達し、従来制御の 98.80% に比べて 0.16% の向上を達成した。

大容量 100 kW テストベンチを使用して軽負荷時・昇降圧動作時を含む詳細な効率評価を行った例は筆者が知る限り他になく、学術的・技術的に意義がある。

1.3 本論文の構成

本論文は、全 6 章で構成されており、以下に概要を示す。

第 1 章 序論

本章では、本研究の背景と目的を明らかにし、研究方法の概略を示す。

第 2 章 DAB コンバータの技術動向

本章では、大容量 DAB コンバータの回路方式を比較し、対象とする回路方式を決定する。次に、他の研究機関が発表した、10 kW 以上の大容量 DAB コンバータの変換効率評価に関する文献調査を行い、本研究の学術的・技術的な意義を示す。最後に、DAB コンバータのさらなる変換効率向上のための課題と解決策を整理し、本論文の位置付けを明確にする。

第 3 章 スイッチング損失の分離

本章では、昇降圧動作時にも適用可能な零電圧スイッチング時のスイッチング損失の分離法を検討する。これは [31] をベースとしており、電圧・電流の瞬時値積による直接測定が困難な SiC-MOSFET のスイッチング損失をターンオフ時の電流から簡便かつ実用的に分離可能である点に特長がある。1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 100-kW 16-kHz DAB コンバータのテストベンチを設計・製作し、損失分離を行う。分離したスイッチング損失の測定誤差について検討し、温度による間接測定と同程度であることを示す。「実用的な昇降圧動作の範囲では、零電圧スイッチング時のスイッチング損失が入出力電圧とはほぼ無関係」であることを理論と実験により議論し、提案法が昇降圧動作時にも適用できることを実証する。

第 4 章 軽負荷時の損失低減

本章では、軽負荷時の高効率化を実現するための制御法として制御アルゴリズムが単純な間欠運転を検討する。従来の電流不連続モード間欠運転では電力伝送の開始時と終

了時のみスイッチング損失を低減可能な零電圧スイッチングが不可となるため、さらなる低損失化の可能性が残されていることを明らかにする。提案する電流連続モード間欠運転は電力伝送休止期間中に電流を意図的に還流させることにより、軽負荷時であってもすべてのスイッチングで零電圧スイッチングが実現できるため、変換効率の大幅な向上が期待できる。設計・製作した 1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 850-V 100-kW 16-kHz DAB コンバータのテストベンチに提案法を適用し、有効性を実証する。最後に、3 章で得た損失分離結果を使用して変換効率の将来予測を行い、本論文の技術的意義を示す。

第 5 章 昇降圧動作時の損失低減

本章では、昇降圧動作時の低損失化が可能な制御法として高圧側のブリッジのレグ間位相シフトを提案する。これは定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムを単純化できる点に特長がある。昇降圧動作時の効率測定が可能な 2 台の同一定格の 100-kW 16-kHz DAB コンバータ（中間変圧器の巻数比 1 : 1）を縦続接続したテストベンチを設計・製作し、3 章で分離したスイッチング損失が入出力電圧とはほぼ無関係である実証結果を応用して、昇圧動作時の損失分離を行い、提案法適用時の損失低減効果を実証する。

第 6 章 結論

本章では、第 3 ~ 5 章で得られた研究成果をまとめ、今後の展望について明らかにする。

第 2 章

DAB コンバータの技術動向

本章では、大容量 DAB コンバータの回路方式を比較し、対象とする回路方式を決定する。次に、他の研究機関が発表した、10 kW 以上の大容量 DAB コンバータの変換効率評価に関する文献調査を行い、本研究の学術的・技術的な意義を示す。最後に、DAB コンバータのさらなる変換効率向上のための課題と解決策を整理し、本論文の位置付けを明確にする。

2.1 DAB コンバータの回路方式

図 2.1 に示すように DAB コンバータの回路方式は大きく 3 つに分類される。以下では、各回路方式の動作原理について簡単に説明し、特長と課題を比較する。

2.1.1 単相 DAB コンバータ

図 2.2 に単相 DAB コンバータの回路、図 2.3 に $E_1 = E_2$ での理論波形を示す。Bridge 1, 2 はそれぞれ 180° 通電の方形波電圧 $v_{ac,1}$, $v_{ac,2}$ を出力し、これらの位相差を調整することで、出力電力を制御する。単相 DAB コンバータの出力電力 P は、 $v_{ac,1}$ と $v_{ac,2}$ の位相差 δ により次式で表される [3]。

$$P = \frac{E_1 E_2}{2\pi f_{sw} L_{all}} \delta \left(1 - \frac{\delta}{\pi}\right) \quad (2.1)$$

$$L_{all} = 2L \quad (2.2)$$

ここで、 L_{all} は一次側に等価換算した外付けインダクタのインダクタンスと、変圧器の漏れインダクタンスを含む合計のインダクタンスである。 I_A , I_B , I_C , I_D はそれぞれ Leg A,

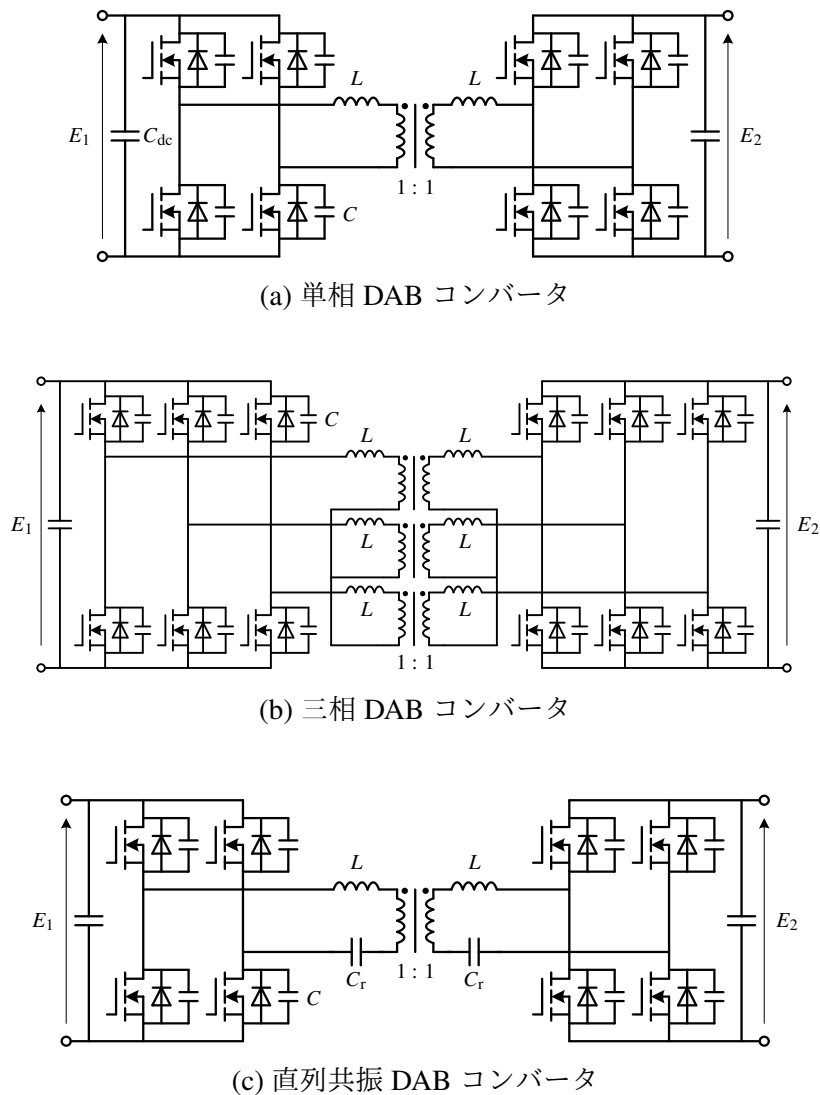


図 2.1: 3 種類の代表的な DAB コンバータの回路方式 (変圧器巻数比 1 : 1)

B, C, D の MOSFET がターンオフする時の瞬時電流であり、本論文ではスイッチング電流と定義する。Bridge 1 の Leg A と Leg B, Bridge 2 の Leg C と Leg D がそれぞれ同時にスイッチングするため、 $I_A = I_B, I_C = I_D$ となる。 $E_1 = E_2$ の場合、すべてのスイッチング電流は等しくなり、 $I_A = I_B = I_C = I_D$ が成立するため、すべての MOSFET のスイッチング損失は等しくなる。

2.1.2 三相 DAB コンバータ

図 2.4 に三相 DAB コンバータの回路、図 2.5 に $E_1 = E_2$ での理論波形を示す。三相インバータの各レグの上下の MOSFET は 180° ごとにオンオフを繰り返し、各レグ間の位

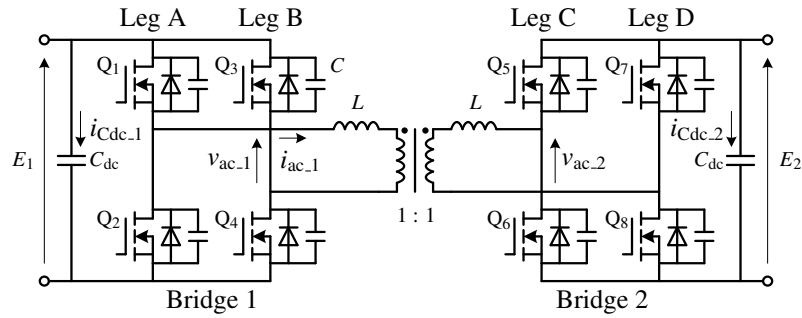


図 2.2: 図 2.3 に関する単相 DAB コンバータ

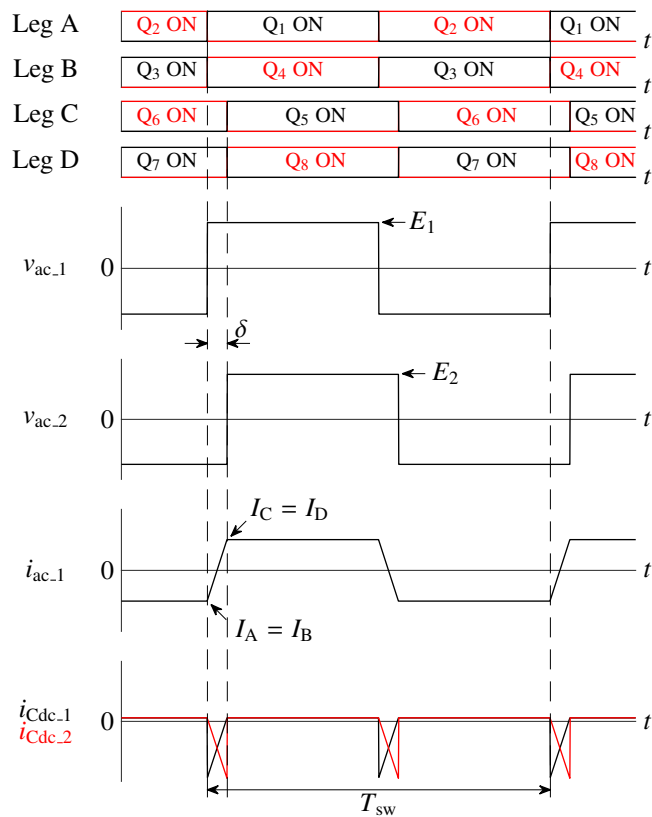


図 2.3: 図 2.2 の単相 DAB コンバータの $E_1 = E_2$ での理論波形の一例

相差は 120° に固定する。直流キャパシタに流れる電流は三相の交流電流のリプルが打ち消し合うことで、図 2.2 に比べて電流リプル実効値を低減可能である。三相 DAB コンバータの出力電力 P は、Bridge 1 と Bridge 2 の位相差 δ により次式で表される [3]。

$$P = \frac{3E_1E_2}{2\pi f_{sw}L_{all}} \delta \left(\frac{2}{3} - \frac{\delta}{2\pi} \right) \quad (2.3)$$

ただし、上式は $\delta < \pi/6$ の条件でのみ成立する。 $E_1 = E_2$ の場合、 $I_A = I_C = I_D = I_E$ 、 $I_B = I_F$ が成立する。 $I_A = I_C = I_D = I_E < I_B = I_F$ であるため、Leg B, F のスイッチング損

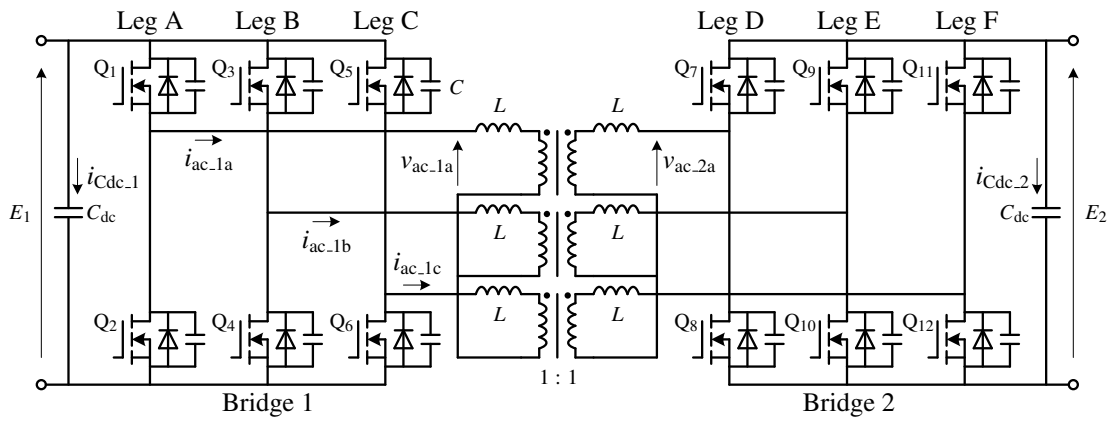


図 2.4: 図 2.5 に関する三相 DAB コンバータ

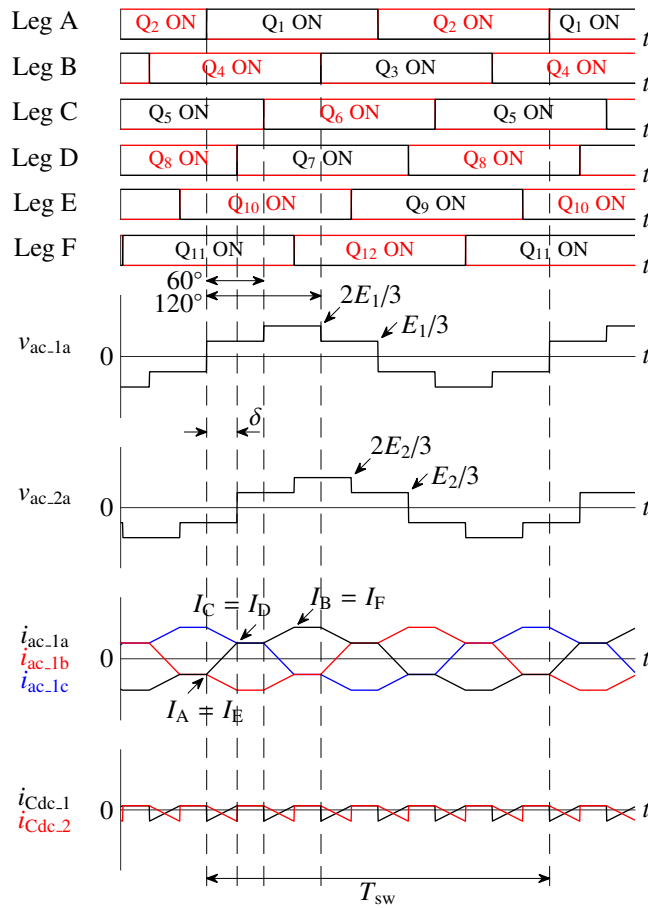


図 2.5: 図 2.4 の三相 DAB コンバータの $E_1 = E_2$ での理論波形の一例

矢が Leg A, C, D, E より大きくなる。

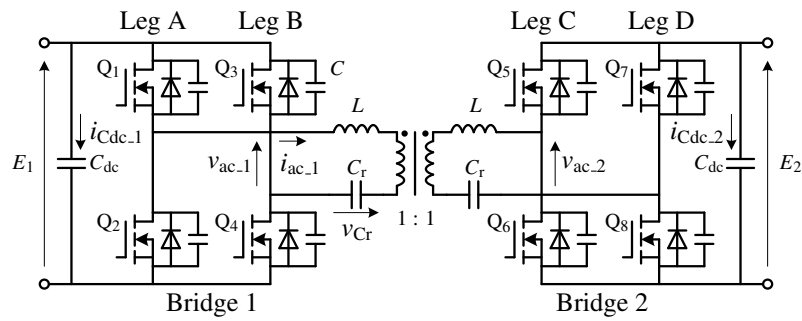


図 2.6: 図 2.7 に関する直列共振 DAB コンバータ

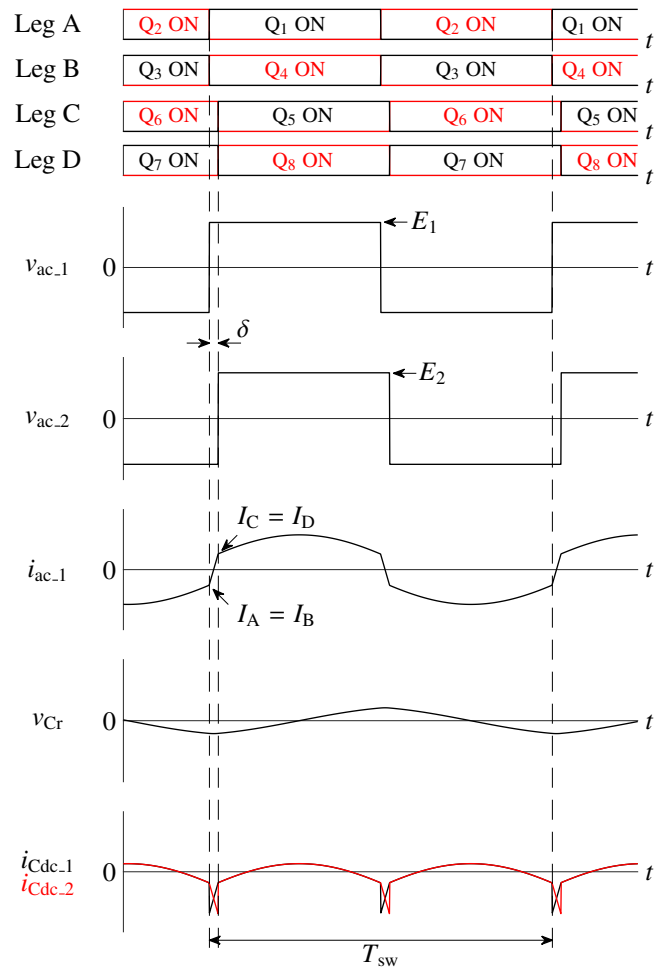


図 2.7: 図 2.6 の直列共振 DAB コンバータの $E_1 = E_2$ での理論波形の一例

2.1.3 直列共振 DAB コンバータ

図 2.6 に直列共振 DAB コンバータの回路, 図 2.7 に $E_1 = E_2$ での理論波形を示す。交流側のインダクタ L と共振キャパシタ C_r の直列共振により, 図 2.2 に比べてスイッチング電流を低減可能な点に特長がある。MOSFET のスイッチングパターンは図 2.2 と同様

表 2.1: 図 2.1 の 3 種類の DAB コンバータの回路方式による比較

回路方式	単相 (図 2.1(a))	三相 (図 2.1(b))	直列共振 (図 2.1(c))
直列共振キャパシタ	不要	不要	必須 (大型・重量)
変圧器	単相変圧器 1 個	三相三脚変圧器 1 個 または単相変圧器 3 個	単相変圧器 1 個
変圧器直流偏磁	発生しやすい	発生しやすい	発生しにくい
異常振動	発生しにくい	発生しにくい	発生しやすい
直流キャパシタ電流リップル	大	小	中
部品点数	少	多	中
制御自由度	高	低	中
応用先	大容量	大容量	比較的小容量

である。直列共振 DAB コンバータの出力電力 P は, $v_{ac,1}$ と $v_{ac,2}$ の位相差 δ により次式で表される [87]。

$$P = 4E_1 E_2 f_{sw} \frac{C_r}{2} \left[\frac{\cos \left\{ \frac{f_r}{f_{sw}} \left(\frac{\pi}{2} - \delta \right) \right\}}{\cos \left(\frac{f_r}{f_{sw}} \cdot \frac{\pi}{2} \right)} - 1 \right] \quad (2.4)$$

$$f_r = \frac{1}{2\pi \sqrt{LC_r}} \quad (2.5)$$

ここで, f_r は共振周波数である。

2.1.4 DAB コンバータの回路方式の比較

表 2.1 に図 2.1 の回路方式による比較を示す。単純化のために変圧器の巻数比は 1:1 とする。図 2.1(a) は 2 台の単相インバータの交流端子を外付けインダクタと変圧器を介して接続する構成であり, 最も単純な回路構成である。ブリッジ間の位相シフト制御により Zero-Voltage Switching (ZVS) 動作を容易に実現できる点に特長がある [3–9]。

図 2.1(b) は (a) の単相インバータを三相インバータに置き換えた構成である。交流側のインダクタ電流の高調波が低減されることにより, インダクタ・変圧器の鉄損削減, 入出力の直流キャパシタの電流リップル幅の低減に効果がある [3, 70, 80–84]。三相三脚変圧器を使用する場合, 三脚鉄心の構造上各相の漏れインダクタンスなどの回路パラメータが非対称となり, 三相不平衡や直流偏磁を引き起こす可能性がある。これを解決する三次元の立体対称構造 [85] が提案されているが, リボン状のファインメットを使用した

ノーカットコア変圧器への適用は困難である。代替案として単相変圧器を3個使用する場合、体積・重量が大型化する課題がある。さらに、三相平衡を保つ必要があるため、制御自由度の制約も課題である。

図 2.1(c) は交流側の共振インダクタ L と直列接続した共振キャパシタ C_r が直列共振回路を構成し、ZVS 動作に加えて Zero-Current Switching (ZCS) 動作が可能である [29,86–89]。この共振キャパシタは直流阻止キャパシタ (dc-blocking capacitor) としても動作し、定常時には変圧器の直流偏磁を抑制できる。しかし、過渡時には異常振動・現象の発生要因となる。しかも、高周波大電流が直接流れるため、大電力 DAB コンバータでは共振キャパシタの体積・重量を無視できない [5]。

本論文では、大容量化の観点から図 2.1(a) の非共振形・単相 DAB コンバータを採用する。

2.2 DAB コンバータの電力変換効率の動向

図 2.8 に大容量 DAB コンバータの直流-直流電力変換効率の動向を示す。変換効率は同程度の容量で比較を行う必要があるため、定格出力電力が 10 kW 以上のものに絞って文献調査を行った。対象は図 2.1 の回路方式の実機での効率評価に関する論文に限定している。黒は本研究グループ、青と赤は他の研究機関の論文である。特に青は Si-IGBT を、赤は SiC デバイスを使用した実験に関する論文である。以下に各論文についての要約を示す。

1. 1992 年 [4]: 50-kW 50-kHz DAB コンバータの効率評価に関する論文が報告された。図 2.1(a) に示す単相 DAB コンバータをベースとしたテストベンチにより、定格 50 kW で変換効率 87.2% を実証した。ZVS を適用しているにもかかわらず変換効率が低い要因は、第一世代プレーナゲート IGBT モジュールとフェライトコアの変圧器を使用したためである。変圧器の小型・軽量化の観点からスイッチング周波数をフェライトコアに適した 50 kHz と高く設定した結果として、IGBT のスイッチング損失が増大し、変換効率の低下につながっている。
2. 2005 年 [7,9]: 本研究グループから 350-V 10-kW 20-kHz DAB コンバータの効率評価に関する論文が報告され、定格 10 kW で変換効率 96.8% の向上を達成した。この効率向上は 600-V トレンチゲート Si-IGBT 2-in-1 モジュールとナノ結晶軟磁性材料（日立金属、商品名「ファインメット」）リングコアの変圧器を使用した結果

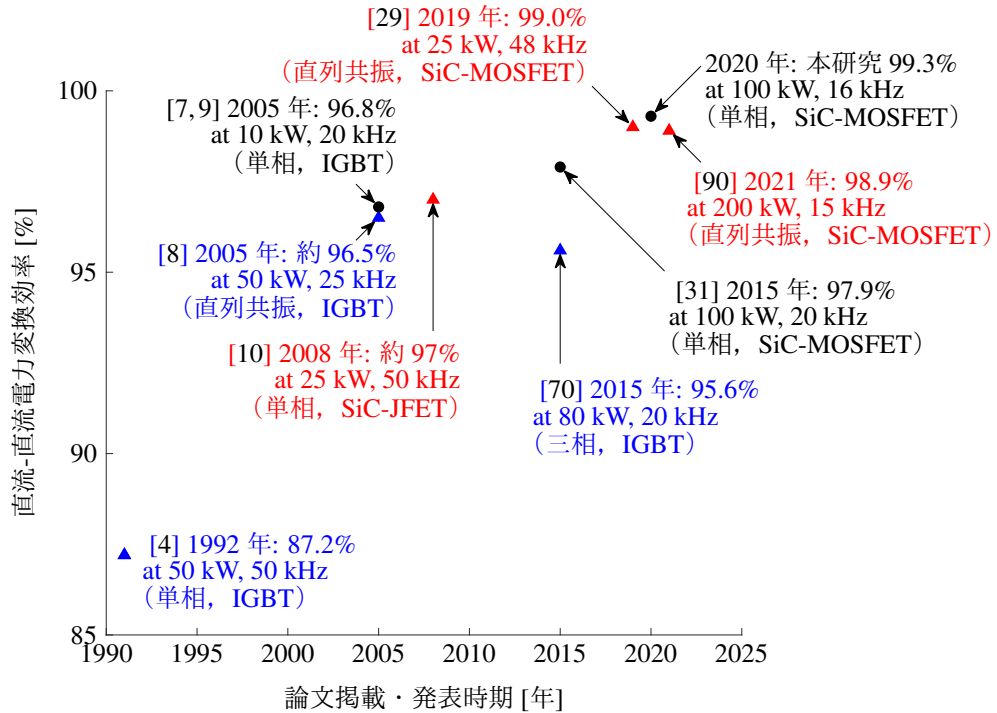


図 2.8: 大容量 (10 kW 以上) DAB コンバータの定格時の直流-直流電力変換効率の動向

である。ファインメットはフェライトに比べて、飽和磁束密度が約 4 倍高いため、スイッチング周波数を 20 kHz 程度まで下げても変圧器の小型・軽量化を実現できる。これ以降、多くのパワーエレクトロニクス研究者や技術者が定格時や軽負荷時の変換効率向上を目指して DAB コンバータの研究に着手するようになった。

- 2005 年 [8]: 入力電圧 750-V 出力電圧 600-V 50-kW 25-kHz DAB コンバータの効率評価に関する論文が報告された。回路方式は図 2.1(a) をベースとしているが、直流リンクキャパシタ C_{dc} の静電容量を意図的に小さく設定し、変圧器の漏れインダクタンスを含む交流側の共振インダクタ L と共振を発生させることで、共振形 DC-DC コンバータのように動作する。変換効率は定格 50 kW で約 96.5% を実証し、変換効率向上を実証した。これはスイッチング周波数を [3,4] の 50 kHz に対して半分の 25 kHz に下げていることが主な要因であると考えられる。変圧器のコア磁性材料には大容量用途に適したアモルファス金属を使用している。
- 2008 年 [10]: 図 2.1(a) をベースとした入力電圧 5-kV 出力電圧 700-V 25-kW 50-kHz DAB コンバータの効率評価に関する論文が報告された。変換効率は定格 25 kW で約 97% を実証し、50 kHz の高周波動作であるにも関わらず、変換効率向上を実証した。これは SiC-JFET を使用したためである。変圧器のコア磁性材料にはに

はフェライトを使用し、動作周波数を 50 kHz に設定している。

5. 2015 年 [31]: 本研究グループから図 2.1(a) をベースとした 750-V 100-kW 20-kHz DAB コンバータの効率評価に関する論文が報告され、定格 100 kW で変換効率 97.9%を達成し、さらなる高効率化を実現した。これは、1.2-kV SiC-MOSFET/SBD 2-in-1 モジュールとファインメットを使用した変圧器を適用したためであり、DAB コンバータが SiC-MOSFET モジュールに適した回路であることを示した論文である。
6. 2015 年 [70]: 入力電圧 750-V 出力電圧 600-V 80-kW 20-kHz DAB コンバータの効率評価に関する論文が報告された。回路方式は図 2.1(b) に示すようにな三相 DAB コンバータを採用しており、定格 80 kW で変換効率は 95.6%であった。これは IGBT モジュールを使用していることと、図 2.1(a) と比較して部品点数が多いためであると推察できる。
7. 2019 年 [29]: 高圧側に 10-kV SiC-MOSFET モジュール、低圧側に 1.2-kV SiC-MOSFET モジュールを使用した 7-kV 400-V 25-kW 48-kHz DAB コンバータの効率評価に関する論文が報告された。図 2.1(c) に示す直列共振 DAB コンバータをベースとしたテストベンチにより、定格 25 kW で変換効率 99.0%を実証した。変圧器のコア磁性材料にはフェライトを使用している。
8. 2021 年 [90]: 1.7-kV SiC-MOSFET モジュールを使用した 1.3-kV 200-kW 15-kHz DAB コンバータの効率評価に関する論文が報告された。図 2.1(c) に示す直列共振 DAB コンバータをベースとしたテストベンチにより、定格 200 kW で変換効率 98.85%を実証した。変圧器のコア磁性材料にはファインメットを使用している。

調整結果から 10 kW 以上の大容量 DAB コンバータの効率評価を実施している研究機関は本学（東工大）、ヨーロッパの RWTH Aachen University, ETH Zurich, アメリカの The University of Texas at Austin, オランダの Delft University, Eindhoven University の 6 大学のみである。Si-IGBT を使用した場合、変換効率は 97%程度にとどまっていたが、SiC-MOSFET を使用することで 99%以上に到達可能となった。これはパワーモジュールだけでなく、変圧器やインダクタを含む磁気デバイスの低損失化も大きく影響している。本論文では、1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールとファインメット変圧器を使用した図 2.1(a) をベースとした 850-V 100-kW 16-kHz 非共振形・単相 DAB コンバータのテストベンチにより、定格 100 kW で変換効率 99.3%を達成し、筆者が調査した限り、現時点での世界最高効率である。大容量 100 kW テストベンチを使用して

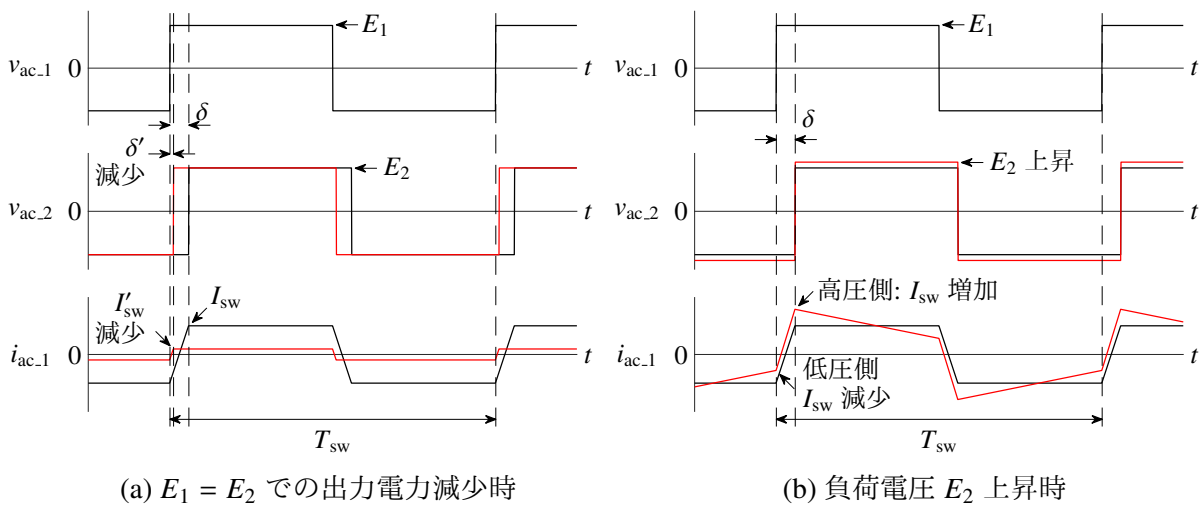


図 2.9: 図 2.2 の出力電力変動時と負荷電圧変動時の理論波形

軽負荷時・昇降圧動作時を含む詳細な効率評価の研究は、筆者が調査した限り、発表されていない。よって、大容量 DAB コンバータの効率評価を行うことは学術的・技術的に意義がある。

2.3 DAB コンバータの損失低減に向けた課題

DAB コンバータには以下の 2 点の課題が長年指摘されている。

1. 軽負荷時の損失増大 [36,37]
2. 昇降圧動作時の損失増大 [43–46]

図 2.9 に出力電力変動時と負荷電圧変動時の理論波形を示す。図 2.9(a) に示すように $E_1 = E_2$ で出力電力が低下した場合、MOSFET のターンオフ時のスイッチング電流が低下し、ZVS 動作が不可能となり、MOSFET のターンオン損失が増大する。図 2.9(b) に示すように負荷電圧が上昇した場合、高圧側の Bridge 2 の MOSFET のスイッチング電流が上昇し、ターンオフ損失が増大する。以下では、これらの発生メカニズムについて説明する。

2.3.1 ZVS の動作原理とターンオン損失の発生原理

図 2.10 に図 2.2 の DAB コンバータの Bridge 1 のデッドタイム期間前後の動作モードを、図 2.11 に MOSFET Q_2, Q_3 のドレイン-ソース間電圧の理論波形を示す。レグの上下

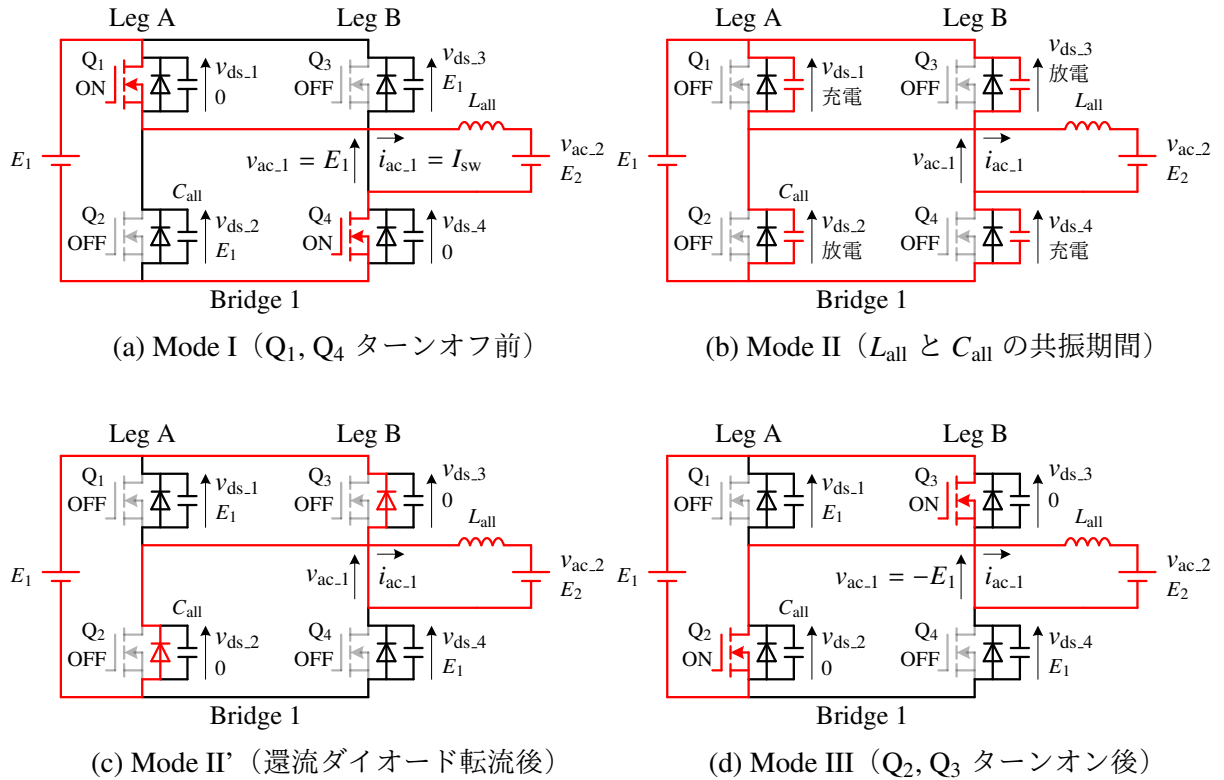


図 2.10: 図 2.2 の DAB コンバータの Bridge 1 のデッドタイム期間前後の動作モード

の MOSFET の同時オンによる電源短絡防止のために、上下の MOSFET が同時にオフとなるデッドタイムを設ける必要がある。DAB コンバータはこのデッドタイム期間中に発生する交流側の合成インダクタ L_{all} と MOSFET のドレイン-ソース間の合成容量 C_{all} の共振を利用することで、ZVS 動作が可能となる。図 2.3 のスイッチングパターンで ZVS 動作を可能にする最小のスイッチング電流は次式で与えられる [4]。

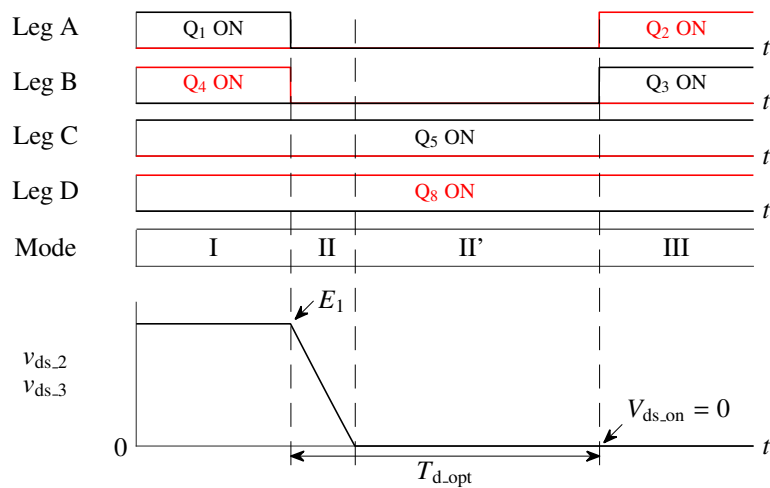
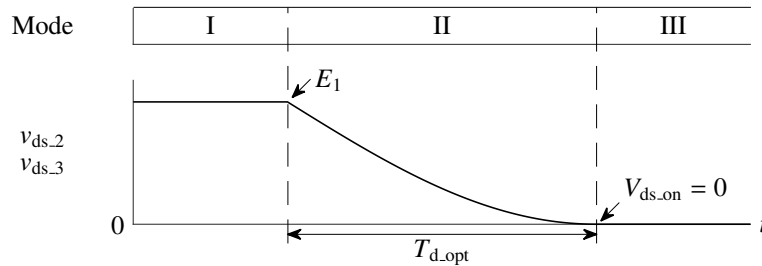
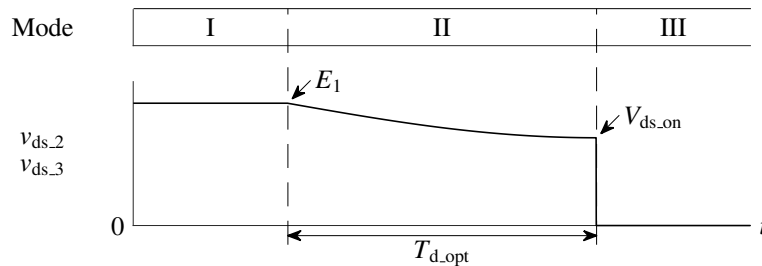
$$I_{ZVS.min} = \frac{2\sqrt{E_1 E_2}}{Z} \quad (2.6)$$

$$Z = \sqrt{\frac{L_{all}}{C_{all}}} \quad (2.7)$$

$$C_{all} = C_{ds} + C \quad (2.8)$$

ここで、 Z は特性インピーダンス、 C_{all} は MOSFET の出力容量 C_{ds} と外付けのスナバキャパシタ C の和である。スイッチング電流が $I_{ZVS.min}$ 以下となる軽負荷時では ZVS が行えないため、MOSFET のターンオン損失が発生する。MOSFET Q_2, Q_3 の ZVS 動作に着目して、図 2.10 の各動作モードを以下に説明する。

1. Mode I: Q_1, Q_4 がオンでデッドタイム期間の直前

(a) ZVS ($I_{sw} > I_{ZVS.min}$)(b) ZVS 可能な最小スイッチング電流 ($I_{sw} = I_{ZVS.min}$)(c) 不完全 ZVS ($I_{sw} < I_{ZVS.min}$)図 2.11: 図 2.10 の MOSFET Q_2, Q_3 のドレイン-ソース間電圧の理論波形

2. Mode II : Q_1, Q_4 がターンオフし、すべての MOSFET がオフとなるデッドタイム期間中で、 L_{all} と C_{all} の共振により、 Q_2, Q_3 の C_{all} が放電される。
3. Mode II' : Mode II と同様にデッドタイム期間中であり、 Q_2, Q_3 の C_{all} の放電が完了し、ドレイン-ソース間電圧が零になった後、 C_{all} から還流ダイオードに転流する。
4. Mode III : Q_2, Q_3 がターンオンした後の期間

図 2.11(a), (b) に示すように $I_{sw} \geq I_{ZVS_min}$ の場合, Q_2, Q_3 の C_{all} の放電が完了し, ドレイン-ソース間電圧が零になった後, Q_2, Q_3 がターンオンするため, ZVS が可能となる。図 2.11(b) の $I_{sw} = I_{ZVS_min}$ での波形より, デッドタイムの最適値 $T_{d,opt}$ は共振周期の 1/4 であり, 次式のように表される [31]。

$$T_{d,opt} = \frac{\pi}{2} \sqrt{L_{all} C_{all}} \quad (2.9)$$

図 2.11(c) に示すように $I_{sw} < I_{ZVS_min}$ の場合, Mode II で Q_2, Q_3 の C_{all} の放電が完了せず, Q_2, Q_3 がターンオンするため, C_{all} に蓄積されたエネルギーが MOSFET のオン抵抗や配線抵抗などで損失として消費され, 不完全 ZVS 動作となる。 $E_1 = E_2$ の場合, 8 つの MOSFET の合計の不完全 ZVS でのターンオン時の損失 P_{on} は次式で表される。

$$P_{on} = 8C_{all} V_{ds,on}^2 f_{sw} \quad (2.10)$$

$$V_{ds,on} = E_1 - \frac{ZI_{sw}}{2} \quad (2.11)$$

ここで, $V_{ds,on}$ はターンオン時のドレイン-ソース間電圧である。厳密には Bridge 1, 2 のターンオン時のドレイン-ソース間電圧は異なる。

2.3.2 ZVS 時のターンオフ損失の発生原理

図 2.12 に図 2.2 の Bridge 1 の MOSFET Q_1, Q_4 のターンオフ前後の動作モードを, 図 2.13 に Q_1 ターンオフ時の理論波形を示す。以下の理論解析では以下の仮定を導入する。

- ブリッジ交流端子の電流は一定値 I_{sw} とする。
- MOSFET のターンオフ後にジャンクション電流 $i_{j,1}$ は直線的に立ち下がる。

Q_1 のターンオフ時に消費されるエネルギー e_{off} , Q_1 の蓄積エネルギー e_{Q1} , Q_2 の放出エネルギー e_{Q2} は次式で表される。

$$e_{off} = \int v_{ds,1} i_{j,1} dt \quad (2.12)$$

$$e_{Q1} = \int v_{ds,1} i_{d,1} dt \quad (2.13)$$

$$e_{Q2} = \int v_{ds,2} i_{c,2} dt \quad (2.14)$$

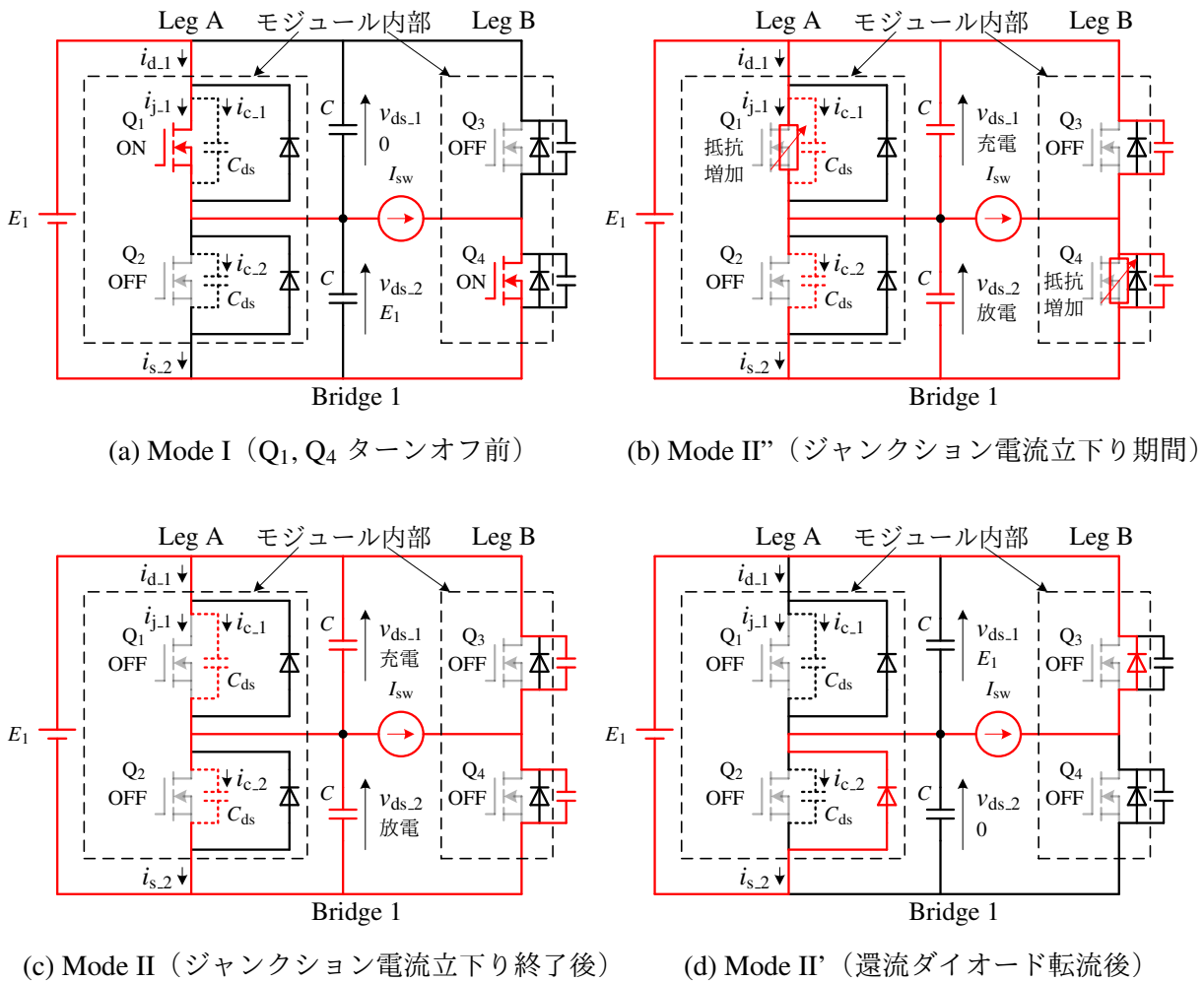


図 2.12: 図 2.2 の Bridge 1 の Q_1, Q_4 ターンオフ前後の動作モード

ここで、 $v_{ds,1}$ は Q_1 のドレイン-ソース間電圧、 $i_{j,1}$ はジャンクション電流、 $i_{d,1}$ はドレイン電流、 $v_{ds,2}$ は Q_2 のドレイン-ソース間電圧、 $i_{c,2}$ は MOSFET のドレイン-ソース間の寄生容量 C_{ds} の電流である。 Q_1 のターンオフ動作に着目して、図 2.12 の各動作モードを以下に説明する。

1. Mode I: Q_1, Q_4 がオンでデッドタイム期間の直前
2. Mode II': Q_1, Q_4 がターンオフし、 Q_1 のジャンクション電流 $i_{j,1}$ が直線的に減少し、寄生容量 C_{ds} の電流 $i_{c,1}$ は直線的に増加する。
3. Mode II: $i_{j,1}$ が零になった後、 $i_{c,1}$ は一定値となる。
4. Mode II': Q_1 の C_{all} の充電が完了した後、 $i_{c,1}$ は零となる。

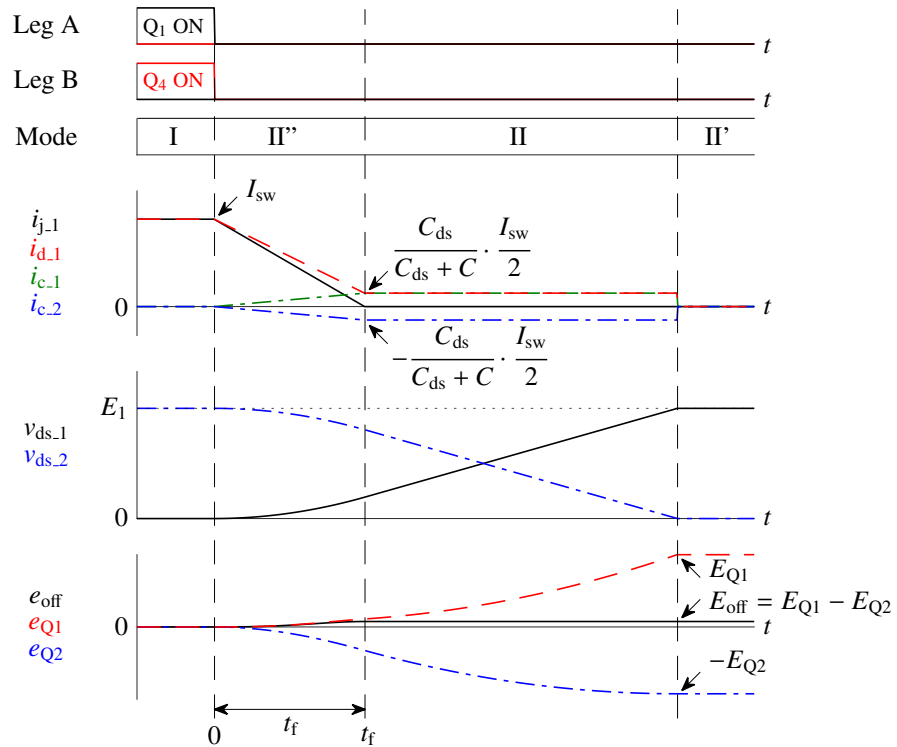


図 2.13: 図 2.12 の Q₁ ターンオフ時の理論波形

Q₁ のターンオフ時に消費されるエネルギー E_{off} は Mode II'' のジャンクション電流 $i_{j,1}$ とドレインソース間電圧 $v_{\text{ds},1}$ の積の積分から次式で表される [31,91,92]。

$$E_{\text{off}} = \int_0^{t_f} v_{\text{ds},1} i_{j,1} dt = \frac{I_{\text{sw}}^2 t_f^2}{48C_{\text{all}}} \quad (2.15)$$

ここで、 t_f はジャンクション電流の立下り時間である。実際の MOSFET の場合、 t_f のスイッチング電流依存性や、ドレイン-ソース間の寄生容量の電圧依存性が存在するため、さらに複雑な式となる。上式から「ZVS 時のスイッチング損失がターンオフ時の電流にのみ依存し、入出力電圧とはほぼ無関係」であることが明らかになった。

2.4 ZVS 時のスイッチング損失の測定

DAB コンバータのさらなる高効率化のためには、スイッチング損失を定量的に評価する必要がある。軽負荷時に発生するターンオン損失は (2.10) 式によりターンオン時の残留電圧から容易に測定可能である。一方、定格時に支配的となるターンオフ損失は近似した (2.15) 式から容易には算出できない。これは実機の SiC-MOSFET ではさらに複雑な要素が含まれるためである。

スイッチング損失の測定・推定法は以下の 4 種類に大別できる。

1. MOSFET のデータシートからの推定: 一般にダブルパルス試験によるハードスイッチング動作時の結果であり, ZVS 動作時には適用できない。
2. 実機のドレイン・ソース間電圧とドレイン電流の瞬時値積による直接測定: スイッチングが高速な SiC-MOSFET の場合, 特にプローブの検出遅れの補正 (deskew) が厄介である [25,26]。電流検出遅れを立下り時間の 10%の精度で補正しても, スイッチング損失の測定精度は約 50%で実用的ではない。通常, SiC モジュールと DC バスとの配線距離は寄生インダクタンスを低減するために最短となるように設計する。このため, ドレイン電流測定用のプローブを挿入するためのスペースが狭く, 大電流であるほど困難である。測定用のスペースを意図的に確保する場合, 寄生インダクタンスが増加し, 測定結果に影響を及ぼすことになる。さらに, ZVS の場合, レグ上下の MOSFET の蓄積・放出エネルギーの差分から測定するため, ドレイン-ソース間の合成容量が大きいほど測定が困難となる [93–96]。
3. 温度による間接測定 [26–30]: 測定精度は 10 ~ 20%で, 直接測定に比べて高精度な測定が可能であるが, 測定時間が長いことや温度測定の基準を固定するために恒温槽などの特別な測定環境が必要である点から簡便であるとは言えない。
4. 高精度に測定した全損失からの損失分離 [31]: 異なる動作周波数で高精度に測定した全損失から, スイッチング損失を分離する。異なる動作周波数での全損失, インダクタや変圧器の磁気デバイスの鉄損の測定誤差の差分がスイッチング損失の測定誤差に影響する。特に磁気デバイスの鉄損の測定精度は力率角が 90° に近づくほど, 低くなる。本研究で使用するテストベンチの場合, インダクタ鉄損の測定誤差が支配的であり, 最悪のケースとしてインダクタ鉄損の測定誤差が $\pm 10\%$ の場合, スイッチング損失の測定誤差は 20%となる。温度による間接測定と同程度の測定精度を保ちつつ, 短時間で, 特別な測定環境なしで, 簡便に測定可能であるため, 実用的な手法である。しかし, 昇降圧動作時には入出力のブリッジ変換器の損失が異なるため, [31] で提案された損失分離法ではブリッジ変換器ごとの損失を分離することができない。

本論文では, [31] をベースとして, 式 (2.15) の「実用的な昇降圧動作の範囲では, 零電圧スイッチング時のスイッチング損失がターンオフ時の電流にのみ依存し, 入出力電圧にはほぼ無関係」である理論に着目することで, 昇降圧動作時にも適用可能なスイッチング損失の評価法を提案する。

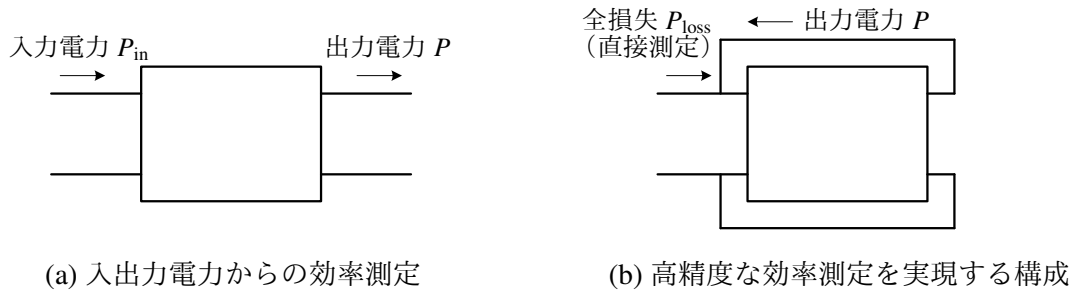


図 2.14: 2 種類の電力変換効率の測定法

2.4.1 全損失・変換効率の測定誤差

図 2.14 に 2 種類の電力変換効率の測定法を示す。図 2.14(a) は入出力電力を個別に測定し、それらの差分から全損失を測定する手法である。全損失 P_{loss} と変換効率 η は次式で算出できる。

$$P_{\text{loss}} = P_{\text{in}} - P \quad (2.16)$$

$$\eta = \frac{P}{P_{\text{in}}} \quad (2.17)$$

ここで、 P_{in} は入力電力で、 P は出力電力である。上式から全損失の測定誤差率 $\Delta P_{\text{loss}}/P_{\text{loss}}$ と変換効率の測定誤差率 $\Delta\eta/\eta$ は次式で算出できる。

$$\frac{\Delta P_{\text{loss}}}{P_{\text{loss}}} \cong \frac{1}{1 - \eta} \left(\frac{\Delta P_{\text{in}}}{P_{\text{in}}} - \frac{\Delta P}{P} \right) \quad (2.18)$$

$$\frac{\Delta\eta}{\eta} = \frac{\Delta P}{P} - \frac{\Delta P_{\text{in}}}{P_{\text{in}}} \quad (2.19)$$

ここで、 $\Delta P_{\text{in}}/P_{\text{in}}$ は入力電力の測定誤差率、 $\Delta P/P$ は出力電力の測定誤差率である。変換効率 99.3% の場合、現在入手可能な高精度なパワーアナライザ（電力測定誤差: 0.2% [32]）を使用しても、全損失の測定誤差率は (2.18) 式から 57%、変換効率の測定誤差率は (2.19) 式から 0.4% となり、測定精度は不十分である。

図 2.14(b) は入出力の端子を直接接続した構成で、全損失を直接高精度に測定可能な点に特長がある [33]。変換効率 η は出力電力 P と電力損失 P_{loss} を個別に測定することによって、次式で算出できる。

$$\eta = \frac{P}{P + P_{\text{loss}}} \quad (2.20)$$

上式から変換効率の測定誤差率 $\Delta\eta/\eta$ は次式で近似できる。

$$\frac{\Delta\eta}{\eta} \cong (1 - \eta) \frac{\Delta P}{P} \quad (2.21)$$

上記と同条件で全損失の測定誤差率はパワーアナライザの電力測定精度で決定するため、全損失の測定誤差は 0.2% となり、変換効率の測定誤差率は (2.21) 式から 0.0014% となり、高効率な変換効率の評価に適した測定法である。

[31] で提案された損失分離法は、図 2.14(b) を使用し、「全損失が高精度に測定可能」である特長を活用することで簡便かつ実用的なスイッチング損失の分離を可能にする。

2.4.2 電流検出遅れによるターンオフ損失の測定誤差

図 2.15 に図 2.13 で電流検出遅れが発生した場合の理論波形を示す。電流検出遅れによるターンオフ損失の測定誤差 $\Delta E_{\text{off}}/E_{\text{off}}$ は次式で表される。

$$\frac{\Delta E_{\text{off}}}{E_{\text{off}}} = d(4 + 6d + 4d^2 - d^3) \quad (2.22)$$

$$d = \frac{t_{\text{lag}}}{t_f} \quad (2.23)$$

ここで、 d は電流の立下り時間 t_f に対する検出遅れ t_{lag} の割合である。図 2.16 に (2.22) 式から算出した電流検出遅れに対するターンオフ損失の測定誤差を示す。ターンオフ損失の測定誤差を 10% 以下に抑えるためには、電流の立下り時間に対して 2.4% 以下の高精度な補正が要求される。SiC-MOSFET の場合、電流の立下り時間はターンオフ時の電流に依存するが、数十 ns となる。検出遅れの短い CT で電流を測定する場合でも、同軸ケーブル 1 m 当たり約 5 ns の遅延が発生するため、立下り時間に対して 10% 以上の補正誤差が含まれる。この場合、ターンオフ損失には 46% 以上の測定誤差が発生するため、測定精度は不十分である。

2.4.3 ターンオフ損失と測定可能なエネルギーの関係

ZVS 時のターンオフ損失を実機のドレイン・ソース間電圧とドレイン電流の瞬時値積から測定する場合、MOSFET の構造上ジャンクション電流を直接測定できないため、レグ上下の MOSFET の蓄積・放出エネルギーの差分から測定する必要がある [93–96]。図 2.13 の Q_2 が放出するエネルギー E_{Q_2} は次式で表される。

$$E_{Q_2} = \frac{1}{2} C_{\text{ds}} E_1^2 \quad (2.24)$$

Q_1 が蓄積するエネルギー E_{Q_1} は (2.15), (2.24) 式の和から次式で表される。

$$E_{Q_1} = E_{Q_2} + E_{\text{off}} \quad (2.25)$$

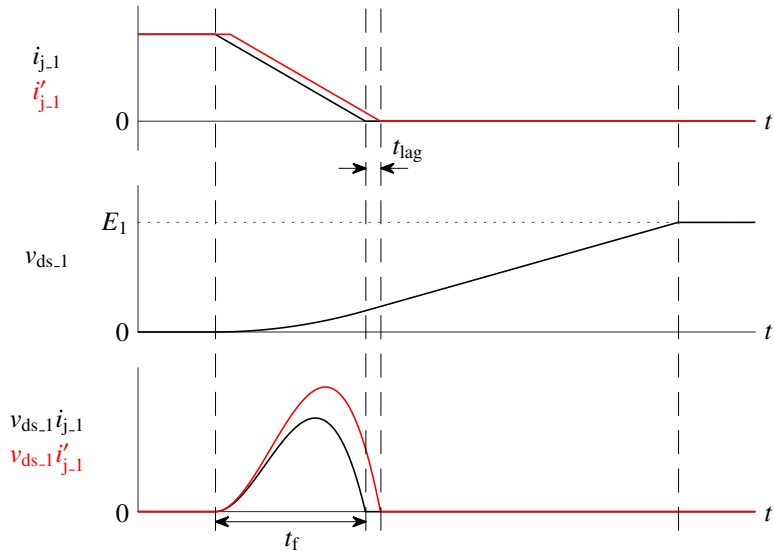


図 2.15: 図 2.12 で電流検出遅れが発生した場合の理論波形

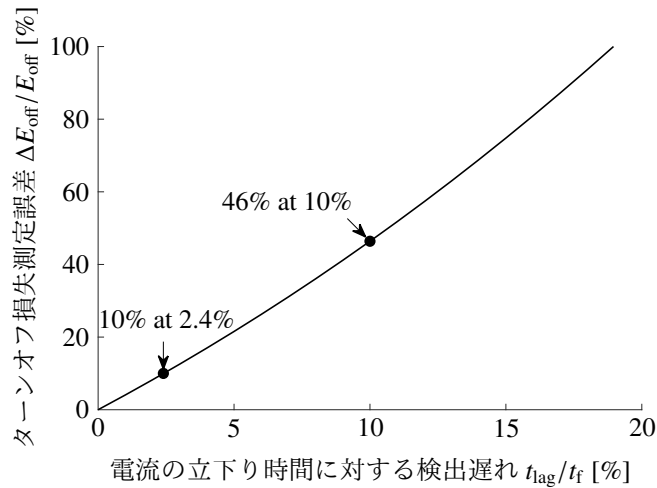


図 2.16: 図 2.15 の電流検出遅れに対する ZVS 時のターンオフ損失の測定誤差

測定可能なエネルギー E_{Q2} に対するターンオフ時に消費されるエネルギー E_{off} の割合は (2.15), (2.24) 式から次式で表される。

$$\frac{E_{off}}{E_{Q2}} = \frac{I_{sw}^2 t_f^2}{24(C + C_{ds})C_{ds}E_1^2} \quad (2.26)$$

スナバキャパシタ C , MOSFET のドレイン-ソース間の寄生容量 C_{ds} , 直流電圧 E_1 が大きいほど, 上式が小さくなるため, 測定誤差が大きくなる。

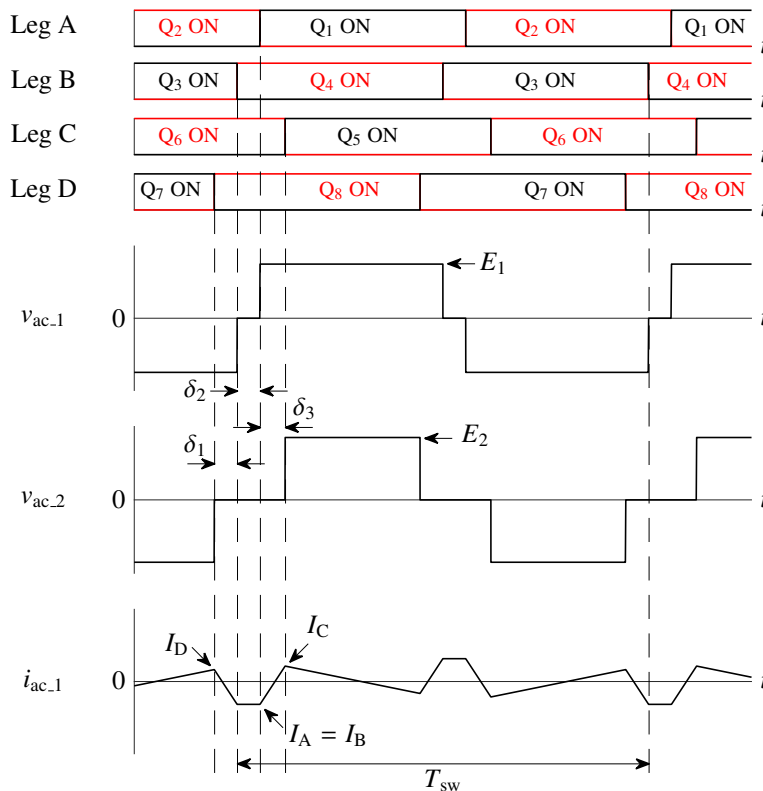


図 2.17: 図 2.2 の $E_1 < E_2$ での入出力の両方のブリッジのレグ間位相シフト制御適用時の理論波形

2.5 軽負荷時や昇降圧動作時の低損失化

軽負荷時や昇降圧動作時の損失を低減するための手法は大きく 2 つに分類される。以下では、これらの手法の特長と課題について述べる。

2.5.1 レグ間位相シフト

DAB コンバータはブリッジ間の位相シフト制御を採用するのが一般的であるが、昇降圧動作時には高圧側ブリッジの MOSFET のターンオフ時の電流が増加するため、スイッチング損失が増大する。これに対して、いわゆる“one-pulse PWM”あるいはレグ間位相シフト制御の適用が古くから知られている [5, 43, 47]。入出力の一方のブリッジにレグ間位相シフト制御を適用する手法は、phase shift plus one side modulation (PSPM) [48–50] または extended-phase-shift (EPS) control [51]、両方のブリッジにレグ間位相シフト制御を適用する手法は、dual-phase-shift (DPS) control [52–54] または triple-phase-shift (TPS) control [55–63] などと呼ばれている。

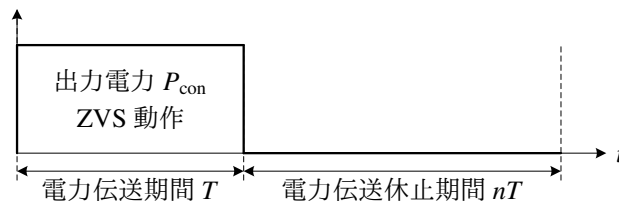


図 2.18: 間欠運転の制御概念

図 2.17 に図 2.2 の $E_1 < E_2$ での入出力の両方のブリッジのレグ間位相シフト制御適用時の理論波形を示す。制御変数はブリッジ間の位相シフト制御に比べて、2つ増加する。3つの位相シフト角には2つの自由度が存在し、無効電力、電流ピーク値、電流実効値、あるいは損失の最小化という制約条件を課するのが一般的である。インダクタ電流波形の形状は Leg A, B, C, D の4つのスイッチングパターンを任意に入れ替えることで変化するため、 $4!/2 = 12$ パターン存在する [56]。ただし、Leg A と Leg B, Leg C と Leg D が同時に入れ替わった場合、インダクタ電流波形の形状は変化しないことに注意する必要がある。このため、制御変数を決定するためのアルゴリズムは複雑であり、実用的ではない。

これに対して、高圧側ブリッジのみにレグ間位相シフトを適用する手法は、入出力の両方のブリッジのレグ間位相シフト制御に比べて制御アルゴリズムが単純である。しかし、文献 [49] では、損失解析結果から全出力領域で DAB コンバータの全損失が最小となるように高圧側ブリッジのレグ間位相シフト制御の二次元の制御変数を決定しているが、制御アルゴリズムが複雑であった。本論文では、昇降圧動作時の定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムが単純な高圧側ブリッジへのレグ間位相シフト制御を提案する。

2.5.2 間欠運転

間欠運転 (intermittent operation) は電力伝送休止期間を設け、伝送電力を平均的に調整しようとする制御法であり、パルス密度変調 (PDM : Pulse-Density Modulation) [64, 65], バーストモード (Burst Mode) [66–72], line-cycle skipping (LCS) [73] を包含する広い制御概念である。英語で “burst” は「破裂する, 爆発する」という意味であり、通信分野では一度に複数のパルス状のデータを「一括」で転送するという概念として使用されている [75, 76]。本論文で提案する手法は電力を送る動作と休む動作が1周期ごとに交互に行われることから、より適切な用語として「間欠運転」 (intermittent operation) を使用する。

図 2.18 に間欠運転の制御の概念図を示す。間欠運転時の出力電力 P_{int} は電力伝送期間 T の出力電力 P_{con} 、電力伝送休止期間 nT から次式で表される。

$$P_{\text{int}} = \frac{P_{\text{con}}}{1+n} \quad (2.27)$$

P_{con} を ZVS 動作可能な出力電力に設定することで、軽負荷時でも ZVS 動作が可能となる。 P_{con} は ZVS 可能な最小の出力電力に固定すればよいため、制御変数は n の 1 つのみで、TPS などと比べて制御アルゴリズムが単純である点が特長である。図 2.1(c) のような直列共振コンバータの場合、 n は整数となるが、本研究で扱う図 2.1(a) のような非共振コンバータの場合には上記の制約はなく、 n は実数として自由に調整できる。

DAB コンバータの軽負荷時の低損失化を実現する制御法として、電流不連続モード (DCM : Discontinuous-Current Mode) 間欠運転があるが、電力伝送の開始時と終了時のみ ZVS が達成できないため、さらなる低損失化の可能性が残されている [70, 74, 77]。本論文では、DCM 間欠運転の発展形として新たに電流連続モード (CCM : Continuous-Current Mode) 間欠運転を提案する [79]。これは電力伝送休止期間に意図的に電流を還流させることで、すべてのスイッチング時で ZVS が可能になる点に特長がある。還流電流により MOSFET の導通損失の増加が懸念されるが、低オン抵抗の SiC-MOSFET を適用することで、この欠点は克服できる。CCM 間欠運転が実現できれば、MOSFET のドレインソース間のスナバキャパシタの静電容量を意図的に大きく設定し、広範囲な出力領域での高効率化を達成できる。

2.6 本章のまとめ

本章では、大容量 DAB コンバータの回路方式や電力変換効率の動向について要約した。本論文では、大容量化と単純化に適した図 2.2 の DAB コンバータを研究対象とする。10 kW 以上の大容量 DAB コンバータの変換効率の文献調査により、大容量で効率評価を実施している研究機関は、本学（東工大）を含めて 6 大学しか存在しないことと、本論文で実証した変換効率 99.3% が現時点での世界最高効率であることを示した。よって、大容量 DAB コンバータの詳細な効率評価を行うことには学術的・技術的な意義がある。

次に、変換効率向上のための課題と解決策を整理した。本論文の位置付けを以下の 3 点に要約する。

1. DAB コンバータのさらなる高効率化のためには、軽負荷時や昇降圧動作時に増大

するスイッチング損失を定量的に評価する必要がある。電圧・電流の瞬時値積からスイッチング損失を測定する方法では、SiC-MOSFETのスイッチングが高速であるため、電流検出遅延の影響を取り除くことが困難であり、実用的な測定精度を得ることは期待できない。これに対して、[31]で提案された高精度に測定した全損失からの損失分離が実用的であるが、昇降圧動作時には入出力のブリッジ変換器の損失が異なるため、適用できない。本論文では、「零電圧スイッチング時のスイッチング損失がターンオフ時の電流にのみ依存し、入出力電圧とはほぼ無関係」であることを理論と実験で確認し、昇降圧動作時にも適用可能なターンオフ時の電流からのスイッチング損失の評価法を提案する

2. DAB コンバータの1つ目の課題として軽負荷時の損失増大が挙げられ、これはZVS動作が不完全となることによるターンオン損失の増大が原因である。この解決策として制御アルゴリズムが単純な間欠運転を検討する。従来の電流不連続モード間欠運転では電力伝送の開始時と終了時のみZVSが不可となるため、さらなる低損失化の可能性が残されている。本論文では、1.で測定したスイッチング損失を用いて従来の間欠運転の損失増大を定量的に明らかにし、電力伝送休止期間中に電流を意図的に還流させることにより、すべてのスイッチング時でZVSが可能な電流連続モード間欠運転を提案するこれは低オン抵抗なSiC-MOSFETに適した手法である。
3. 2つ目の課題として昇降圧動作時の損失増大が指摘されており、これはターンオフ時の電流の増加によるターンオフ損失の増大が原因である。これを低減する制御法としてレグ間位相シフト制御が検討されているが、制御アルゴリズムが複雑であった。本論文では、1.で測定したスイッチング損失に基づいて、定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムが単純な高圧側ブリッジへのレグ間位相シフト制御を提案する。

第3章

スイッチング損失の分離

本章では、昇降圧動作時にも適用可能な零電圧スイッチング時のスイッチング損失の分離法を検討する。これは [31] をベースとしており、電圧・電流の瞬時値積による直接測定が困難な SiC-MOSFET のスイッチング損失をターンオフ時の電流から簡便かつ実用的に分離可能である点に特長がある。1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 100-kW 16-kHz DAB コンバータのテストベンチを設計・製作し、損失分離を行う。分離したスイッチング損失の測定誤差について検討し、温度による間接測定と同程度であることを示す。「実用的な昇降圧動作の範囲では、零電圧スイッチング時のスイッチング損失が入出力電圧とはほぼ無関係」であることを理論と実験により議論し、提案法が昇降圧動作時にも適用できることを実証する。

3.1 実験システム

3.1.1 システム構成

図 3.1 に 850-V 100-kW 16-kHz DAB コンバータの変換効率を高精度に測定可能なテストベンチを、表 3.1 に実験定数を、表 3.2 に冷却システム示す。本実験では、1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュール（三菱電機，FMF400BX-24A）を 2 個使用した [97]。表 3.3 に SiC モジュールの代表的な電気的特性を示す。図 3.2 にテストベンチと測定機器の外観を示す。本論文のテストベンチは効率向上を最優先に設計されており、SiC-MOSFET モジュールの冷却フィンが小型化することができる。しかし、小型化に関しての最適設計は本論文の目的ではないため、テストベンチの中で冷却フィンの体積は変圧器の約 7 倍であり、最大である。

変圧器の磁性材料には厚さ 14 μm の最新のノーカットナノ結晶軟磁性材料（日立金属、

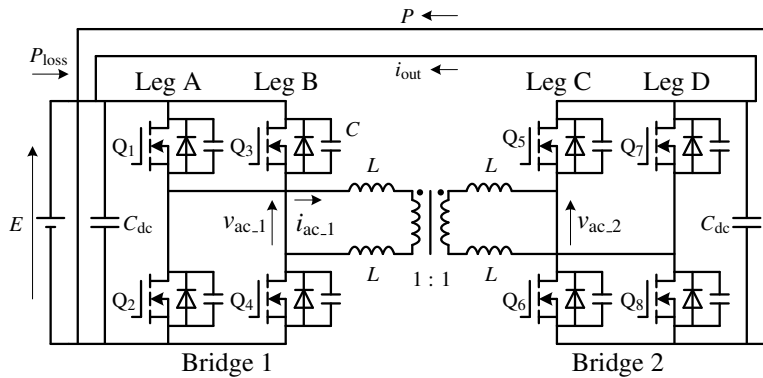


図 3.1: $E_1 = E_2 = E$ での 750-V 100-kW 16-kHz DAB コンバータのテストベンチ

表 3.1: 図 3.1 の 750-V 100-kW 16-kHz DAB コンバータの実験定数

Continuous power rating		100 kW
Short-term power rating		150 kW
Input/output dc voltage	$E_1 = E_2$	750 V
Switching frequency	f_{sw}	16 kHz
Drain current rating of each SiC-MOSFET		400 A
Inductor rms current	I_{rms}	147 A at 100 kW (36.8% of 400 A)
DC capacitor	C_{dc}	400 μ F
Unit capacitance constant [98]	H_{dc}	1.1 ms at 750 V
Snubber capacitor	C	9 nF
Auxiliary inductor	L	4.3 μ H (7.6%*)
Total leakage inductance	l	1 μ H (1.8%*)
Dead time	T_d	0.8 μ s
Transformer core material		FINEMET**
Saturation magnetic-flux density		1.23 T
Maximum magnetic-flux density		0.64 T at 0 kW (52.0% of 1.23 T)
Transformer turns ratio		1 : 1
Auxiliary inductor core material		Sendust***
Saturation magnetic-flux density		1 T
Maximum magnetic-flux density		0.21 T at 100 kW (21.0% of 1 T)

*On a single-phase 750-V 100-kW 16-kHz base.

**Nano-crystalline soft-magnetic material from Hitachi Metals.

***Fe-Si-Al alloy from magnetics.

商品名「ファインメット」) を使用している [23]。絶縁試験により一次側と二次側の絶縁耐圧 5 kV が実証されている。直流キャパシタは 100 μ F のフィルムキャパシタ (Cornell Dobilier 944U101K122AC, 耐圧 1.2 kV, 最大電流実効値 64 A [99]) を使用しており、一次側と二次側でそれぞれ 4 並列接続した。外付けインダクタの磁性材料には Fe-Si-Al

表 3.2: 図 3.1 の 750-V 100-kW 16-kHz DAB コンバータの冷却システム

Cooling for SiC modules	forced-air convection
Cooling for transformer	natural convection
Cooling for inductors	natural convection

表 3.3: 1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールの電気的特性（三菱電機, FMF400BX-24A） [97]

Drain-source voltage (maximum)	V_{DS}	1200 V
Drain current (maximum, DC)	I_D	400 A
Gate-source voltage (maximum)	V_{GS}	± 20 V
Gate-source threshold voltage	V_{th}	1 V
Static drain-source on resistance (terminals) ($I_D = 400$ A, $V_{GS} = 15$ V, $T_{vj} = 25$ °C)	r_{on}	4.15 m Ω
Static drain-source on resistance (chip) ($I_D = 400$ A, $V_{GS} = 15$ V, $T_{vj} = 25$ °C)	r_{on}	3.2 m Ω
Internal stray inductance (P-N)	L_s	18 nH

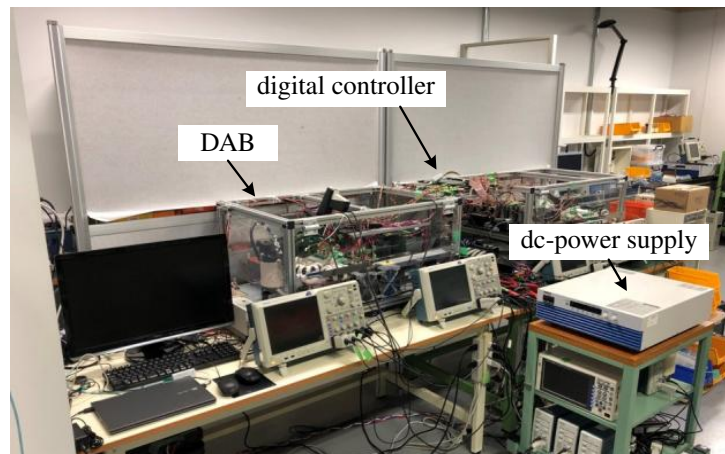


図 3.2: 図 3.1 のテストベンチと測定機器の外観

合金（Magnetics, 商品名「センダスト」）を使用した [20]。4 個の外付けインダクタは各ブリッジの交流側に対称に配置されている。これにより変圧器、外付けインダクタ、SiC-MOSFET モジュールに存在する寄生容量を通して流れるコモンモード電流を低減することができる。図 3.1 のテストベンチには外付けインダクタと直列に DC ブロッキングキャパシタを接続していないため、変圧器に直流偏磁がする可能性がある。しかし、DC ブロッキングキャパシタなしでも、定常時と過渡時を含めて変圧器の直流偏磁が発生しないことを後の実験で実証する。

3.1.2 全損失と変換効率の定義

本論文で設計・製作したテストベンチは企業の製品ではなく大学の試作装置である。そのため、体積、重量、電力密度について議論することは意味がない。主な理由は試作装置は製品より大きな空間が必要なためである。例えば、電圧や電流を測定するために、空間的に余裕のある装置設計を行う必要がある。もう一つの理由は、今回の試作装置では最適化が目的でなく、損失分析が目的であるためである。

本論文ではデジタルコントローラ、8枚のゲートドライブ回路、ヒートシンクに取り付けた4台の冷却ファンのような補機の損失¹を除いた損失の和を「全損失」と定義する。補機損失は出力電力と無関係であるため、分離しても問題ない。

3.1.3 変換効率

Bridge 2 の出力端子を Bridge 1 の入力端子に接続することで、出力電力 P を直流電源側（入力側）に回生する。これにより、入力側の直流電源は DAB コンバータで生じる電力損失 P_{loss} 相当分のみを供給するので、大学の実験室の直流電源でも 100 kW 定格運転が可能になる。さらに、出力電力 P と電力損失 P_{loss} を個別に測定することによって、DAB コンバータの入力から出力までの電力変換効率 η を (2.20) 式から高精度に計算できる。実験に使用したパワーアナライザ (HIOKI 3390-10 [32]) の直流電力の測定精度はフルスケールで 0.2%、定格 100 kW 時の全損失の割合は 1% であるため、(2.21) 式より効率の測定誤差は 0.002% となる。将来的に、全損失 P_{loss} の低減やデジタルパワーアナライザの測定精度の向上が進めば、効率の測定誤差をさらに低減できる。なお、本論文の全損失にはゲート駆動回路、制御回路、冷却ファンなどの補機損失は含まない。

3.2 実験結果

3.2.1 v_L, v_{tr}, i_m の測定法

図 3.3 に外付けインダクタの誘導起電力 v_L 、変圧器の誘導起電力 v_{tr} の測定環境を示す。外付けインダクタのコアには主巻線（巻数 9）とサーチコイル（巻数 9）を巻いており、センスコイルから誘導起電力 v_L を測定する。変圧器のコアには一次二次巻線（巻数

¹ 定格 100 kW での補機損失は合計で 82 W であり、4 台の冷却ファンが約半分を占める。しかし、本研究では補機の最適化は行っていない。最適化することで補機損失をさらに低減できる。

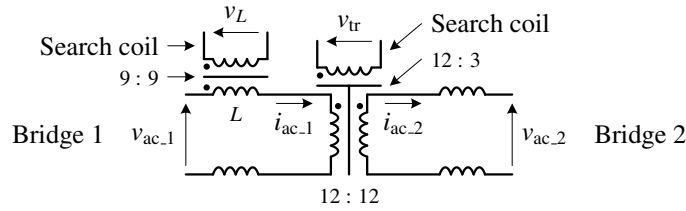


図 3.3: 図 3.1 の v_L , v_{tr} の測定環境

12) とサーチコイル（巻数 3）を巻いており、同様に誘導起電力 v_{tr} を測定する。変圧器の励磁電流 i_m は次式のように変圧器の一次側の電流 $i_{ac,1}$ と二次側の電流 $i_{ac,2}$ の差分から測定する。

$$i_m = i_{ac,1} - i_{ac,2} \quad (3.1)$$

これらの実験波形から 3.3 節の損失分離で外付けインダクタと変圧器の鉄損を算出する。

3.2.2 実験波形

図 3.4(a) に図 3.1 のテストベンチで得られた $E_1 = E_2 = 750 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 100 \text{ kW}$ での実験波形を示す。図 3.4(b) に MOSFET のターンオフ時の電流が図 3.4(a) と等しくなるように設定した場合の $f_{sw} = 24 \text{ kHz}$ での実験波形を示す。以降、MOSFET のターンオフ時の電流をスイッチング電流と呼ぶ。スイッチング電流を等しくするために、位相シフト角は 16 kHz の 20.7° に対して 24 kHz では 1.5 倍の 31.1° に設定した。 16 kHz での全損失 1015 W は、 24 kHz で 1179 W となり、 164 W 増加した。ただし、一次側二次側の直流リンク間を接続するリッツ線の配線抵抗損失は事前に差し引いた。(2.20) 式から計算した変換効率は 16 kHz で 99.00% 、 24 kHz で 98.75% となり、 0.3% 低下した。これは、スイッチング周波数に比例して、SiC モジュールのスイッチング損失が 1.5 倍に増加したためであり、3.3 節ではこの仮定を使用して損失分離を行う。インダクタの誘導起電力 v_L は位相シフト期間の短い時間幅を有するパルス波形となり、実効値は 16 kHz で 107 V 、 24 kHz で 131 V となり、1.22 倍で理論と同様に周波数の平方根に比例する。変圧器の誘導起電力 v_{tr} は 180° から位相シフト期間を引いた時間幅を有するパルス波形となり、 180° 通電波形に近い。変圧器の励磁電流 i_m から DC ブロッキングキャパシタなしでも直流偏磁が発生しないことを実証した。

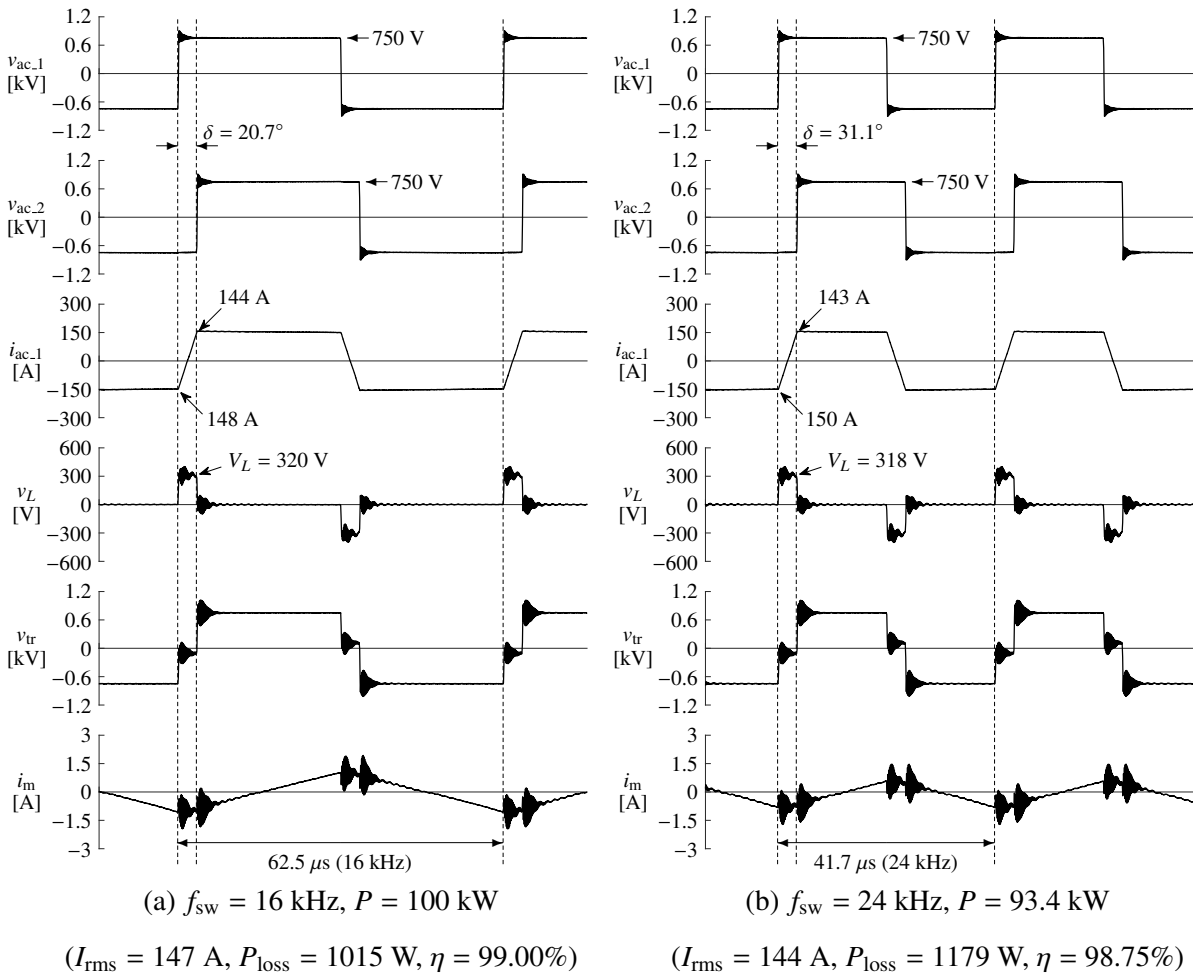


図 3.4: 図 3.1 の $E_1 = E_2 = 750 \text{ V}$ でのターンオフ時の電流を等しく設定した場合の実験波形

3.3 損失分離

本論文では電流・電圧の瞬時値積による直接測定が困難な ZVS 時のスイッチング損失を簡便かつ実用的に分離する手法を提案する。これは、スイッチング電流が等しい条件で、異なる 2 種類のスイッチング周波数での実験波形からスイッチング損失を分離する点に特長がある。SiC モジュール、インダクタ、変圧器などの温度上昇による損失増加を無視するために、実験はすべて 1 分以内の短時間動作で行い、十分な冷却期間を設けた。以下の損失計算はすべて室温を仮定して行う。

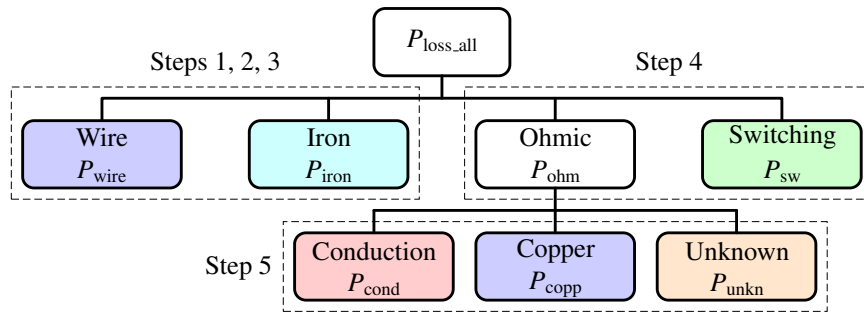


図 3.5: $E_1 = E_2$ での損失分離手順

3.3.1 概要

図 3.5 に [31] をベースとして新たに提案する損失分離の手順を示す。本論文では、高精度に測定した全損失を以下の損失に分離する。

- 一次側二次側の直流リンク間を接続するリッツ線の配線抵抗損失 P_{wire}
- 外付けインダクタと変圧器の銅損 P_{copp} ，鉄損 P_{iron}
- MOSFET の導通損失 P_{cond} ，スイッチング損失 P_{sw}
- 未知損失 P_{unkn}

未知損失には具体的に以下の損失が含まれる。

1. DC バスバーの抵抗損失
2. 直流キャパシタの等価直列抵抗での損失
3. 巻線の表皮効果や近接効果による抵抗損失増加分
4. SiC モジュールや磁気デバイスの巻線の温度上昇による抵抗損失増加分

未知損失 1 はラミネートバスバーを使用し、その長さは 23 cm，幅は 13 cm であるため、無視できると考えられる。未知損失 2 の直流キャパシタの等価直列抵抗による損失 P_{Cdc} はフィルムキャパシタを一次側と二次側でそれぞれ 4 並列接続していることから次式で算出できる。

$$P_{\text{Cdc}} = 8R_{\text{Cdc}}I_{\text{Cdc,rms}}^2 \quad (3.2)$$

上式に実験で使用した等価直列抵抗 $R_{\text{Cdc}} = 1.3 \text{ m}\Omega$ [99]，定格 750 V，100 kW，16 kHz の電流実効値の理論値 $I_{\text{Cdc,rms}} = 14.2 \text{ A}$ を代入すると 2 W となり，全損失 1015 W に対して 0.2% であるため，無視できる。未知損失 3 については使用する周波数が 16 kHz と 24 kHz であり，リッツ線を使用しているため，無視できると考えられる。未知損失 4 に

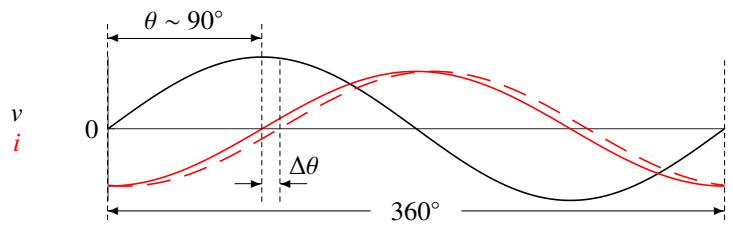


図 3.6: 正弦波でのインダクタ・変圧器の誘導起電力，励磁電流の理論波形

については SiC モジュールの場合，短時間動作でも温度上昇による抵抗損失増加分は無視できないため，支配的であると考えられる。具体的な手順について，Step 1 ～ 5 に分けて説明する。

3.3.2 Step 1: 配線抵抗損失

一次側と二次側の直流リンクを接続するリッツ線の配線抵抗損失 P_{wire} は配線の直流抵抗 R_{wire} と出力直流電流 I_{out} から次式で計算できる。

$$P_{\text{wire}} = R_{\text{wire}} I_{\text{out}}^2 \quad (3.3)$$

ここで，配線の直流抵抗値 $R_{\text{wire}} = 0.54 \text{ m}\Omega$ を使用する。

DAB コンバータの全損失 P_{loss} はパワーアナライザで測定したテストベンチ全体の損失 $P_{\text{loss.all}}$ から上式の配線抵抗損失 P_{wire} を差し引いた値から次式で計算できる。

$$P_{\text{loss}} = P_{\text{loss.all}} - P_{\text{wire}} \quad (3.4)$$

3.3.3 Step 2: 変圧器鉄損

変圧器の鉄損 $P_{\text{tr.iron}}$ は誘導起電力 v_{tr} と励磁電流 i_{m} の瞬時値の積から次式で計算できる。

$$P_{\text{tr.iron}} = \frac{1}{T_{\text{sw}}} \int_0^{T_{\text{sw}}} v_{\text{tr}} i_{\text{m}} dt \quad (3.5)$$

ここで， $T_{\text{sw}} (= 1/f_{\text{sw}})$ はスイッチング周期である。

図 3.6 に正弦波での誘導起電力，励磁電流の理論波形を示す。電圧と電流の瞬時値の積から損失を算出する場合，電圧と電流の位相差が重要なファクターとなる。正弦波で

の電力損失誤差 ΔP は次式で表される。

$$\Delta P = \left(\frac{\cos(\theta + \Delta\theta)}{\cos(\theta)} - 1 \right) \times 100 \quad (3.6)$$

ここで、 θ は電圧と電流の位相差、 $\Delta\theta$ は位相誤差である。

誘導起電力 v_{tr} はサーチコイルから受動プローブ (Tektronix TPP1000, 周波数帯域: ~ 1 GHz) で測定した。励磁電流 i_m は交流成分測定用の CT (UR_D CTL-35-S162-5F-1R10-CL1, 周波数帯域: 20 Hz \sim 15 MHz) と、直流成分測定用の AC/DC 電流プローブ (Tektronix TCP0150, 周波数帯域: ~ 20 MHz) を併用して測定した。使用した変圧器の場合には誘導起電力と励磁電流の位相差は 16 kHz で最大 84° であり、(3.6) 式から損失誤差 10% では位相誤差 105 ns (0.6°) が許容される。使用した受動プローブと CT の検出による位相誤差は 20 ns 以下であるため、(3.5) 式から損失誤差 2% 以下で算出可能である。

3.3.4 Step 3: インダクタ鉄損

使用したセンダストインダクタの 16 kHz での位相差は 89.9° と極めて 90° に近いいため、(3.6) 式から損失誤差 10% に抑えるためには電流の検出遅れを 1.7 ns 以下の精度で補正する必要がある。検出遅れの短い CT で電流を測定する場合でも、同軸ケーブル 1 m 当たり約 5 ns の遅延が発生するため、現実的ではない。

4 つの外付けインダクタの合計の鉄損 $P_{L,iron}$ は矩形波励磁で適用可能な次式の拡張スタインメッツ方程式 (improved Generalized Steinmetz Equation) から概算することができる [100–104]。

$$P_{L,iron} = \frac{4Sl}{T_{sw}} k_i \int_0^{T_{sw}} \left| \frac{dB}{dt} \right|^\alpha B_{p-p}^{\beta-\alpha} dt \quad (3.7)$$

$$k_i = \frac{k}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos(\theta)|^\alpha 2^{\beta-\alpha} d\theta} \quad (3.8)$$

ここで、 k, α, β は正弦波励磁でのスタインメッツ係数、 B_{p-p} は磁束密度の peak-to-peak 値、 S はコアの有効断面積、 l は平均磁路長である。磁束密度 B と誘導起電力 v_L には次式の関係がある。

$$B = \frac{1}{NS} \int v_L dt \quad (3.9)$$

ここで、 N はサーチコイルの巻数である。 v_L が図 3.4 に示すような矩形波の場合、(3.7)

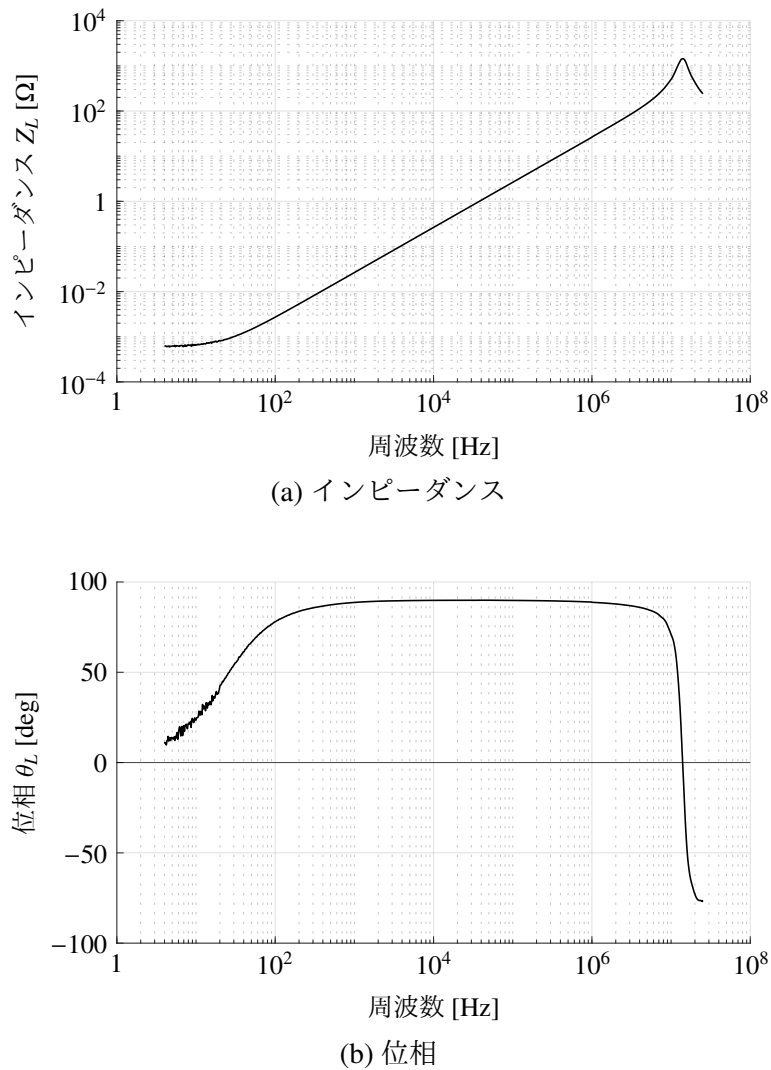


図 3.7: センダストインダクタのインピーダンス, 位相の周波数特性

式は (3.9) 式から次式で表される。

$$\begin{aligned}
 P_{L_{\text{iron}}} &= P_{L_{\text{iron}}}(\delta, V_L, f_{\text{sw}}) \\
 &= 4S l k_i \frac{\delta}{\pi} \left| \frac{V_L}{NS} \right|^\beta \left(\frac{\delta}{2\pi f_{\text{sw}}} \right)^{\beta-\alpha}
 \end{aligned} \tag{3.10}$$

ここで, δ は v_L のパルス幅に相当する位相シフト角, V_L は矩形波振幅の平均値, f_{sw} はスイッチング周波数である。Magnetics 社の Sendust のデータシートからスタインメッツ係数は [Hz], [T], [m³] を基準に単位換算した $k = 1.25$, $\alpha = 1.54$, $\beta = 1.99$, 有効断面積は $S = 358 \text{ mm}^2$, 平均磁路長は $l = 243 \text{ mm}$ を使用した [20]。

図 3.7 にインピーダンスアナライザで測定したセンダストインダクタのインピーダンス, 位相の周波数特性を示す。インピーダンスアナライザは 4 Hz ~ 1 MHz では HIOKI IM3570 (測定周波数 4 Hz ~ 5 MHz), 1 ~ 50 MHz では HIOKI IM7581 (測定周波数 100

表 3.4: 図 3.4 のインダクタ鉄損 (1 個当たり) の推定値の比較

動作条件	$P_{L,iron}$ [W]	
	拡張スタインメッツ (3.10) 式	インピーダンスアナライザ (3.11) 式
図 3.4(a) $E_1 = E_2 = 750$ V, 100 kW, 16 kHz	31	29 (-6% of 31)
図 3.4(b) $E_1 = E_2 = 750$ V, 93.4 kW, 24 kHz	46	37 (-20% of 46)

kHz ~ 300 MHz) を使用した。4 つの外付けインダクタの合計の鉄損 $P_{L,iron}$ はスイッチング周波数 f_{sw} の n 次の周波数成分のインダクタのインピーダンス $Z_L(nf_{sw})$, 位相 $\theta_L(nf_{sw})$ と, FFT 解析した誘導起電力の実効値 $V_{L,rms}(nf_{sw})$ から次式で概算することができる。

$$P_{L,iron} = 4 \sum_{n=1}^{\infty} \frac{V_{L,rms}(nf_{sw})^2}{Z_L(nf_{sw})} \cos(\theta_L(nf_{sw})) \quad (3.11)$$

周波数範囲はインダクタ鉄損の周波数成分を考慮して 1 MHz までとした。このインピーダンスアナライザ (HIOKI IM3570) を使用した, $E_1 = E_2 = 750$ V, 100 kW, 16 kHz での外付けインダクタ 1 個当たりの鉄損は 29 W であった。しかし, このインピーダンスアナライザの位相誤差は 16 kHz で $89.9^\circ \pm 0.79^\circ$ である [105]。この位相誤差を考慮すると, 推定値が 29 W の場合の真値は $-88 \sim 148$ W の範囲に存在する。換言すると, 推定値 29 W に対し $-307 \sim 517\%$ の測定誤差を含むことを意味し, 推定値として使用できない。以下では, 参考のために, 拡張スタインメッツ方程式による推定値とインピーダンスアナライザによる推定値を比較する。

表 3.4 は, 拡張スタインメッツ方程式を使用した (3.10) 式からの推定値と, インピーダンスアナライザを使用して取得した実測データをベースに (3.11) 式から算出したインダクタ鉄損の推定値を比較したものである。図 3.4(a) の $E_1 = E_2 = 750$ V, 100 kW, 16 kHz では, 外付けインダクタ 1 個当たりの鉄損は拡張スタインメッツ方程式からの推定値は 31 W となり, インピーダンスアナライザによる実測値は 29 W で, 31 W に対して -6% である。図 3.4(b) の $E_1 = E_2 = 750$ V, 93.4 kW, 24 kHz では, 外付けインダクタ 1 個当たりの鉄損は拡張スタインメッツ方程式からの推定値は 46 W となり, インピーダンスアナライザによる推定値は 37 W で, 46 W に対して -20% である。

表 3.4 の比較では, 拡張スタインメッツ方程式を使用した推定値とインピーダンスアナライザを使用した実測値とに大きな乖離は存在しない。これは偶然の結果であって, インピーダンスアナライザの位相誤差を考慮すると, インピーダンスアナライザを本研究の鉄損測定に使用することはできない。これに対して拡張スタインメッツ方程式は, 他の研究機関での採用例も多く [90, 103, 104], 工学的な信頼性も高い。このため本論文

では、インダクタ鉄損の推定に拡張スタインメッツ方程式を使用した。

3.3.5 Step 4 : 抵抗損失とスイッチング損失の分離

図 3.4 ではスイッチング電流を等しく設定しているため、スイッチング損失の比はスイッチング周波数の比 $16 \text{ kHz} : 24 \text{ kHz} = 1 : 1.5$ で近似できる。全損失から磁気デバイスの鉄損を差し引いた損失 $P_{\text{loss}} - P_{L_{\text{iron}}} - P_{\text{tr}_{\text{iron}}}$ が、インダクタ電流実効値 I_{rms} の 2 乗に比例する回路内の合計の抵抗損失 P_{ohm} とスイッチング損失 P_{sw} の和に等しいことから次式のが成立する。

$$\begin{bmatrix} P_{\text{loss}}^{16\text{k}} - P_{L_{\text{iron}}}^{16\text{k}} - P_{\text{tr}_{\text{iron}}}^{16\text{k}} \\ P_{\text{loss}}^{24\text{k}} - P_{L_{\text{iron}}}^{24\text{k}} - P_{\text{tr}_{\text{iron}}}^{24\text{k}} \end{bmatrix} = \begin{bmatrix} 1 & 1 \\ a & b \end{bmatrix} \begin{bmatrix} P_{\text{ohm}}^{16\text{k}} \\ P_{\text{sw}}^{16\text{k}} \end{bmatrix} \quad (3.12)$$

$$a = \left(\frac{I_{\text{rms}}^{24\text{k}}}{I_{\text{rms}}^{16\text{k}}} \right)^2 \quad (3.13)$$

$$b = \frac{24}{16} \quad (3.14)$$

ここで、上付き文字“16k”、“24k”はスイッチング周波数 16 kHz と 24 kHz での各値を、 a はインダクタ電流実効値の二乗の比、 b はスイッチング周波数の比を表わす。(3.12) 式から 16 kHz での抵抗損失 $P_{\text{ohm}}^{16\text{k}}$ とスイッチング損失 $P_{\text{sw}}^{16\text{k}}$ は次式で分離できる。

$$\begin{bmatrix} P_{\text{ohm}}^{16\text{k}} \\ P_{\text{sw}}^{16\text{k}} \end{bmatrix} = \frac{1}{b-a} \begin{bmatrix} bP_{\text{loss}}^{16\text{k}} - P_{\text{loss}}^{24\text{k}} - (bP_{L_{\text{iron}}}^{16\text{k}} - P_{L_{\text{iron}}}^{24\text{k}}) - (bP_{\text{tr}_{\text{iron}}}^{16\text{k}} - P_{\text{tr}_{\text{iron}}}^{24\text{k}}) \\ P_{\text{loss}}^{24\text{k}} - aP_{\text{loss}}^{16\text{k}} - (P_{L_{\text{iron}}}^{24\text{k}} - aP_{L_{\text{iron}}}^{16\text{k}}) - (P_{\text{tr}_{\text{iron}}}^{24\text{k}} - aP_{\text{tr}_{\text{iron}}}^{16\text{k}}) \end{bmatrix} \quad (3.15)$$

上式の P_{sw} はスイッチング周波数に比例する損失である。よって、MOSFET のターンオフ損失だけでなく、デッドタイム期間中に発生する SBD の導通損失や、スイッチング時のサージ電圧の振動に起因する損失が含まれる。本論文では、スイッチング周波数に比例する損失を広義のスイッチング損失と定義する。

[31] ではスイッチング損失がスイッチング電流の二乗に比例すると仮定していたが、提案法ではスイッチング損失とスイッチング電流との関係が未知の場合でも損失分離が可能な点に特長がある、

3.3.6 Step 5 : 導通損失，銅損，未知損失の算出

MOSFET の導通損失 P_{cond} はオン抵抗 R_{on} とインダクタ電流実効値 I_{rms} から次式で計算できる。

$$P_{\text{cond}} = 4R_{\text{on}}I_{\text{rms}}^2 \quad (3.16)$$

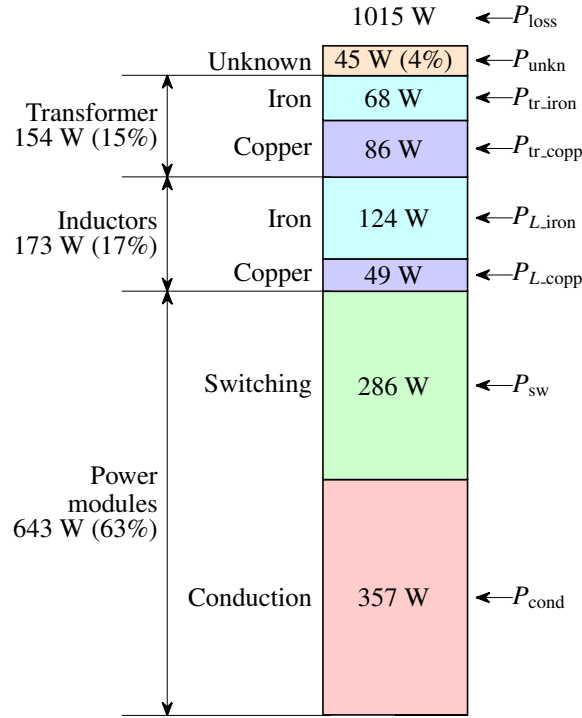


図 3.8: $E_1 = E_2 = 750 \text{ V}$, $P = 100 \text{ kW}$, $f_{\text{sw}} = 16 \text{ kHz}$ での損失分離結果

ここで、オン抵抗は室温での抵抗値 $R_{\text{on}} = 4.15 \text{ m}\Omega$ を使用する [97]。

外付けインダクタの銅損 $P_{L_{\text{copp}}}$ は巻線の直流抵抗 $R_{L_{\text{wind}}}$ とインダクタ電流実効値 I_{rms} から次式で計算できる。

$$P_{L_{\text{copp}}} = 4R_{L_{\text{wind}}}I_{\text{rms}}^2 \quad (3.17)$$

ここで、外付けインダクタの巻線の直流抵抗値 $R_{L_{\text{wind}}} = 0.57 \text{ m}\Omega$ を使用する。

変圧器の銅損 P_{tr} は巻線の直流抵抗 $R_{\text{tr}_{\text{wind}}}$ とインダクタ電流実効値 I_{rms} から次式で計算できる。

$$P_{\text{tr}_{\text{copp}}} = R_{\text{tr}_{\text{wind}}}I_{\text{rms}}^2 \quad (3.18)$$

ここで、変圧器の巻線の直流抵抗値 $R_{\text{tr}_{\text{wind}}} = 4 \text{ m}\Omega$ を使用する。

最後に、未知損失 P_{unkn} は合計の抵抗損失から導通損失と銅損を差し引くことで、次式で推定できる。

$$P_{\text{unkn}} = P_{\text{ohm}} - P_{\text{cond}} - P_{L_{\text{copp}}} - P_{\text{tr}_{\text{copp}}} \quad (3.19)$$

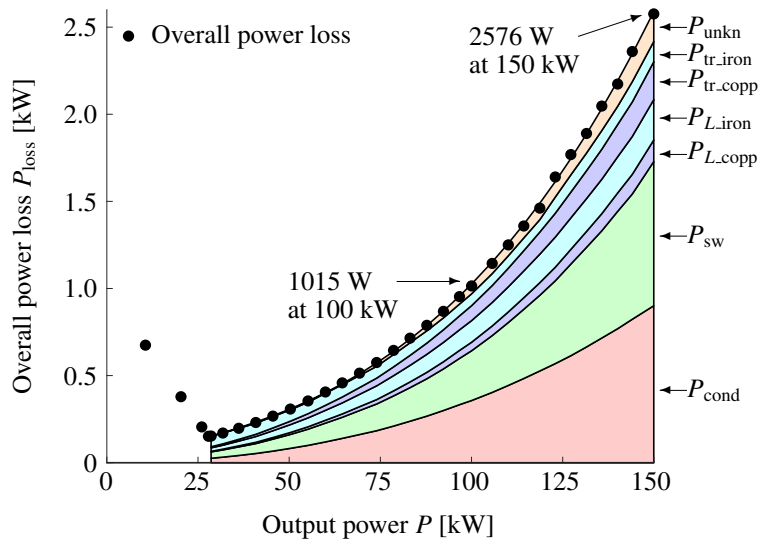


図 3.9: $E_1 = E_2 = 750 \text{ V}$, $f_{\text{sw}} = 16 \text{ kHz}$ での出力電力に対する全損失と損失分離結果

3.3.7 結果と考察

図 3.8 に 750 V , 100 kW , 16 kHz での損失分離結果を示す。未知損失は全損失に対して 4%であり、SiC モジュールや磁気デバイスの巻線の温度上昇による抵抗損失の増加分が支配的であると考えられる。SiC モジュールの損失は全損失に対して 63%を占めており、支配的である。外付けインダクタと変圧器の損失は全損失に対してそれぞれ 17%, 15%である。入出力電圧が等しい場合には Bridge 1, 2 のスイッチング電流がほぼ等しいことから損失が等しいと仮定できる。この仮定から 1 つの Bridge 当たりの損失は 321 W となり、単相フルブリッジインバータとしての変換効率は 99.68%に到達すると推定できる。さらなる高効率化のためには SiC モジュールの性能向上が必要不可欠である。

図 3.9 に $E_1 = E_2 = 750 \text{ V}$, 16 kHz での出力電力に対する全損失の測定値と損失分離結果を示す。ZVS 動作可能な出力電力 $28.6 \sim 150 \text{ kW}$ の範囲で損失分離を行った結果、未知損失は全損失に対して最大でも 8%以下であり広範囲な出力電力領域で良好に分離できることを実証した。SiC モジュールの損失の全損失に対する割合は出力電力に対して増加傾向にあり、 150 kW では 67%を占め、 100 kW での 63%と比べて 4%高い。このため、出力電力が大きいほど、SiC モジュールの損失低減の重要性がより高くなる。

3.4 スイッチング損失の測定誤差

3.4.1 電流・電圧の瞬時値積による直接測定

スイッチング損失を実機のドレイン・ソース間電圧とドレイン電流の瞬時値積から測定する場合、電流検出遅れが測定誤差に大きく影響を与える。使用する SiC-MOSFET の場合、定格 100 kW のスイッチング電流 150 A で電流の立下り時間は約 50 ns となるため、検出遅れの短い CT で電流を測定する場合でも、同軸ケーブル 1 m 当たり約 5 ns の遅延が発生する。遅延時間の補正誤差が立下り時間に対して 10% (5 ns) の場合、スイッチング損失の測定誤差は (2.22) 式から 46% であるため、実用的であるとはいえない。

ZVS 時のスイッチング損失を測定する場合、MOSFET の構造上、ジャンクション電流を直接測定できないため、レグ上下の MOSFET の蓄積・放出エネルギーの差分から測定する必要がある。(2.26) 式に図 3.1 のテストベンチの定格 $E_1 = E_2 = 750 \text{ V}$, 100 kW, 16 kHz での条件 $I_{\text{sw}} = 151 \text{ A}$, $t_f = 50 \text{ ns}$, $C_{\text{all}} = 13 \text{ nF}$, $C_{\text{ds}} = 4 \text{ nF}$ を代入することで、 $E_{\text{off}}/E_{\text{Q2}} = 0.08$ が得られる。一例として、MOSFET Q_1 の蓄積エネルギー $E_{\text{Q1.meas}}$ の測定誤差が +5%、MOSFET Q_2 の放出エネルギー $E_{\text{Q2.meas}}$ の測定誤差が -5% である場合、ターンオフ損失に相当するエネルギーの測定値 $E_{\text{off.meas}}$ は次式で算出できる。

$$\begin{aligned} E_{\text{off.meas}} &= E_{\text{Q1.meas}} - E_{\text{Q2.meas}} \\ &= 1.05 \times 1.08 E_{\text{Q2}} - 0.95 E_{\text{Q2}} \\ &= 0.184 E_{\text{Q2}} \\ &= 2.3 E_{\text{off}} \end{aligned} \quad (3.20)$$

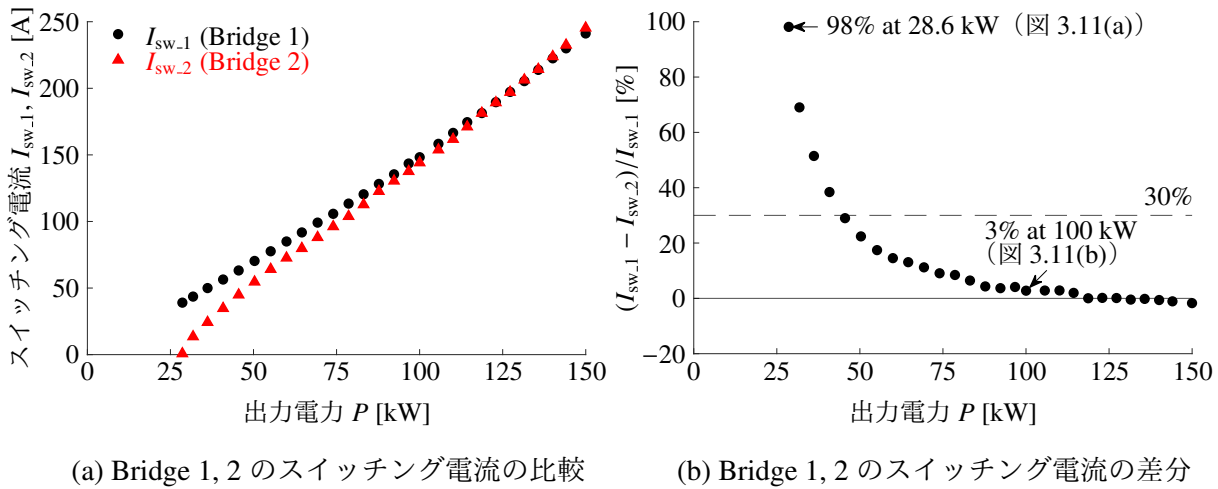
よって、スイッチング損失の測定誤差は +130% であり、より測定が困難である。

3.4.2 提案する全損失からの損失分離

図 3.8 の定格 100 kW でのスイッチング損失は (3.13) 式の 16 kHz と 24 kHz での電流実効値の二乗比は $a \cong 1$ であるため、(3.15) 式から次式で近似できる。

$$P_{\text{sw}}^{16\text{k}} \cong 2[P_{\text{loss}}^{24\text{k}} - P_{\text{loss}}^{16\text{k}} - (P_{L,\text{iron}}^{24\text{k}} - P_{L,\text{iron}}^{16\text{k}}) - (P_{\text{tr,iron}}^{24\text{k}} - P_{\text{tr,iron}}^{16\text{k}})] \quad (3.21)$$

16 kHz と 24 kHz での全損失、インダクタ鉄損、変圧器鉄損の測定誤差の差分がスイッチング損失の測定誤差に影響する。全損失の測定誤差はパワーアナライザによって 0.2%、変圧器鉄損は電圧・電流の瞬時値積から 2% 以下で高精度に測定可能である。一方、インダクタ鉄損は (3.10) 式の拡張スタインメッツ方程式から推定しているため、推定誤差



(a) Bridge 1, 2 のスイッチング電流の比較 (b) Bridge 1, 2 のスイッチング電流の差分

図 3.10: $E_1 = E_2 = 750 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での出力電力に対する Bridge 1, 2 のスイッチング電流

は無視できないと考えられる。例えば最悪のケースとして、 $P_{L_{iron}}^{16k}$ の測定誤差が +10%， $P_{L_{iron}}^{24k}$ の測定誤差が -10% の場合、スイッチング損失の測定誤差は +20% となる。

一般的な計測・測定システムを使用して、例えば 16 kHz と 24 kHz でのインダクタ鉄損を測定した場合、その測定誤差は正または負の同極性となると考えられる。(3.21) 式から明らかなように、同極性の測定誤差の一部は打ち消し合うため、鉄損推定誤差がスイッチング損失の誤差に及ぼす影響を大幅に軽減できる。これは本論文で提案する損失分離法の優れた特長である。その結果、温度による損失測定での測定誤差 10 ~ 20% [28] と同程度の測定精度であるため、実用的な損失分離手法であると結論できる。

3.5 スイッチング損失の分離

3.5.1 Bridge 1, 2 のスイッチング電流の比較

図 3.10(a) に $E_1 = E_2 = 750 \text{ V}$, 16 kHz での出力電力に対する Bridge 1, 2 のスイッチング電流を示す。図 3.10(b) は次式で算出した Bridge 1 のスイッチング電流に対する両者の差分の割合である。

$$\alpha = \frac{I_{sw,1} - I_{sw,2}}{I_{sw,1}} \quad (3.22)$$

ここで、 $I_{sw,1}$ は Bridge 1 のスイッチング電流、 $I_{sw,2}$ は Bridge 2 のスイッチング電流である。出力電力が低下するほど、両者の差分は増加する。図 3.11(a) に図 3.1 で測定した定格 $E_1 = E_2 = 750 \text{ V}$, 100 kW, 16 kHz での位相シフト期間の時間軸拡大波形を、図 3.11(b)

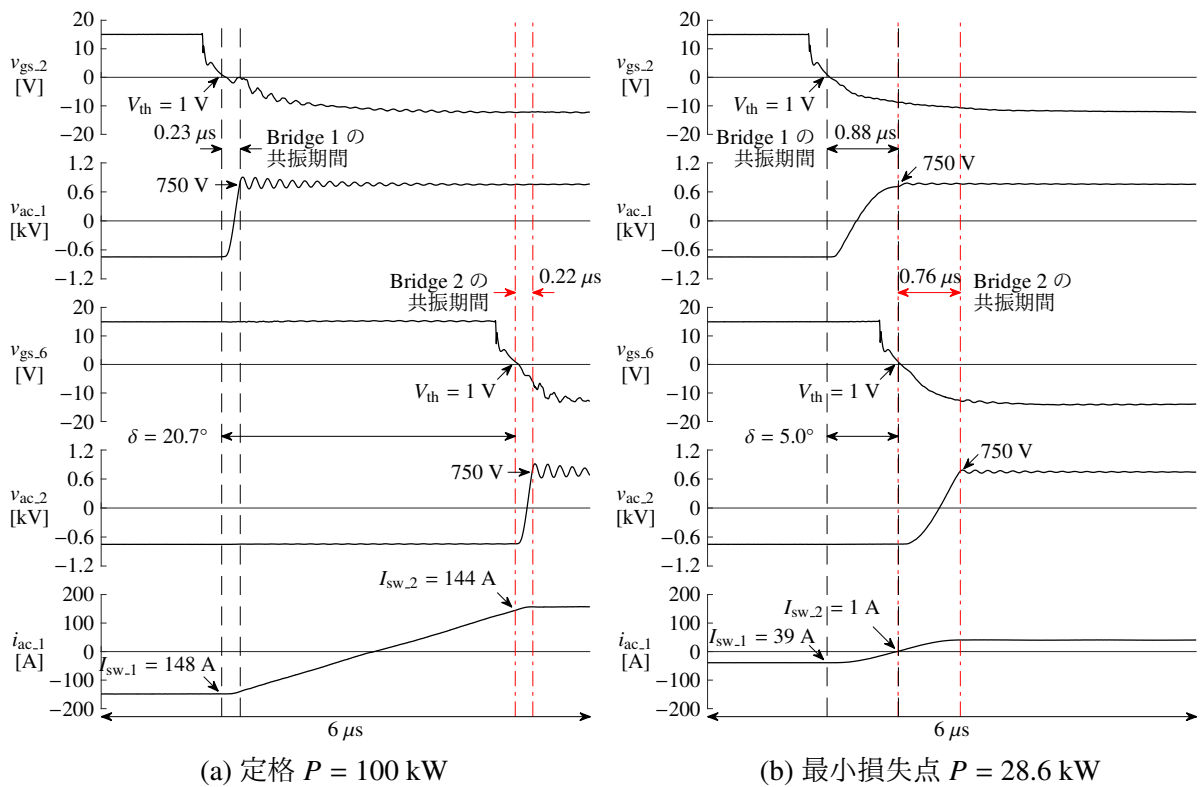


図 3.11: 図 3.1 の $E_1 = E_2 = 750 \text{ V}$, $f_{\text{sw}} = 16 \text{ kHz}$ での位相シフト期間の時間軸拡大波形

に最小損失点 28.6 kW での波形を示す。 $v_{\text{gs},2}$, $v_{\text{gs},6}$ はそれぞれ Bridge 1 の MOSFET Q_2 , Bridge 2 の MOSFET Q_6 のゲート-ソース間電圧である。使用した MOSFET のしきい値電圧は $V_{\text{th}} = 1 \text{ V}$ [97] であるため、これによりターンオフのタイミングを読み取り、スイッチング電流を測定する。定格 100 kW の場合には Bridge 1, 2 のスイッチング電流がほぼ等しくなるが、ZVS が可能な最小の出力電力 28.6 kW の場合には Bridge 2 のスイッチング電流がほぼ零となる。これは位相シフト期間に対するデッドタイム期間 $0.8 \mu\text{s}$ 共振期間の割合が増加するためである。ZVS が可能な最小の出力電力 28.6 kW では共振期間が位相シフト期間と一致し、デッドタイム $0.8 \mu\text{s}$ とほぼ等しくなる。このとき Bridge 2 のターンオフ時の電流はほぼ零となる。

3.5.2 スイッチング損失とスイッチング電流の関係

図 3.12 に 3.3 節で説明した損失分離から得られた $E_1 = E_2 = 750 \text{ V}$, 16 kHz でのレグ当たりのスイッチング損失とスイッチング電流の関係を示す。横軸は Bridge 1, 2 のスイッチング電流の平均値とし、図 3.10(b) で示した Bridge 1, 2 のスイッチング電流の差分が 30% 以下である $P = 45.5 \text{ kW}$ 以上の結果を使用した。Bridge 1, 2 の 4 つのレグのスイッ

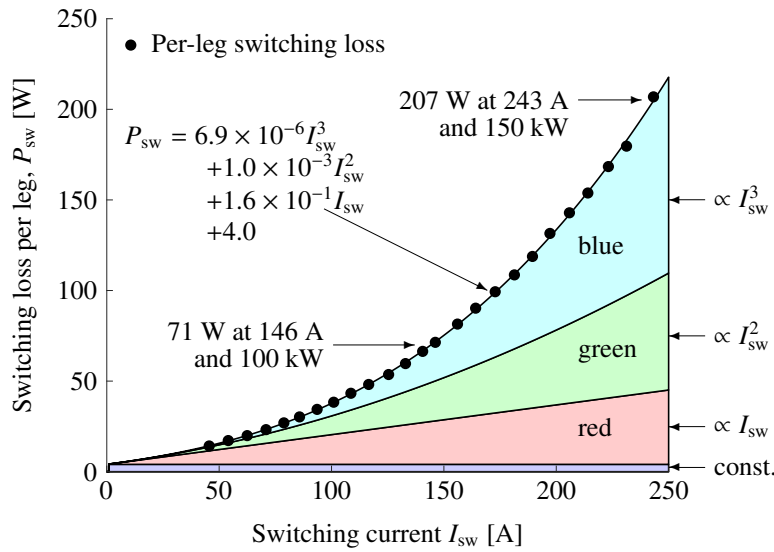


図 3.12: $E_1 = E_2 = 750 \text{ V}$, $f_{\text{sw}} = 16 \text{ kHz}$ でのスイッチング電流に対する分離したレグ当たりのスイッチング損失

チング電流がほぼ等しいと仮定することで、レグ当たりのスイッチング損失は全体の 1/4 と近似する。実線は直流電圧 750 V でのスイッチング損失の分離結果 P_{sw} をスイッチング電流 I_{sw} の多項式でフィッティングした近似曲線であり、次式で表される。

$$P_{\text{sw}} = 6.9 \times 10^{-6} I_{\text{sw}}^3 + 1.0 \times 10^{-3} I_{\text{sw}}^2 + 1.6 \times 10^{-1} I_{\text{sw}} + 4.0 \quad (3.23)$$

各領域は青が I_{sw}^3 , 緑が I_{sw}^2 , 赤が I_{sw} に比例する成分を示す。文献 [31] では (2.15) 式に基づいてスイッチング損失が I_{sw} の 2 乗に比例すると仮定していたが, (3.23) 式には I_{sw} の 1 乗と 3 乗に比例する項も存在する。これは提案法では I_{sw} を 16 kHz と 24 kHz で等しく設定していることから, 分離したスイッチング損失にはスイッチング周波数に比例する損失成分がすべて含まれるためである。具体的には, 以下の成分が含まれる。

1. SBD のビルトイン電圧による導通損失 (I_{sw} の 1 乗に比例する成分)
2. スイッチング時のサージ電圧の振動に起因する損失 (I_{sw} の 2 乗に比例する成分)
3. MOSFET のターンオフ損失 (I_{sw} の 2 乗, 3 乗に比例する成分)

このうち MOSFET のターンオフ損失が支配的であると考えられる。これらの定量的な評価については 3.6 節で詳細に行う。

表 3.5: $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}$, $f_{\text{sw}} = 16 \text{ kHz}$ での分離したレグ当たりのスイッチング損失の比較

$P_{\text{sw}} [\text{W}] (I_{\text{sw}} [\text{A}])$		
650 V	750 V	850 V
16 W (57 A)	17 W (54 A)	18 W (51 A)
37 W (103 A)	38 W (101 A)	40 W (100 A)
70 W (148 A)	71 W (146 A)	73 W (146 A)
129 W (198 A)	132 W (197 A)	128 W (196 A)
180 W (232 A)	180 W (231 A)	180 W (230 A)

3.5.3 スイッチング損失と直流電圧の関係

表 3.5 に $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}$ での分離したレグ当たりのスイッチング損失の比較を示す。スイッチング電流が等しい場合、 $I_{\text{sw}} = 100 \text{ A}$ 以上では直流電圧 650 V と 850 V でのスイッチング損失は直流電圧 750 V でのスイッチング損失に対して最大でも $\pm 5\%$ であるため、等しいとみなせる。この主な理由は、ZVS 動作期間中のドレイン-ソース間の電圧上昇の時間変化率がドレイン-ソース間の合成静電容量とスイッチング電流によって決まるためである。本論文では簡単化のため、直流電圧 850 V でも 750 V と同じ近似曲線 (3.23) 式を使用する。

スイッチング 1 回あたりの ZVS 時のターンオフ損失は (2.15) 式より次式で近似できる。

$$P_{\text{off}} \doteq \frac{I_{\text{sw}}^2 t_f^2}{48C_{\text{all}}} f_{\text{sw}} \quad (3.24)$$

ここで、 t_f は電流の立下り時間、 C_{all} はドレイン-ソース間の合成容量、 f_{sw} はスイッチング周波数である。以下の仮定が成立すれば、スイッチング損失は直流電圧とは独立であると考えられる。

1. 電流の立下り時間 t_f はスイッチング電流 I_{sw} のみに依存すること
2. ドレイン-ソース間の合成容量 C_{all} の電圧依存性が小さいこと

以下では上記の仮定が成立することを実験により確認する。

図 3.13 に図 3.1 のテストベンチの MOSFET Q_4 のドレイン-ソース電圧とドレイン電流の関係を、図 3.14 にスイッチング電流 $I_{\text{sw}} = 150 \text{ A}$ で等しく設定したときの $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}$ での Bridge 1 の MOSFET Q_4 のターンオフ時のドレイン電流とドレイン-ソース電圧の実験波形を示す。動作モードは図 2.12 に対応する。表 3.6 に図 3.14 の $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}$ での実験値の比較を示す。実験では $i_{s,4}$ を測定したが、ド

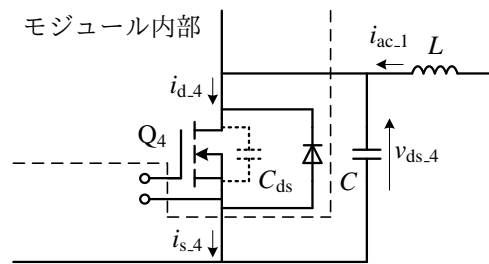


図 3.13: 図 3.1 の MOSFET Q_4 のドレイン-ソース間電圧 $v_{ds,4}$ とドレイン電流 $i_{d,4}$

表 3.6: 図 3.14 の $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ でのスイッチング電流 $I_{sw} = 150 \text{ A}$ で等しい場合の実験値の比較

直流電圧 $E_1 = E_2$ [V]	650	750	850
ドレイン電流の立下り時間 t_f [ns]	52	52	52
サージ電圧の直流電圧に対する増加分 ΔV [V]	109 (+4%)	105 (0%)	101 (-4%)
MOSFET のドレイン-ソース間の合成容量 $C_{all} = C_{ds} + C$ [nF]	13.3 (+3%)	12.9 (0%)	12.6 (-2%)
MOSFET のドレイン-ソース間の寄生容量 C_{ds} [nF]	4.3 (+10%)	3.9 (0%)	3.6 (-8%)

ドレイン電流 $i_{d,4}$ と等価である。使用する SiC モジュールでは MOSFET に逆並列に SBD が接続されているため、MOSFET のドレイン電流を直接測定することはできない。しかし、ターンオフ動作時に限っては MOSFET にのみに電流が流れるため、MOSFET のドレイン電流とみなすことができる。ドレイン電流はロゴスキーコイル電流プローブ (IWATSU SS-286A, 最大 di/dt : $80 \text{ kA}/\mu\text{s}$) で測定した。 $E_1 = E_2 = 650 \text{ V}, 750 \text{ V}, 850 \text{ V}$ でドレイン電流の立下り時間は 52 ns で等しい。よって、ドレイン電流の立下り時間は直流電圧には依存しないことを実証した。ドレイン-ソース間電圧のサージ電圧最大値の直流電圧に対する増加分は 750 V で 105 V であり、 $650 \text{ V}, 850 \text{ V}$ ではこれに対して $\pm 4\%$ のみの変化であるため、ほぼ等しいとみなせる。このことはサージ電圧の振動に起因する損失が直流電圧に依存しないことを意味する。

図 3.15 に図 3.14 の Mode II の等価回路を示す。Mode II はドレイン電流が立ち下がった後にドレイン-ソース間の合成容量 C_{all} が充放電される動作モードである。ブリッジの交流端子に一定電流 $I_{ac,1}$ が流れると仮定すると、すべての C_{all} には $I_{ac,1}/2$ の電流が流れ、ドレイン-ソース間電圧は線形的に増加・減少するため、MOSFET のドレイン-ソース間

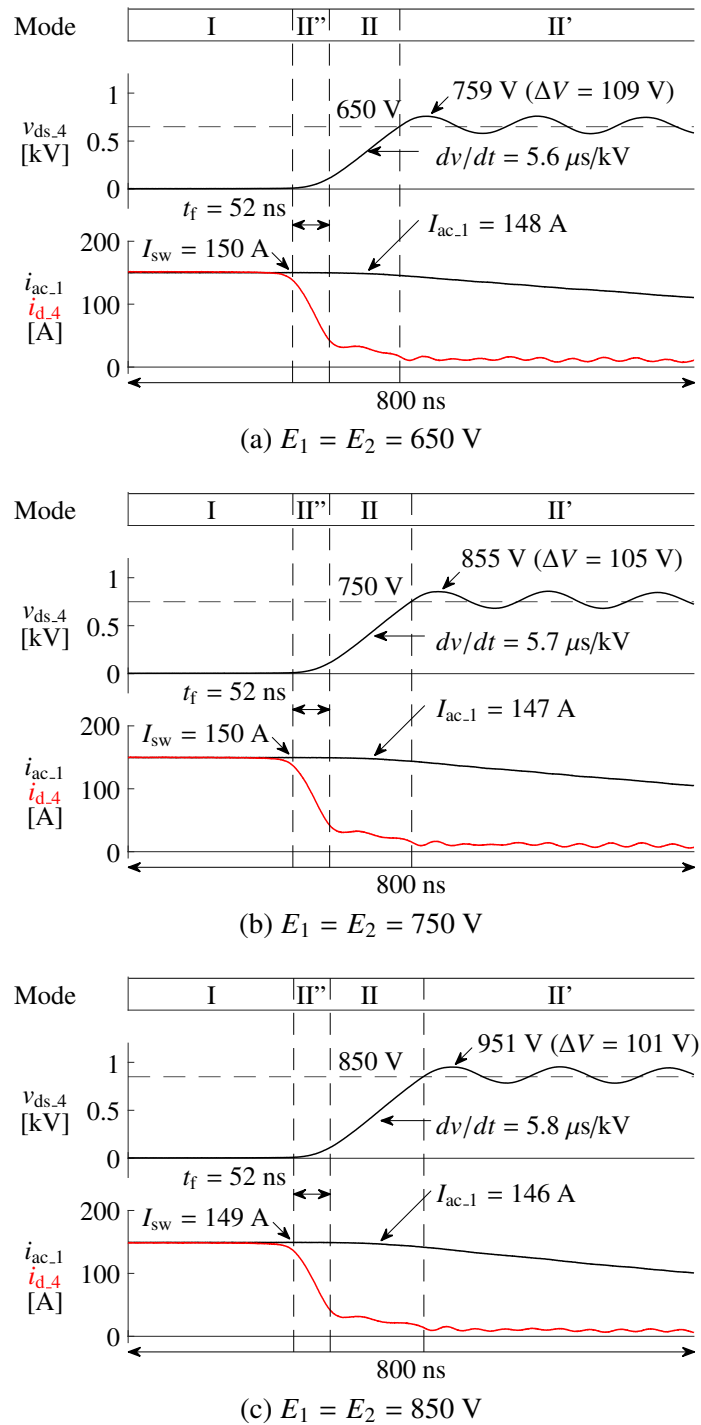


図 3.14: $I_{sw} = 150 \text{ A}$, $f_{sw} = 16 \text{ kHz}$ での Bridge 1 の MOSFET Q₄ ターンオフ時のドレイン-ソース間電圧とドレイン電流の実験波形

の寄生容量 C_{ds} は次式で概算できる。

$$C_{ds} = \frac{I_{ac,1}}{2(dv/dt)} - C \tag{3.25}$$

ここで、 $I_{ac,1}$ は Mode II の期間におけるブリッジの交流端子電流の平均値、 dv/dt は電

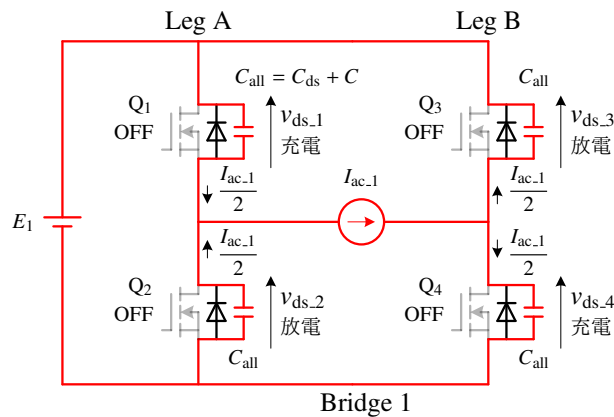


図 3.15: 図 3.14 の Mode II の等価回路

圧の時間変化率， C はスナバキャパシタである。 C_{ds} は直流電圧が増加するほど低下し，750 V で 3.9 nF であり，650 V, 850 V ではこれに対して +10, -8% の変化である。スナバキャパシタ $C = 9$ nF を加えた C_{all} で比較すると，750 V で 12.9 nF で，650 V, 850 V ではこれに対して +3, -2% のみの変化でほぼ等しいとみなせる。これはスナバキャパシタ C が寄生容量 C_{ds} に対して大きいためであり，直流電圧 650 ~ 850 V の範囲ではドレインソース間の合成容量 C_{all} の直流電圧の依存性は無視できる。以上の実験結果から「ZVS 時のスイッチング損失がスイッチング電流のみに依存し，直流電圧とはほぼ無関係」であることを実証した。

3.6 温度による損失測定と比較

3.6.1 温度による SiC モジュールの損失測定

図 3.16 に図 3.1 のテストベンチの SiC モジュール，ヒートシンク，冷却ファン，サーミスタの配置を示す。SiC モジュールのチップ周辺温度は内臓の NTC サーミスタで測定した。SiC モジュールはヒートシンクに取り付けられた冷却ファンにより強制空冷した。

図 3.17 に SiC モジュールの温度-損失特性の測定回路を示す。2 つの 4-in-1 モジュールの 8 つの MOSFET を直列接続し，MOSFET が常にオンとなるようにゲート信号を与えた。図 3.18 に図 3.17 で測定した SiC モジュールの温度-損失特性を，図 3.19 にオン抵抗と導通損失の温度依存性を示す。直流電源からの入力電力 (= 導通損失) と熱平衡状態での SiC モジュールの室温に対する温度上昇をプロットした。熱抵抗は，測定結果の線形近似直線の傾きから Bridge 1 で 155.5 °C/kW，Bridge 2 で 167.6 °C/kW となり，Bridge 2 の方が大きくなった。これは図 3.16 に示すように Bridge 2 の SiC モジュール

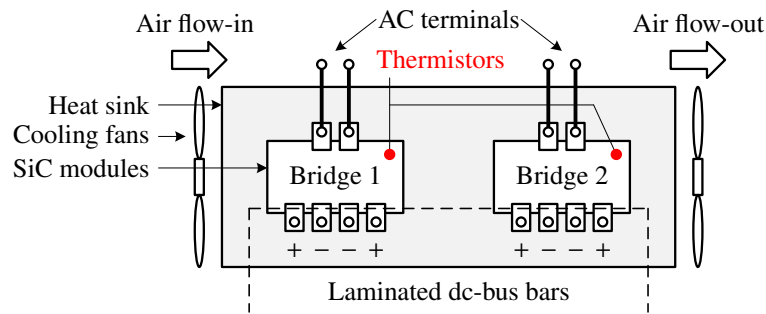


図 3.16: 図 3.1 のテストベンチの SiC モジュール、ヒートシンク、冷却ファン、サーミスタの配置

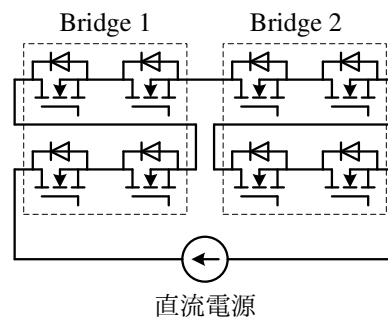


図 3.17: SiC モジュールの温度-損失特性の測定回路

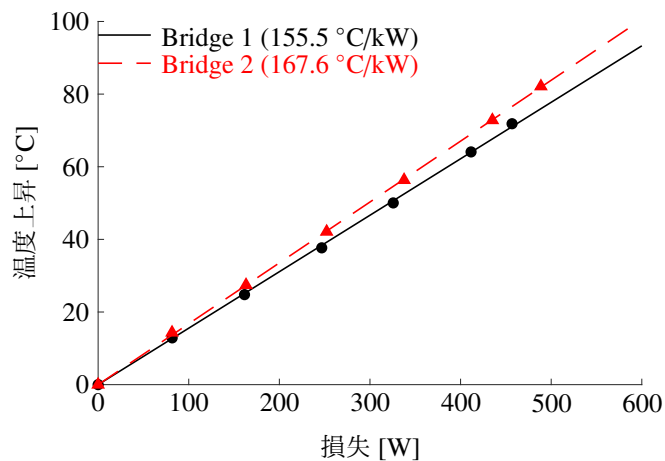


図 3.18: 図 3.17 で測定した SiC モジュールの温度-損失特性

が Bridge 1 より冷却ファンの排気側に配置されているためである。オン抵抗に関しては Bridge 1, 2 でほぼ同じ特性となった。

図 3.20 に 3 時間の 750 V, 100 kW, 16 kHz での連続運転試験を行った時の SiC モジュール温度の測定結果を示す。表 3.7 に 750 V, 100 kW, 16 kHz での温度から測定した SiC モジュールの損失をまとめる。SiC モジュールの熱平衡状態での温度上昇は室温 20.6°C に

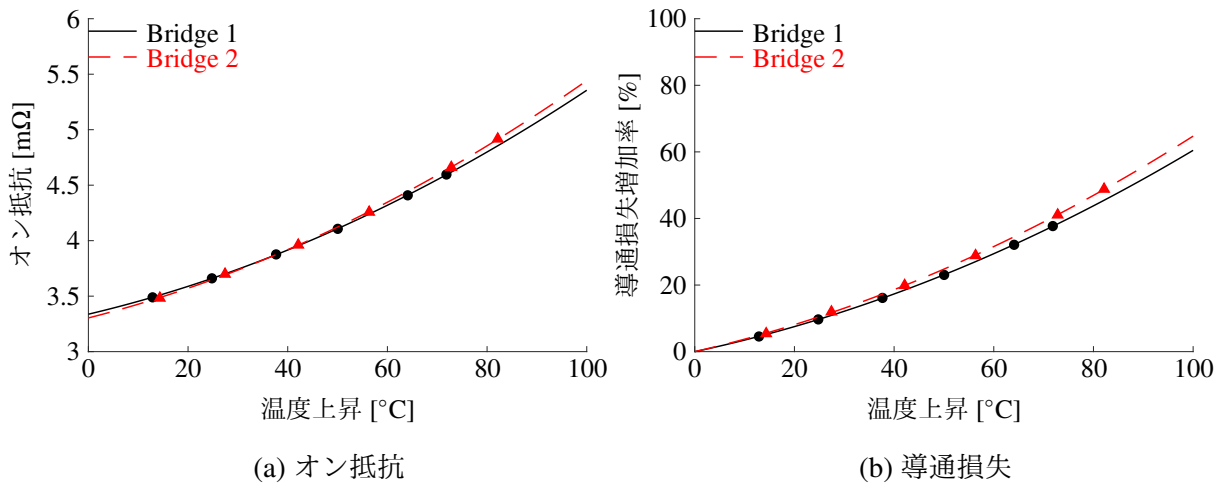


図 3.19: 図 3.17 で測定した SiC モジュールのオン抵抗と導通損失の温度依存性

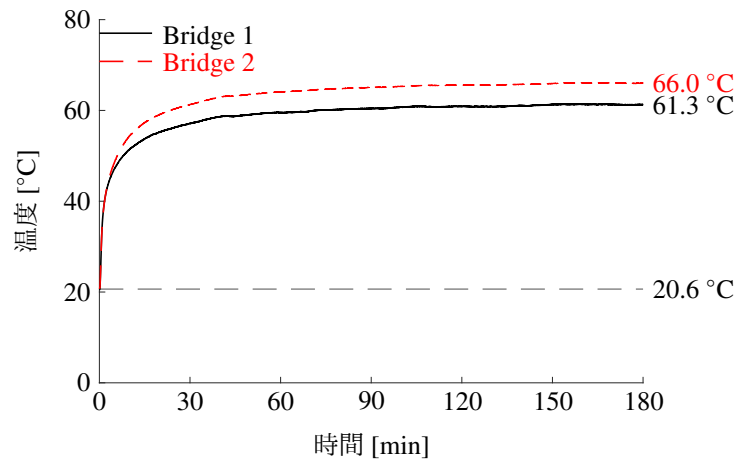


図 3.20: $E_1 = E_2 = 750 \text{ V}$, 100 kW , 16 kHz での 3 時間の連続運転試験時の SiC モジュールの温度

対して Bridge 1 で $40.7 \text{ }^\circ\text{C}$, Bridge 2 で $45.4 \text{ }^\circ\text{C}$ となった。図 3.18 から SiC モジュールの全損失は, Bridge 1 で 261 W , Bridge 2 で 270 W となり, ほぼ等しい結果となった。これは Bridge 1, 2 のスイッチング電流がほぼ等しいためである。3.3 節の損失分離の実験では 1 分以内の短時間動作で行い, 定格 100 kW での温度上昇は約 $15 \text{ }^\circ\text{C}$ であった。 $15 \text{ }^\circ\text{C}$ の温度上昇での導通損失増加率は図 3.19(b) より約 6% であるため, 無視できる。モジュール当たりの MOSFET の導通損失 P_{cond} は次式で算出できる。

$$P_{\text{cond}} = 2R_{\text{on}}I_{\text{rms}}^2 \quad (3.26)$$

ここで, R_{on} は図 3.19 から得たオン抵抗, 電流実効値 $I_{\text{rms}} = 147 \text{ A}$ を使用する。

$E_1 = E_2$ の場合, SBD に電流が流れる期間 t_{FWD} (図 2.10 の Mode II' の期間) は次式

で表される [106]。

$$t_{\text{FWD}} = T_d - \sqrt{L_{\text{all}}C_{\text{all}}}\sin^{-1}\left(\frac{2E_1}{\sqrt{L_{\text{all}}/C_{\text{all}}I_{\text{sw}}}}\right) \quad (3.27)$$

$$L_{\text{all}} = 4L + l \quad (3.28)$$

$$C_{\text{all}} = C_{\text{ds}} + C \quad (3.29)$$

ここで、一次側に等価換算した4つの外付けインダクタの合計のインダクタンス $4L$ と変圧器の漏れインダクタンス l の和 $L_{\text{all}} = 18 \mu\text{H}$ (表 3.1), MOSFET のドレイン-ソース間の寄生容量 C_{ds} と外付けのスナバキャパシタ C の和 $C_{\text{all}} = 12.9 \text{ nF}$ (表 3.6), デッドタイム $T_d = 0.8 \mu\text{s}$, Bridge 1, 2 のスイッチング電流 $I_{\text{sw}} = 148 \text{ A}, 144 \text{ A}$ を使用する。モジュール当たりの SBD の導通損失 P_{FWD} は (3.27) 式から次式で算出できる。

$$P_{\text{FWD}} = 4V_{\text{pn}}I_{\text{sw}}t_{\text{FWD}}f_{\text{sw}} \quad (3.30)$$

ここで、Bridge 1, 2 のスイッチング電流 $I_{\text{sw}} = 148 \text{ A}, 144 \text{ A}$ での SBD のビルトイン電圧 $V_{\text{pn}} = 1.2 \text{ V}$ を使用する [97]。SiC モジュールのスイッチング損失 P_{sw} は次式で表される。

$$P_{\text{sw}} = P_{\text{sic}} - P_{\text{cond}} - P_{\text{FWD}} \quad (3.31)$$

ここで、 P_{sic} は図 3.18 から得た全損失を使用する。結果としてスイッチング損失は、Bridge 1 で 85 W , Bridge 2 で 90 W となり、合計で 175 W となった。

3.6.2 分離結果と温度による測定値の比較

図 3.21 に $750 \text{ V}, 100 \text{ kW}, 16 \text{ kHz}$ での図 3.8 で得た周波数に比例する損失と、表 3.7 で得た温度から測定したスイッチング損失の比較を示す。図 3.21(a) は周波数に比例する損失の分離結果、図 3.21(b) は (3.23) 式の多項式の各項の内訳を示す。温度から測定したスイッチング損失と SBD の導通損失の和は、周波数に比例する損失に対して 66% であり、測定誤差を考慮しても妥当であるとは言えない。これは周波数に比例する損失に MOSFET のスイッチング時や SBD への転流時のサージ振動による損失が含まれることが考えられる。

図 3.22 に図 3.1 の Q_4 のドレイン-ソース間電圧 $v_{\text{ds},4}$ と Leg B の PN 間電圧 $v_{\text{PN},B}$ の関係を示す。Bridge 1, 2 の Leg A, B, C, D の PN 間にはそれぞれキャパシタ $C_{\text{PN}} = 1.3 \mu\text{F}$ が接続されている。図 3.23 に図 3.1 の MOSFET Q_4, Q_8 スwitchング時のドレイン-ソース

表 3.7: $E_1 = E_2 = 750 \text{ V}$, 100 kW , 16 kHz , $I_{\text{rms}} = 147 \text{ A}$ での温度から測定した SiC モジュールの損失

	Bridge 1	Bridge 2	合計
図 3.20 から得た温度上昇 ΔT [$^{\circ}\text{C}$]	40.6	45.3	
図 3.18 から得た損失 P_{loss} [W]	261	270	531
図 3.19 から得たオン抵抗 R_{on} [m Ω]	3.93	4.02	
MOSFET 導通損失 $P_{\text{cond}} = 2R_{\text{on}}I_{\text{rms}}^2$ [W]	169	173	342
(3.30) 式から算出した SBD 導通損失 P_{FWD} [W]	8	7	15
スイッチング損失 $P_{\text{sw}} = P_{\text{loss}} - P_{\text{cond}} - P_{\text{FWD}}$ [W]	85	90	175

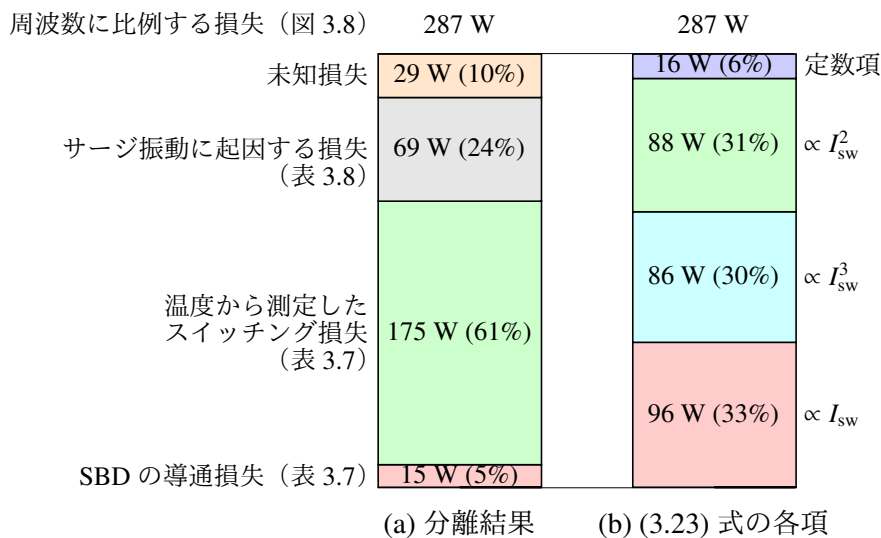


図 3.21: 図 3.8 の $E_1 = E_2 = 750 \text{ V}$, 100 kW , 16 kHz での周波数に比例する損失の内訳

間電圧と PN 間電圧の実験波形を示す。図 3.23(a) は Q_4 , Q_8 のターンオフ時，図 3.23(b) は Q_4 , Q_8 に並列に接続された SBD に転流した時の波形である。ドレイン-ソース間電圧はドレイン-ソース間の寄生容量 C_{ds} とスナバキャパシタ C のループ内の共振により， 6.5 MHz の振動が発生した。PN 間電圧は PN 間キャパシタ C_{PN} とドレイン-ソース間の合成容量 ($C_{\text{ds}} + C$) を通るループ内の共振により， 859 kHz の振動が支配的である。これらの振動エネルギーは配線の抵抗成分と，MOSFET のオン抵抗や SBD のビルトイン電圧により消費される。Bridge 当たりのドレイン-ソース間電圧のサージ振動による損失

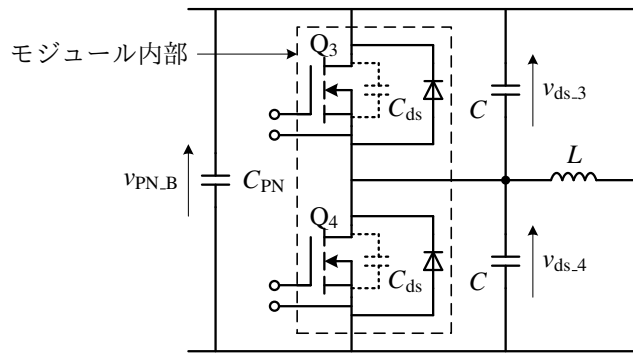
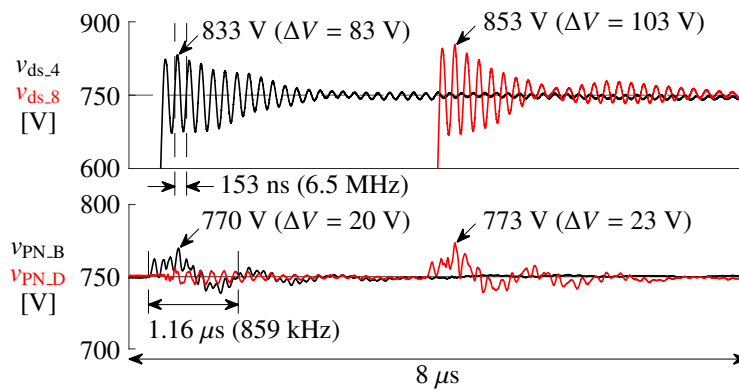
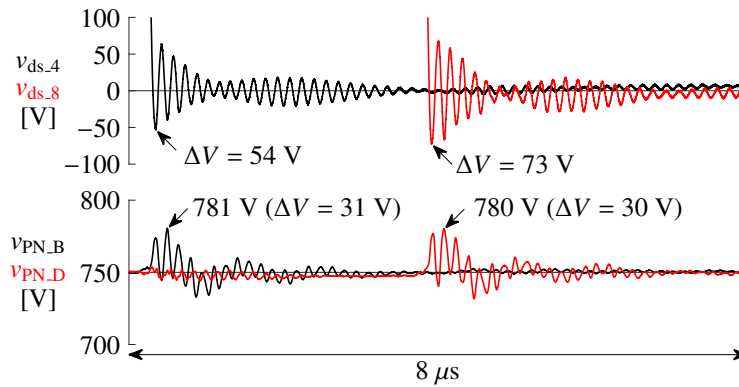


図 3.22: 図 3.1 の Q_4 のドレイン-ソース間電圧 $v_{ds,4}$ と Leg B の PN 間電圧 $v_{PN,B}$



(a) Q_4, Q_8 ターンオフ時



(b) Q_4, Q_8 の SBD への転流時

図 3.23: 図 3.1 の $E_1 = E_2 = 750 \text{ V}$, 16 kHz , 100 kW での Q_4, Q_8 スイッチング時のドレイン-ソース間電圧と PN 間電圧の実験波形

$P_{\text{surge_ds}}$ は次式で概算できる。

$$P_{\text{surge_ds}} = 4 \cdot \frac{1}{2} C_{\text{ds}} \Delta V^2 f_{\text{sw}} \quad (3.32)$$

ここで、 ΔV は図 3.23 から得た振動成分の最大振幅、 f_{sw} はスイッチング周波数である。

表 3.8: 図 3.23 の $E_1 = E_2 = 750 \text{ V}$, 100 kW , 16 kHz でのサージ振動に起因する損失

	損失 [W]	割合 [%]
ドレイン-ソース間電圧のサージ振動に起因する損失	11	16
PN 間電圧のサージ振動に起因する損失	58	84
合計	69	100

同様に, Bridge 当たりの PN 間電圧のサージ振動による損失 $P_{\text{surge_PN}}$ は次式で概算できる。

$$P_{\text{surge_PN}} = 2 \cdot \frac{1}{2} C_{\text{PN}} \Delta V^2 f_{\text{sw}} \quad (3.33)$$

表 3.8 に (3.32) 式から算出したドレイン-ソース間電圧のサージ振動による損失と, (3.33) 式から算出した PN 間電圧のサージ振動による損失を示す。合計のサージエネルギーによる損失は 68 W であり, PN 間電圧のサージに起因する損失が 85% で支配的である。図 3.21(a) に示すように温度から測定したスイッチング損失と, 概算したサージ振動による損失の和は, 周波数に比例する損失に対して 90% を占める。このことから, 分離結果は妥当であると結論付ける。図 3.21(b) よりサージ振動に起因する損失は I_{sw}^2 の成分に相当する。これはインダクタのエネルギー $(1/2)LI^2$ に基づいて発生するためである。(3.30) 式は (3.27) 式の \sin 関数を線形近似することで, 次式で近似できる。

$$\begin{aligned} P_{\text{FWD}} &\cong 4V_{\text{pn}}I_{\text{sw}} \left[T_{\text{d}} - \sqrt{L_{\text{all}}C_{\text{all}}} \left(\frac{2E_1}{\sqrt{L_{\text{all}}/C_{\text{all}}I_{\text{sw}}}} \right) \right] f_{\text{sw}} \\ &= 4V_{\text{pn}}f_{\text{sw}}(I_{\text{sw}}T_{\text{d}} - 2E_1C_{\text{all}}) \end{aligned} \quad (3.34)$$

よって, SBD の導通損失はスイッチング電流に比例する成分に相当するが, 本実験では SBD の導通期間が短いため, ほぼ無視できる。MOSFET のスイッチング損失は $I_{\text{sw}}, I_{\text{sw}}^3$ に比例する成分に相当する。回路実装の最適化によりサージ電圧を低減すれば, さらなる低損失化が期待できる。

3.7 本章のまとめ

本章では, ZVS 時のスイッチング損失を全損失から分離する手法を提案した。1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 100-kW 16-kHz DAB コンバータを設計・製作し, 分離結果の妥当性を実証した。本章の成果を以下に要約する。

- 提案法は異なる動作周波数で高精度に測定した全損失から, 電圧・電流の瞬時値積による直接測定が困難な ZVS 時のスイッチング損失を容易に分離することが

できる。異なるスイッチング周波数の実験波形のターンオフ時のスイッチング電流を等しく設定することで、スイッチング電流に依存せずにスイッチング周波数に比例するスイッチング損失を分離可能な点に特長がある。

- 2種類の動作周波数 16 kHz と 24 kHz でのインダクタ鉄損の同極性の測定誤差の一部は打ち消し合うため、鉄損推定誤差がスイッチング損失の誤差に及ぼす影響を大幅に軽減できる点に特長がある。スイッチング損失の測定誤差は温度による損失測定での測定誤差 10 ~ 20%と同程度の測定精度であるため、実用的な損失分離手法であると結論できる。
- 直流電圧 650 ~ 850 V の範囲では、ZVS 時のスイッチング損失がスイッチング電流のみに依存し、直流電圧とはほぼ無関係であることを実証した。このことは、分離したスイッチング損失が昇降圧動作時にも適用でき、スイッチング電流のみからスイッチング損失を評価できることを意味する。
- 温度による損失測定結果との比較を行い、分離結果の妥当性を示した。分離したスイッチング損失には、MOSFET のターンオフ損失の他に、SBD の導通損失やサージ電圧の振動に起因する損失が含まれるが、MOSFET のターンオフ損失が支配的である。

第4章

軽負荷時の損失低減

本章では、軽負荷時の高効率化を実現するための制御法として制御アルゴリズムが単純な間欠運転を検討する。従来の電流不連続モード間欠運転では電力伝送の開始時と終了時のみスイッチング損失を低減可能な零電圧スイッチングが不可となるため、さらなる低損失化の可能性が残されていることを明らかにする。提案する電流連続モード間欠運転は電力伝送休止期間中に電流を意図的に還流させることにより、軽負荷時であってもすべてのスイッチングで零電圧スイッチングが実現できるため、変換効率の大幅な向上が期待できる。設計・製作した 1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 850-V 100-kW 16-kHz DAB コンバータのテストベンチに提案法を適用し、有効性を実証する。最後に、3章で得た損失分離結果を使用して変換効率の将来予測を行い、本論文の技術的意義を示す。

4.1 効率測定用のテストベンチ

図 4.1 に 850-V 100-kW 16-kHz DAB コンバータの変換効率を高精度に測定可能なテストベンチを、表 4.1 に実験定数を示す。本実験では、1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュール（三菱電機, FMF400BX-24A [97]) を 2 個使用した。100-kW 16-kHz 変圧器の巻数比は 1 : 1 であり、磁性材料には厚さ 14 μm のノーカットナノ結晶軟磁性材料（日立金属, 商品名「ファインメット」）を使用した [23]。外付けインダクタの磁性材料には最新のアモルファス合金（アルプスアルパイン, 商品名「リカロイ」）を使用した [21]。

出力電力 P と電力損失 P_{loss} を個別に測定することによって、DAB コンバータの入力から出力までの電力変換効率 η を (2.20) 式から高精度に計算できる。実験に使用したパワーアナライザ (HIOKI 3390-10 [32]) の直流電力の測定精度はフルスケールで 0.2%, 定

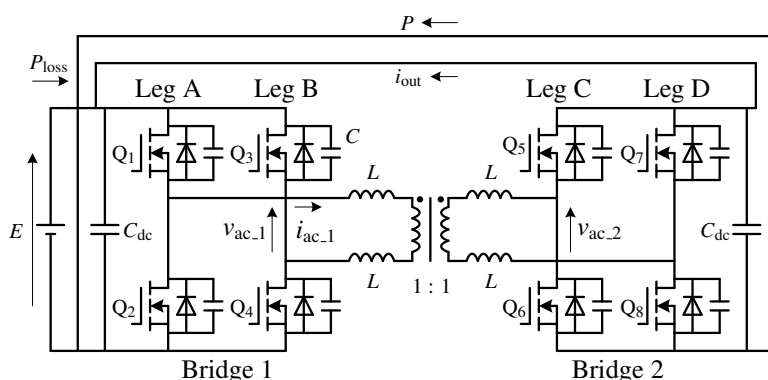


図 4.1: $E_1 = E_2 = E$ での 850-V 100-kW 16-kHz DAB コンバータのテストベンチ

表 4.1: 図 4.1 の 850-V 100-kW 16-kHz DAB コンバータの実験定数

Continuous power rating		100 kW
Short-term power rating		150 kW
Input/output voltage rating	$E_1 = E_2$	850 V
Switching frequency	f_{sw}	16 kHz
Drain current rating of each SiC-MOSFET		400 A
Inductor rms current	I_{rms}	128 A at 100 kW (32.0% of 400 A)
DC capacitor	C_{dc}	400 μ F
Unit capacitance constant [98]	H_{dc}	1.4 ms at 850 V
Snubber capacitor	C	9 nF
Auxiliary inductor	L	5 μ H (7.0%*)
Total leakage inductance	l	1 μ H (1.4%*)
Dead time	T_d	0.8 μ s
Transformer core material		FINEMET**
Saturation magnetic-flux density		1.23 T
Maximum magnetic-flux density		0.73 T at 0 kW (59.0% of 1.23 T)
Transformer turns ratio		1 : 1
Auxiliary inductor core material		Liquialloy***
Saturation magnetic-flux density		1.1 T
Maximum magnetic-flux density		0.14 T at 100 kW (12.7% of 1.1 T)

*On a single-phase 850-V 100-kW 16-kHz base.

**Nano-crystalline soft-magnetic material from Hitachi Metals

***Amorphous alloy from ALPS ALPINE.

格 100 kW 時の全損失の割合は 0.7% であるため, (2.21) 式より効率の測定誤差は 0.0014% となる。なお, 本論文の損失にはゲート駆動回路, 制御回路, 冷却ファンの電力損失は含まない。

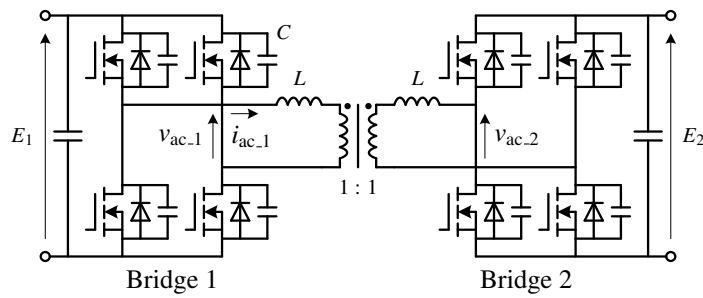


図 4.2: 双方向絶縁形 DC-DC コンバータの基本回路構成

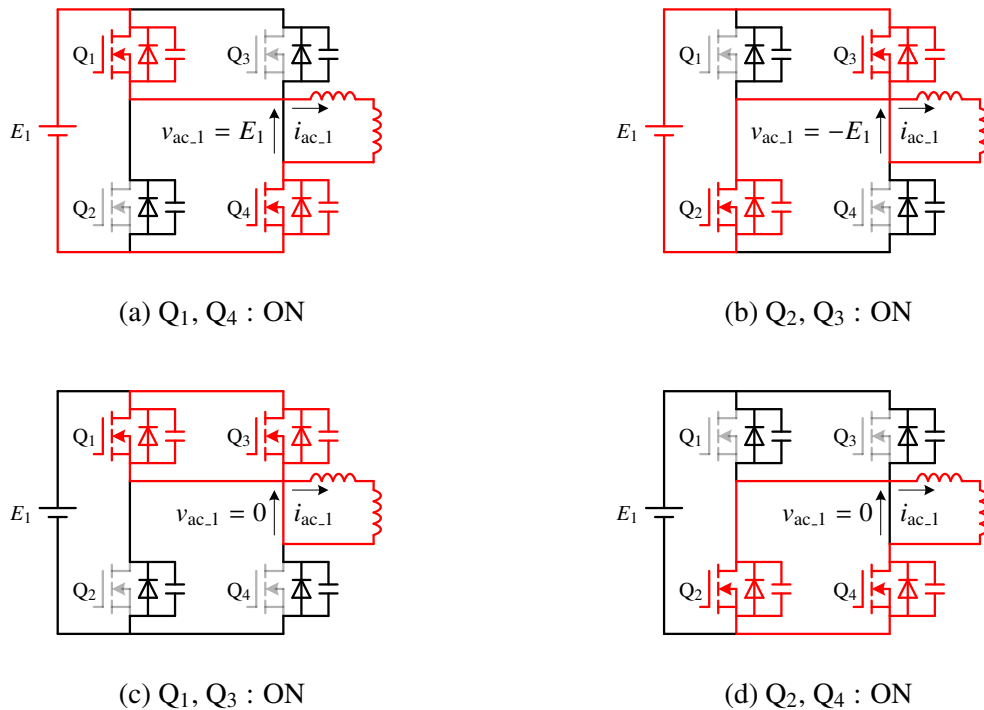


図 4.3: Bridge 1 の 4 つのスイッチングモード

4.2 連続運転の動作原理

図 4.3 に図 4.2 に示す DAB コンバータの Bridge 1 のスイッチングモードを示す。本章の動作解析では、以下の仮定を導入する。

- Bridge 1 と Bridge 2 の直流電圧 E は等しく、かつ一定 ($E_1 = E_2 = E$)
- 能動素子や受動素子は理想的なデバイス
- デッドタイムを無視
- 変圧器の変圧比は 1 : 1

連続運転 (continuous operation) では、正の直流電圧を出力する Mode I と、負の直流電

圧を出力する Mode II をスイッチング周期の半分ごとに繰り返すことで、 180° 通電の方形波電圧 $v_{ac,1}$, $v_{ac,2}$ を出力する。連続運転時の出力電力 $P (= P_{con}(\delta))$ は、 $v_{ac,1}$ と $v_{ac,2}$ の位相差 δ [rad] により次式で表される [3]。

$$\begin{aligned} P &= P_{con}(\delta) \\ &= \frac{1}{T_{sw}} \int_0^{T_{sw}} v_{ac,1} i_{ac,1} dt \\ &= \frac{1}{T_{sw}} \int_0^{T_{sw}} v_{ac,2} i_{ac,2} dt \\ &= \frac{E_1 E_2}{2\pi f_{sw} L_{all}} \delta \left(1 - \frac{|\delta|}{\pi} \right) \end{aligned} \quad (4.1)$$

$$L_{all} = 4L + l \quad (4.2)$$

ここで、 $f_{sw} (= 1/T_{sw})$ はスイッチング周波数であり、 L_{all} は一次側に等価換算した4つの外付けインダクタの合計のインダクタンス $4L$ と変圧器の漏れインダクタンス l の和である。出力電力は一般的に左から右への伝送を正とみなし、 $v_{ac,1}$ が $v_{ac,2}$ より進み位相である場合、つまり $\delta > 0$ の場合に正と定義する。

4.3 実現可能な間欠運転の4種類の制御法

図4.4に理論的に実現可能な4種類の間欠運転の制御法 Method 1～4と理論波形を示す。ここで、 ϕ_m は理想変圧器の磁束である。4つの全ての間欠運転では Bridge 1, 2 が電力伝送期間 T_{sw} と電力伝送休止期間 nT_{sw} を交互に繰り返す。本論文ではスイッチング周期 T_{sw} と区別するために、この周期 $(1+n)T_{sw}$ を間欠周期と呼ぶ。直流キャパシタは、電力伝送時に充電動作、電力伝送休止時に放電動作を行う。そのため、間欠運転時の直流キャパシタの電圧リプルは連続運転時より大きくなる [69]。この電圧リプル幅が最小となるように、間欠周期の電力伝送期間は1スイッチング周期 $T_{sw} (= 1/f_{sw})$ 、電力伝送休止期間は nT_{sw} とする。

Method 1 は電力伝送期間 T_{sw} で Mode I, II の順にスイッチングし、電力伝送休止期間 nT_{sw} で Mode III または IV でスイッチングする。Method 2 は Mode I, II のスイッチングの順番が逆である点を除けば、Method 1 と同じである。Mode I, II の期間は磁束 ϕ_m の発散を防ぐためにそれぞれ $T_{sw}/2$ に設定する。結果として、Method 1, 2 の磁束 ϕ_m は電力伝送期間に着目すると最大値の半分の直流成分を含む。位相シフト期間中は変圧器に電圧が印加されないため、磁束 ϕ_m は一定である。

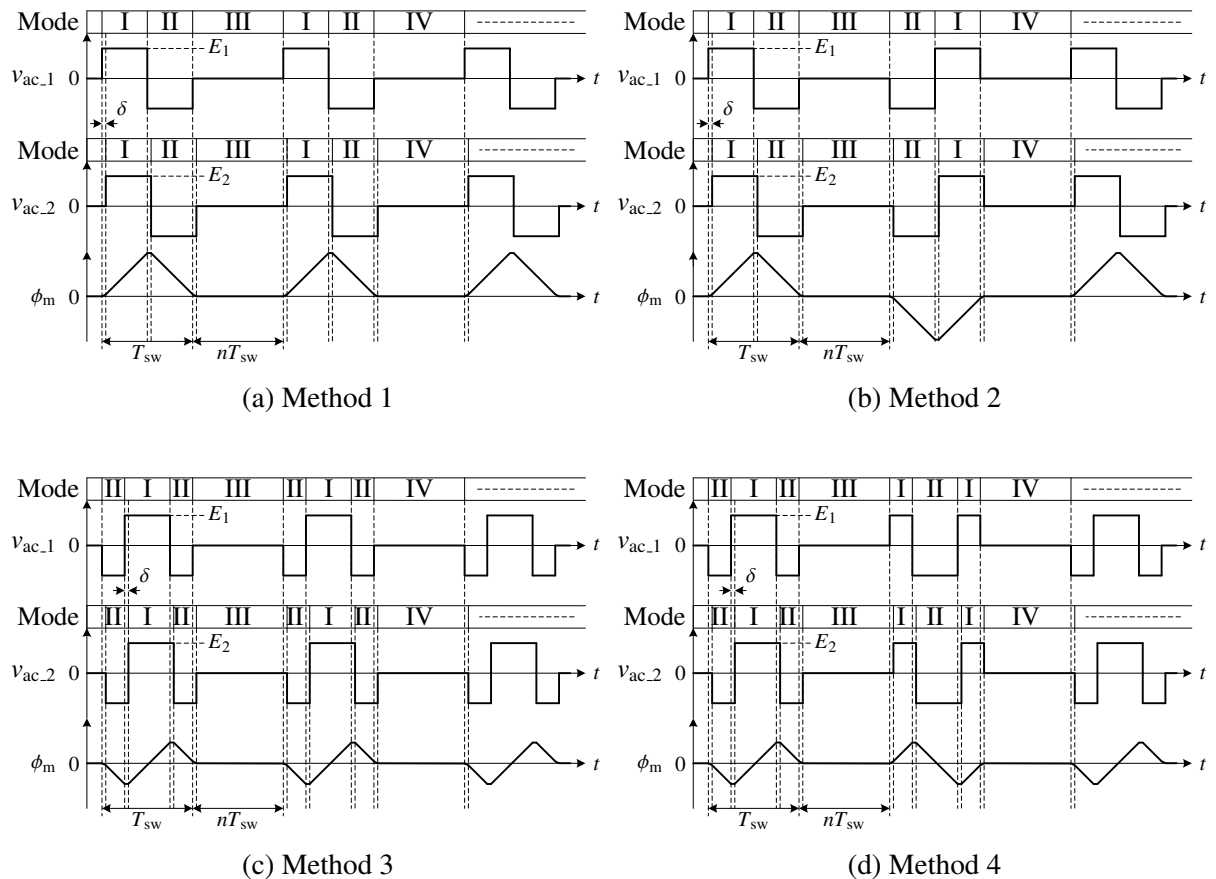


図 4.4: 理論的に実現可能な4種類の間欠運転の制御法

Method 3 は電力伝送期間 T_{sw} で Mode II, I, II の順にスイッチングする。Method 4 は間欠周期 $(1+n)T_{sw}$ ごとに電力伝送期間 T_{sw} で Mode II, I, II と Mode I, II, I のスイッチングを繰り返す。Mode II, I, II または Mode I, II, I の期間は磁束 ϕ_m の発散を防ぐためにそれぞれ $T_{sw}/4, T_{sw}/2, T_{sw}/4$ に設定する。方形波電圧 $v_{ac.1}, v_{ac.2}$ の位相に着目すると、Mode 1, 2 は正弦波状、Mode 3, 4 は余弦波状に制御している。結果として、Method 3, 4 の磁束 ϕ_m は電力伝送期間で直流成分は零となる。Method 3, 4 の磁束最大値は Method 1, 2 と比べて半分になるため、変圧器の小型・軽量化に貢献する。ここで、Method 3, 4 の磁束最大値は定格動作時と同じである点に注意する必要がある。よって本論文では、4種類の制御法の内 Method 3, 4 を採用する。電力伝送休止期間の Mode III または IV は2間欠周期で交互にスイッチングを行う。

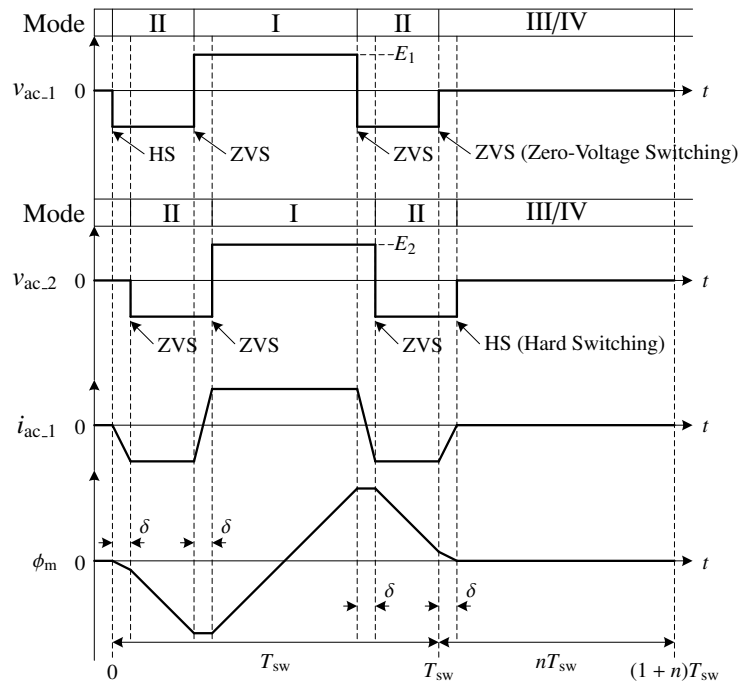


図 4.5: DCM 間欠運転の 1 間欠周期の理論波形 ($E_1 = E_2 = E$)

4.4 電流不連続モード (DCM) 間欠運転

図 4.5 に電流不連続モード (DCM : Discontinuous-Current Mode) 間欠運転 (簡略化して DCM 間欠運転) を適用した場合の 1 間欠周期の理論波形を示す。 i_{ac1} は Bridge 1 のインダクタ電流である。この制御法では非電力伝送期間中に電流が流れないため、DCM 間欠運転と呼ぶ。DCM 間欠運転では Method 3, 4 の両方が適用可能である。

間欠運転では ZVS 動作が可能な電力で位相シフト角 δ を固定し、 n を操作することで、出力電力を制御する。ただし、 n は正の実数である。DCM 間欠運転時の出力電力 P ($= P_{\text{int}}(\delta, n)$) は、 $P_{\text{con}}(\delta)$ と n より次式で表される [74]。

$$\begin{aligned}
 P &= P_{\text{int}}(\delta, n) \\
 &= \frac{1}{(1+n)T_{\text{sw}}} \int_0^{(1+n)T_{\text{sw}}} v_{\text{ac},1} i_{\text{ac},1} dt \\
 &= \frac{1}{(1+n)T_{\text{sw}}} \int_0^{(1+n)T_{\text{sw}}} v_{\text{ac},2} i_{\text{ac},2} dt \\
 &= \frac{E^2}{2\pi f_{\text{sw}} L_{\text{all}} (1+n)} \delta \left(1 - \frac{|\delta|}{\pi} - \frac{|\delta|}{4\pi} \right) \\
 &= \frac{P_{\text{con}}(\delta)}{1+n} - \frac{E^2 (\delta/2\pi)^2}{2f_{\text{sw}} L_{\text{all}} (1+n)} \tag{4.3}
 \end{aligned}$$

ここで、連続運転時の出力電力 $P_{\text{con}}(\delta)$ は (4.1) 式で与えられる。 δ が十分に小さく、以

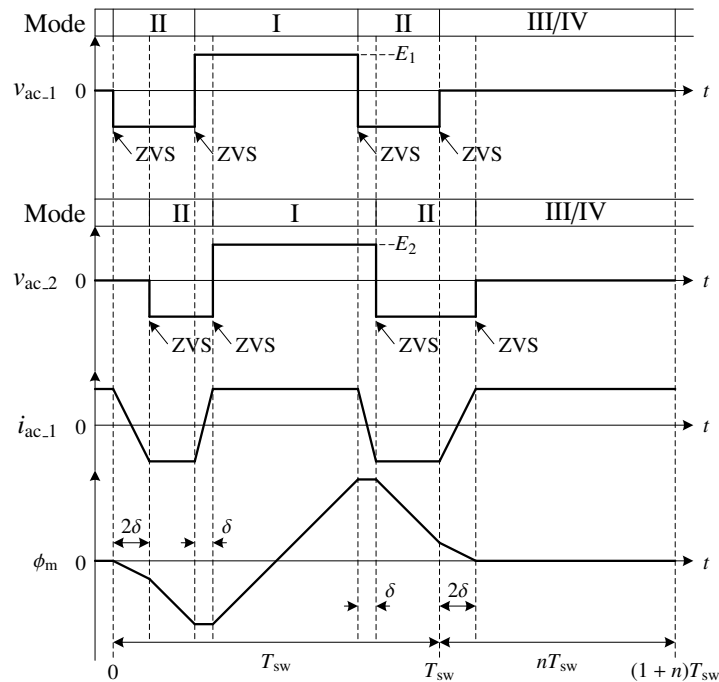


図 4.6: CCM 間欠運転の 1 間欠周期の理論波形 ($E_1 = E_2 = E$)

下の不等式

$$1 - \frac{|\delta|}{\pi} \gg \frac{|\delta|}{4\pi}$$

$$\delta \ll \frac{4\pi}{5} \quad (4.4)$$

が成立する場合には (4.3) 式の右辺第 2 項を無視でき、次式で近似できる。

$$P = P_{\text{int}}(\delta, n) \cong \frac{P_{\text{con}}(\delta)}{1+n} \quad (4.5)$$

DCM 間欠運転では、電力伝送休止期間中の電流が零となるように制御しているため、電力伝送開始時と終了時にハードスイッチング (HS : Hard Switching) が発生し、スイッチング損失が増大してしまうため、さらなる低損失化の可能性が残されている。

4.5 電流連続モード (CCM) 間欠運転

4.5.1 DCM, CCM 間欠運転と研究業績との対応関係

DCM 間欠運転は研究業績 [1] の電気学会論文誌 D に掲載された論文、CCM 間欠運転は研究業績 [2] の *IEEE Transactions on Power Electronics* に掲載された論文に対応する。DCM 間欠運転のアイデアから低オン抵抗な SiC-MOSFET に適した手法として CCM 間欠運転の着想に至った。

4.5.2 CCM 間欠運転の動作原理

図 4.6 に電流連続モード (CCM : Continuous-Current Mode) 間欠運転 (簡略化して CCM 間欠運転) の理論波形を示す。図 4.5 と図 4.6 の最大の相違は、電力伝送休止期間中に電流が流れるかどうかである。CCM 間欠運転では電力伝送休止期間中に Mode III の場合は上側アーム間、Mode IV の場合は下側アーム間で電流を還流させ、軽負荷においてもすべてのスイッチング時で ZVS を実現できる。具体的には、電力伝送開始時と終了時の位相シフト角を δ から 2δ に変更 (他のスイッチング時は δ のまま) することによって電力伝送開始時と終了時も ZVS 動作が可能となる。CCM 間欠運転を適用することで、DCM 間欠運転と比べて 1 間欠周期当たり 2 回のハードスイッチングを ZVS に置き換えることができるため、スイッチング損失の低減が期待できる。

CCM 間欠運転では電力伝送休止期間中に電流が流れるため、Method 4 は適用不可であり、Method 3 とする必要がある。循環電流によりスイッチング損失は低減されるが、追加の導通損失が発生する。低オン抵抗の SiC-MOSFET/SBD モジュールでは後の実験結果で示すようにこの問題を容易に解決できる。図 4.4 (c) に示すように各ブリッジは 2 間欠周期で Mode III, IV を交互に繰り返す。これにより、各ブリッジの上側と下側アームの導通損失を均一化し、SiC モジュールの温度上昇を抑制することができる。

CCM 間欠運転時の出力電力 $P (= P_{\text{int}}(\delta, n))$ は、 $P_{\text{con}}(\delta)$ と n より次式で表される。

$$\begin{aligned}
 P &= P_{\text{int}}(\delta, n) \\
 &= \frac{1}{(1+n)T_{\text{sw}}} \int_0^{(1+n)T_{\text{sw}}} v_{\text{ac},1} i_{\text{ac},1} dt \\
 &= \frac{1}{(1+n)T_{\text{sw}}} \int_0^{(1+n)T_{\text{sw}}} v_{\text{ac},2} i_{\text{ac},2} dt \\
 &= \frac{E^2}{2\pi f_{\text{sw}} L_{\text{all}} (1+n)} \delta \left(1 - \frac{|\delta|}{\pi} - \frac{|\delta|}{\pi} \right) \\
 &= \frac{P_{\text{con}}(\delta)}{1+n} - \frac{E^2(\delta/\pi)^2}{2f_{\text{sw}} L_{\text{all}}(1+n)} \tag{4.6}
 \end{aligned}$$

δ が十分に小さく、以下の不等式

$$\begin{aligned}
 1 - \frac{|\delta|}{\pi} &\gg \frac{|\delta|}{\pi} \\
 \delta &\ll \frac{\pi}{2} \tag{4.7}
 \end{aligned}$$

が成立する場合には、DCM 間欠運転と同様に (4.5) 式で近似できる。

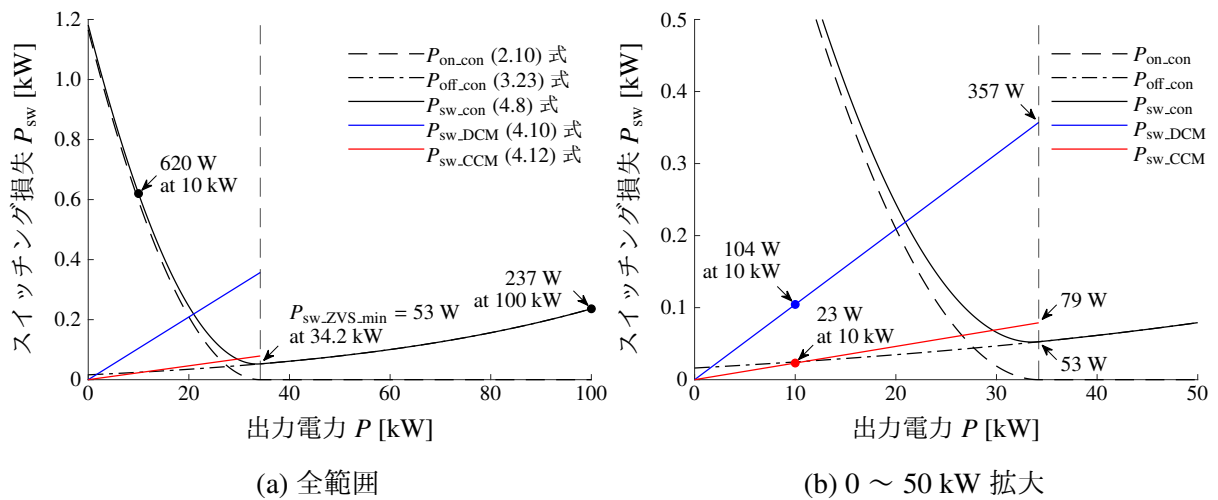


図 4.7: 図 4.1 の $E_1 = E_2 = 850$ V, $f_{sw} = 16$ kHz での出力電力に対するスイッチング損失の推定値

4.6 スイッチング損失の推定

図 4.7 に図 4.1 の $E_1 = E_2 = 850$ V, 16 kHz での出力電力に対するスイッチング損失の推定値を示す。図 4.7(b) は 0 ~ 50 kW を拡大したグラフである。 $P_{on,con}$ は (2.10) 式から算出した連続運転時の不完全 ZVS 時のターンオン損失である。ここで、直流電圧 $E = 850$ V, スイッチング周波数 $f_{sw} = 16$ kHz, 表 4.1 より交流側の合成インダクタンス $L_{all} = 21$ μ H, 表 3.6 よりドレイン-ソース間の合成容量 $C_{all} = 12.6$ nF を使用した。 $P_{off,con}$ は 3 章で分離した (3.23) 式から得られる連続運転時のターンオフ損失である。連続運転時のスイッチング損失 $P_{sw,con}$ はこれらの和から次式で算出できる。

$$P_{sw,con} = P_{on,con} + P_{off,con} \quad (4.8)$$

ZVS 動作のための最小スイッチング電流は (2.6) 式から $I_{ZVS,min} = 42$ A が得られ、このときの出力電力は $P_{ZVS,min} = 34.2$ kW となり、スイッチング損失は最小値 $P_{sw,ZVS,min} = 53$ W となる。出力電力 $P \geq 34.2$ kW では ZVS が可能であるため、ターンオン損失は零となる。 $P < 34.2$ kW ではドレイン-ソース電圧の残留分によりターンオン損失が発生する。10% 負荷である 10 kW でのスイッチング損失は 620 W であり、定格 100 kW での 237 W と比べても 2.6 倍も大きい。これは定格 100 kW 時のターンオフ損失低減のためにドレイン-ソース間に比較的大きなスナバキャパシタ $C = 9$ nF を接続しているためである。このような回路では、軽負荷時の損失低減が重要となる。

$P_{sw,DCM}$, $P_{sw,CCM}$ はそれぞれ DCM 間欠運転時と CCM 間欠運転時のスイッチング損失である。間欠運転時の電力伝送休止期間が零の場合 ($n = 0$) の出力電力はスイッチング

表 4.2: $E_1 = E_2 = 850 \text{ V}$, $P = 100 \text{ kW}$ でのスイッチング周波数変化時の変換効率の比較

Switching frequency [kHz]	12	14	16	18	20	22	24
Transformer magnetic-flux density* [T]	0.97	0.83	0.73	0.65	0.58	0.53	0.49
Overall power loss [W]	692	716	745	779	823	867	910
100%-load efficiency [%]	99.31	99.29	99.26	99.23	99.18	99.14	99.10
Phase-shift angle [degree]	13.0	15.4	17.8	20.4	23.0	25.7	28.6

*The saturation magnetic-flux density is 1.23 T

損失が最小となる $P_{\text{con}} = P_{\text{ZVS}_{\text{min}}} = 34.2 \text{ kW}$ と設定した。DCM 間欠運転時の $n = 0$ でのスイッチング損失 $P_{\text{sw_DCM}}(n = 0)$ は、連続運転時の 1 周期当たり 8 回の ZVS に相当するターンオフ損失 $P_{\text{sw_ZVS}_{\text{min}}}$ に加えて、2 回の ZVS に相当するターンオフ損失と、2 回のハードスイッチングに相当するターンオン損失が発生するため、次式で表される。

$$P_{\text{sw_DCM}}(n = 0) = 1.25P_{\text{sw_ZVS}_{\text{min}}} + 2C_{\text{all}}E^2f_{\text{sw}} \quad (4.9)$$

上式から $P_{\text{sw_DCM}}(n = 0) = 357 \text{ W}$ が得られる。DCM 間欠運転時のスイッチング損失 $P_{\text{sw_DCM}}$ は出力電力 P に比例して線形的に増加するため、次式で表される。

$$P_{\text{sw_DCM}} = P_{\text{sw_DCM}}(n = 0) \frac{P}{P_{\text{ZVS}_{\text{min}}}} \quad (4.10)$$

一方、CCM 間欠運転時の $n = 0$ でのスイッチング損失 $P_{\text{sw_CCM}}(n = 0)$ は、 $P_{\text{sw_ZVS}_{\text{min}}}$ に加えて、4 回の ZVS に相当するターンオフ損失が発生するので、次式で表される。

$$P_{\text{sw_CCM}}(n = 0) = 1.5P_{\text{sw_ZVS}_{\text{min}}} \quad (4.11)$$

上式から $P_{\text{sw_CCM}}(n = 0) = 79 \text{ W}$ が得られる。同様に、CCM 間欠運転時のスイッチング損失 $P_{\text{sw_CCM}}$ は次式で表される。

$$P_{\text{sw_CCM}} = P_{\text{sw_CCM}}(n = 0) \frac{P}{P_{\text{ZVS}_{\text{min}}}} \quad (4.12)$$

軽負荷 10 kW でのスイッチング損失を比較すると、DCM 間欠運転では 104 W で連続運転時の 620 W に比べて 83% の損失低減が可能となる。さらに CCM 間欠運転では 23 W で 96% もの損失低減効果が見込まれる。以上の推定結果から CCM 間欠運転によりスイッチング損失を大幅に低減できることを定量的に示した。

4.7 最適なスイッチング周波数の選定

表 4.2 にスイッチング周波数を 12 ~ 24 kHz まで 2 kHz 間隔で増加させた場合の $E_1 = E_2 = 850 \text{ V}$, 100 kW での全損失と変換効率を示す。スイッチング周波数の増加に伴

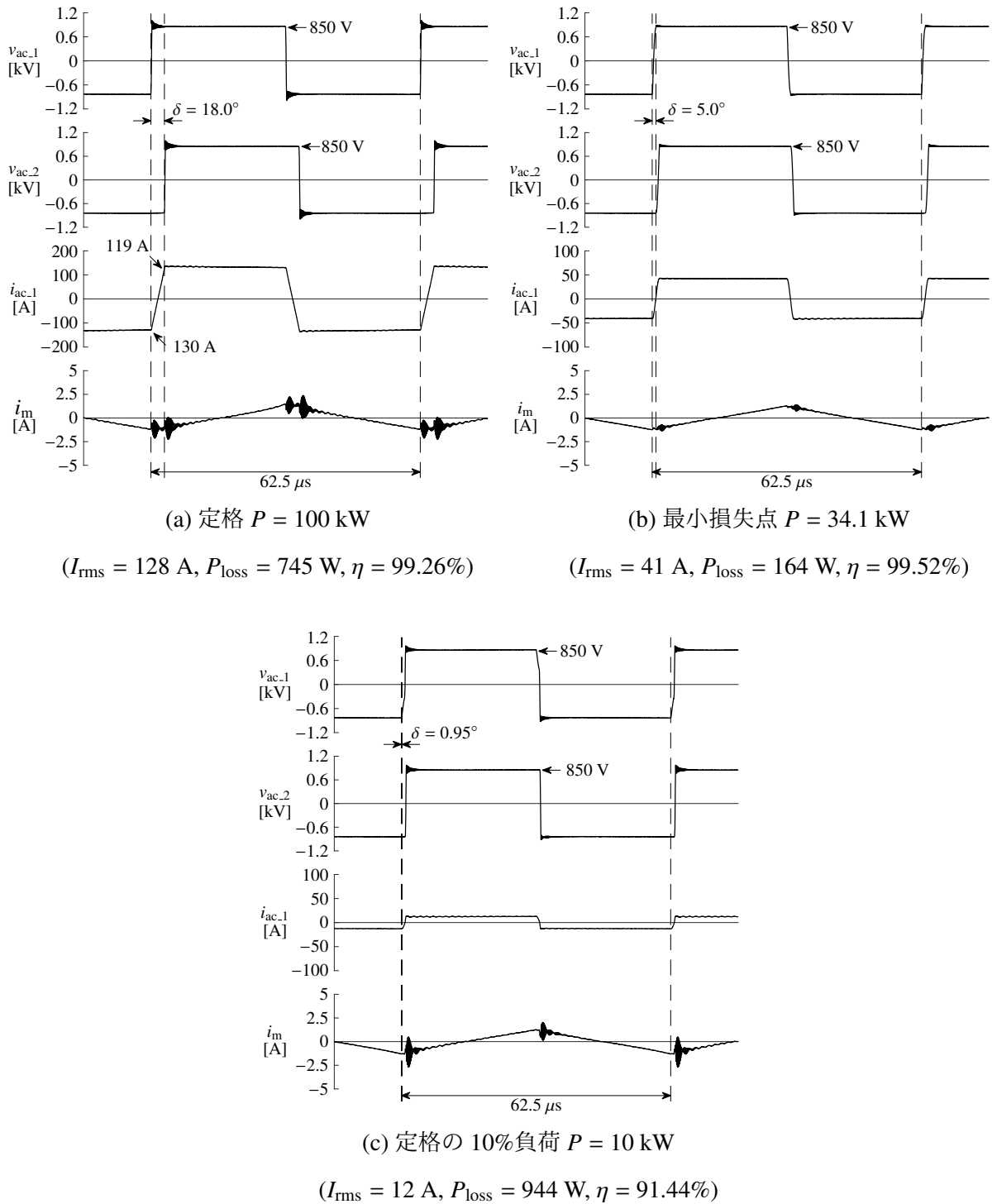


図 4.8: 連続運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{\text{sw}} = 16 \text{ kHz}$ での実験波形

い、変換効率は低下する結果が得られた。これはスイッチング損失の増加と、位相シフト角の増大によって電流実効値が増加したことによる導通損失の増加に起因する。定格 100 kW での効率だけで見ると $f_{\text{sw}} = 12 \text{ kHz}$ の効率が最高である。本論文では、以下の理由から $f_{\text{sw}} = 16 \text{ kHz}$ を採用した。

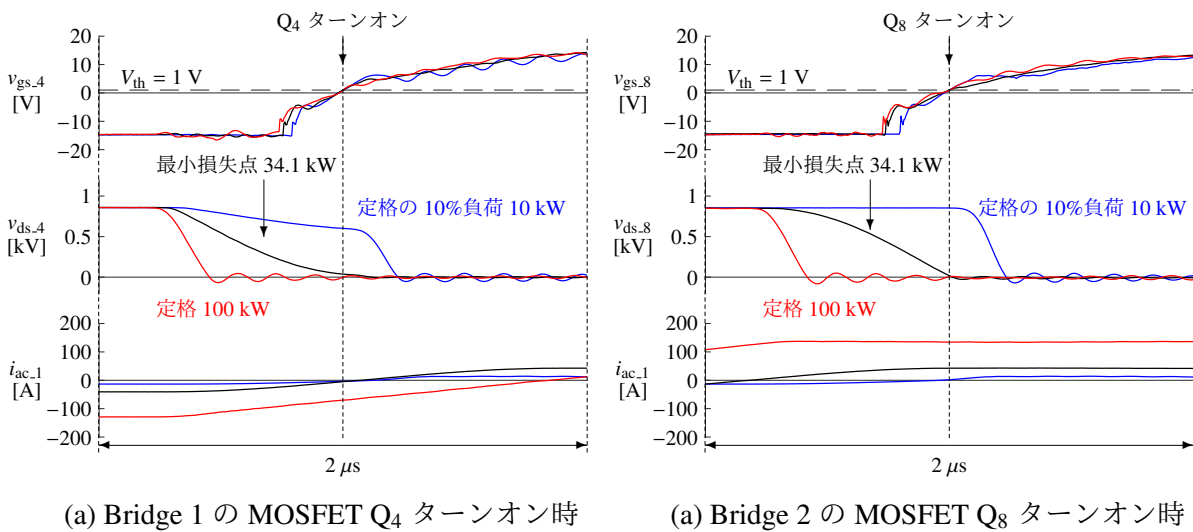


図 4.9: 図 4.8 の MOSFET ターンオン時の時間軸拡大波形

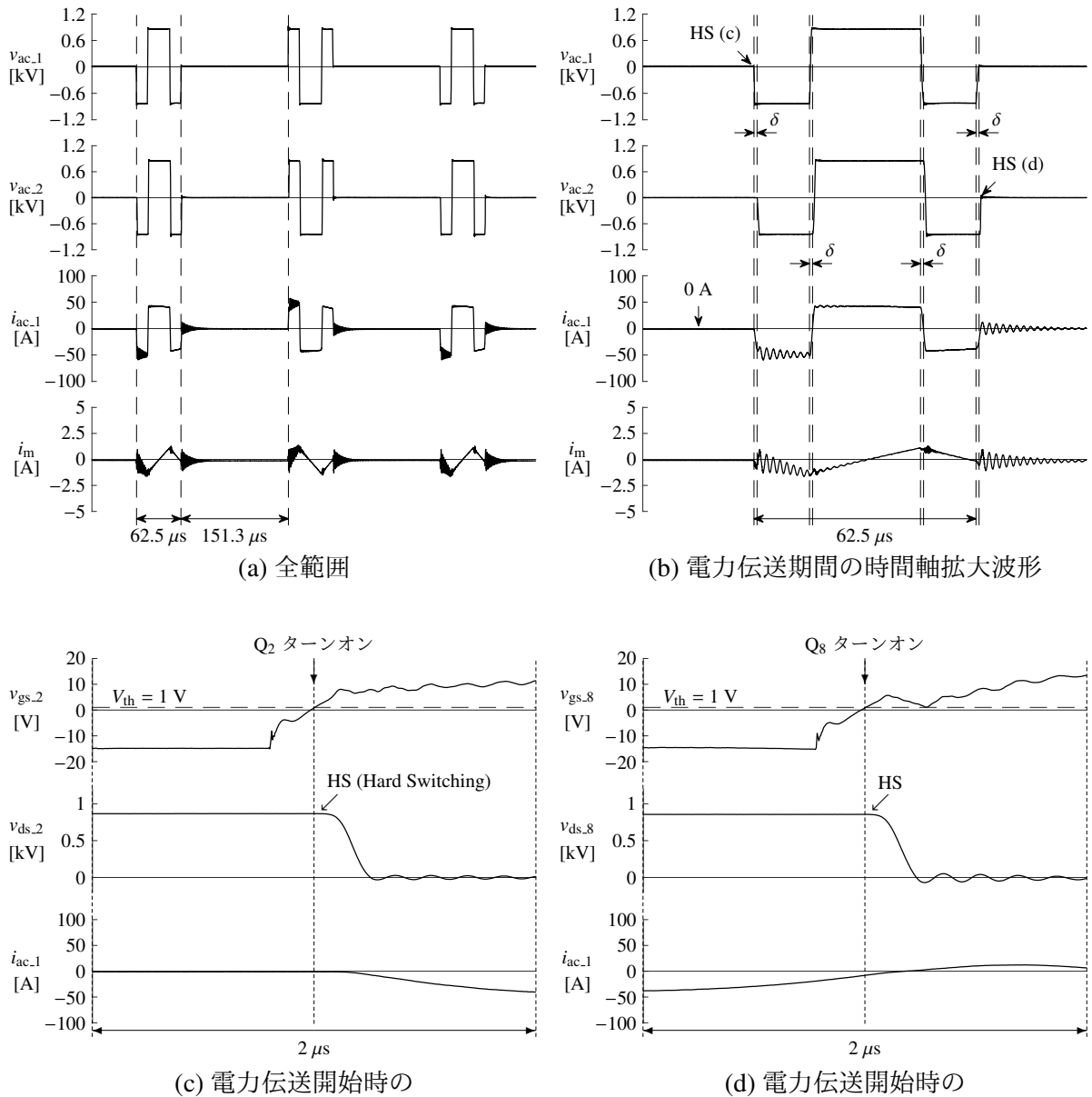
1. 比較のために、従来のフェライトコアを使用した 850-V 100-kW 100-kHz 変圧器と最新のナノ結晶軟磁性材料（ファインメット）を使用した 850-V 100-kW 16-kHz 変圧器を設計した。結果として、最大磁束密度 0.73 T の 16-kHz 変圧器の重量は 11 kg、0.1 T の 100 kHz 変圧器は 30 kg 以上で、16-kHz 変圧器の方が小型・軽量となった。
2. スイッチング周波数に比例したスイッチング損失の増加
3. 磁気デバイスが発生する可聴域の騒音低減

4.8 実験波形と変換効率

4.8.1 実験波形

図 4.8(a) に定格 $P = P_{\text{con}}(17.8^\circ) = 100 \text{ kW}$ での実験波形を、図 4.8(b) に $P = P_{\text{con}}(5.0^\circ) = 34.1 \text{ kW}$ での実験波形を、図 4.8(c) に $P = P_{\text{con}}(0.95^\circ) = 10 \text{ kW}$ での実験波形を示す。 i_m は変圧器の励磁電流であり、変圧器の一次側と二次側の電流の差分より測定した。定格 100 kW で変換効率 99.26%，ZVS を実現する最小の出力電力 34.1 kW で最高効率 99.52%，定格の 10% 負荷 10 kW で変換効率 91.44% を実証した。

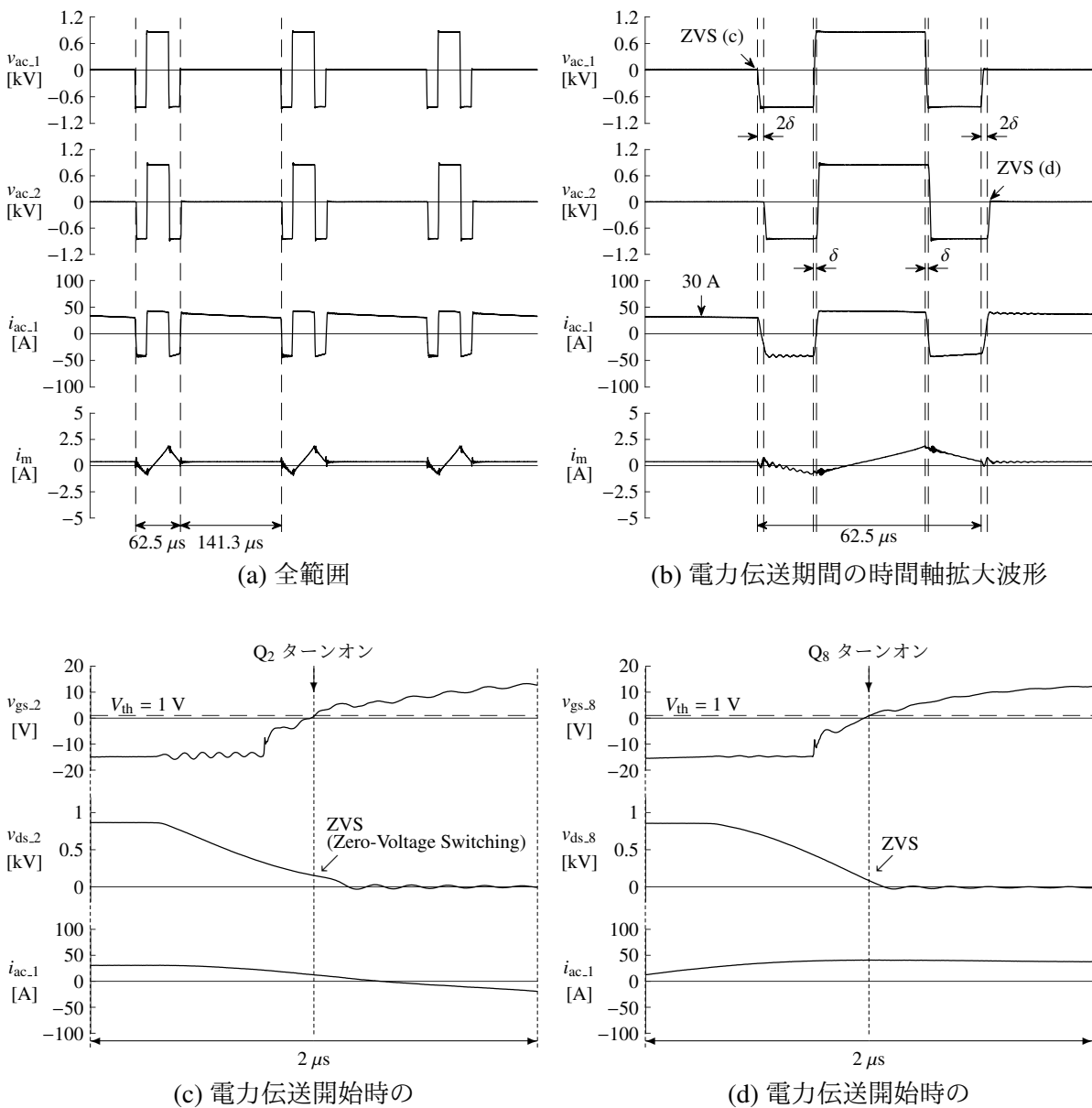
図 4.9(a) に図 4.8 の Bridge 1 の Q₄ ターンオン時の時間軸拡大波形を、図 4.9(b) に Bridge 2 の Q₈ ターンオン時の時間軸拡大波形を示す。 $v_{\text{gs},4}$, $v_{\text{gs},8}$ はそれぞれ Q₄, Q₈ のゲート-ソース間電圧であり、しきい値電圧は 1 V [97] である。 $v_{\text{ds},4}$, $v_{\text{ds},8}$ はドレイン-ソース間電圧である。定格 100 kW, 最小損失点ではドレイン-ソース間電圧が零になってから



Bridge 1 の Q₂ ターンオン時の時間軸拡大波形 Bridge 2 の Q₈ ターンオン時の時間軸拡大波形

図 4.10: DCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 10 \text{ kW}$ での
 実験波形 ($I_{rms} = 23 \text{ A}$, $P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 2.48$, $P_{loss} = 164 \text{ W}$, $\eta =$
98.39%)

MOSFET がターンオンするため、ZVS 動作である。一方、軽負荷 10 kW ではドレイン-ソース間電圧が残った状態でターンオンするため、不完全 ZVS またはハードスイッチングとなり、ターンオン損失が発生する。Bridge 1 のターンオン時の電圧は Bridge 2 に比べて小さい。これは、共振開始時つまりターンオフ時の電流が両者で異なるためである。このため、Bridge 1 のターンオン損失は Bridge 2 より小さくなる。軽負荷 10 kW で



Bridge 1 の Q_2 ターンオン時の時間軸拡大波形 Bridge 2 の Q_8 ターンオン時の時間軸拡大波形

図 4.11: CCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 10 \text{ kW}$ の実験波形 ($I_{rms} = 36 \text{ A}$, $P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 2.26$, $P_{loss} = 85 \text{ W}$, $\eta = 99.16\%$)

の全損失 944 W はターンオン損失が支配的であり、この結果として変換効率は 91.44% にまで低下している。

図 4.10 に定格の 10% 負荷である $P = 10 \text{ kW}$ で $\delta = 5.0^\circ$, $P_{con}(5.0^\circ) = 34.1 \text{ kW}$ (最小損失点) と設定した場合の DCM 間欠運転時の実験波形を、図 4.11 に CCM 間欠運転時の実験波形を示す。(b) は電力伝送期間の時間軸拡大波形、(c) は電力伝送開始時の Bridge 1

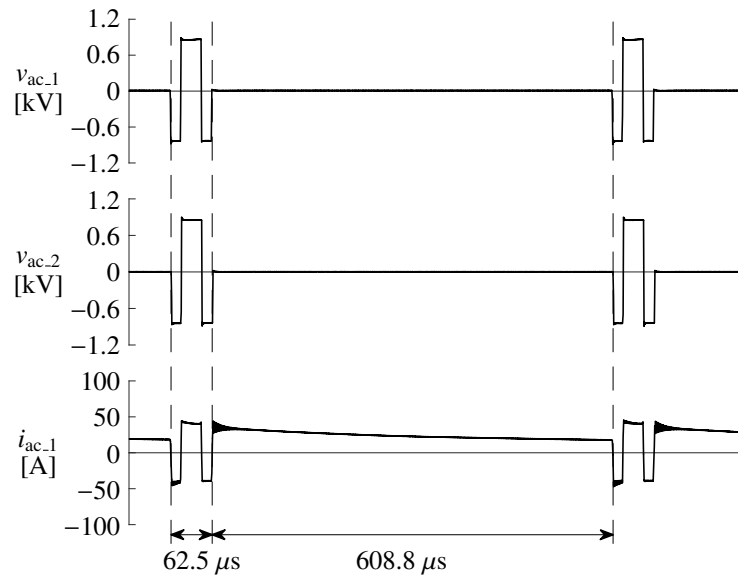


図 4.12: CCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{\text{sw}} = 16 \text{ kHz}$, $P = 3 \text{ kW}$ での実験波形 ($I_{\text{rms}} = 1 \text{ A}$, $P_{\text{con}} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 9.74$, $P_{\text{loss}} = 42 \text{ W}$, $\eta = 98.62\%$)

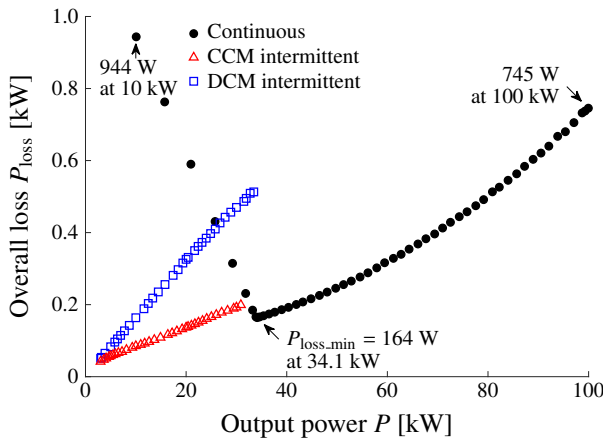
の Q_2 のターンオン時の時間軸拡大波形，(d) は電力伝送終了時の Bridge 2 の Q_8 のターンオン時の時間軸拡大波形である。DCM 間欠運転では電力伝送休止期間中の電流が零となり，CCM 間欠運転では約 30 A の電流が還流し，正常な動作を確認した。DCM 間欠運転では，電力伝送開始・終了時の電流が零であるため，ハードスイッチングとなる。一方，CCM 間欠運転では，電力伝送開始・終了時にアーム内で電流を還流し続けることにより，ZVS を達成できることを実証した。

図 4.12 に CCM 間欠運転時の定格の 3% 負荷である $P = 3 \text{ kW}$ での実験波形を示す。極軽負荷時では間欠周期に対する電力伝送休止期間の割合が増加するため，還流電流による導通損失が支配的となる。この点に関しては次節で詳細に議論する。

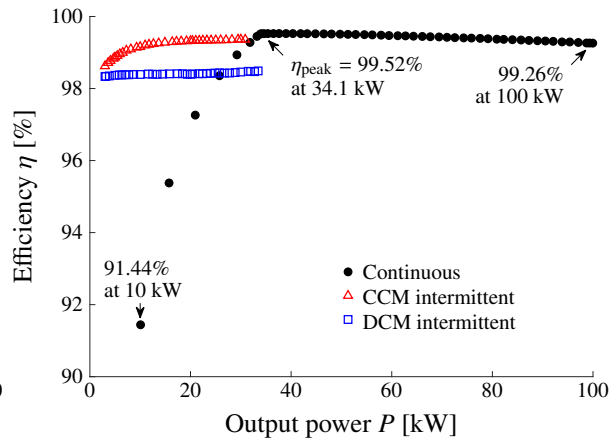
4.8.2 全損失と変換効率

図 4.13 に出力電力 P に対する全損失 P_{loss} を，(b) に出力電力 P の 0 ～ 50 kW の範囲を拡大したグラフを示す。図 4.14 に (2.20) 式より計算した変換効率 η を，(b) に出力電力 P の 0 ～ 50 kW の範囲を拡大したグラフを示す。 $P = P_{\text{con}}(5.0^\circ) = 34.1 \text{ kW}$ 以下の領域では不完全 ZVS となり，スイッチング損失が増大する。

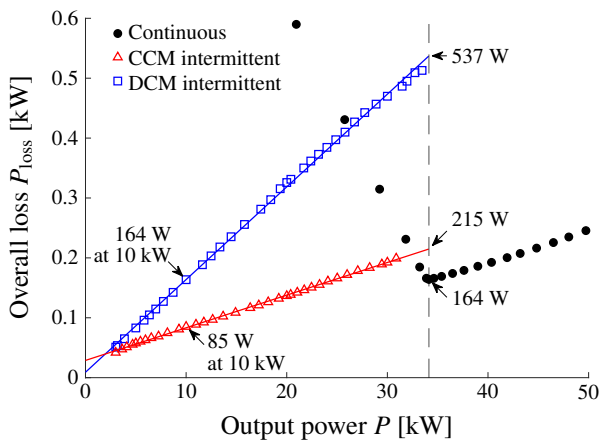
定格の 10% である $P = 10 \text{ kW}$ での DCM 間欠運転時の全損失は 164 W であり，連続運転時の 944 W に比べて 83% 削減した。この結果，DCM 間欠運転時の変換効率は 98.39%



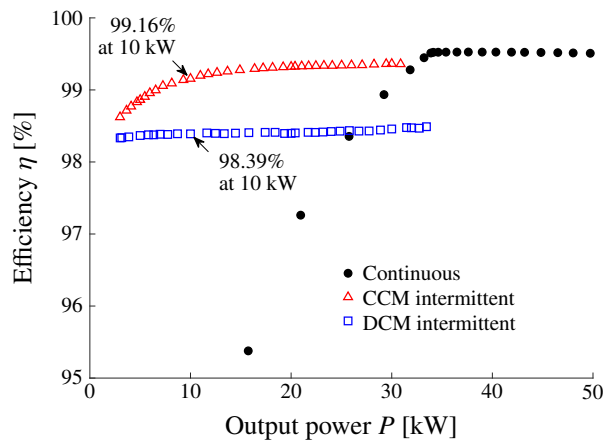
(a) 全範囲



(a) 全範囲



(b) 0 ~ 50 kW 拡大



(b) 0 ~ 50 kW 拡大

図 4.13: $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での連続運転と間欠運転時の全損失の測定値

図 4.14: $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での連続運転と間欠運転時の変換効率の測定値

に到達し、連続運転時の 91.44% に比べて 6.95% もの向上を実証した。 $P = 10 \text{ kW}$ での CCM 間欠運転時の全損失は 85 W であり、DCM 間欠運転時の 164 W に比べてさらに 48% 削減した。最終的に、CCM 間欠運転により 10% 負荷での変換効率は 99.16% を実証し、軽負荷時でも超高効率動作を実現した。

図 4.13 (b) に示す点線は全損失の線形近似直線である。 $P = P_{con}(5.0^\circ) = 34.1 \text{ kW}$ まで外挿することで、DCM, CCM 間欠運転で電力伝送休止期間が存在しないと仮定した場合 ($n = 0$) の全損失を推定できる。それぞれの推定した全損失と、連続運転時の最小の全損失の差分は、スイッチング損失による損失増加分である。DCM 間欠運転では 373 W (= $537 - 164 \text{ W}$)、CCM 間欠運転では 51 W (= $215 - 164 \text{ W}$) であり、322 W (= $373 - 51 \text{ W}$)

の損失低減を達成した。これは図 4.7(b) の推定結果 278 W (= 357 - 79 W) とよく一致する。この損失低減分 322 W は電力伝送開始時と終了時の 2 回のスイッチングがハードスイッチングから ZVS に置き換わったことによる損失低減分であり、残りの損失分 51 W は 4 回の ZVS に相当する損失である。

CCM 間欠運転では極低出力領域において還流電流による導通損失が支配的となる。還流電流による導通損失は近似直線を $P = 0$ まで外挿することで、推定でき、約 29 W となった。本実験では、低オン抵抗（ドレイン-ソース端子間 4.15 m Ω ）の SiC-MOSFET/SBD 4-in-1 モジュールを使用しているため、導通損失は極めて小さい。この理由から、約 3 kW（定格の 3%）の超軽負荷領域まで CCM 間欠運転が DCM 間欠運転と比べて効率向上を達成した。したがって、CCM 間欠運転はビルトイン電圧を原理的に有する IGBT よりもビルトイン電圧がなく、かつ低オン抵抗の SiC-MOSFET を使用した場合に適した損失低減手法である。本実験システムでは CCM 間欠運転の n の上限値は 3 kW（定格の 3%）での $n = 10$ である。

測定した全損失は定格 100 kW で 745 W、測定した補機損失は合計で 82 W であるため、実際の全損失は 827 W (= 745 + 82) である。結果として、実際の変換効率は 100 kW で 99.16% に到達した。

4.9 間欠運転による広範囲な出力領域の高効率化

図 4.15 にドレインソース間合成容量 C_{all} と直流電圧 E による軽負荷時と定格時の損失の変化を示す。軽負荷時に増大するターンオン損失は (2.10) 式よりドレイン-ソース間合成容量 C_{all} と直流電圧の二乗 E^2 に比例する。このため、赤に示すように C_{all} が大きく、高電圧の場合には定格時より軽負荷時の損失が大きくなる。一方、定格時に増大するターンオフ損失は (2.15) 式より C_{all} に反比例する。よって、黒で示すように C_{all} が小さく、低電圧の場合には軽負荷時より定格時の損失が大きくなる。実験で使用したテストベンチではドレイン-ソース間に静電容量の大きなスナバキャパシタ (MOSFET の寄生容量 4 nF に対して約 2 倍の 9 nF) を意図的に接続している。このため、CCM 間欠運転の導入により、定格の 10 ~ 100% 負荷の広範囲な出力領域で変換効率 99.16% 以上を達成した。よって、提案する間欠運転は高電圧で静電容量の大きなスナバキャパシタを使用した場合に適した手法である。

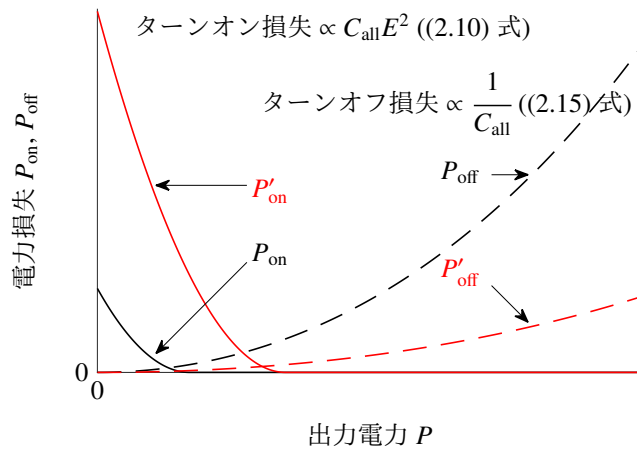


図 4.15: ドレインソース間合成容量 C_{all} と直流電圧 E による軽負荷時と定格時の損失の変化

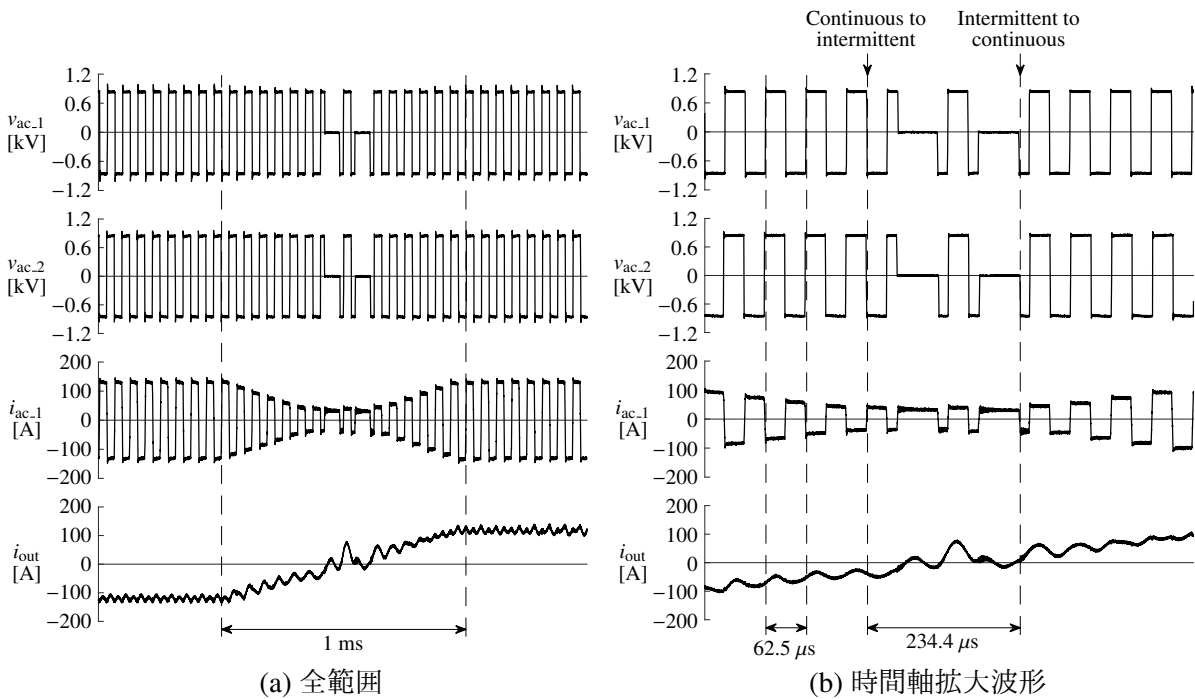


図 4.16: $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での 1 ms の出力電力 $-100 \text{ kW} \sim 100 \text{ kW}$ 反転動作時の過渡特性の実験波形

4.10 過渡特性

図 4.16 は出力電力 P を -100 kW から 100 kW まで 1 ms で変化させた場合の過渡特性の実験波形である。図 4.16 (b) は連続運転と CCM 間欠運転の切り替わりの各部の波形に注目し、図 4.16(a) の時間軸を拡大したものである。出力電力 P は位相シフト角 δ と

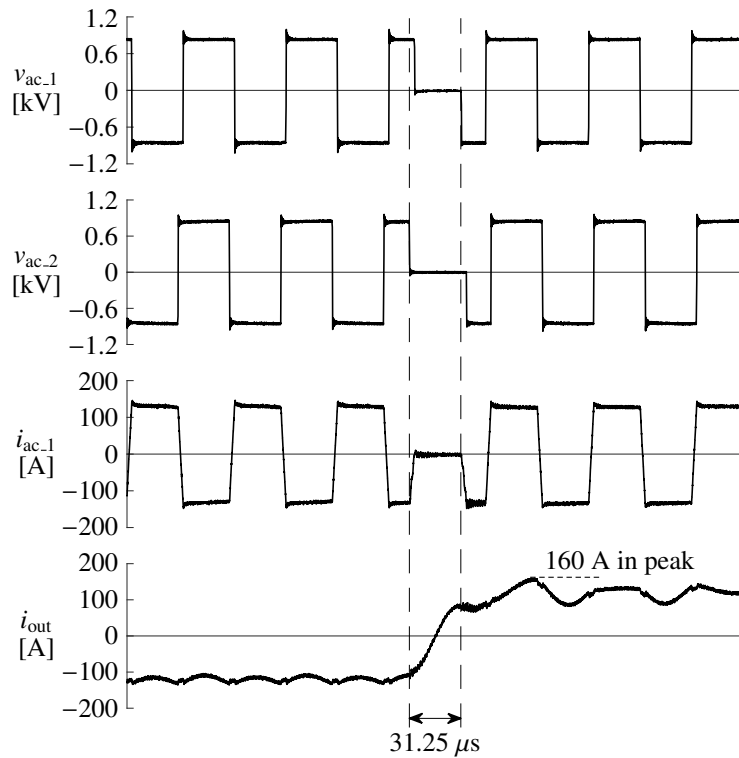


図 4.17: $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$ での $31.25 \mu\text{s}$ の出力電力 $-100 \text{ kW} \sim 100 \text{ kW}$ 反転動作時の過渡特性の実験波形

非伝送期間 n をフィードフォワード的に制御している。連続運転時の位相シフト角を変化する場合、変化前後の位相シフト角の平均値を間に挟むことで、直流偏磁を抑制している [107]。CCM 間欠運転では $\delta = 5.0^\circ$, $P_{con}(5.0^\circ) = 34.1 \text{ kW}$ で動作させ、 $P = 34.1 \text{ kW}$ 以下の軽負荷領域で採用している。変圧器の直流偏磁を発生することなく切り替えが行えることを実証した。

図 4.16 (b) では、連続運転から CCM 間欠運転への切り替えを以下のステップで行う。

1. 最初の $31.25 \mu\text{s}$ ($= T_{sw}/2$) の期間は負の直流電圧 -850 V を出力する。
2. 位相シフト角 δ は $\delta = 5.0^\circ$ に固定し、次の $15.6 \mu\text{s}$ ($= T_{sw}/4$) の期間は正の直流電圧 -850 V を出力する。
3. その後、Bridge 1, 2 は零電圧を出力する。

図 4.16 (b) では、CCM 間欠運転から連続運転への切り替えを以下のステップで行う。

1. 電力伝送休止期間の後、 $15.6 \mu\text{s}$ ($= T_{sw}/4$) の期間は負の直流電圧 -850 V を出力する。
2. 位相シフト角 δ は $\delta = 5.0^\circ$ から連続運転時の適切な値に変更する。

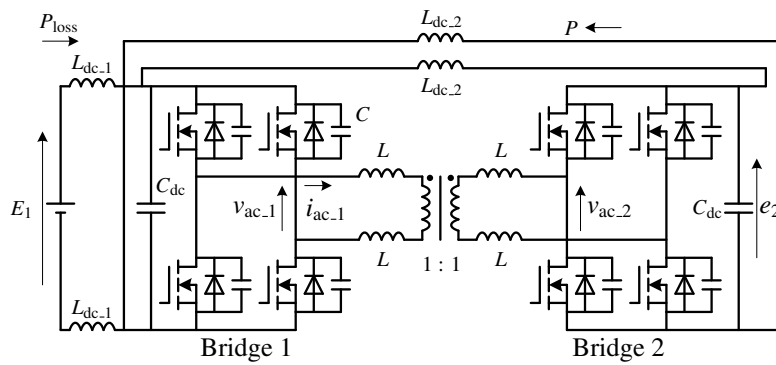


図 4.18: CCM 間欠運転時の直流キャパシタの電圧リップル測定用のテストベ
ンチ ($L_{dc,1} = 40 \mu\text{H}$, $L_{dc,2} = 8 \mu\text{H}$)

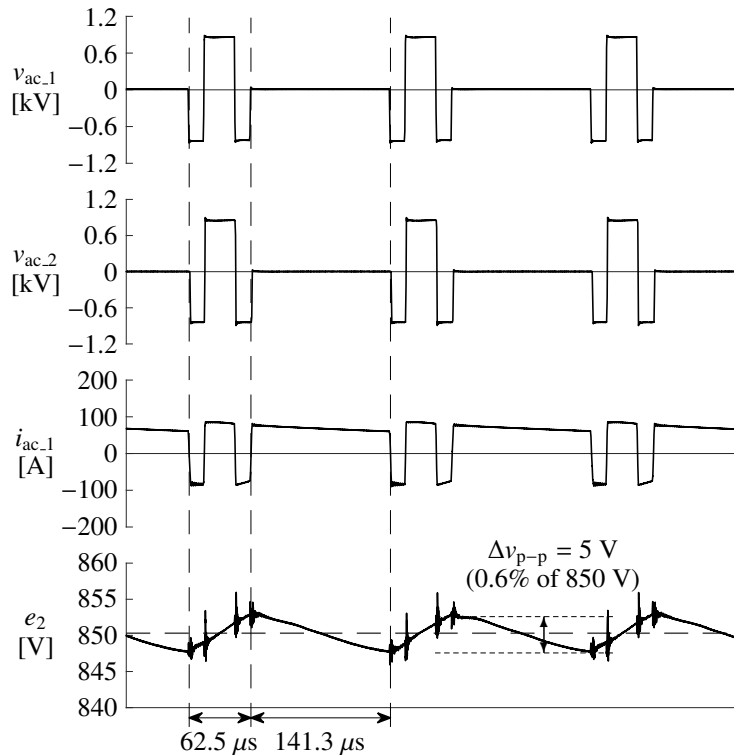


図 4.19: CCM 間欠運転時の $E_1 = E_2 = 850 \text{ V}$, $f_{sw} = 16 \text{ kHz}$, $P = 10 \text{ kW}$ での
電圧リップルの実験波形 ($P_{con} = 34.1 \text{ kW}$, $\delta = 5.0^\circ$, $n = 2.26$)

図 4.17 に出力電力 P を -100 kW から 100 kW まで $31.25 \mu\text{s}$ で反転させた場合の過渡特性を示す。この場合も直流偏磁を発生することなく動作していることがわかる。実際の応用では、このような高速電力反転が要求されることは少ないと思われるが、大学の試作装置の性能実証としては学術的にも価値がある。

4.11 間欠運転時の電圧リップル

4.11.1 実験検討

図 4.18 に CCM 間欠運転時の直流キャパシタ C_{dc} 間の電圧 e_2 のリップル波形を測定するためのテストベンチを示す。直流電源と直列に直流インダクタ $L_{dc,1}$ ($= 80 \mu\text{H}$)、Bridge 2 の出力端子と Bridge 1 の入力端子の間に直流インダクタ $L_{dc,2}$ ($= 16 \mu\text{H}$) を接続した。インダクタ $L_{dc,2}$ は入出力直流リンク間の高周波成分をデカップリングし、 e_2 の電圧リップルの測定が可能となる。

図 4.19 に図 4.18 のテストベンチから得られた $\delta = 5.0^\circ$ 、 $P_{con}(5.0^\circ) = 34.1 \text{ kW}$ を設定した CCM 間欠運転時の $P = 10 \text{ kW}$ での実験波形を示す。直流キャパシタ C_{dc} は電力伝送期間 ($62.5 \mu\text{s}$) 中に充電動作、電力伝送休止期間 ($142.5 \mu\text{s}$) 中に放電動作を行い、 e_2 の電圧リップルは peak-to-peak で約 5 V 発生した。

4.11.2 理論検討

間欠運転時に電力伝送休止期間 n/f_{sw} の直流キャパシタ C_{dc} が一定電流 I_{dc} で放電すると仮定した場合、 C_{dc} に発生する電圧リップル幅 Δv_{p-p} (peak-to-peak) は次式で与えられる。

$$\Delta v_{p-p} = \frac{I_{dc}}{C_{dc}} \cdot \frac{n}{f_{sw}} \quad (4.13)$$

上式に $I_{dc} = P_{int}(\delta, n)/E_2$ を代入すると次式を得る。

$$\Delta v_{p-p} = \frac{P_{int}(\delta, n)}{f_{sw} C_{dc} E_2} \cdot n \quad (4.14)$$

さらに、上式に (4.5) 式を代入すると次式を得る。

$$\Delta v_{p-p} \cong \frac{P_{con}(\delta)}{f_{sw} C_{dc} E_2} \cdot \frac{n}{1+n} \quad (4.15)$$

直流キャパシタに発生する電圧リップル幅 (peak-to-peak) は、 n が増加するにつれて大きくなり、 n が十分に大きい場合には次式で与えられる。

$$\Delta v_{max} \cong \frac{P_{con}(\delta)}{f_{sw} C_{dc} E_2} \quad (4.16)$$

(4.15) 式に実験条件 ($\delta = 5.0^\circ$ 、 $P_{con}(5.0^\circ) = 34.1 \text{ kW}$ 、 $n = 2.26$) を代入すると $\Delta v_{p-p} \cong 4.3 \text{ V}$ が得られる。この理論値は実験値 5 V とおおよそ等しい。

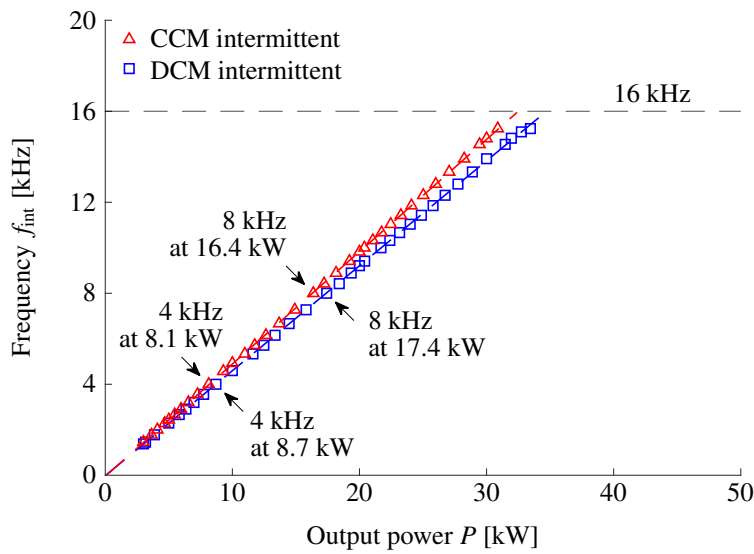


図 4.20: 間欠運転時の等価周波数

間欠運転時の電圧リップル幅が十分に小さくなるように、 $C_{dc} = 400 \mu\text{F}$ （単位静電定数 [98] : $H = 1.4 \text{ ms}$ ）とした。(4.16) 式に実験条件 ($\delta = 5.0^\circ$, $P_{\text{con}}(5.0^\circ) = 34.1 \text{ kW}$) を代入すると $\Delta v_{\text{max}} \cong 6.3 \text{ V}$ （直流電圧 850 V の 0.7% ）となる。 $\delta = 5.0^\circ$ では以下の仮定が成立するので、(4.7) 式を満足する。

$$1 - \frac{|\delta|}{\pi} = 0.97 \gg \frac{|\delta|}{\pi} = 0.028$$

よって、(4.16) 式は妥当であると結論付けられる。

4.12 間欠運転時の騒音

図 4.20 に間欠運転時の出力電力に対する周波数を示す。間欠運転時の等価的な周波数 f_{int} は次式で表される。

$$f_{\text{int}} = \frac{f_{\text{sw}}}{1+n} \quad (4.17)$$

ここで、 f_{sw} はスイッチング周波数、 n はスイッチング周期に対する電力伝送休止期間の比である。間欠運転時の出力電力 P は (4.5), (4.17) 式から次式で表される。

$$P \cong \frac{P_{\text{con}}(\delta)}{1+n} = P_{\text{con}}(\delta) \frac{f_{\text{int}}}{f_{\text{sw}}} \quad (4.18)$$

上式より、間欠運転時の出力電力と周波数は比例の関係にある。間欠運転時の出力電力が低下すると、電力伝送休止期間が長くなるため、等価的な周波数がスイッチング周波

表 4.3: 100-kW DAB コンバータの変換効率の比較と将来予測

Year	2014 [31]	2019	2026?
Power switching module	1.2-kV 400-A planar-gate SiC-MOSFET/SBD dual module	1.2-kV 400-A advanced planar-gate SiC-MOSFET/SBD H-bridge module	1.2-kV 400-A advanced trench-gate SiC-MOSFET/SBD H-bridge module
Magnetic core material in transformer	FINEMET* 18- μ m-thin cut core	FINEMET* 14- μ m-thin non-cut core	New or advanced magnetic core material
Magnetic core material in auxiliary inductors	air core	Liquialloy** powder core material	New or advanced magnetic core material
Power rating [kW]	100	100	100
DC voltage rating [V]	750	850	850
Switching frequency [kHz]	20	16	16
Peak efficiency [%]	98.7	99.5	99.7
100%-load efficiency [%]	97.9	99.3	99.5
10%-load efficiency [%]	94.6	99.2	99.4
Cooling system for SiC modules	Heat sink with cooling fans	Compact heat sink with cooling fans	Heat sink without cooling fans

*Nano-crystalline soft-magnetic material from Hitachi Metals

**Magnetic amorphous alloy from ALPS ALPINE

数より減少する。実験ではスイッチング周波数を 16 kHz に設定しており、連続運転時には可聴域を超えているため騒音は問題にならないが、間欠運転時には騒音が大きくなる。特に 8 kHz と 4 kHz 付近の騒音が大きく、人との距離が常時近い応用では対策が必要となる。

4.13 変換効率の動向と将来予測

表 4.3 に文献 [31] の 1.2-kV 400-A SiC-MOSFET/SBD 2-in-1 モジュールを使用した 750-V 100-kW 20-kHz DAB コンバータと本論文の 1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを使用した 850-V 100-kW 16-kHz DAB コンバータの電気的特性や変換効率の比較を、図 4.21 に定格 100 kW での損失分離結果の比較を示す。図 4.21(a) は文献 [31] に記載されている損失分離結果である。図 4.21(b) の損失分離は以下の手順で行った。

1. MOSFET の導通損失 P_{cond} はオン抵抗 R_{on} とインダクタ電流実効値 I_{rms} から次式で計算できる。

$$P_{\text{cond}} = 4R_{\text{on}}I_{\text{rms}}^2 \quad (4.19)$$

ここで、[97] から室温でのオン抵抗 $R_{\text{on}} = 4.15 \text{ m}\Omega$ 、図 4.8(a) から $I_{\text{rms}} = 128 \text{ A}$ を

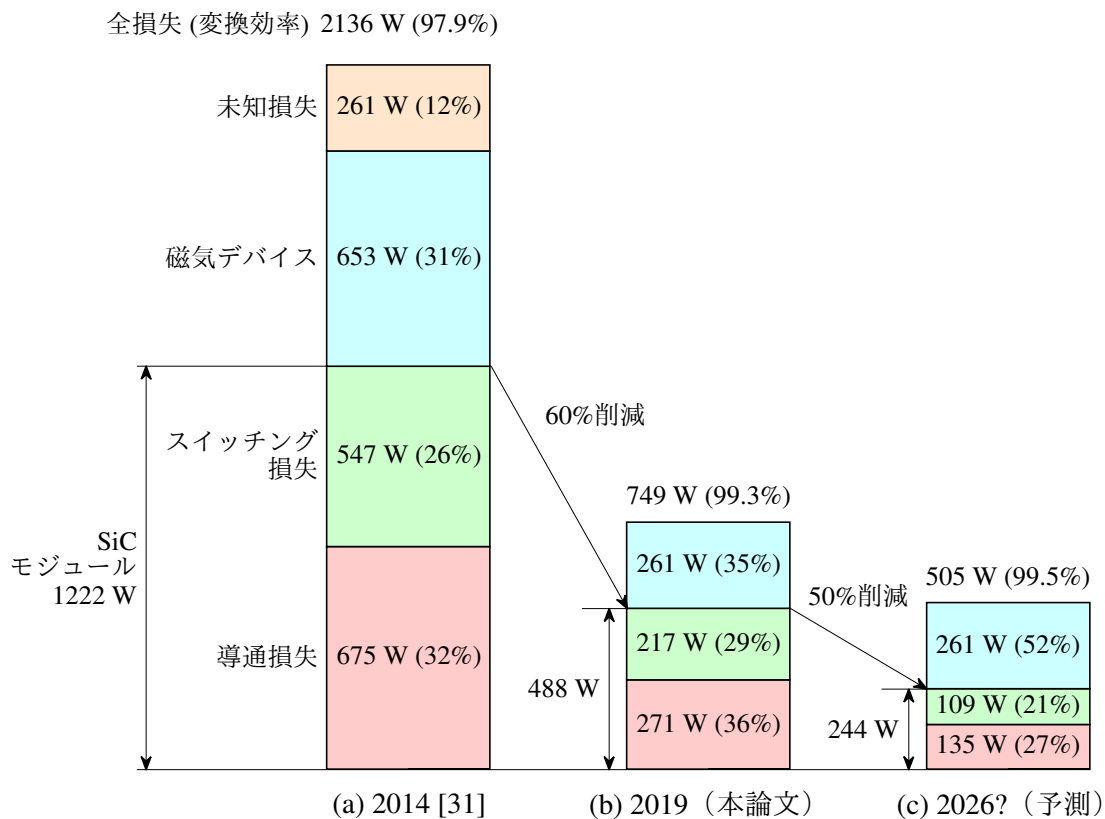


図 4.21: 100-kW DAB コンバータの定格 100 kW での損失分離結果の比較

使用した。

2. MOSFET のスイッチング損失は 3 章の損失分離で得た (3.23) 式のスイッチング電流の多項式で算出できる。Bridge 1, 2 のスイッチング電流は図 4.8(a) からそれぞれ 130 A, 119 A を使用した。
3. 全損失から MOSFET の導通損失, スイッチング損失を差し引いた残りを, 外付けインダクタと変圧器を含む磁気デバイスの損失とする。その他の未知損失もここに含まれる。

最高効率点と定格時での変換効率は文献 [31] に比べて, それぞれ 0.8%, 1.4% 向上した。これらの効率向上は以下の効果である。

1. 複数の最新プレーナゲート SiC-MOSFET/SBD デバイスチップと最新小型モジュールパッケージへの集積
2. 大幅なサージ電圧の低減
3. 直流電圧の上昇 (750 V to 850 V)
4. スイッチング周波数の低下 (20 kHz to 16 kHz)

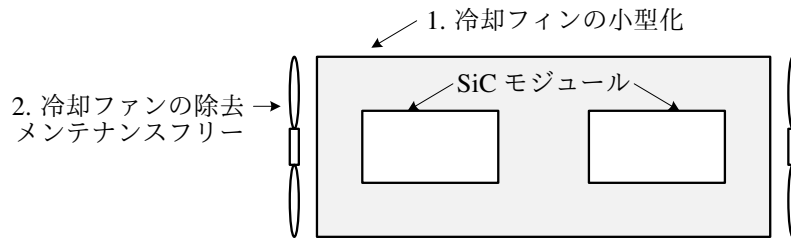


図 4.22: 変換効率 99.5%以上の達成による技術的価値

5. 最新の磁気デバイスの採用

1., 2., 4.はスイッチング損失の削減に寄与している。1., 3., 4.は導通損失の削減に寄与している。5.は4つの外付けインダクタと変圧器の銅損と鉄損の削減に寄与している。結果として、定格時で SiC モジュールと磁気デバイスの損失が 60%も削減した。CCM 間欠運転の導入により、10%負荷での効率が 4.6%向上した。

図 4.21(c) に SiC モジュールの損失が図 4.21(b) に対して 50%低減したと仮定した場合の損失分離結果を示す。ただし、磁気デバイスなどの他の損失は変化しないとする。トレンチゲート構造 SiC-MOSFET は現在のプレーナゲート構造のものに比べて、オン抵抗を 50%削減できること [17] とスイッチング損失を 50%削減できること [18] が報告されている。これらの報告例と合わせて、2014 年から 2019 年の 5 年間で SiC-MOSFET の損失が 60%削減したことと、SiC-MOSFET は Si-IGBT に比べて発展途上であることから、5～10 年後損失が半分以下になることは現実的である。100 kW DAB コンバータの変換効率 99.3%での損失分離により、SiC-MOSFET モジュールの損失が全損失に対して 65%で、変換効率に換算すると 0.5%に相当することを実証した。このため、将来的にトレンチゲート構造の実用化によって SiC-MOSFET の損失が半分になれば、定格 100 kW での効率は 99.3%から 99.5%に向上すると予測できる。

これにより、図 4.22 に示すような「冷却フィンの小型化」または「冷却ファンの除去によるメンテナンスフリー」の 2 つの技術的価値が生まれる。以下に具体的な説明を示す。

1. 冷却フィンの小型化: SiC-MOSFET モジュールの冷却フィンの体積は高効率な電力変換器であるほど支配的である。例えば、本研究で使用したテストベンチでは冷却フィンの体積は変圧器の約 7 倍である。SiC-MOSFET モジュールの損失が半分になれば、冷却フィンの表面積を半分にできるため、装置全体の小型化に大きく貢献できる。
2. 冷却ファンの除去によるメンテナンスフリー: 冷却ファンは 5～10 年程度の寿

命部品であり、定期的なメンテナンスが必要である。これが不要となれば、冷却ファンは小型化できない代わりに、メンテナンスフリーな製品を実現できる。

SiC-MOSFET モジュールや磁気デバイスのさらなる低損失化が進めば、「完全密閉構造」を採用しやすくなる。これにより、種々の環境に対応可能なパワエレ機器が実現できる。例えば、耐粉塵・耐水レベルの規格である IP コード [108] への対応により幅広い応用が可能となる。さらに、提案した間欠運転の騒音時を低減できる。

4.14 本章のまとめ

本章では、軽負荷時の変換効率を向上するために電流不連続モード (DCM)、電流連続モード (CCM) 間欠運転を提案した。1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 850-V 100-kW 16-kHz DAB コンバータを設計・製作し、損失低減効果を実証した。本章の成果を以下に要約する。

- ナノ結晶磁性材料（ファインメット）を使用したノーカットコア変圧器を 100-kW DAB コンバータに適用する場合、小型・軽量化，高効率化，可聴域の騒音低減の観点からスイッチング周波数を 16 kHz に設定するのが最適である。
- 電力変換効率（直流入力から直流出力まで）が定格 100 kW で 99.26%を実証した。デジタルコントローラ，ゲートドライブ回路，冷却ファンによる補機損失は 82 W であったが，出力電力とは無関係であるため除外した。補機損失を考慮しても 100 kW での変換効率は 99.18%で，高効率である。
- 軽負荷時であっても ZVS 動作が可能となる制御法として DCM 間欠運転を提案した。DCM 間欠運転を適用することで，定格の 10%負荷 (10 kW) での変換効率は 98.39%となり，連続運転時の 91.44%に比べて 6.95%もの向上を実証した。DCM 間欠運転では，電力伝送の開始時と終了時のみ ZVS が達成できないため，さらなる低損失化の可能性が残されていることを明らかにした。
- DCM 間欠運転を発展した制御法としてすべてのスイッチングで ZVS が実現できる CCM 間欠運転を提案した。CCM 間欠運転により，10%負荷での変換効率は 99.16%となり，DCM 間欠運転時の 98.39%からさらに 0.77%の効率向上を実証した。
- CCM 間欠運転により定格の 10 ~ 100%の広範囲な出力領域で変換効率 99.16%以上の高効率動作を実現した。高電圧で静電容量の大きなスナバキャパシタを使用

した場合に適した手法であることを明らかにした。

- CCM 間欠運転では極低出力領域において還流電流による導通損失が支配的となる課題があるが、低オン抵抗の SiC-MOSFET モジュールを使用することで、定格の 3% の超軽負荷領域まで DCM 間欠運転と比べて効率向上を達成した。このことから、CCM 間欠運転は SiC-MOSFET モジュールに適した手法であることを実証した。
- 1 ms の出力電力 $-100\text{ kW} \sim 100\text{ kW}$ 反転動作の過渡特性を実測し、変圧器の直流偏磁を発生することなく連続運転と間欠運転の切り替えが可能であることを実証した。さらに、超短時間 $31.25\ \mu\text{s}$ でも出力電力 $-100\text{ kW} \sim 100\text{ kW}$ 反転動作が可能であることを実証した。
- 間欠運転時の直流キャパシタ間の電圧リップルについて実験と理論の両面から議論し、直流キャパシタの実用的な最適設計手法を示した。
- 本論文の実証結果と SiC-MOSFET の開発報告例から、他の損失が一定で現在のプレーナゲート構造 SiC-MOSFET モジュールをトレンチゲート構造のものに置き換えることで、SiC-MOSFET の損失が半分になれば、定格 100 kW での効率は 99.3% から 99.5% に向上することを予測した。これにより「冷却フィンの小型化」または「冷却ファンの除去によるメンテナンスフリー」の技術的価値が生まれる。SiC-MOSFET モジュールや磁気デバイスのさらなる低損失化が進めば、「完全密閉構造」を採用しやすくなる。これにより、耐粉塵・耐水などの種々の環境に対応可能なパワエレ機器が実現できる。さらに、提案した間欠運転の騒音を低減できる。

第 5 章

昇降圧動作時の損失低減

本章では、昇降圧動作時の低損失化が可能な制御法として高圧側のブリッジのレグ間位相シフトを提案する。これは定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムを単純化できる点に特長がある。昇降圧動作時の効率測定が可能な 2 台の同一定格の 100-kW 16-kHz DAB コンバータ（中間変圧器の巻数比 1:1）を縦続接続したテストベンチを設計・製作し、3 章で分離したスイッチング損失が入出力電圧とはほぼ無関係である実証結果を応用して、昇降圧動作時の損失分離を行い、提案法適用時の損失低減効果を実証する。

5.1 一般的な位相シフト制御の動作原理

図 5.1 に巻数比が 1:1 での DAB コンバータの基本回路を示す。DAB コンバータはブリッジ間の位相シフト制御を採用するのが一般的であるが、昇降圧動作時には高圧側ブリッジの MOSFET のターンオフ時の電流が増加するため、スイッチング損失が増大する。これに対して、いわゆる“one-pulse PWM”あるいはレグ間位相シフト制御の適用が古くから知られている [5,43,47]。1991 年に掲載された文献 [5] は DAB コンバータへのレグ間位相シフト制御の適用に関するもので、筆者の知る限り世界で初めて実験に関して報告されたものである。2007 年に掲載された文献 [43] では、DAB コンバータの始動時の突入電流を抑制するためにレグ間位相シフト制御が適用されている。

以下に DAB コンバータのブリッジ間とレグ間の位相シフト制御の組み合わせに関して 3 つの手法 Method I, II, III を示す。

- I. ブリッジ間のみの位相シフト制御。これは、single phase-shift control と呼ばれている [52–54]。

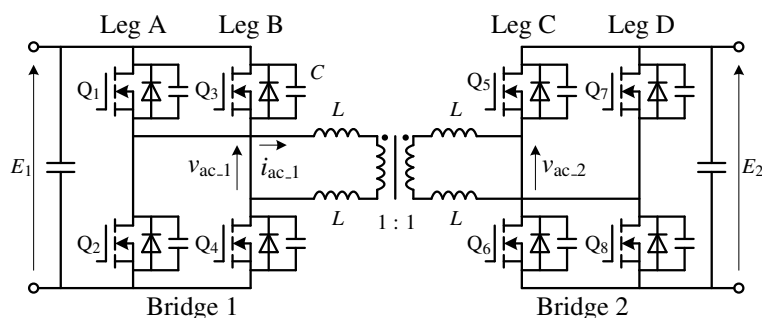


図 5.1: 図 5.2, 5.3 に関する DAB コンバータの基本回路

- II. ブリッジ間位相シフト制御と一方のブリッジへのレグ間位相シフト制御の組み合わせ。昇降圧動作時の高圧側ブリッジに適用するのが一般的である。これは、文献 [5, 43] で使用されており、phase shift plus one side modulation (PSPM) [48, 49], または extended-phase-shift (EPS) control [51] と呼ばれている。
- III. ブリッジ間位相シフト制御と両方のブリッジへのレグ間位相シフト制御の組み合わせ。2つのブリッジのレグ間位相シフト角が等しい場合は dual-phase-shift (DPS) control [52–54], それらが異なる場合は triple-phase-shift (TPS) control [55–61] と呼ばれている。

本論文では、昇降圧動作時のスイッチング損失低減を目的として Method II の高圧側ブリッジのレグ間位相シフト制御を採用する。

ブリッジ間とレグ間の 2 種類の位相シフト量には自由度が存在し、無効電力、電流ピーク値、あるいは電流実効値の最小化という制約条件を課するのが一般的である。しかし、文献 [49] では、DAB コンバータの損失解析結果から全出力領域で全損失が最小となるように高圧側ブリッジのレグ間位相シフト制御の二次元の制御変数を決定しているが、制御アルゴリズムが複雑であった。本論文では、3 章で測定したスイッチング損失に基づいて、昇降圧動作時の定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムが単純な高圧側ブリッジへのレグ間位相シフト制御を提案する。

5.1.1 ブリッジ間の位相シフト制御 (Method I)

図 5.2 に $E_1 < E_2$ の条件でブリッジ間の位相シフト制御を適用した場合の理論波形を示す。出力電力 P は、 180° 通電の方形波電圧 $v_{ac,1}$ と $v_{ac,2}$ の位相差 δ [rad] により次式で

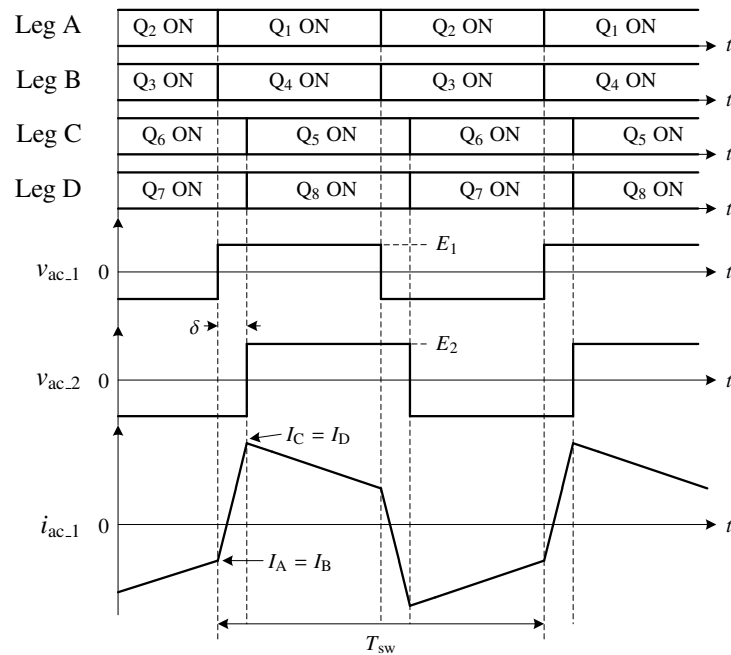


図 5.2: $E_1 < E_2$ でのブリッジ間の位相シフト制御適用時の理論波形

表される [3]。

$$P = \frac{E_1 E_2}{2\pi f_{sw} L_{all}} \delta \left(1 - \frac{\delta}{\pi}\right) \quad (5.1)$$

$$L_{all} = 4L + l \quad (5.2)$$

ここで、 L_{all} は一次側に等価換算した 4 つの外付けインダクタの合計のインダクタンス $4L$ と変圧器の漏れインダクタンス l の和である。

I_A, I_B, I_C, I_D はそれぞれ Leg A, B, C, D の MOSFET がターンオフする時の瞬時電流であり、本論文ではスイッチング電流と定義する。ブリッジ間の位相シフト制御では、Bridge 1 の Leg A と Leg B, Bridge 2 の Leg C と Leg D がそれぞれ同時にスイッチングするため、 $I_A = I_B, I_C = I_D$ となる。ZVS 動作を可能にする最小のスイッチング電流 $I_{ZVS.min}$ は (2.6) 式で与えられる。 $I_A = I_B > I_{ZVS.min}$ の条件ではすべてのスイッチングで ZVS が実現できるが、 $I_C = I_D$ が上昇するため高圧側デバイスのスイッチング損失が増大する。

5.1.2 高圧側ブリッジのレグ間位相シフト制御 (Method II)

図 5.3 に $E_1 < E_2$ の条件で高圧側ブリッジのレグ間位相シフト制御を適用した場合の理論波形を示す。高圧側の Bridge 2 の Leg C, D に位相差 ϕ を設けることで、Leg C のス

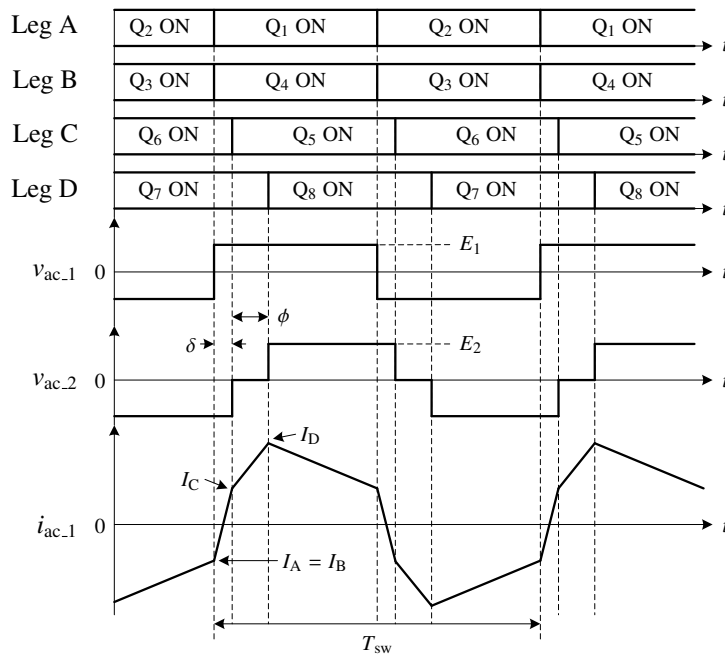


図 5.3: $E_1 < E_2$ での高圧側ブリッジのレグ間位相シフト制御適用時の理論波形

イッチング電流を低減し、スイッチング損失の低減が期待できる。このとき、出力電力 P は次式で表される [49]。

$$P = \frac{E_1 E_2}{2\pi f_{sw} L_{all}} \frac{(\pi - \phi)(2\delta + \phi) - 2\delta^2}{2\pi} \quad (5.3)$$

しかし、位相差 δ と ϕ の決定には自由度が存在する。位相シフト角の決定法を単純化するために、低圧側の Leg A, B のスイッチング電流 $I_A = I_B$ と高圧側の Leg C のスイッチング電流 I_C が等しくなる次式の条件を設定する。

$$I_A = I_B = I_C \quad (5.4)$$

この条件では、Leg C, D の位相差 ϕ は Bridge 1 と Leg C の位相差 δ 、入力電圧 E_1 、出力電圧 E_2 から次式で表される。

$$\phi = \left(1 - \frac{E_1}{E_2}\right)(\pi - \delta) \quad (5.5)$$

ZVS 動作を可能にする最小のスイッチング電流はブリッジ間の位相シフト制御の場合と同様に (2.6) 式で表される。提案法は $I_A = I_B = I_C > I_{ZVS,min}$ の条件ではすべてのスイッチングで ZVS が実現できるため、定格出力領域の損失低減に適した手法である。この条件を満たさない軽負荷領域では 4 章で提案した間欠運転との組み合わせが有効である。

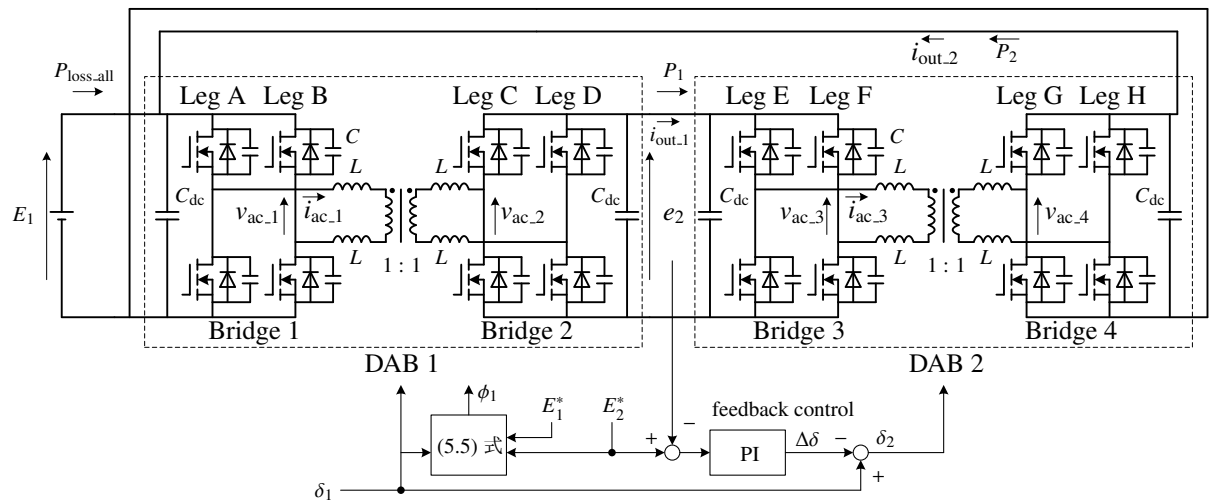


図 5.4: 昇降圧動作時の効率測定が可能な 100-kW 16-kHz DAB コンバータのテストベンチ

5.2 昇降圧動作時の効率測定用のテストベンチ

図 5.4 に昇降圧動作時の効率測定用のテストベンチを、表 5.1 に実験定数を示す。本実験では、1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュール（三菱電機, FMF400BX-24A [97]）を 4 個使用した。100-kW 16-kHz 変圧器の巻数比は 1 : 1 であり、磁性材料には厚さ 14 μm のノーカットナノ結晶軟磁性材料（日立金属, 商品名「ファインメット」）を使用した [23]。外付けインダクタの磁性材料には Fe-Si-Al 合金（Magnetics, 商品名「センダスト」）を使用した [20]。2 台の同一定格の 750-V 100-kW 16-kHz DAB コンバータ（中間周波変圧器の巻数比 1 : 1）を縦続接続し、後段の DAB コンバータ (DAB 2) の出力端子を前段の DAB コンバータ (DAB 1) の入力端子に接続することで、入出力電圧が異なる場合の 100 kW 定格運転が可能である [109]。2 台の DAB コンバータの合計の全損失を高精度に測定できることを活用して、損失分離を行う。

図 5.4 の下部に DAB 1 の出力電圧、または DAB 2 の入力電圧、 e_2 の制御ブロックを示す。DAB 1 の位相シフト角 δ_1 は出力電力 P_1 を調整するためにフィードフォワード制御し、DAB 2 の位相シフト角 δ_2 は出力電圧 e_2 を 650 ~ 850 V の範囲で調整するために PI 制御器でフィードバック制御する。DAB 1 に高圧側ブリッジの位相シフト制御を適用する場合、Bridge 2 の Leg C, D の位相差 ϕ_1 を (5.5) 式から決定する。

表 5.1: 図 5.4 の 100-kW 16-kHz DAB コンバータの実験定数

Continuous power rating		100 kW
Short-term power rating		150 kW
Input dc voltage	E_1	750 V
Output dc voltage	E_2	650 to 850 V ($\pm 13.3\%$ of 750 V)
Switching frequency	f_{sw}	16 kHz
Drain current rating of each SiC-MOSFET		400 A
Inductor rms current	I_{rms}	147 A at 100 kW (36.8% of 400 A)
DC capacitor	C_{dc}	400 μ F
Unit capacitance constant [98]	H_{dc}	1.1 ms at 750 V
Snubber capacitor	C	9 nF
Auxiliary inductor	L	4.3 μ H (7.6%*)
Total leakage inductance	l	1 μ H (1.8%*)
Dead time	T_d	0.8 μ s
Transformer core material		FINEMET**
Saturation magnetic-flux density		1.23 T
Maximum magnetic-flux density		0.64 T at 0 kW (52.0% of 1.23 T)
Transformer turns ratio		1 : 1
Auxiliary inductor core material		Sendust***
Saturation magnetic-flux density		1 T
Maximum magnetic-flux density		0.21 T at 100 kW (21.0% of 1 T)

*On a single-phase 750-V 100-kW 16-kHz base.

**Nano-crystalline soft-magnetic material from Hitachi Metals.

***Fe-Si-Al alloy from magnetics.

5.3 実験波形

図 5.5 に図 5.4 のテストベンチから得られたブリッジ間の位相シフト制御適用時の DAB 1, 2 の $E_1 = 750$ V, $E_2 = 850$ V, 16 kHz, 100 kW での実験波形を示す。DAB 1 が 750 V から 850 V への昇圧動作, DAB 2 が 850 V から 750 V への降圧動作となる。DAB 1 の高圧側 (Bridge 2) のスイッチング電流は, 低圧側 (Bridge 1) に比べて 163 A (=221–58) 大きい。

図 5.6 に図 5.5 の位相シフト期間の時間軸拡大波形を示す。 $v_{gs_A_low}$, $v_{gs_C_low}$, $v_{gs_E_low}$, $v_{gs_G_low}$ はそれぞれ DAB 1 の Leg A, C の下側の MOSFET, DAB 2 の Leg E, G の下側の MOSFET のゲート-ソース間電圧である。使用した MOSFET のしきい値電圧は $V_{th} = 1$ V である [97]。すべてのスイッチングの共振期間がデッドタイム 0.8 μ s 以下であるため, ZVS 動作を確認した。

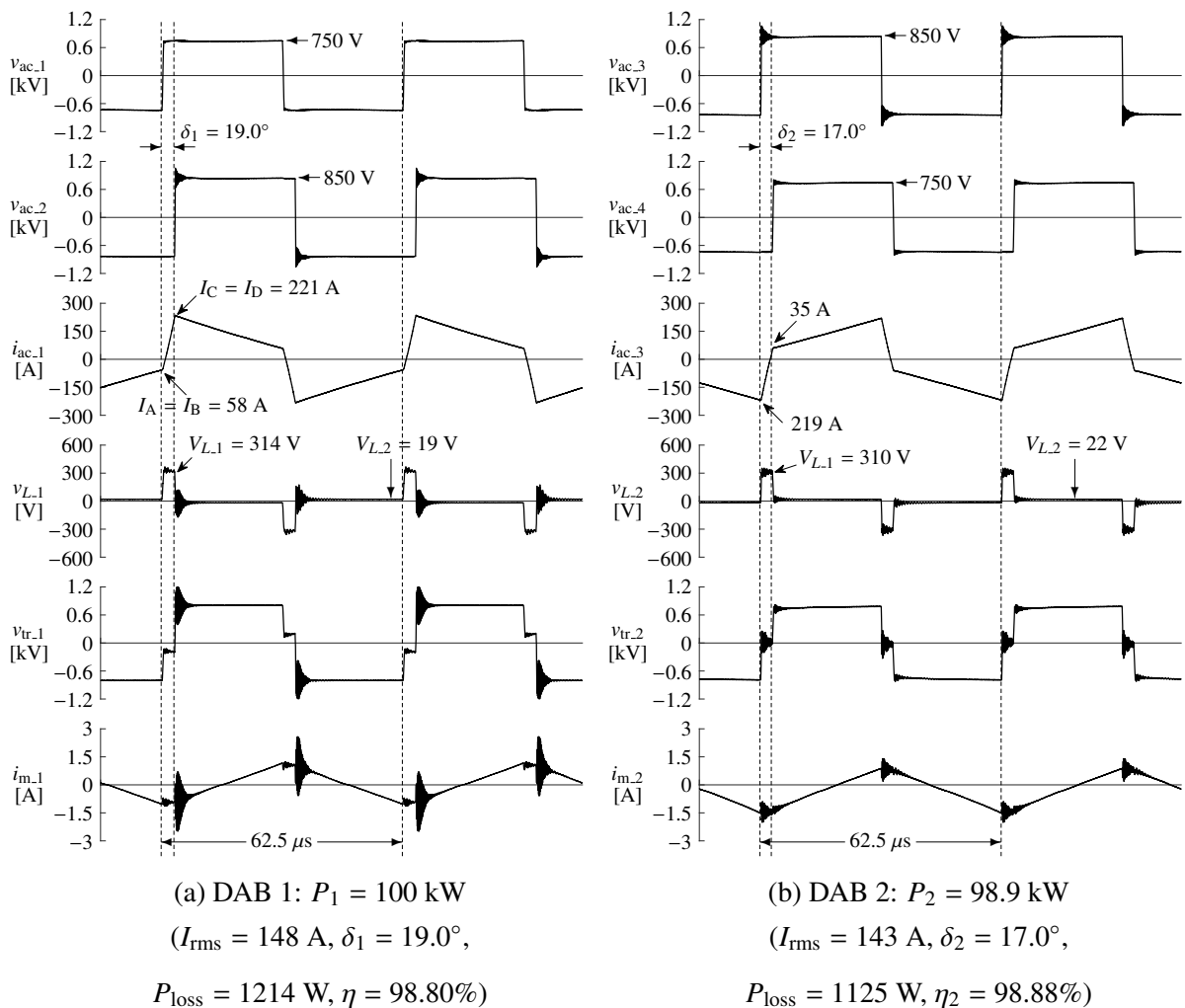


図 5.5: 図 5.4 の DAB 1, 2 にブリッジ間の位相シフト制御を適用した場合の
 $E_1 = 750 \text{ V}, E_2 = 850 \text{ V}, P_1 = 100 \text{ kW}$ での実験波形

図 5.7(a) に図 5.4 から得られた高圧側ブリッジのレグ間位相シフト制御適用時の DAB 1 の $E_1 = 750 \text{ V}, E_2 = 850 \text{ V}, 100 \text{ kW}, 16 \text{ kHz}$ での実験波形を示す。DAB 2 はブリッジ間の位相シフト制御を適用しており、図 5.5(b) とほぼ同様の波形である。DAB 1 の高圧側の Bridge 2 のレグ間の位相差 ϕ_1 は (5.5) 式から決定した。これによりスイッチング電流が Bridge 1 で 62 A, Bridge 2 の Leg C で 54 A となっており、おおよそ等しい値に制御された。高圧側ブリッジのレグ間位相シフト制御適用時の Leg C のスイッチング電流 54 A は、図 5.5 のブリッジ間の位相シフト制御適用時の 221 A と比べて 167 A と大幅に低減した。高圧側ブリッジのレグ間位相シフト制御適用時の電流実効値 146 A は、ブリッジ間の位相シフト制御適用時の 148 A と比べて 2 A 減少した。これはインダクタ電流 $i_{\text{ac},1}$ の高調波成分が減少し、無効電力が低下したためである。

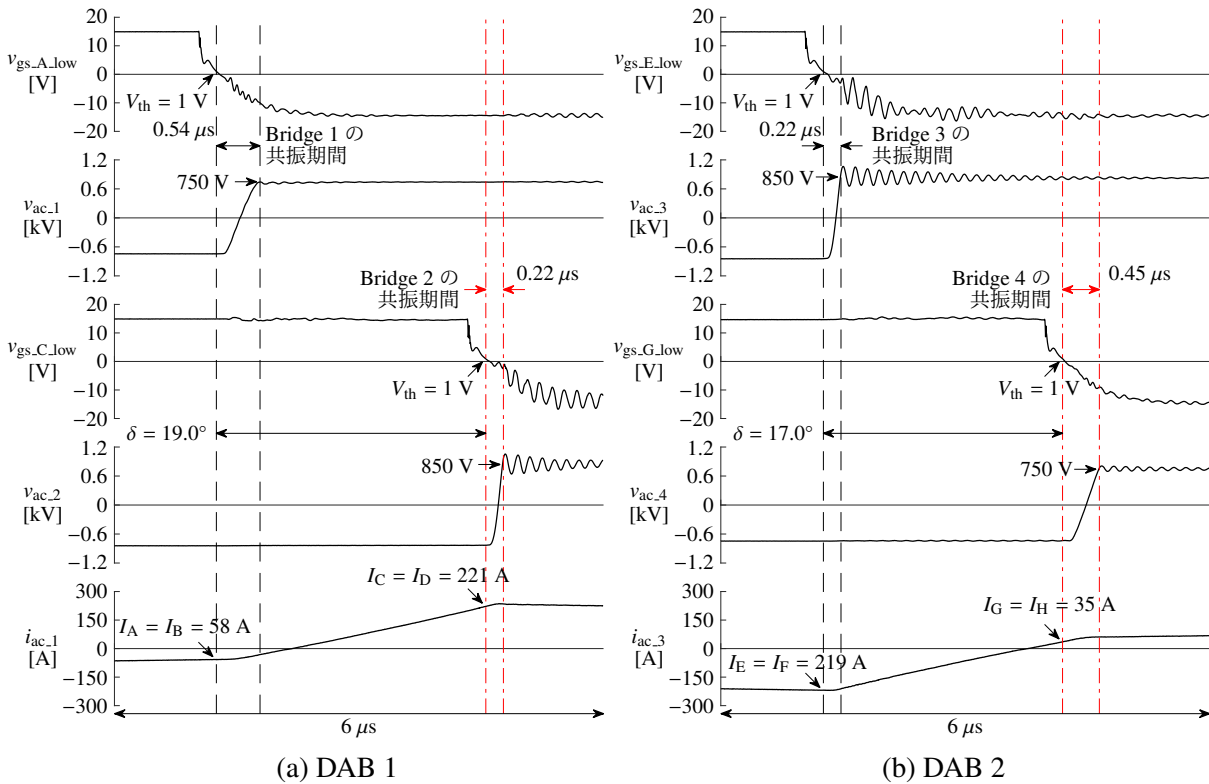


図 5.6: 図 5.5 の位相シフト期間の時間軸拡大波形

図 5.7(b) に図 5.7(a) の位相シフト期間の時間軸拡大波形を示す。 $v_{gs,D,high}$ は DAB 1 の Leg D の上側の MOSFET のゲート-ソース間電圧である。同様に、すべてのスイッチングで ZVS 動作を確認した。

5.4 損失分離の手順

図 5.8 に 3 章で分離したスイッチング損失を応用した図 5.4 のテストベンチを使用した昇降圧時の損失分離の手順を示す。高精度に測定可能な DAB 1, 2 の合計の全損失 $P_{loss,all}$ から 3.3 節と同様の仮定を用いて各損失を分離する。Step 1 では, (3.3), (3.10), (3.5), (3.16), (3.17), (3.18) 式より DAB 1, 2 の配線抵抗損失, 磁気デバイスの鉄損, 銅損, MOSFET の導通損失を算出する。Step 2 では, インダクタ電流の実験波形から得られたスイッチング電流を使用して, (3.23) 式から各レグのスイッチング損失を推定する。Step 3 では, 未知損失をパワーアナライザで測定したテストベンチの合計の損失 $P_{loss,all}$ から Step 2, 3 で算出した損失を差し引くことで算出する。DAB 1, 2 の各未知損失はインダクタ電流実効値の 2 乗に比例するように分離する。DAB 1, 2 の全損失は分離した各損失の和から求める。

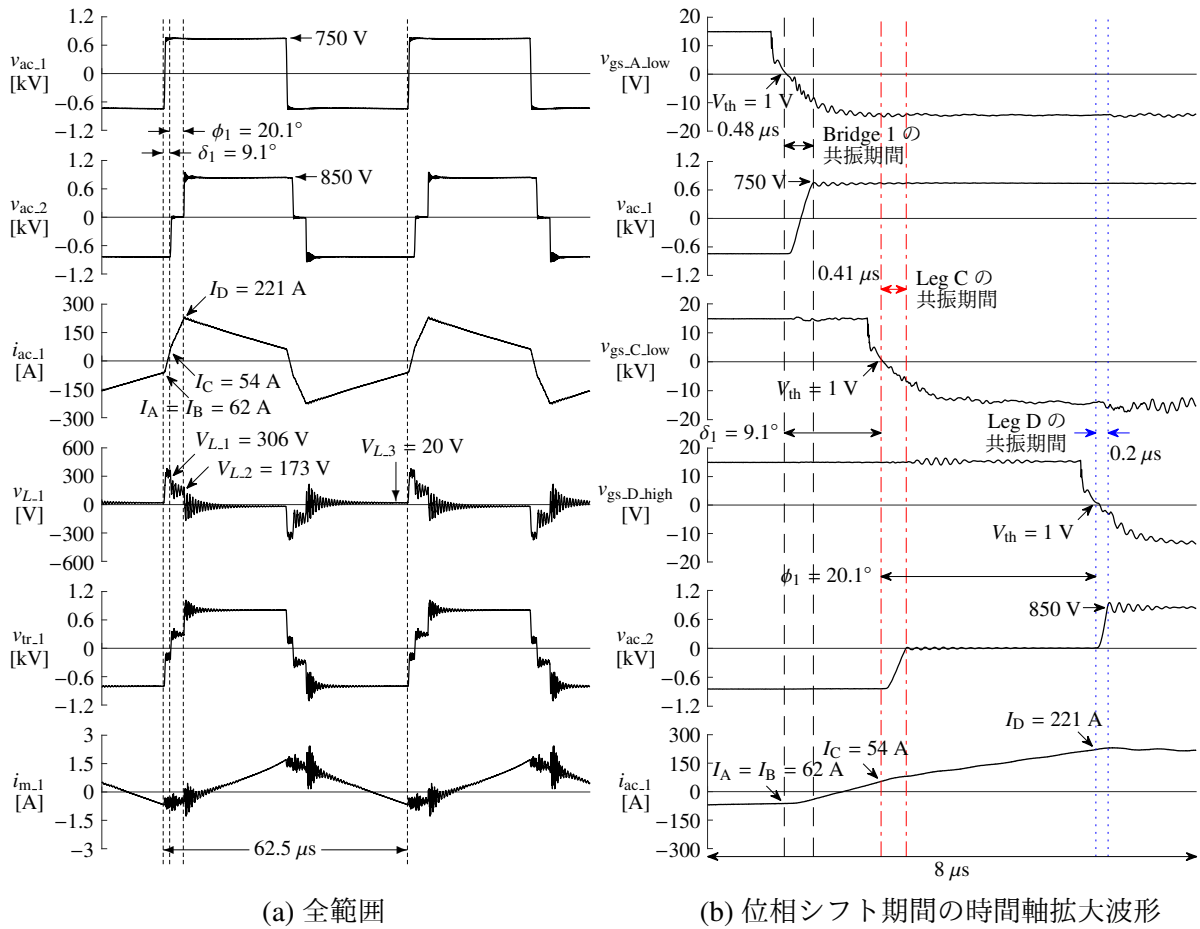


図 5.7: 図 5.4 の DAB 1 に高圧側ブリッジのleg間位相シフト制御を, DAB 2 にブリッジ間の位相シフト制御を適用した場合の $E_1 = 750 \text{ V}$, $E_2 = 850 \text{ V}$, $P_1 = 100 \text{ kW}$ での DAB 1 の実験波形 ($I_{\text{rms}} = 146 \text{ A}$, $\delta_1 = 9.1^\circ$, $\phi_1 = 20.1^\circ$, $P_{\text{loss}} = 1056 \text{ W}$, $\eta = 98.96\%$, DAB 2 の波形は図 5.5(b) と同様)

5.5 インダクタ鉄損

誘導起電力 v_L が図 5.5 のような 3 レベル矩形波交流の場合, インダクタ鉄損 $P_{L,\text{iron}}$ は (3.10) 式の和によって次式で計算できる。

$$P_{L,\text{iron}} = P_{L,\text{iron}}(\delta_1, V_{L1}, f_{\text{sw}}) + P_{L,\text{iron}}(\pi - \delta_1, V_{L2}, f_{\text{sw}}) \quad (5.6)$$

ここで, V_{L1} , V_{L2} はそれぞれ期間 δ_1 , $\pi - \delta_1$ での v_L の振幅の平均値である。

v_L が図 5.7 のような 5 レベル矩形波交流の場合も同様に次式で計算できる。

$$P_{L,\text{iron}} = P_{L,\text{iron}}(\delta_1, V_{L1}, f_{\text{sw}}) + P_{L,\text{iron}}(\phi_1, V_{L2}, f_{\text{sw}}) + P_{L,\text{iron}}(\pi - \delta_1 - \phi_1, V_{L3}, f_{\text{sw}}) \quad (5.7)$$

ここで, V_{L1} , V_{L2} , V_{L3} はそれぞれ期間 δ_1 , ϕ_1 , $\pi - \delta_1$ での v_L の振幅の平均値である。

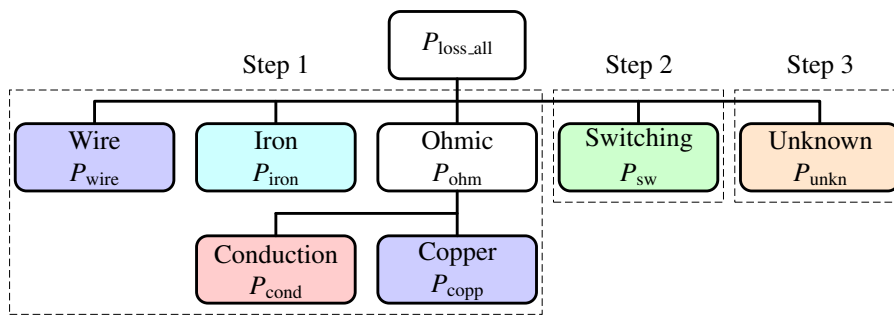


図 5.8: $E_1 \neq E_2$ での損失分離手順

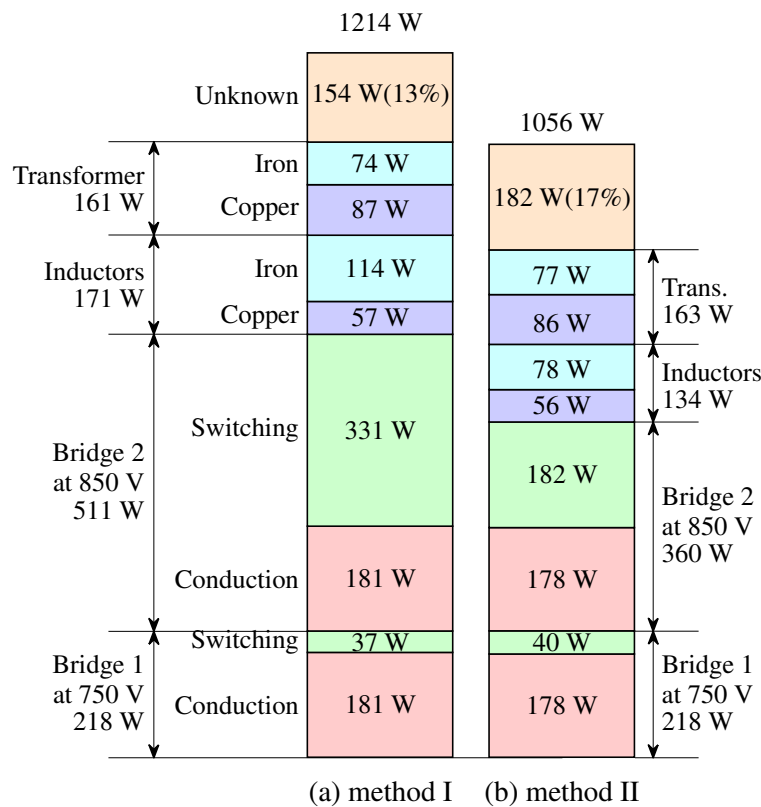


図 5.9: 図 5.5 のブリッジ間の位相シフト制御 (Method I) 適用時と図 5.7 の高圧側ブリッジのレグ間位相シフト制御 (Method II) 適用時の DAB 1 の $E_1 = 750 \text{ V}$, $E_2 = 850 \text{ V}$, 100 kW , 16 kHz での損失分離結果

5.6 損失分離結果

図 5.9 に $E_1 = 750 \text{ V}$, $E_2 = 850 \text{ V}$, 100 kW , 16 kHz での損失分離結果を示す。図 5.9(a) は図 5.5 から得られたブリッジ間の位相シフト制御適用時の結果, 図 5.9(b) は図 5.7 から得られた高圧側ブリッジのレグ間位相シフト制御適用時の結果である。表 5.2 に図 5.5

表 5.2: ブリッジ間の位相シフト制御適用時と高圧側ブリッジ (Method I) の
レグ間位相シフト制御 (Method II) 適用時の $E_1 = 750 \text{ V}$, $E_2 = 850 \text{ V}$, 100 kW ,
 16 kHz での実験値比較

	Fig. 5.5	Fig. 5.7	difference
Measured total overall loss of DABs 1 and 2 [W]	2339	2195	-144
DAB 1	method I	method II	difference
Estimated overall loss [W]	1214	1056	-158
Estimated efficiency [%]	98.80	98.96	+0.16
Estimated switching loss of Bridge 2 [W]	331	182	-149
Estimated iron loss of the four inductors [W]	114	78	-36
DAB 2	method I	method I	difference
Estimated overall loss [W]	1125	1139	+14
Estimated efficiency [%]	98.88	98.86	-0.02

と図 5.7 の実験結果の比較を示す。高圧側ブリッジのレグ間位相シフト制御適用時の全損失 1056 W は、ブリッジ間の位相シフト制御適用時の 1214 W に比べて 158 W 低減した。これにより高圧側ブリッジのレグ間位相シフト制御適用時の変換効率は 98.96% に到達し、ブリッジ間の位相シフト制御適用時の 98.80% に比べて 0.16% の向上を達成した。これは主に以下の 2 つの効果である。

1. 高圧側の Leg C のスイッチング電流が 221 A から 54 A に低減したことにより、ブリッジ間の位相シフト制御適用時の Bridge 2 のスイッチング損失 331 W が、高圧側ブリッジのレグ間位相シフト制御適用時には 182 W となり、149 W 低減したこと。
2. インダクタの誘導起電力の波形はブリッジ間の位相シフト制御適用時の 3 レベルから高圧側ブリッジのレグ間位相シフト制御適用時には 5 レベルとなり、その結果としてブリッジ間の位相シフト制御適用時のインダクタ鉄損 114 W から高圧側ブリッジのレグ間位相シフト制御適用時には 78 W となり、36 W の低減を実現したこと。

分離した DAB 1 の全損失の差分 158 W (1214–1056) は測定した DAB 1, 2 の合計の全損失の差分 144 W (2339–2195) とがおおよそ一致することから分離結果は妥当である。両者の差分の原因は DAB 2 の温度などの動作条件が図 5.5 と図 5.7 で完全に等しくないた

めである。

5.7 本章のまとめ

本章では、昇降圧動作時の損失分離法を提案し、高圧側ブリッジのレグ間位相シフトを適用による損失低減効果を実証した。昇降圧動作時の効率測定が可能な 2 台の同一定格の 100-kW 16-kHz DAB コンバータ（変圧器の巻数比 1 : 1）を縦続接続したテストベンチを設計・製作し、分離結果の妥当性と損失低減効果を実証した。本章の成果を以下に要約する。

- 昇降圧時の低損失化が可能な制御法として高圧側のブリッジのレグ間位相シフトを提案した。これは定格動作領域で損失低減効果が大きく、制御アルゴリズムが単純である点に特長がある。入力電圧 750 V, 出力電圧 850 V の昇圧時で高圧側ブリッジのレグ間位相シフト制御を適用し、定格 100 kW での電力変換効率は 98.96%に到達し、従来のブリッジ間位相シフト制御の 98.80%に比べて 0.16%の向上を達成した。
- 3 章で分離したスイッチング損失を応用した昇降圧動作時の損失分離法を提案した。測定した 2 台の DAB コンバータの合計の全損失との比較により、分離結果の妥当性を実証した。

第6章

結論

6.1 本研究の成果

本論文は、SiC-MOSFETを使用した大容量双方向絶縁形 DC-DC コンバータ（DAB コンバータ）を対象として、零電圧スイッチング時の SiC-MOSFET のスイッチング損失を定量的に評価する簡便かつ実用的な手法を提案し、軽負荷時や昇降圧動作時に増大するスイッチング損失を低減する制御法を提案した。

本研究の成果を以下に要約する。

■第3章: 昇降圧動作時にも適用可能な零電圧スイッチング時の SiC-MOSFET のスイッチング損失の評価法の確立 DAB コンバータのさらなる低損失化を目指すためには、スイッチング損失を定量的に評価する必要がある。電圧・電流の瞬時値積からスイッチング損失を測定する方法では、SiC-MOSFET のスイッチングが高速であるため、電流検出遅延の影響を取り除くことが困難であり、実用的な測定精度を得ることは期待できない。これに対して、高精度に測定した全損失からの損失分離が実用的であるが、昇降圧動作時では入出力のブリッジ変換器の損失が異なるため、適用できない。

本論文では、「零電圧スイッチング時のスイッチング損失がターンオフ時の電流にのみ依存し、入出力電圧とはほぼ無関係」であることを理論と実験で確認し、昇降圧動作時にも適用可能なターンオフ時の電流からのスイッチング損失の評価法を提案した。これは2種類の動作周波数で測定した損失を使用する手法であり、両者の同極性の測定誤差の一部は打ち消し合うため、損失誤差がスイッチング損失の誤差に及ぼす影響を大幅に軽減できる点に特長がある。1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 100-kW 16-kHz DAB コンバータを設計・製作し、損失分離結果の妥当性を実証した。温度による間接測定と同程度の測定精度 (20%) を有し、ターンオフ時の電流を測定

するだけでよいため、簡便かつ実用的な手法であることを結論付けた。

■第4章: 間欠運転による軽負荷から定格までの広範囲な出力領域での高効率動作の実現 DAB コンバータの1つ目の課題として軽負荷時の損失増大が挙げられ、これはスイッチング損失を低減可能な零電圧スイッチングが不完全となることによるターンオン損失の増大が原因である。これを低減する制御法として、レグ間位相シフトの採用が考えられるが、制御変数が3つであることと、制御パターンが12通り存在するため、制御アルゴリズムが複雑である。これに対して、制御アルゴリズムが単純な制御法として、電力伝送休止期間を設け、伝送電力を平均的に調整しようとする間欠運転が実用的である。しかし、従来の電流不連続モード間欠運転では、電力伝送の開始時と終了時のスイッチング損失が低減できる可能性が残されていた。

本論文では、3章で測定したスイッチング損失を用いて従来の間欠運転の損失増大を定量的に明らかにし、電力伝送休止期間中に電流を意図的に還流させることにより、スイッチング損失を大幅に低減可能な電流連続モード間欠運転を提案した。超軽負荷領域においては還流電流による導通損失が課題となるが、低オン抵抗の SiC-MOSFET モジュールを適用することで克服できる。設計・製作した 1.2-kV 400-A SiC-MOSFET/SBD 4-in-1 モジュールを用いた 850-V 100-kW 16-kHz DAB コンバータを使用し、定格の 10 ~ 100%の広範囲な出力領域で変換効率 99.16%以上の高効率動作を実現した。

■第5章: 高圧側ブリッジのレグ間位相シフトによる昇降圧動作時の高効率動作の実現 DAB コンバータの2つ目の課題として昇降圧動作時の損失増大が指摘されており、これはターンオフ時の電流の増加によるターンオフ損失の増大が原因である。これを低減する制御法として、レグ間位相シフト制御が検討されているが、制御アルゴリズムが複雑であった。

本論文では、3章で測定したスイッチング損失に基づいて、昇降圧動作時の定格出力領域の損失低減に焦点を絞って制約条件を設けることで、制御アルゴリズムが単純な高圧側ブリッジへのレグ間位相シフト制御を提案した。さらに、3章で分離したスイッチング損失が入出力電圧とはほぼ無関係であることを応用した昇降圧動作時の損失分離法を提案した。昇降圧動作時の効率測定が可能な2台の同一定格の 100-kW 16-kHz DAB コンバータ（中間変圧器の巻数比 1:1）を縦続接続したテストベンチを設計・製作し、入力電圧 750 V, 出力電圧 850 V の昇圧動作時において提案法を適用し、定格 100 kW での変換効率は 98.96%に到達し、従来のブリッジ間位相シフト制御の 98.80%に比べて 0.16%

の向上を達成した。

6.2 本研究の技術的意義

大容量 100 kW テストベンチを使用して軽負荷時・昇降圧動作時を含む詳細な効率評価を行った例は筆者が知る限り他になく、学術的・技術的に意義がある。DAB コンバータの直流-直流電力変換効率 99.3%ということは、直流-交流変換、磁気デバイス、交流-直流変換の3つのステージに分けて考えると、各段では 99.8%もの超高効率動作の実現を意味する。3章で測定したスイッチング損失とトレンチゲート構造 SiC-MOSFET の開発報告例から、他の損失が一定で現在のプレーナゲート構造 SiC-MOSFET モジュールをトレンチゲート構造のものに置き換えることで、SiC-MOSFET の損失が半分になれば、定格 100 kW での効率は 99.3%から 99.5%に向上することを予測した。2014年から2019年の5年間で SiC-MOSFET の損失が 60%削減したことと、SiC-MOSFET は Si-IGBT に比べて発展途上であることから、将来的に損失が半分以下になることは現実的である。これにより、「冷却フィンの小型化」または「冷却ファンの除去によるメンテナンスフリー」の2つの技術的価値が生まれる。

6.3 今後の展望

今後の展望を以下に要約する。

■完全密閉構造の導入の可能性 SiC-MOSFET モジュールや磁気デバイスのさらなる低損失化が進めば、「完全密閉構造」を採用しやすくなる。これにより、耐粉塵・耐水などの種々の環境に対応可能なパワーエレ機器が実現できる。外部の環境に依存しない「完全密閉構造」を実現するためには、価格上昇を伴うため、「費用対効果」で導入の可否が決定する。SiC-MOSFET などの低損失なパワー半導体素子やファインメット、リカロイなどを使用した低損失な変圧器・インダクタの価格が下がれば、導入の可能性が高くなる。

■電流連続モード間欠運転の応用先 4章で提案した電流連続モード間欠運転により、定格時と軽負荷時の損失低減の両立が実現できる。パワーエレ機器は一般的に広範囲な出力領域での動作が要求されるため、幅広い応用先での導入が期待できる。MOSFET のオン抵抗やドレイン-ソース間の寄生容量は高耐圧のものほど大きくなる。軽負荷時の損失はドレイン-ソース間の寄生容量と直流電圧の二乗に比例するため、高圧用途の場合に大

きくなる。一方、定格時の導通損失は MOSFET の場合、オン抵抗と電流実効値の二乗に比例するため、高圧・大電流用途の場合に大きくなる。定格時のスイッチング損失は零電圧スイッチングの場合、ドレイン-ソース間の寄生容量に反比例するため、高圧用途の場合に小さくなる。よって、高圧・低電流の用途では軽負荷時の損失が定格時の損失に対して大きくなり、提案制御の導入による損失低減効果は大きくなる。さらに、ドレイン-ソース間にスナバキャパシタを接続し、意図的に静電容量を大きくすることで、定格時と軽負荷時の損失低減の両立が実現できる。

■広範囲な動作領域に対応した昇降圧動作時の損失低減が可能な手法の開発 5章で提案した高圧側のレグ間位相シフト制御は定格出力領域で損失低減を実現できる手法である。3章で提案したスイッチング損失の評価法を活用することで、広範囲の出力電力や昇降圧比に対応した単純な制御アルゴリズムを構築できる。また、4章で提案した間欠運転との組み合わせについても今後の検討課題である。

参考文献

- [1] 経済産業省 資源エネルギー庁, 「令和元年度エネルギーに関する年次報告」(エネルギー白書 2020), 2020,
[Online]. Available: <https://www.enecho.meti.go.jp/about/whitepaper/2020pdf/>
- [2] W. E. Newell, "Power Electronics—Emerging from Limbo," *IEEE Trans. Ind. Appl.*, vol. IA-10, no. 1, pp. 7-11, Jan. 1974.
- [3] R. W. D. Doncker, D. M. Divan, and M. H. Kheraluwala, "A three-phase soft-switched high-power-density dc/dc converter for high-power applications," *IEEE Trans. Ind. Appl.*, vol. 27, no. 1, pp. 63–73, Jan./Feb. 1991.
- [4] M. H. Kheraluwala, R. W. Gascoigne, D. M. Divan, and E. D. Baumann, "Performance characterization of a high-power dual active bridge dc-to-dc converter," *IEEE Trans. Ind. Appl.*, vol. 28, no. 6, pp. 1294–1301, Nov./Dec. 1992.
- [5] K. Vangen, T. Melaa, S. Bergsmark, and R. Nilsen, "Efficient high-frequency soft-switched power converter with signal processor control," in *Proc. IEEE INTELEC*, Kyoto, Japan, Nov. 1991, pp. 631–639.
- [6] J. M. Zhang, D. M. Xu, and Zhaoming Qian, "An improved dual active bridge dc/dc converter," in *Proc. 32nd PESC Annual Meeting*, Vancouver, BC, Jun. 2001, pp. 232–236 vol. 1.
- [7] S. Inoue and H. Akagi, "Loss analysis of a bi-directional isolated dc/dc converter," in *Proc. IPEC*, Niigata, Japan, Apr. 2005, pp. 1872–1878.
- [8] M. Pavlovsky, S. W. H. de Haan, and J. A. Ferreira, "Concept of 50 kW dc/dc con-

- verter based on ZVS, quasi-ZCS topology and integrated thermal and electromagnetic design,” in *Proc. EPE*, Dresden, Germany, Sep. 2005, pp. 1–9.
- [9] S. Inoue and H. Akagi, “A bidirectional isolated dc-dc converter as a core circuit of the next-generation medium-voltage power conversion system,” *IEEE Trans. Power Electron.*, vol. 22, no. 2, pp. 535–542, Mar. 2007.
- [10] D. Aggeler, J. Biela, and J. W. Kolar, “A compact, high voltage 25 kW, 50 kHz dc-dc converter based on SiC JFETs,” in *Proc. APEC*, Austin, TX, USA, Feb. 2008, pp. 801–807.
- [11] M. Bhatnagar and B. J. Baliga, “Comparison of 6H-SiC, 3C-SiC, and Si for power devices,” *IEEE Trans. Electron Devices*, vol. 40, no. 3, pp. 645–655, Mar. 1993.
- [12] B. J. Baliga, “Trends in power semiconductor devices,” *IEEE Trans. Electron Devices*, vol. 43, no. 10, pp. 1717–1731, Oct. 1996.
- [13] 三菱電機, ニュースリリース: 「SiC 適用鉄道車両用主回路システム」搭載車両での実証結果のお知らせ, 2012 年 9 月
[Online]. Available: <http://www.mitsubishielectric.co.jp/news/2012/0927-b.html>
- [14] 三菱電機, ニュースリリース: 小田急電鉄車両での「フル SiC 適用 VVVF インバーター装置」実証結果のお知らせ, 2015 年 6 月
[Online]. Available: <http://www.mitsubishielectric.co.jp/news/2015/0622-a.html>
- [15] NEDO, 「戦略的イノベーション創造プログラム (SIP) /次世代パワーエレクトロニクス」, プロジェクトコード P14029, 事業期間: 2014 年度～2018 年度
- [16] 三菱電機, ニュースリリース: 6.5kV 耐圧フル SiC パワー半導体モジュールを開発, 2018 年 1 月
[Online]. Available: <http://www.mitsubishielectric.co.jp/news/2018/0131-a.html>
- [17] 今泉 昌之, 松岡 徹, 「省エネルギー・省資源化に貢献する SiC パワーデバイス」, 三菱電機技報, vol. 94, no. 7, pp. 428–431, 2020
- [18] 辻 崇, 岩谷 将伸, 大西 康彦, 「1.2 kV SiC トレンチゲート MOSFET」, 富士電機技

- 報, vol. 89, no. 4, pp. 234–237, 2016
- [19] 難波江 章, 「高周波スイッチング技術の産業応用」, 電気學會雑誌, Vol. 107, No. 7, pp. 638–640 (1987)
- [20] Magnetics, “2020 Magnetics Powder Core Catalog,”
[Online]. Available: <https://www.mag-inc.com>, 2020.
- [21] アルプスアルパイン, 「リカロイ」,
[Online]. Available: <https://tech.alpsalpine.com>.
- [22] T. Mizushima, H. Koshiya, Y. Naito, and A. Inoue, “Preparation of the Fe-based glassy alloy powder cores and their applications,” *J. Jpn. Soc. Powder Powder Metallurgy*, Vol. 54, No. 11, pp. 768–772 (2007) (in Japanese)
水嶋 隆夫, 小柴 寿人, 内藤 豊, 井上 明久: 「Fe 基金属ガラス粉末を用いた圧粉磁心の作製と応用」, 粉体および粉末冶金, Vol. 54, No. 11, pp. 768–772 (2007)
- [23] 日立金属, 「高周波トランス用 ノンカットコア FT-3TL」,
[Online]. Available: <https://www.hitachi-metals.co.jp>.
- [24] トウメンバヤル ビヤムバドルジ, 羽根田 峻, 赤木 泰文: 「ノーカット FINEMET 変圧器を使用した双方向絶縁形 DC/DC コンバータの効率改善」, 平成 29 年電気学会全国大会, 4-125, pp. 213–214, 2017
- [25] C. Xiao, G. Chen, and W. G. H. Odendaal, “Overview of power loss measurement techniques in power electronics systems,” *IEEE Trans. Ind. Appl.*, vol. 43, no. 3, pp. 657–664, May/Jun. 2007.
- [26] D. Rothmund, D. Bortis, and J. W. Kolar, “Accurate transient calorimetric measurement of soft-switching losses of 10kV SiC MOSFETs,” in *Proc. IEEE Power Electron. Distrib. Generat. Syst. Symp.*, Vancouver, BC, Canada, Jun. 2016, pp. 1–10.
- [27] J. A. Anderson, C. Gammeter, L. Schrittwieser, and J. W. Kolar, “Accurate calorimetric switching loss measurement for 900 V 10 mΩ SiC mosfets,” *IEEE Trans. Power Electron.*, vol. 32, no. 12, pp. 8963–8968, Dec. 2017.

- [28] J. A. Anderson, C. Gammeter, L. Schrittwieser, and J. W. Kolar, “Accurate transient calorimetric measurement of soft-switching losses of 10-kV SiC mosfets and diodes,” *IEEE Trans. Power Electron.*, vol. 33, no. 6, pp. 5240–5250, Jun. 2018.
- [29] D. Rothmund, T. Guillod, D. Bortis, and J. W. Kolar, “99% efficient 10 kV SiC-based 7 kV/400 V dc transformer for future data centers,” *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. 7, no. 2, pp. 753–767, Jun. 2019.
- [30] A. Anurag, S. Acharya, and S. Bhattacharya, “An accurate calorimetric loss measurement method for SiC MOSFETs,” *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. 8, no. 2, pp. 1644–1656, Jun. 2020.
- [31] H. Akagi, T. Yamagishi, S. Kinouchi, Y. Miyazaki, and M. Koyama, “Power-loss breakdown of a 750-V 100-kW 20-kHz bidirectional isolated dc-dc converter using SiC-MOSFET/SBD dual modules,” *IEEE Trans. Ind. Appl.*, vol. 51, no. 1, pp. 420–428, Jan./Feb. 2015.
- [32] 日置電機, “パワーアナライザ 3390-10,”
[Online]. <https://www.hioki.co.jp>.
- [33] W. Yu, H. Qian and J. Lai, “Design of high-efficiency bidirectional dc-dc converter and high-precision efficiency measurement,” *IEEE Trans. Power Electron.*, vol. 25, no. 3, pp. 650–658, Mar. 2010.
- [34] NEDO, 太陽光発電開発戦略 2020 (NEDO PV Challenges 2020) , 2020 年 12 月,
[Online]. Available: <https://www.nedo.go.jp/content/100926249.pdf>
- [35] NEDO, NEDO 再生可能エネルギー技術白書 第 2 版 -再生可能エネルギー普及拡大にむけて克服すべき課題と処方箋-, 2014 年 2 月,
[Online]. Available: <https://www.nedo.go.jp/library>
- [36] D. Valcan, P. C. Kjær, L. Helle, S. Sahukari, M. Haj-Maharsi, and S. Singh, “Cost of energy assessment methodology for offshore ac and dc wind power plants,” in *Proc. Optimization of Electrical and Electronic Equipment (OPTIM)*, Brasov, Romania, May 2012, pp. 919–928.

- [37] T. Ishibashi, T. Jimichi, and O. Mori, "Circuit topology and circuit scheme of a high-power high-voltage dc/dc converter for large scale offshore wind project with dc collector grids," *IEEJ Trans. Ind. Appl.*, Vol. 138, No. 1, pp. 58–66 (2018) (in Japanese)
石橋 卓治, 地道 拓志, 森 修, 「大規模洋上風力発電の直流送配電システム向け高圧大容量 DC/DC 変換器の回路方式と制御法」, *電学論 D*, Vol. 138, No. 1, pp. 58–66 (2018)
- [38] S. P. Engel, M. Stieneker, N. Soltau, S. Rabiee, H. Stagge and R. W. De Doncker, "Comparison of the modular multilevel dc converter and the dual-active bridge converter for power conversion in HVDC and MVDC grids," *IEEE Trans. Power Electron.*, vol. 30, no. 1, pp. 124–137, Jan. 2015.
- [39] H. Akagi and R. Kitada, "Control and design of a modular multilevel cascade BTB system using bidirectional isolated dc/dc converters," *IEEE Trans. Power Electron.*, vol. 26, no. 9, pp. 2457–2464, Sep. 2011.
- [40] J. Shi, W. Gou, H. Yuan, T. Zhao, and A. Q. Huang, "Research on voltage and power balance control for cascaded modular solid-state transformer," *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1154–1166, Apr. 2011.
- [41] H. Qin and J. W. Kimball, "Solid-state transformer architecture using ac-ac dual-active-bridge converter," *IEEE Trans. Ind. Appl.*, vol. 60, no. 9, pp. 3720–3730, Sep. 2013.
- [42] L. F. Costa, G. Buticchi, and M. Liserre, "Optimum design of a multiple-active-bridge dc-dc converter for smart transformer," *IEEE Trans. Power Electron.*, vol. 33, no. 12, pp. 10112–10121, Dec. 2018.
- [43] S. Inoue and H. Akagi, "A bidirectional dc-dc converter for an energy storage system with galvanic isolation," *IEEE Trans. Power Electron.*, vol. 22, no. 6, pp. 2299–2306, Nov. 2007.
- [44] F. Krismer and J. W. Kolar, "Accurate power loss model derivation of a high-current dual active bridge converter for an automotive application," *IEEE Trans. Ind. Electron.*, vol. 57, no. 3, pp. 881–891, Mar. 2010.

- [45] Y. Xie, J. Sun, and J. S. Freudenberg, "Power flow characterization of a bidirectional galvanically isolated high-power dc-dc converter over a wide operating range," *IEEE Trans. Power Electron.*, vol. 25, no. 1, pp. 54–66, Dec. 2010.
- [46] N. M. L. Tan, T. Abe, and H. Akagi, "Design and performance of a bidirectional isolated dc-dc converter for a battery energy storage system," *IEEE Trans. Power Electron.*, vol. 27, no. 3, pp. 1237–1248, Mar. 2012.
- [47] 横山 大, 大江 武彦, 田原 潤, 道平 雅一, 尼子 邦之: 「2 次側位相シフト PWM 制御 DC-DC コンバータの特性解析」, パワーエレクトロニクス研究会論文誌, Vol. 28, pp. 134–137 (2002)
- [48] G. G. Oggier, R. Leidhold, G. O. Garcia, A. R. Oliva, J. C. Balda, and F. Barlow, "Extending the ZVS operating range of dual active bridge high-power dc-dc converters," in *Proc. PESC*, Jeju, Korea, Jun. 2006, pp. 1–7.
- [49] G. G. Oggier, G. O. Garcia, and A. R. Oliva, "Switching control strategy to minimize dual active bridge converter losses," *IEEE Trans. Power Electron.*, vol. 24, no. 7, pp. 1826–1838, Jul. 2009.
- [50] G. G. Oggier, G. O. Garcia, and A. R. Oliva, "Modulation strategy to operate the dual active bridge dc-dc converter under soft switching in the whole operating range," *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1228–1236, Apr. 2011.
- [51] B. Zhao, Q. Yu and W. Sun, "Extended-phase-shift control of isolated bidirectional dc-dc converter for power distribution in microgrid," *IEEE Trans. Power Electron.*, vol. 27, no. 11, pp. 4667–4680, Nov. 2012.
- [52] H. Bai and C. Mi, "Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge dc-dc converters using novel dual-phase-shift control," *IEEE Trans. Power Electron.*, vol. 23, no. 6, pp. 2905–2914, Nov. 2008.
- [53] B. Zhao, Q. Song, and W. Liui, "Efficiency characterization and optimization of isolated bidirectional dc-dc converter based on dual-phase-shift control for dc distribution application," *IEEE Trans. Power Electron.*, vol. 28, no. 4, pp. 1711–1727, Apr. 2013.

- [54] X. Liu; Z, Q. Zhu, D. A. Stone, M. P. Foster, W. Q. Chu, I. Urquhart, and J. Greenough, "Novel dual-phase-shift control with bidirectional inner phase shifts for a dual-active-bridge converter having low surge current and stable power control," *IEEE Trans. Power Electron.*, vol. 32, no. 5, pp. 4095–4106, May 2017.
- [55] F. Krismer, S. Round, and J. W. Kolar, "Performance optimization of a high current dual active bridge with a wide operating voltage range," in *Proc. PESC*, Jeju, Korea, Jun. 2006, pp. 1–7.
- [56] Y. Wang, S. W. H. de Haan, and J. A. Ferreira, "Optimal operating ranges of three modulation methods in dual active bridge converters," in *Proc. IEEE 6th Int. Power Electron. Motion Control Conf.*, Wuhan, China, May 2009, pp. 1397–1401.
- [57] H. Zhou and A. M. Khambadkone, "Hybrid modulation for dual-active-bridge bidirectional converter with extended power range for ultracapacitor application," *IEEE Trans. Ind. Appl.*, vol. 45, no. 4, pp. 1434–1442, Jul.-Aug. 2009.
- [58] A. K. Jain and R. Ayyanar, "PWM control of dual active bridge: comprehensive analysis and experimental verification," *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1215–1227, Apr. 2011.
- [59] F. Krismer and J. W. Kolar, "Closed form solution for minimum conduction loss modulation of DAB converters," *IEEE Trans. Power Electron.*, vol. 27, no. 1, pp. 174–188, Jan. 2012.
- [60] K. Wu, C. W. de Silva, and W. G. Dunford, "Stability analysis of isolated bidirectional dual active full-bridge dc-dc converter with triple phase-shift control," *IEEE Trans. Power Electron.*, vol. 27, no. 4, pp. 2007–2017, Apr. 2012.
- [61] B. Zhao, Q. Song, W. Liu, and Y. Sun, "Overview of dual-active-bridge isolated bidirectional dc-dc converter for high-frequency-link power-conversion system," *IEEE Trans. Power Electron.*, vol. 29, no. 8, pp. 4091–4106, Aug. 2014.
- [62] N. Hou and Y. W. Li, "Overview and comparison of modulation and control strategies for a nonresonant single-phase dual-active-bridge dc-dc converter," *IEEE Trans. Power*

- Electron.*, vol. 35, no. 3, pp. 3148–3172, Mar. 2020.
- [63] Y. Yan, H. Bai, A. Foote, and W. Wang, “Securing full-power-range zero-voltage switching in both steady-state and transient operations for a dual-active-bridge-based bidirectional electric vehicle charger,” *IEEE Trans. Power Electron.*, vol. 35, no. 7, pp. 7506–7519, Jul. 2020.
- [64] H. Fujita and H. Akagi, “Pulse-density-modulated power control of a 4 kW, 450 kHz voltage-source inverter for induction melting applications,” *IEEE Trans. Ind. Appl.*, vol. 32, no. 2, pp. 279–286, Mar./Apr. 1996.
- [65] H. Fujita and H. Akagi, “Control and performance of a pulse-density-modulated series-resonant inverter for corona discharge processes,” *IEEE Trans. Ind. Appl.*, vol. 35, no. 3, pp. 621–627, May./Jun. 1999.
- [66] J. H. Choi, D. Y. Huh, and Y. S. Kim, “The improved burst mode in the stand-by operation of power supply,” *Proc. IEEE-APEC*, Anaheim, CA, USA, Feb. 2004, pp. 426–432.
- [67] Y. K. Lo, S. C. Yen, and C. Y. Lin, “A high-efficiency ac-to-dc adaptor with a low standby power consumption,” *IEEE Trans. Ind. Electron.*, vol. 55, no. 2, pp. 963–965, Feb. 2008.
- [68] B. Y. Chen and Y. S. Lai, “Switching control technique of phase-shift-controlled full-bridge converter to improve efficiency under light-load and standby conditions without additional auxiliary components,” *IEEE Trans. Power Electron.*, vol. 25, no. 4, pp. 1001–1012, Apr. 2010.
- [69] A. Rodriguez, A. Vazquez, D. G. Lamar, M. M. Hernando, and J. Sebastian, “Different purpose design strategies and techniques to improve the performance of a dual active bridge with phase-shift control,” *IEEE Trans. Power Electron.*, vol. 30, no. 2, pp. 790–804, Feb. 2015.
- [70] N. H. Baars, J. Everts, H. Huisman, J. L. Duarte, and E. A. Lomonova, “A 80-kW isolated dc-dc converter for railway applications,” *IEEE Trans. Power Electron.*, vol.

- 30, no 12, pp. 6639–6647, Dec. 2015.
- [71] G. G. Oggier and M. Ordonez, “High-efficiency DAB converter using switching sequences and burst mode,” *IEEE Trans. Power Electron.*, vol. 31, no. 3, pp. 2069–2082, Mar. 2016.
- [72] V. M. Iyer, S. Gulur, and S. Bhattacharya, “Hybrid control strategy to extend the ZVS range of a dual active bridge converter,” *Proc. IEEE-APEC*, Tampa, FL, Mar. 2017, pp. 2035–2042.
- [73] C. Fiorentino, Z. Hu, and Y. F. Liu, “A line cycle skipping method to improve the light load efficiency and THD of PFC converters,” *Proc. IEEE-APEC*, Long Beach, CA, USA, Mar. 2013, pp. 368–373.
- [74] H. Hisamochi, H. Akagi, S. Kinouchi, and Y. Miyazaki, “Enhancement of power conversion efficiency in a low-power range of a bidirectional isolated dc-dc converter in intermittent operation,” *IEEJ Trans. Ind. Appl.*, Vol. 136, No. 7, pp. 501–508 (2016) (in Japanese)
久持 裕史, 赤木 泰文, 木ノ内 伸一, 宮崎 裕二: 「間欠運転による双方向絶縁形 DC-DC コンバータの低出力領域の変換効率向上」, 電学論 D, Vol. 136, No. 7, pp. 501–508 (2016)
- [75] L. Kleinrock and F. Tobagi, “Packet switching in radio channels: part I - carrier sense multiple-access modes and their throughput-delay characteristics,” *IEEE Trans. Commun.*, vol. 23, no. 12, pp. 1400–1416, Dec. 1975.
- [76] G. M. Woodruff and R. Kositpaiboon, “Multimedia traffic management principles for guaranteed ATM network performance,” *IEEE J. Select. Areas Commun.*, vol. 8, no. 3, pp. 437–446, Apr. 1990.
- [77] 羽根田 峻・赤木 泰文: 「双方向絶縁形 DC-DC コンバータ (750 V, 100 kW, 20 kHz) の効率改善と過渡特性」, 電気学会論文誌 D (産業応用部門誌), Vol. 139, No. 7, pp. 657–664 (2019-7)
- [78] 羽根田 峻, 赤木 泰文: 「750-V 100-kW 16-kHz DAB コンバータの昇降圧運転時の

- 損失評価と低減」, 2021 年電気学会半導体電力変換/モータドライブ合同研究会, SPC-21-107/MD-21-094, 鹿児島, 2021 年 9 月 17 日発表予定
- [79] R. Haneda and H. Akagi, “Design and performance of the 850-V 100-kW 16-kHz bidirectional isolated dc-dc converter using SiC-MOSFET/SBD H-bridge modules,” *IEEE Transactions on Power Electronics*, vol. 35, no. 10, pp. 10013–10025, Oct. 2020.
- [80] J. Walter and R. W. D. Doncker, “High-power galvanically isolated dc/dc converter topology for future automobiles,” in *Proc. PESC*, Acapulco, Mexico, Jun. 2003, pp. 27–32.
- [81] C. P. Dick, A. Konig and R. W. D. Doncker, “Comparison of three-phase dc-dc converters vs. single-phase dc-dc converters,” in *Proc. PEDS*, Bangkok, Thailand, Apr. 2007, pp. 217–224.
- [82] H. van Hoek, M. Neubert, and R. W. De Doncker, “Enhanced modulation strategy for a three-phase dual active bridge-boosting efficiency of an electric vehicle converter,” *IEEE Trans. Power Electron.*, vol. 28, no. 12, pp. 5499–5507, Dec. 2013.
- [83] N. H. Baars, J. Everts, C. G. E. Wijnands and E. A. Lomonova, “Performance evaluation of a three-phase dual active bridge dc-dc converter with different transformer winding configurations,” *IEEE Trans. Power Electron.*, vol. 31, no. 10, pp. 6814–6823, Oct. 2016.
- [84] R. Sudo, K. Nakahara, and T. Shimizu, “Extending soft-switching operating range of three-phase dual-active-bridge galvanically isolated bidirectional dc/dc converter by employing pwm control strategy,” *IEEJ Trans. Ind. Appl.*, Vol. 135, No. 3, pp. 308–319 (2015) (in Japanese)
周藤 龍, 中原 康希, 清水 敏久: 「PWM 制御による三相絶縁型双方向 DC/DC コンバータのソフトスイッチング動作範囲の拡大」, 電学論 D, Vol. 135, No. 3, pp. 308–319 (2015)
- [85] 黒崎 紘史, 中澤 知之, 松本 勇二, 松盛 裕明, 清水 敏久: 「励磁インダクタンスを均等化させた三相三脚インダクタの開発」, 平成 29 年電気学会産業応用部門大会, 1-146, pp. 623–624, 2017

- [86] F. Krismer, J. Biela, and J. W. Kolar, "A comparative evaluation of isolated bi-directional dc/dc converters with wide input and output voltage range," in *Proc. Fourtieth IAS Annual Meeting*, Kowloon, Hong Kong, Oct. 2005, pp. 599–606.
- [87] R. Lenke, F. Mura, and R. W. De Doncker, "Comparison of non-resonant and super-resonant dual-active ZVS-operated high-power dc-dc converters," in *Proc. EPE*, Barcelona, Spain, Sep. 2009, pp. 1–10.
- [88] X. Li and A. K. S. Bhat, "Analysis and design of high-frequency isolated dual-bridge series resonant dc/dc converter," *IEEE Trans. Power Electron.*, vol. 25, no. 4, pp. 850–862, Apr. 2010.
- [89] G. Ortiz, J. Biela, D. Bortis, and J. W. Kolar, "1 megawatt, 20 kHz, isolated, bidirectional 12kV to 1.2kV dc-dc converter for renewable energy applications," in *Proc. ECCE ASIA*, Sapporo, Japan, Jun. 2010, pp. 3212–3219.
- [90] Z. Guo, R. Yu, W. Xu, X. Feng, and A. Q. Huang, "Design and optimization of a 200-kW medium-frequency transformer for medium-voltage SiC PV inverters," *IEEE Trans. Power Electron.*, vol. 36, no. 9, pp. 10548–10560, Sep. 2021.
- [91] M. Ohsugi, T. Shimizu, G. Kimura, A. Toba and S. Sano, "The analyses of ZVS turn-off loss and the new snubber circuit for the ARCP inverter," in *Proc. IECON*, Bologna, Italy, Sep. 1994, pp. 316–321.
- [92] H. Setiadi and H. Fujita, "Reduction of switching power losses for ZVS operation in switched-capacitor-based resonant converters," *IEEE Trans. Power Electron.*, vol. 36, no. 1, pp. 1104–1115, Jan. 2021.
- [93] J. B. Fedison, M. Fornage, M. J. Harrison, and D. R. Zimmanck, "Coss related energy loss in power MOSFETs used in zero-voltage-switched applications," in *Proc. APEC*, Fort Worth, TX, USA, Mar. 2014, pp. 150–156.
- [94] X. Li, L. Zhang, S. Guo, Y. Lei, A. Q. Huang, and B. Zhang, "Understanding switching losses in SiC MOSFET: Toward lossless switching," in *Proc. IEEE Workshop Wide Bandgap Power Devices Appl.*, Blacksburg, VA, USA, Nov. 2015, pp. 257–262.

- [95] J. Fedison and M. Harrison, " C_{oss} hysteresis in advanced superjunction MOSFETs," in *Proc. IEEE Appl. Power Electron. Conf. Expo.*, Long Beach, CA, USA, Mar. 2016, pp. 247–252.
- [96] D. Christen and J. Biela, "Analytical switching loss modeling based on datasheet parameters for mosfets in a half-bridge," *IEEE Trans. Power Electron.*, vol. 34, no. 4, pp. 3700–3710, Apr. 2019.
- [97] Mitsubishi Electric, "FMF400BX-24A," Apr. 2021, [Online]. Available: <https://www.mitsubishielectric.com>.
- [98] H. Fujita, S. Tominaga, and H. Akagi, "Analysis and design of a DC voltage-controlled static VAR compensator using quad-series voltage-source inverters," *IEEE Trans. Ind. Appl.*, vol. 32, no. 4, pp. 970–978, Jul./Aug. 1996.
- [99] Cornell Dubilier, "Type 944U Polypropylene, DC Link Capacitors," [Online]. Available: <https://www.cde.com>.
- [100] J. Reinert, A. Brockmeyer, and R. W. D. Doncker, "Calculation of losses in ferro- and ferrimagnetic materials based on the modified Steinmetz equation," *IEEE Trans. Ind. Appl.*, vol. 37, no. 4, pp. 1055–1061, Jul.-Aug. 2001.
- [101] Jieli Li, T. Abdallah, and C. R. Sullivan, "Improved calculation of core loss with non-sinusoidal waveforms," in *Proc. 2001 IEEE 36th IAS Annual Meeting*, Chicago, IL, USA, Sep. 2001, pp. 2203–2210.
- [102] K. Venkatachalam, C. R. Sullivan, T. Abdallah, and H. Tacca, "Accurate prediction of ferrite core loss with nonsinusoidal waveforms using only Steinmetz parameters," in *Proc. 2002 IEEE Workshop on Comput. in Power Electron.*, Mayaguez, PR, USA, Jun. 2002, pp. 36–41.
- [103] I. Villar, U. Viscarret, I. Etxeberria-Otadui, and A. Rufer, "Global loss evaluation methods for nonsinusoidally fed medium-frequency power transformers," *IEEE Trans. Ind. Electron.*, vol. 56, no. 10, pp. 4132–4140, Oct. 2009.
- [104] J. Muhlethaler, J. Biela, J. W. Kolar, and A. Ecklebe, "Improved core-loss calculation

- for magnetic components employed in power electronic systems,” *IEEE Trans. Power Electron.*, vol. 27, no. 2, pp. 964–973, Feb. 2012.
- [105] 日置電機, “インピーダンスアナライザ IM3570,”
[Online]. <https://www.hioki.co.jp>.
- [106] 山岸 達也, 「SiC-MOSFET/SBD を用いた 750 V, 100 kW, 20 kHz 双方向絶縁形 DC/DC コンバータの実験検証」, 修士論文, 2014 年 2 月
- [107] K. Takagi and H. Fujita, ”Dynamic control and performance of a dual-active-bridge dc-dc converter,” *IEEE Trans. Power Electron.*, vol. 33, no. 9, pp. 7858–7866, Sep. 2018.
- [108] 日本工業規格, 「電気機械器具の外郭による保護等級 (IP コード)」, JIS C 0920: 2003
- [109] 永井 翔太, 赤木 泰文, 茂木 淳: 「SiC-MOSFET モジュールを用いた双方向絶縁形 DC/DC コンバータ (750 Vdc, 50 kW, 100 kHz) の直流電圧制御の実験検証」, 2018 年電気学会半導体電力変換/モータドライブ合同研究会, SPC-18-049/MD-18-049, 神戸, 2018 年 1 月

研究業績

学会誌論文

- [1] 羽根田 峻・赤木 泰文: 「双方向絶縁形 DC-DC コンバータ (750 V, 100 kW, 20 kHz) の効率改善と過渡特性」, 電気学会論文誌 D (産業応用部門誌), Vol. 139, No. 7, pp. 657-664 (2019-7)
- [2] R. Haneda and H. Akagi, “Design and performance of the 850-V 100-kW 16-kHz bidirectional isolated dc-dc converter using SiC-MOSFET/SBD H-bridge modules,” *IEEE Transactions on Power Electronics*, vol. 35, no. 10, pp. 10013–10025, Oct. 2020.
- [3] R. Haneda and H. Akagi, “Power-Loss Characterization and Reduction of the 100-kW DAB Converter With a Unity-Turns-Ratio Transformer at Different Input and Output Voltages,” *IEEE Transactions on Industry Applications*, vol. 58, no. 1, pp. 541–553, Jan.-Feb. 2022.

国際会議

- [4] R. Haneda and H. Akagi, ”Experimental characterization of a 750-V 100-kW 16-kHz bidirectional isolated dc-dc converter with a unity-turns-ratio transformer at different voltage ratios,” in *Proc. 2020 IEEE ECCE*, Detroit, MI, USA, Oct. 2020, pp. 649–655.

国内会議

- [5] 羽根田 峻・赤木 泰文: 「双方向絶縁形 DC-DC コンバータ (850 Vdc, 100 kW, 16 kHz) の効率向上の実験検証」, 2019 年電気学会半導体電力変換/モータドライブ合同研究会, SPC-19-019/MD-19-019, 奈良, 2019 年 1 月
- [6] 羽根田 峻・赤木 泰文: 「750 V, 100 kW, 16 kHz 双方向絶縁形 DC-DC コンバータの出力電圧変動時の運転特性」, 2020 年電気学会半導体電力変換/モータドライブ

合同研究会, SPC-20-030/MD-20-030, 大阪, 2020 年 1 月

- [7] 羽根田 峻・赤木 泰文: 「750-V 100-kW 16-kHz DAB コンバータの昇降圧運転時の損失評価と低減」, 2021 年電気学会半導体電力変換/モータドライブ合同研究会, SPC-21-107/MD-21-094, 鹿児島, 2021 年 9 月 17 日発表予定

博士論文に含まれない修士課程での研究業績

学会誌論文

- [8] 羽根田 峻・赤木 泰文・福田 憲司: 「鉄道車両用補助電源として使用する単方向絶縁形 DC-DC コンバータの出力電圧安定化」, 電気学会論文誌 D (産業応用部門誌), Vol. 137, No. 5, pp. 406-413, pp. 406-413 (2017-5)

国内会議

- [9] 羽根田 峻・赤木 泰文: 「SiC-MOSFET/SBD デュアル・モジュールを使用した単方向絶縁形 DC-DC コンバータのデッドタイム補償」, 平成 27 年電気学会産業応用部門大会, 1-49, 大分, 2015 年 9 月
- [10] 羽根田 峻・赤木 泰文: 「大幅な入力電圧変動と負荷変動に対応した入力直列・出力並列単方向絶縁形 DC-DC コンバータの出力電圧安定化」, 2016 年電気学会半導体電力変換/モータドライブ合同研究会, SPC-16-033/MD-16-033, 滋賀, 2016 年 1 月

表彰

- [11] 2020 年電気学会優秀論文発表賞 A (本部表彰) ([6] に関して)

その他

- [12] 日本学術振興会 特別研究員 DC2, 2021 年 4 月～2023 年 3 月, 「SiC-MOSFET を使用した大容量絶縁形 DC-DC コンバータの研究」

謝辞

本研究を遂行するにあたり、ご指導頂きました赤木 泰文 特任教授/名誉教授に厚く御礼申し上げます。学内外の業務でご多忙であるにもかかわらず、研究に関する疑問から論文執筆、学会発表に至るまで、休日や夜間であっても常に多くの時間を割いて丁寧にご指導頂いたことで、意義のある研究生活を送ることができました。教えて頂いた日本語・英語論文の執筆や発表技術、そしていつも楽しく取り組むという研究者としての心構えを忘れずに、今後の研究・技術者としての人生を実りあるものにしたいと存じます。

指導教員の藤田 英明 教授には深い専門知識に基づく斬新な視点から革新的な研究アイデアを数多く賜りました。教員室に訪れた際には、私が理解できるまで、多くの時間を割いて丁寧にご指導頂いたことで、多くの課題を解決することができました。ここに感謝の意を表します。今後も研究・技術に関するアンテナを張ることを意識して、先生のように幅広く深い知識を持った研究・技術者を目指して精進したいと存じます。

研究輪講でご指導頂いた萩原 誠 准教授、佐野 憲一郎 助教に御礼申し上げます。常に学生と近い立場で、研究室の環境作りに尽力して頂いたことで、円滑に研究を進めることができました。

煩雑な庶務業務を肩代わりして頂いた秘書の遠山 佳代子 氏、井上 華枝 氏に感謝致します。研究活動の円滑な運営を補助して頂いたことで、研究に注力することができました。

博士論文の審査を引き受けて頂いた千葉 明 教授、竹内 希 准教授、清田 恭平 准教授に御礼申し上げます。ご多用の中、外部審査員としてご指摘頂きました東京都立大学 和田 圭二 教授に厚く御礼申し上げます。私の知りえない様々な視点からご指摘頂いたことで、博士論文をより学術的・技術的な意義のあるものに仕上げることができました。

修士課程のときに研究室の先輩として研究輪講でご指導頂いた川村 弥 氏（現・東芝三菱電機産業システム）、岡崎 佑平 氏（現・ABB）、Paul Sochor 氏（現・Infineon）米田 昇平 氏（現・東京海洋大学）に御礼申し上げます。研究輪講で活発に質問する姿勢などから、博

士課程としての姿勢を学ぶことができました。

高木 一斗 氏（現・GS コア サ イ ン フ ラ シ ス テ ム ズ）には博士課程に進むきっかけを作って頂いたこと厚く御礼申し上げます。貴重な経験が積めたことから博士課程に進んで間違いなかったと改めて実感しております。同じ DAB コンバータの研究グループであった久持 裕史 氏（現・IHI）には研究だけでなく進路に関してのご助力頂いたこと御礼申し上げます。

萬年 智介 氏（現・筑波大学 助教），山口 大輝 氏（現・産総研）には卒業後も些細な疑問にご対応頂いたこと御礼申し上げます。Cristian Garces 氏，Hadi Setiadi 氏（現・横浜国立大学）には日頃から英語で会話をして頂いたことで，私の英語力の向上につながりました。特に Hadi Setiadi 氏には研究に関して熱心に議論して頂いたことで，新たな研究アイデアを生み出すことができました。ここに感謝の意を表します。齊藤 健一郎 氏（現・三菱電機）には研究室の庶務を引き受けて頂いたこと感謝致します。

研究室の同輩・後輩として，議論や実験のご協力を頂いた Nuilers surasak 氏，Fiqih Tri Fathulah Rusfa 氏，手崎 和明 氏，Nikola Krneta 氏をはじめ，多くの後輩諸氏に感謝致します。特に，手崎 和明 氏には研究から些細なことまで議論して頂き，日本人の博士課程学生が少ない中で研究生活の励みとなっておりました。また，私が忙しい時期には多くの研究室の庶務を肩代わりして頂いたことで，研究に集中することができました。社会人博士である石井 佑季 氏（三菱電機），新井 卓郎 氏（東芝インフラシステムズ），中嶋 純一 氏（三菱電機）には企業の技術者の視点から有益なアドバイスして頂いたこと御礼申し上げます。

私がパワーエレクトロニクスの分野に進むきっかけを作って頂いた東京都立産業技術高等専門学校 石橋 正基 准教授に厚く御礼申し上げます。高専時代に先生からパワーエレクトロニクスの講義や研究室でご指導頂いたことで，パワエレの奥深さやおもしろさを知ることができ，現在の有意義な道を選択することができました。

最後に，これまでの学生生活を支えてくださった家族に心から感謝致します。