

論文 / 著書情報
Article / Book Information

題目(和文)	低圧系統連系向けモジュラー・マルチレベル変換器の小型・低損失化に関する研究
Title(English)	
著者(和文)	新井卓郎
Author(English)	Takurou Arai
出典(和文)	学位:博士(工学), 学位授与機関:東京工業大学, 報告番号:甲第12083号, 授与年月日:2021年9月24日, 学位の種別:課程博士, 審査員:藤田 英明,千葉 明,萩原 誠,竹内 希,河邊 賢一
Citation(English)	Degree:Doctor (Engineering), Conferring organization: Tokyo Institute of Technology, Report number:甲第12083号, Conferred date:2021/9/24, Degree Type:Course doctor, Examiner:,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	論文要旨
Type(English)	Summary

論文要旨

THESIS SUMMARY

系・コース： Department of, Graduate major in	電気電子 電気電子	系 コース	申請学位 (専攻分野)： 博士 (工学) Academic Degree Requested Doctor of (Engineering)
学生氏名： Student's Name	新井 卓郎		指導教員 (主)： 藤田 英明 教授 Academic Supervisor(main)
			指導教員 (副)： Academic Supervisor(sub)

要旨 (和文 2000 字程度)

Thesis Summary (approx.2000 Japanese Characters)

世界的な脱炭素化の流れの中で、再生可能エネルギーと交流系統との間のインターフェースである系統連系変換器の需要は非常に大きい。一方で、導入促進には系統連系変換器の低コスト化が欠かせないが、大型で重いリアクトルを含む交流フィルタがコストの大部分を占めている。スイッチング周波数を上げることで交流フィルタの小型化ができるが、EMI ノイズの増加や電力変換損失増大に直結する。そのため、従来の 2 レベル変換器をベースとした回路では、フィルタ小型化と高効率化の両立は困難である。

本論文では、低圧系統連系変換器として、100 V 級の低耐圧 MOSFET を利用したモジュラー・マルチレベル変換器を検討した。安価でオン抵抗の低い低耐圧の MOSFET を適用することで、素子数増加によるコスト増の影響を最小限にとどめつつ、交流フィルタの小型化と低損失化が期待できる。また、MMC はレベル数増加も容易であり、100 V 耐圧 MOSFET を使用して 7 レベルの変換器とすれば、2 レベル変換器と比較して出力高調波とスイッチング損失を大幅に低減できる。しかし、MMC は原理的に大きなセルコンデンサを必要とし、ゲート信号線 (PWM 出力) や電圧センサなどの制御インターフェースの増大が課題となる。これらの課題に対し、本論文では 3 つの提案を行った。

はじめに、第 3 章では、低圧系統連系変換器に適していると考えられる NPC-MMC のコンデンサ蓄積エネルギーを検討した。理論検討により、NPC-MMC は 3 レベル構造の直流コンデンサから交流系統へ直接電力伝送が可能なダイレクトパワーフローを有することを明らかにした。ダイレクトパワーフローによって、力率 1 の場合では、NPC-MMC に必要な蓄積エネルギーは従来の MMC の 70% に低減できる。力率 0 の場合では、追加される直流コンデンサを考慮してもコンデンサ蓄積エネルギーを 52% に低減できる。また、NPC-MMC のダイレクトパワーフローは、コンデンサ小型化だけでなく、循環電流も小さくできる。そのため、高調波電流を重畳する電圧リップル低減制御によって、従来の MMC より小さなアーム電流にも関わらず、蓄積エネルギーをさらに小さくできることを明らかにした。低耐圧 MOSFET を利用した 10 kVA の NPC-MMC を試作し、蓄積エネルギーの解析結果と電圧リップル低減制御の効果を検証した。ゲート損失や AC フィルタ (バップリアクトル) の損失も含めても、測定した効率は最高で 99.3% となり、試作基板にはヒートシンクや冷却ファンをつけることなく電力変換が可能であることを実証した。これらの理論解析と実験検証によって、NPC-MMC はセルコンデンサの小型化と低損失化の両立が可能であることを示した。

次に、第 4 章では、各セルのコンデンサ電圧を検出せずに、セルコンデンサ電圧をバランスできる抵抗付きバランス回路を提案した。バランス回路にあえて抵抗を挿入することで、セルコンデンサ容量を増加させずに、スイッチングリップル電圧による損失とバランス素子の電流定格を低減できることを示した。また、主素子に対して、バランス素子のターンオンを遅く、ターンオフを早くすることで、セルコンデンサの短絡に伴う損失を低減できることを明らかにした。10 kW の NPC-MMC のチョップセルに提案バランス回路を接続して実験を行った結果、運転中のセルコンデンサ電圧を良好にバランスでき、バランス回路の接続による損失の増加は生じないことを確認した。また、バランス回路を含む変換器全体の損失を実測し、99.2% の変換効率を実現した。バランス回路を接続した NPC-MMC のコスト評価を行い、2 レベル変換器や従来の MMC と比較してコスト低減が可能であることを示した。

最後に、第 5 章では、PWM チャンネル数削減とセルコンデンサリップル電流低減を両立する疑似ユニポーラ変調を提案した。疑似ユニポーラ変調は、従来のバイポーラ変調によって生成された PWM 出力を使用し、その PWM 出力をブリッジセル間に入れ替えることでブリッジセルの 2 つのレグ間に位相差を生成する。このとき、PWM 出力を入れ替えたとしても、各相のクラスト電圧はバイポーラ変調と同じになるため、これまで提案されている制御を併用することが可能である。また、入れ替えによって発生する各セルの電圧指令値の干渉を考慮した個別バランス制御を提案した。PWM 出力の入れ替えを行列変換に対応させることで、非干渉に制御できることを理論的に示した。さらに、レグ間位相差を π に近づけるように入れ替えれば、疑似ユニポーラ変調はセル数に関わらず、リップル電流が低減できる。3.3 kVA の MMC アクティブフィルタを試作し、従来変調法と提案変調法の比較を行った。その結果、提案する疑似ユニポーラ変調法は、PWM チャンネル数を削減しつつ、セルコンデンサリップル電流を 20%、セルコンデンサでの損失を 38% 低減できた。これにより、PWM チャンネル数の少ない汎用マイコンを利用でき、セルコンデンサ小型化と低損失化が実現できる。

これらの研究成果によって、セルコンデンサ小型化や制御インターフェース削減が実現でき、低圧系統連系変換器として低耐圧 MOSFET を利用した MMC が適用できる可能性が広がった。

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 1 部提出してください。

Note : Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 1copy of 800 Words (English).

注意：論文要旨は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。

Attention: Thesis Summary will be published on Tokyo Tech Research Repository Website (T2R2).

論文要旨

THESIS SUMMARY

系・コース： 電気電子 系
Department of Graduate major in 電気電子 コース
学生氏名： 新井 卓郎
Student's Name

申請学位(専攻分野)： 博士 (工学)
Academic Degree Requested Doctor of (Engineering)
指導教員(主)： 藤田 英明 教授
Academic Supervisor(main)
指導教員(副)：
Academic Supervisor(sub)

要旨 (英文 300 語程度)

Thesis Summary (approx.300 English Words)

A modular multi-level converter which uses a 100 V class low-voltage MOSFET was studied for a low-voltage grid-connected converter. Since the low-voltage MOSFET is inexpensive and has ultralow on-resistance, it is expected that the AC filter and the conversion loss can be small while minimizing the increase of a cost due to the increase in the number of devices. In addition, the MMC can easily increase the number of the voltage levels. In the case of 200 V ac grid application, a 7-level converter with a 100V MOSFET can significantly reduce the output harmonics and the switching loss compared to a conventional two-level converter. However, the MMC requires a large cell capacitor in principle and many control interfaces such as gate signal lines (PWM output) and voltage sensors.

In this study, at first, a detailed analysis in the required energy of the capacitors, which is an essential issue of the MMC, revealed that the total capacitor energy of an NPC-MMC (Neutral-point-clamped MMC) can be reduced to half of that of the conventional MMC. Next, a new balancing circuit and modulation method were proposed to reduce the number of voltage sensors and PWM channels, which is the unique problem in applying the MMC to low voltage applications. These methods can also realize lower loss compared to the conventional method that causes an increase in loss. The experimental circuit demonstrated the high efficiency of over 99% and verified the theoretical analysis and the effect of the proposed method. These research findings showed that the MMC with the low-voltage MOSFET can reduce the size of cell capacitors and the number of control interfaces, that leading to expand the possibility of applying for a low-voltage application.

備考：論文要旨は、和文 2000 字と英文 300 語を 1 部ずつ提出するか、もしくは英文 800 語を 1 部提出してください。

Note：Thesis Summary should be submitted in either a copy of 2000 Japanese Characters and 300 Words (English) or 1copy of 800 Words (English).

注意：論文要旨は、東工大リサーチリポジトリ(T2R2)にてインターネット公表されますので、公表可能な範囲の内容で作成してください。

Attention: Thesis Summary will be published on Tokyo Tech Research Repository Website (T2R2).