

論文 / 著書情報  
Article / Book Information

題目(和文)	
Title(English)	A Study on Sub-THz Phased-Array Transceivers for Ultra-Fast Wireless Communication
著者(和文)	WANGChun
Author(English)	Chun Wang
出典(和文)	学位:博士(学術), 学位授与機関:東京工業大学, 報告番号:甲第12822号, 授与年月日:2024年6月30日, 学位の種別:課程博士, 審査員:岡田 健一,廣川 二郎,徳田 崇,伊藤 浩之,白根 篤史,高野 恭弥
Citation(English)	Degree:Doctor (Academic), Conferring organization: Tokyo Institute of Technology, Report number:甲第12822号, Conferred date:2024/6/30, Degree Type:Course doctor, Examiner:,,,,,
学位種別(和文)	博士論文
Category(English)	Doctoral Thesis
種別(和文)	審査の要旨
Type(English)	Exam Summary

## 論文審査の要旨及び審査員

報告番号	甲第		号	学位申請者氏名	WANG Chun	
論文審査 審査員		氏名		職名	氏名	職名
	主査	岡田 健一		教授	白根 篤史	准教授
	審査員	広川 二郎		教授	高野 恭弥	東京理科大学 准教授
		徳田 崇		教授		
伊藤 浩之			准教授			

## 論文審査の要旨 (2000 字程度)

本論文は“A Study on Sub-THz Phased-Array Transceivers for Ultra-Fast Wireless Communication (超高速無線通信向けサブテラヘルツ帯フェーズドアレイ無線機)”と題し、英文 6 章からなっている。

第一章“Introduction (序論)”では、無線通信技術の歴史を振り返りつつ、第 5 世代移動通信システムやその先の無線通信システムに求められる無線機技術について議論し、特に、サブテラヘルツ帯での無線機を実装するための技術や従来研究について詳細に論じている。

第二章“Considerations on Sub-THz Transceiver Design and Challenges (サブテラヘルツ帯無線機設計に関する考察と課題)”では、CMOS 集積回路技術によりミリ波やサブテラヘルツ帯でフェーズドアレイ無線機を構成するにあたり必要となる技術要件について詳述している。特に、サブテラヘルツ帯無線機において、消費電力、線形性、雑音等の性能、アンテナやアレイ数に関する性能要求について、対象とする周波数帯による違いや、基礎的な内容も含めて広範に説明している。

第三章“A Sub-THz Full-Duplex Phased-Array Transceiver (サブテラヘルツ帯全二重フェーズドアレイ無線機)”では、同じ周波数帯域で送受信を同時に行う全二重無線通信をサブテラヘルツ帯で実現する方法について論じている。必要な送受信のアイソレーション性能を算出し、アンテナや回路側に必要となる性能に基づいて、サブテラヘルツ帯での全二重無線通信を可能とする回路方式を提案している。差動信号を異なる IC チップから生成することで、アンテナへの配線も含めた送受信機全体での対称性を向上させることができることに着目し、差動間の位相補償を行うことで高い送受間信号漏洩抑圧が可能な自己干渉除去回路を提案している。CMOS 65nm プロセスを用いて試作した F バンド帯(90-140GHz)での全二重無線機において、60dB 以上の漏洩抑圧比を達成している。

第四章“A Sub-THz Neutralized Mixer with Controlled LO Feedthrough (局部発振信号漏洩制御のためのサブテラヘルツ帯中性化ミキサ)”では、差動構成によらず、中性化による局部発振信号の漏洩を抑えるミキサ回路構成を提案している。D バンド帯(110-170GHz)において動作するミキサ回路を試作し、実測において 30dB 以上の抑圧特性を達成している。

第五章“300GHz-Band Amplifier-Last Phased-Array Transmitter (増幅器ラスト構成による 300GHz 帯フェーズドアレイ送信機)”では、サブテラヘルツ帯において、第三章や第四章で論じた 200GHz 以下の周波数帯と比べ、300GHz 帯になると CMOS 集積回路では増幅器の実現が極めて困難になることを説明し、300GHz 帯でのフェーズドアレイ無線機を実現するにあたり、増幅器を含めた構成とするための実現方法について論じている。ゲートドレイン間容量とゲート抵抗を減らす新たなレイアウト構造により、従来よりも 50GHz 以上高い周波数での動作が可能であることを示している。実際に、CMOS 65nm プロセスによって試作した増幅器において、292-316GHz での増幅動作を達成している。また、従来は CMOS 技術では実現できていなかった増幅器を含めた 4 素子のフェーズドアレイ送信機を試作し、108Gb/s の変調速度と、ビームフォーミング動作を実現している。

第六章“Conclusion and Future Work (結論と展望)”では、本論文で得られた成果をまとめ、今後の研究の展望として、サブテラヘルツ帯フェーズドアレイ無線機のさらなる高伝送速度化や大規模高密度フェーズドアレイの必要性について論じ、本論文を締めくくっている。

以上を要するに、本論文は CMOS 集積回路技術により超高速無線通信が可能なサブテラヘルツ帯無線機を実現するための回路技術について論じたもので、学術上、産業上貢献するところが大きい。よって我々は、本論文が博士(学術)の学位論文として、十分に価値あるものと認める。